



Benedikt Riegler, BSc

# **Modularer Isolationstester**

## **MASTERARBEIT**

zur Erlangung des akademischen Grades

Diplom-Ingenieur

Masterstudium Elektrotechnik

eingereicht an der

**Technischen Universität Graz**

Betreuer

Ass.Prof. Dipl.-Ing. Dr.techn. Klaus Krischan

Institut für Elektrische Antriebstechnik und Maschinen

Graz, Oktober 2019



## Eidesstattliche Erklärung / Affidavit

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt, und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe. Das in TUGRAZonline hochgeladene Textdokument ist mit der vorliegenden Masterarbeit identisch.

*I declare that I have authored this thesis independently, that I have not used other than the declared sources/resources, and that I have explicitly indicated all material which has been quoted either literally or by content from the sources used. The text document uploaded to TUGRAZonline is identical to the present master's thesis.*

---

Datum / Date

---

Unterschrift / Signature



## Kurzfassung

Das Isoliersystem elektrischer Maschinen wird bei der Speisung über Umrichter durch das auftreten steiler Spannungsflanken, im Gegensatz zum konventionellen Netzbetrieb, besonders stark beansprucht. Um bestehende oder neue Isoliersysteme für diese Art der Belastung zu qualifizieren, werden Prüfspannungsquellen eingesetzt, die einen trapezförmigen Spannungsverlauf erzeugen, dessen Amplitude, Frequenz und Flankensteilheit variiert werden kann.

In der Praxis bestehen diese Prüfspannungsquellen meist aus einem Schaltelement, das die aus mehreren Gleichspannungsquellen zur Verfügung gestellten Spannungen wechselnd, über geeignete Lade- bzw. Entladewiderstände, an die Isolation der elektrischen Maschine schaltet. Je nach Größe der Isolationskapazität und der Widerstände stellt sich dann an dem zu prüfenden Isoliersystem eine rechteckförmige Spannung ein, deren Flanken exponentialfunktionsförmig nachgebildet werden. Dabei wird die in der Isolationskapazität gespeicherte Energie periodisch in den Widerständen und im Schaltelement in Wärme umgesetzt, was zu hohen Verlusten führt und einen hohen Anspruch an die Leistungsfähigkeit der speisenden Gleichspannungsquellen stellt.

In der vorliegenden Arbeit wird ein Konzept präsentiert, bei dem die in der Isolationskapazität gespeicherte Energie in die Prüfspannungsquelle zurück gespeist werden kann, sodass von der Energieversorgung nur die Verluste des Prüfsystems gedeckt werden müssen. Dies wird erreicht in dem, ähnlich wie bei Modular Multilevel Convertern, schnell schaltende Halbleiterschalter zu Submodulen aus Vollbrückenschaltungen mit einem Gleichspannungszwischenkreis zusammengeschaltet werden. Diese Submodule können dann durch eine geeignete Ansteuerung an ihren Ausgangsklemmen entweder keine Ausgangsspannung mit niedriger oder hoher Impedanz oder positive bzw. negative Zwischenkreisspannung ausgeben. Durch die Serienschaltung mehrerer Submodule kann dann der gewünschte Prüfspannungsverlauf an den Flanken stufenförmig nachgebildet werden.

Wird diese Spannung über eine zusätzliche seriell geschaltete Induktivität an die Isolationskapazität gelegt, treten beim Schalten der Stufen an den Flanken Schwingungen auf, die durch die jeweils nächste Spannungsstufe aktiv gedämpft werden können. Dadurch stellt sich ein Stromverlauf ein, der dazu genutzt werden kann, Energie zwischen den Zwischenkreisen der einzelnen Submodule zu verschieben, sodass die auftretenden Verluste der einzelnen Submodule nur durch dieses Verschieben gedeckt werden können

und stets nur ein Submodul aktiv mit Energie versorgt werden muss, was die Anforderung an die Energieversorgung weiter senkt. Das Konzept wurde im Rahmen der Arbeit simuliert und ein Prototyp entwickelt, realisiert und in mehreren Versuchen erprobt.

## Abstract

*The insulation system of electrical machines in contrast to conventional grid operation is especially stressed when fed by inverters due to the occurrence of steep voltage slopes. In order to qualify existing or new insulation systems for this type of stress, test voltage sources are used which generate a trapezoidal shaped test voltage whose amplitude, frequency and rise and fall time can be varied.*

*In practice, these test voltage sources usually consist of a switching element that alternately switches the voltages from multiple DC voltage sources to the insulation of the electrical machine via suitable charging or discharging resistors. Depending on the size of the insulation capacitance and the resistances, a rectangular voltage is generated whose slopes have the form of exponential functions. In this case, the energy stored in the insulation capacitance is periodically converted into heat in the resistors and in the switching element. This leads to high power losses within the whole test system and therefore demands a high amount energy from the supplying DC voltage sources.*

*In this thesis a concept is presented in which the energy stored in the insulation capacitance can be fed back into the test voltage source so that only the losses of the test system have to be covered by the energy supply. This is achieved by a circuit, similar to modular multilevel converters, with full bridge modules. These full bridge modules are built up from a DC bus capacitor and semiconductor switches and can output zero voltage with a low or a high-impedance state or positive or negative DC bus voltage at their output terminals. Through the series connection of several submodules, the desired rectangular test voltage can then be reproduced.*

*If this test voltage curve is applied to the insulation capacitance via an additional serially connected inductance, oscillations occur when the stages are switched. These oscillations can then be actively damped when the next voltage step occurs. This causes a current flow, which can be used to shift energy between the DC buses of the individual submodules so that the losses of the individual modules can be covered by this effect and only one submodule has to be actively supplied with energy. This further lowers the effort on the power supply. In order to prove this concept, it was simulated and a prototype was developed, implemented and tested in several experiments.*

# Inhaltsverzeichnis

<b>1. Aufgabenstellung und Vorstellung der Realisierungskonzepte</b>	<b>1</b>
1.1. Aufgabenstellung . . . . .	1
1.2. Vorstellung möglicher Realisierungskonzepte . . . . .	2
1.2.1. Halbbrückenschaltung . . . . .	2
1.2.2. Modularer Aufbau . . . . .	8
1.3. Entscheidung für ein Realisierungskonzept . . . . .	10
<b>2. Simulation und Entwicklung des Prototyps</b>	<b>11</b>
2.1. Simulation des Modularen Aufbaus . . . . .	11
2.1.1. Simulation mit idealen Schaltern und idealem Zwischenkreis . . . . .	11
2.1.2. Verschieben von Energie zwischen zwei Submodulen . . . . .	14
2.1.3. Verschieben von Energie zwischen drei Submodulen . . . . .	20
2.2. Entwicklung der Hardware des Prototyps . . . . .	24
2.2.1. Wahl der Halbleiterschalter und Treiber-Bausteine . . . . .	24
2.2.2. Schaltungsaufbau der Submodule . . . . .	25
2.3. Entwicklung der Ansteuerung des Prototyps . . . . .	27
2.4. Mechanischer Aufbau . . . . .	29
2.5. Überstromschutz . . . . .	31
<b>3. Evaluierung des Prototyps</b>	<b>33</b>
3.1. Versuch zur Prüfpannungserzeugung mit zwei Submodulen . . . . .	33
3.1.1. Versuchsbeschreibung . . . . .	33
3.1.2. Schaltung . . . . .	34
3.1.3. Tabellen . . . . .	35
3.1.4. Diagramme . . . . .	35
3.1.5. Diskussion . . . . .	37
3.1.6. Geräteverzeichnis . . . . .	37
3.2. Versuch zur Prüfpannungserzeugung mit zwei Submodulen und Erprobung des Konzepts zum Verschieben von Energie . . . . .	38
3.2.1. Versuchsbeschreibung . . . . .	38
3.2.2. Schaltung . . . . .	39
3.2.3. Tabellen . . . . .	39
3.2.4. Diagramme . . . . .	39
3.2.5. Diskussion . . . . .	41
3.2.6. Geräteverzeichnis . . . . .	41
3.3. Versuch zur Prüfpannungserzeugung mit drei Submodulen . . . . .	41
3.3.1. Versuchsbeschreibung . . . . .	41

---

3.3.2. Schaltung . . . . .	42
3.3.3. Tabellen . . . . .	43
3.3.4. Diagramme . . . . .	43
3.3.5. Diskussion . . . . .	45
3.3.6. Geräteverzeichnis . . . . .	45
3.4. Zusammenfassung und Ausblick . . . . .	45
3.4.1. Zusammenfassung . . . . .	45
3.4.2. Ausblick . . . . .	46
<b>A. Schaltpläne</b>	<b>53</b>
A.1. Bordplan des Submoduls . . . . .	53
A.2. Schaltplan des Submodus . . . . .	54
A.3. Stückliste der erstellten Leiterplatte . . . . .	55
<b>B. Programme</b>	<b>57</b>
B.1. Programm zur Erzeugung der .pwl-Dateien für zwei Submodule	57
B.2. Programm zur Erzeugung der .pwl-Dateien für drei Submodule	58
B.3. Funktion zur Generierung der .pwl-Dateien für die vorigen Programme . . . . .	59
B.4. Steuerungsprogramm für den Mikrocontroller . . . . .	59
<b>Literatur</b>	<b>71</b>

# 1. Aufgabenstellung und Vorstellung der Realisierungskonzepte

## 1.1. Aufgabenstellung

Das Isoliersystem elektrischer Maschinen wird durch die bei Umrichterspeisung auftretenden steilen Spannungsflanken besonders stark beansprucht. Zur Qualifizierung von bestehenden oder neuen Isoliersystemen müssen diese ähnlichen Beanspruchungen ausgesetzt werden, wie sie im Betrieb auftreten. Dafür werden Quellen eingesetzt, mit deren Hilfe die Isoliersysteme mit rechteckförmigen Prüfspannungsverläufen belastet werden. Idealerweise können dabei sowohl die Amplitude als auch die Anstiegs- bzw. Abfallzeiten der Spannung an den Flanken sowie die Frequenz dieses Signals eingestellt werden.

In dieser Masterarbeit soll ein Konzept erarbeitet werden, wie ein solcher rechteckförmiger Prüfspannungsverlauf erzeugt werden kann, dessen Flankensteilheit veränderbar ist. Dazu sollen im ersten Schritt verschiedene Realisierungsmöglichkeiten recherchiert, untersucht und anschließend ein Konzept ausgewählt und in einem Prototyp umgesetzt werden. Zusätzlich soll dieser noch anhand verschiedener Versuche praktisch erprobt werden.

Der zu entwickelnde Isolationstester soll den in Abbildung 1.1 beispielhaft dargestellten Prüfspannungsverlauf mit den folgenden Parametern erzeugen können.

- Die Amplitude  $\hat{U}$  der Prüfspannung soll beliebig erweiterbar sein. Dies soll durch einen modularen Aufbau des Isolationsprüfgeräts erreicht werden. Ein Modul des Systems soll für eine gewisse maximale Spannung ausgelegt sein. Wird eine höhere Spannungsamplitude benötigt sollen baugleiche Module seriell aneinander geschaltet werden um eine Aufteilung der Spannung zu erreichen. Das Prüfspannungssignal soll zusätzlich bipolar angesteuert werden können.
- Die Frequenz der rechteckförmigen Prüfspannung soll bis  $f = 10 \text{ kHz}$  einstellbar sein.
- Die Steilheit an den Flanken der Spannung soll im Bereich  $du/dt = 1 \text{ kV } \mu\text{s}^{-1}$  bis  $10 \text{ kV } \mu\text{s}^{-1}$  variiert werden können.
- Es sollen Prüflinge mit einer Kapazität von bis zu  $C = 10 \text{ nF}$  mit dem Isolationstester geprüft werden.

In den folgenden Abschnitten werden verschiedene mögliche Realisierungskonzepte für die Erzeugung der gewünschten Prüfspannung aufgezählt und analysiert. Am Ende dieses Kapitels (Abschnitt 1.3) werden die untersuchten Konzepte gegeneinander abgewogen. Anschließend wird eine Möglichkeit ausgewählt und in einem Prototyp praktisch realisiert und untersucht.

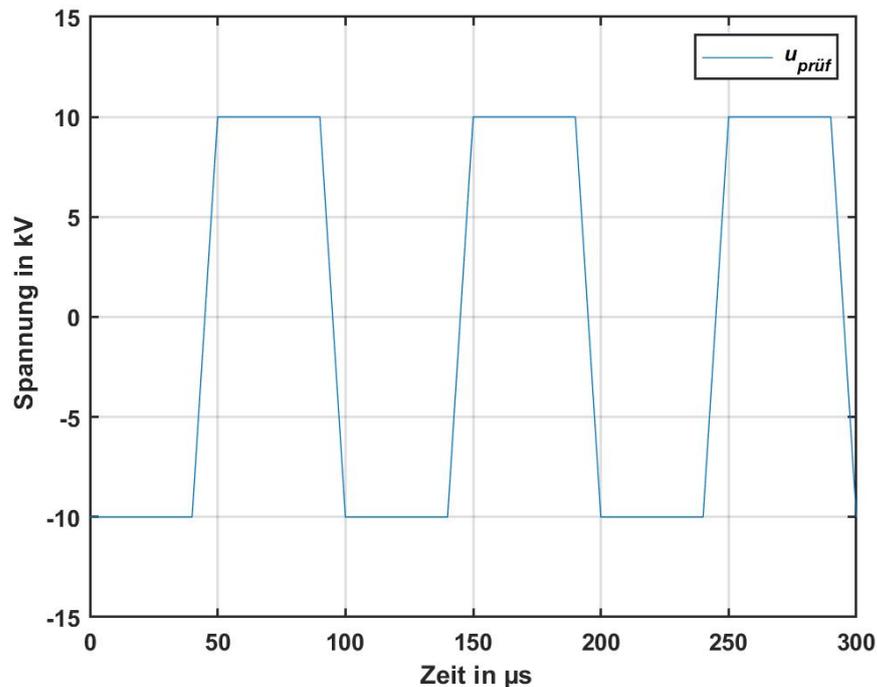


Abbildung 1.1.: Beispielhafter Verlauf der Prüfspannung  $u_{\text{prüf}}$  mit  $\hat{U} = 10 \text{ kV}$ ,  $f = 10 \text{ kHz}$  und  $du/dt = 2 \text{ kV } \mu\text{s}^{-1}$  an den Flanken

## 1.2. Vorstellung möglicher Realisierungskonzepte

### 1.2.1. Halbbrückenschaltung

Ein in der Literatur oft beschriebener Ansatz um einen rechteckförmigen Prüfspannungsverlauf für verschiedene Isoliersysteme mit den in Kapitel 1.1 definierten Parametern zu erzeugen ist, eine Spannungsquelle für rechteckförmige Spannungen mit einer wesentlich größeren Flankensteilheit, als der maximal am Prüfling gewünschte Steilheit, zu entwickeln.

Da Isoliersysteme stets kapazitiv sind, kann durch die Serienschaltung eines Lade- bzw. Entladewiderstands zur Isolationkapazität dann ein rechteckförmiger Prüfspannungsverlauf erzeugt werden, der an den Flanken den Verlauf einer Exponentialfunktion besitzt. Werden diese Widerstände variiert,

wird auch die Anstiegszeit der Exponentialfunktion verändert. Dadurch kann ein Verlauf mit einer linearen variablen Flankensteilheit approximiert werden. (Wang u. a., 2017) (Hofmann, 2016) (Schueller u. a., 2018)

### Schaltungskonzept

Den Prinzipiellen Aufbau für die Erzeugung eines bipolaren Prüfspannungsverlaufs mit einer Gleichspannungsversorgung und einem Wechselschalter zeigt Abbildung 1.2 und den zugehörigen beispielhaften Verlauf der Prüfspannung mit einer Frequenz von  $f = 20 \text{ kHz}$  einer Gleichspannungsversorgung mit  $U_{DC} = 10 \text{ kV}$  einem Lade- bzw. Entladewiderstand mit  $R = 5 \text{ k}\Omega$  und einer Isolationskapazität mit  $C = 1 \text{ nF}$  Abbildung 1.3.

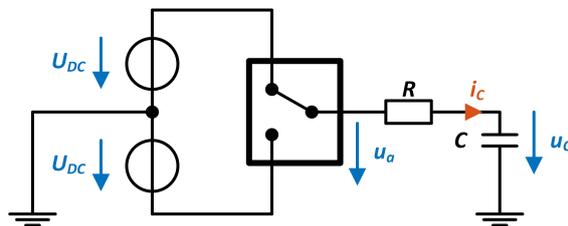


Abbildung 1.2.: Prinzipschaltbild zur Erzeugung des Prüfspannungsverlaufs mit einem Wechselschalter und einem Widerstand

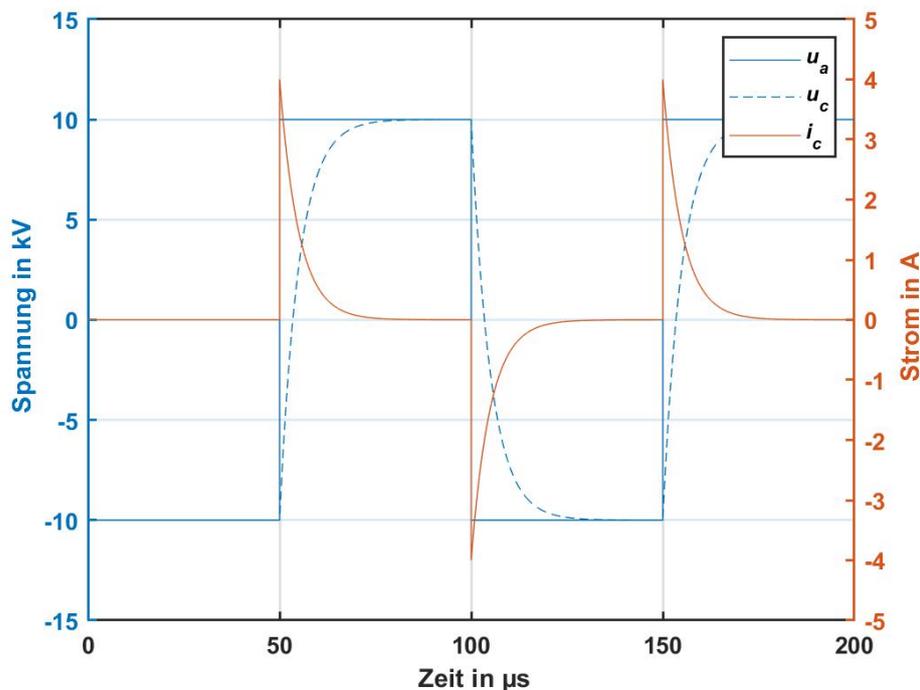


Abbildung 1.3.: Beispielhafter Verlauf der erzeugten Prüfspannung für das in Abbildung 1.2 dargestellte Schaltungskonzept

Da bei dieser Variante pro Periodendauer des Rechtecksignals stets die gesamte, in der Isolationskapazität gespeicherte Energie, acht Mal (während des Lade- und des Entladevorgangs) im Widerstand als Verlustenergie auftritt, stellt diese Möglichkeit der Spannungserzeugung eine große Herausforderung, sowohl an die Energieversorgung (Gleichspannungsquellen welche die nötige Spannung und Leistung liefern können) als auch an den Widerstand der die, durch die umgesetzte Verlustenergie entstehende Wärme, abführen muss.

Für das in Abbildung 1.2 dargestellte Konzept ist nachfolgend die Berechnung der mittleren im Widerstand umgesetzten Verlustleistung und der mittleren nötigen Leistung, welche die Gleichspannungsquellen liefern müssen, angeführt.

### Berechnung der Verlustleistung

Für die Berechnungen wurden die in Tabelle 1.1 definierten Prüfspannungsparameter als Ausgangsbedingungen verwendet. Sie erfolgen im ersten Schritt für die steigende Flanke der Spannung an der Isolationskapazität  $C$ . Die Zeit ist somit zu Beginn der steigenden Flanke  $t = 0$  s.

angenommen			
$C$	$du/dt$	$U_{DC}$	$f$
nF	$\text{kV } \mu\text{s}^{-1}$	kV	kHz
1	1	10	10

Tabelle 1.1.: Angenommene Ausgangswerte für die nachfolgende Berechnung

Anfangs muss der Widerstand für die zu erreichende Anstiegszeit berechnet werden. Dazu werden die Zusammenhänge für die Spannung am Widerstand und an der Prüflingskapazität sowie für den Strom durch die beiden Elemente angegeben. Die Spannung am Kondensator hat zu Beginn der Flanke den Wert  $u_C(t = 0 \text{ s}) = -U_{DC}$ .

$$i_C = \frac{2 \cdot U_{DC}}{R} \cdot e^{-\frac{t}{RC}} \quad (1.1)$$

$$u_C = -2 \cdot U_{DC} \cdot e^{-\frac{t}{RC}} + U_{DC} \quad (1.2)$$

$$u_R = 2 \cdot U_{DC} \cdot e^{-\frac{t}{RC}} \quad (1.3)$$

Wird die Flankensteilheit der Prüfspannung  $du/dt$  von 10% bis 90% der Prüfspannung, bezogen auf den Ausgangswert der Spannung von  $u_C = -U_{DC}$  definiert, so ergibt sich der folgende Ausdruck.

$$t_{90} - t_{10} = \frac{0,8 \cdot 2 \cdot U_{DC}}{du/dt} \quad (1.4)$$

Die beiden Zeiten  $t_{90}$  und  $t_{10}$  können durch Einsetzen der richtigen Spannungswerte in Formel 1.2 berechnet werden. Zu beachten ist, dass die Spannung zum Zeitpunkt  $t = t_{10}$  negativ ist.

$$-0,9 \cdot U_{DC} = -2 \cdot U \cdot e^{-\frac{t_{10}}{RC}} + U_{DC} \quad (1.5)$$

$$t_{10} = R \cdot C \cdot \ln \left( \frac{2 \cdot U_{DC}}{1,8 \cdot U_{DC}} \right) \quad (1.6)$$

Wird die gleiche Berechnung nun für  $t_{90}$  durchgeführt, können die erhaltenen Ausdrücke in Formel 1.4 eingesetzt werden und der Widerstand für die gewünschte Flankensteilheit wie folgt bestimmt werden.

$$R = \frac{1,6 \cdot U_{DC}}{du/dt \cdot C \cdot \ln \left( \frac{1,8}{0,2} \right)} \quad (1.7)$$

Soll nun die im Widerstand im Mittel umgesetzte Leistung berechnet werden wird zuerst aus Formel 1.1 und 1.3 ein Zusammenhang für die umgesetzte Augenblicksleistung gewonnen.

$$p_R = \frac{4 \cdot U_{DC}^2}{R} \cdot e^{-\frac{2t}{RC}} \quad (1.8)$$

Wird nun über die zeitlich veränderliche Leistung der Mittelwert über eine halbe Periodendauer des Rechtecksignals gebildet (beim Entladevorgang wird in der zweiten Hälfte einer Periode die gleiche Leistung im Widerstand umgesetzt wie beim Laden) so erhält man die mittlere im Widerstand umgesetzte Leistung.

$$P_R = \frac{4 \cdot 2 \cdot f \cdot U_{DC}^2}{R} \cdot \int_0^{\frac{1}{2f}} e^{-\frac{2t}{RC}} dt = 4 \cdot f \cdot C \cdot U^2 \cdot \left( 1 - e^{-\frac{1}{f \cdot C \cdot R}} \right) \quad (1.9)$$

Für die in Tabelle 1.1 angegebenen Parameter können nun der Widerstand und die mittlere Verlustleistung berechnet werden.

$$R = \frac{1,6 \cdot 10 \text{ kV}}{1 \text{ kV } \mu\text{s}^{-1} \cdot 1 \text{ nF} \cdot \ln \left( \frac{1,8}{0,2} \right)} = 7282 \Omega \quad (1.10)$$

$$P_R = 4 \cdot 10 \text{ kHz} \cdot 1 \text{ nF} \cdot (10 \text{ kV})^2 \cdot \left(1 - e^{-\frac{1}{10 \text{ kHz} \cdot 1 \text{ nF} \cdot 7282 \Omega}}\right) = 4000 \text{ W} \quad (1.11)$$

Um die im Widerstand umgesetzte Verlustenergie zu halbieren, kann er in in Abbildung 1.2 dargestellten Konzept noch durch zwei, wie in Abbildung 1.4 zu sehen, getrennte Lade- und Entladewiderstände  $R_l$  und  $R_e$  ersetzt werden. Der in Abbildung 1.2 dargestellte Umschalter sollte, angesichts der hohen geforderten Schaltfrequenz und der großen Flankensteilheit der Prüfspannung über eine Halbbrückenschaltung aus Leistungshalbleiterschaltern (Abbildung 1.4) ausgeführt werden.

Eine Realisierung des Umschalters über einen mechanischen Schalter zum Beispiel eine rotierende Funkenstrecke, wäre zwar ebenfalls möglich, allerdings hat diese Variante die Nachteile eines hohen Platzbedarfs, starker Geräusentwicklung und die Erzeugung von hohen elektromagnetischen Störungen sodass diese in eigenen geschirmten Räumen betrieben werden müsste (vgl. Hofmann, 2016, S. 99).

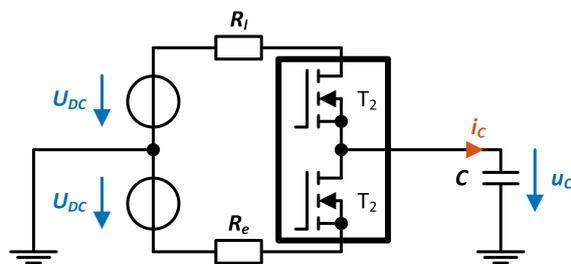


Abbildung 1.4.: Prinzipschaltbild zur Erzeugung des rechteckförmigen Spannungsverlaufs mit einer Halbbrückenschaltung aus Leistungshalbleiterschaltern und einem getrennten Lade- und Entladewiderstand

Da aktuell verfügbare MOSFETs verschiedener Halbleitertechnologien für den geforderten hohen Lade- und Entladestrom eine Sperrspannung von maximal 1700 V besitzen, müssen diese für die modulare Erweiterung der Amplitude der zu erzeugenden Rechteckspannung in Serie geschaltet werden. Welche Schwierigkeiten diese Serienschaltung bereitet, wird im folgenden Abschnitt 1.2.1 näher beschrieben.

### Serienschaltung von Leistungshalbleiterschaltern

Beim in Abschnitt 1.2.1 beschriebenen Konzept wird die variable Flankensteilheit des rechteckförmigen Prüfspannungsverlaufs durch die Variation des Lade- bzw. Entladewiderstands und der daraus folgenden Änderung der Anstiegszeit des exponentialfunktionsförmigen Spannungssprungs erreicht.

Die für dieses Konzept nötige Rechteckspannung mit hoher Flankensteilheit wird dabei von einer Halbbrückenschaltung aus Leistungshalbleiterschaltern

erzeugt. Durch die hohe geforderte Prüfspannung und modulare Erweiterbarkeit des Ausgangsspannungsbereichs müssen dabei die beiden Hauptschaltelemente der Halbbrücke, wie in Abbildung 1.5 dargestellt aus der Serienschaltung mehrerer einzelner Halbleiterschalter realisiert werden.

Problematisch bei der Serienschaltung von Halbleiterschaltern ist stets die Spannungsaufteilung auf die einzelnen Elemente der Serienschaltung sowohl im stationären Zustand als auch während des Schaltens.

Winzige Verzögerungen beim Ansteuern oder kleine Schwankungen der Anstiegs- oder Abfallzeiten zwischen den Elementen können dazu führen, dass große Ungleichheiten bei der Aufteilung der angelegten Spannung auftreten (vgl. Hess und Baker, 2000).

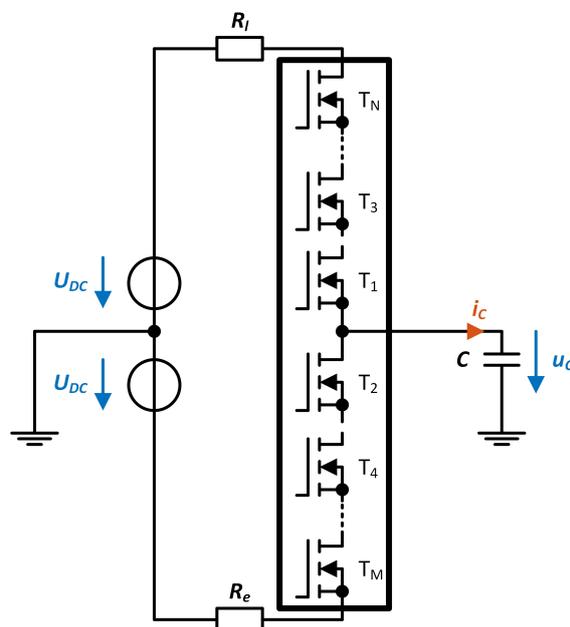


Abbildung 1.5.: Prinzipschaltbild zur Serienschaltung der Halbleiterschalter

Für den stationären Zustand kann eine gleichmäßige Aufteilung der Spannung durch das Parallelschalten eines ohmschen Spannungsteilers mit Widerständen im  $M\Omega$  Bereich, um die umgesetzte Leistung in den Widerständen gering zu halten, erreicht werden (Hess und Baker, 2000).

Das größte Problem ist die Ansteuerung der einzelnen Schalter die, um Überspannungen zu vermeiden, für einen sicheren Schaltvorgang stets zum gleichen Zeitpunkt ein- bzw. ausgeschaltet werden müssen. Eines der möglichen Konzepte für eine Serienschaltung von MOSFETs ist in der Literatur beschrieben. Dabei wird das Gate-Signal des in der Serienschaltung untersten MOSFETs über die parasitären Kapazitäten auf alle darüberliegenden MOSFETs weiter gekoppelt und die Serienschaltung kann homogen durchgeschaltet werden. (Baker und Johnson, 1993) (Hess und Baker, 2000)

Mit dieser Variante wäre durch eine Variation der Gate-Widerstände die Erzeugung eines rechteckförmigen Spannungsverlaufs mit variabler Flankensteilheit auch ohne den in Abschnitt 1.2.1 beschriebenen Lade- bzw. -Entladewiderstand möglich. Durch Erhöhung der Gate-Widerstände würde der MOSFET-Stapel langsamer durchschalten und die Flanke der Prüfspannung somit weniger steil werden. Der Nachteil bei diesem Verfahren ist jedoch, dass die in der Prüflingskapazität gespeicherte Energie dann nicht mehr im Widerstand, sondern direkt in den Halbleiterschaltern in Wärme umgesetzt werden würde.

### 1.2.2. Modularer Aufbau

Beim modularen Aufbau ist der Isolationstester, ähnlich wie beim Prinzip des Modular-Multilevel-Konverters (MMC) (Lesnicar und Marquardt, 2003), aus mehreren Submodulen aufgebaut, die wiederum aus Vollbrückenschaltungen mit einem Gleichspannungszwischenkreis bestehen.

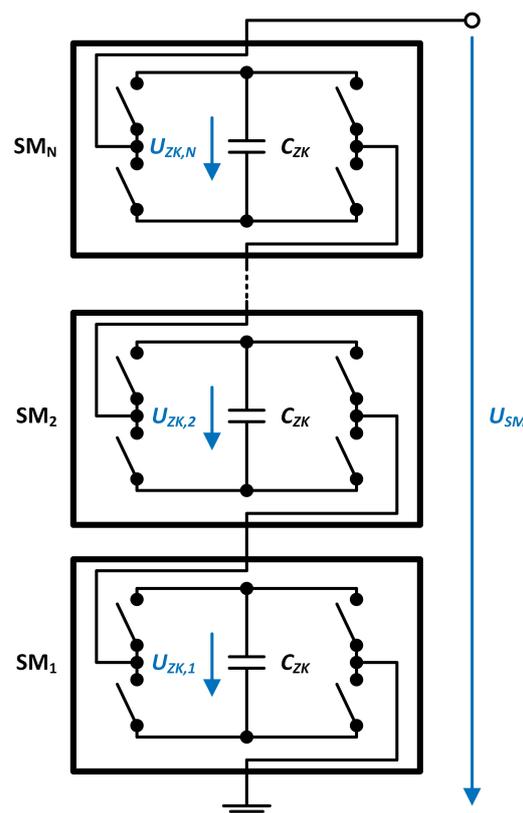


Abbildung 1.6.: Prinzipschaltbild des Aufbaus der Submodule und deren Serienschaltung zur Erzeugung des Prüfspannungsverlaufs

Durch geeignetes Schalten der einzelnen Schalter der Vollbrücke können die Submodule an ihren Ausgangsklemmen 0 V mit niedriger oder hoher Impedanz oder  $+U_{ZK,n}$  oder  $-U_{ZK,n}$  ausgeben. In Abbildung 1.6 ist der prinzipielle

Aufbau der Submodule aus idealen Schaltern und die Art der Serienschaltung in einem Gesamtaufbau zu sehen. Dort werden, je nach benötigter maximaler Ausgangsspannung, mehrere Module mit ihren Ausgangsklemmen in Form eines Stapels in Serie geschaltet, wobei das im Stapel unterste Modul mit einer Ausgangsklemme auf Erdpotenzial liegt und an einer Ausgangsklemme des obersten Moduls die erzeugte Spannung abgegriffen werden kann.

Prinzipien für das Erzeugen von rechteckförmigen Spannungsverläufen über Modulare aufbauten wurden bereits in der Vergangenheit realisiert (Shao u. a., 2014) und für die Erzeugung von Prüfspannungen für elektrischer Maschinen eingesetzt (Yu, 2009) (Yu und Jayaram, 2008).

Allerdings kann bei diesen vorgestellten Schaltungsvarianten nur ein unipolares Ausgangssignal erzeugt werden und die Anforderungen an die Leistungsfähigkeit der Energieversorgung der Prüfschaltung sind ähnlich hoch, wie beim in Abschnitt 1.2.1 vorgestellten Konzept da die periodisch in die Isolationskapazität geladene Energie nicht in das Prüfsystem zurück gespeist wird.

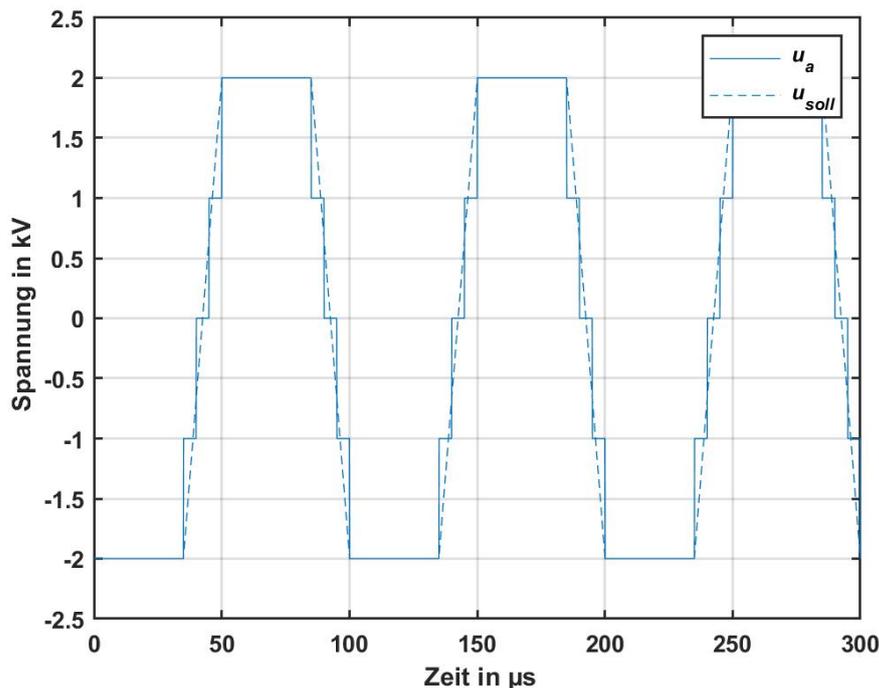


Abbildung 1.7.: Stufenförmige Approximation  $u_a$  des trapezförmigen Spannungssignals  $u_{soll}$  mit dem in Abbildung 1.6 dargestellten Schaltungskonzept mit zwei Submodulen

Im in dieser Masterarbeit vorgestellten modularen Schaltungskonzept wird die variable Flankensteilheit durch eine Stufenförmige Approximation des gewünschten Spannungsverlaufs erreicht (Abbildung 1.7). Je geringer die Zeit

zwischen den einzelnen Stufen bei einer gegebenen Zwischenkreisspannung der Submodule ist, desto steiler wird die Flanke der Rechteckspannung.

Der große Vorteil dieser Variante ist, dass die in der Prüflingskapazität gespeicherte Energie nicht bei jedem Umladevorgang verloren geht, sondern teilweise in die Zwischenkreiskondensatoren zurück gespeichert werden kann. Somit ist auch die Anforderung hinsichtlich der Spannung und der Leistung an die Energieversorgung wesentlich kleiner als bei den in den vorigen Abschnitten vorgestellten Konzepten.

### **1.3. Entscheidung für ein Realisierungskonzept**

Aus den vorgestellten Möglichkeiten der Realisierung wurde nun das Konzept des Aufbaus aus Submodulen ausgewählt, Simulationen für die Überprüfung der Funktion durchgeführt und ein Prototyp geplant und gebaut.

Die Wahl dieser Variante der Spannungserzeugung hat, wie bereits beschrieben, den großen Vorteil, dass nicht die gesamte, in der Prüflingskapazität gespeicherte Energie periodisch in Wärme umgesetzt werden muss und dass deshalb die Anforderungen an die Leistungsfähigkeit der Energieversorgung nicht so groß sind, wie bei den anderen Möglichkeiten. Zusätzlich ist die Aufteilung der Spannung über die einzelnen Module, im Gegensatz zu einer Serienschaltung mehrerer Halbleiterschalter, unkritisch was einen, in Bezug auf die Bauteilbeanspruchung, sichereren Betrieb des Isolationstesters ermöglicht.

## 2. Simulation und Entwicklung des Prototyps

### 2.1. Simulation des Modularen Aufbaus

#### 2.1.1. Simulation mit idealen Schaltern und idealem Zwischenkreis

Zur ersten Orientierung wurde in LTspice das in Abbildung 2.1 dargestellte Modell mit zwei einzelnen Submodulen aufgebaut. Die beiden Vollbrückenschaltungen bestehen dabei aus idealen, spannungsgesteuerten Schaltern. Die Zwischenkreise werden im ersten Schritt mit Konstantspannungsquellen (V1 und V2) mit der Spannung  $U_{ZK} = 330\text{ V}$  simuliert. Der Verlauf der Stuerspannungen der Schalter ( $u_{g1}$ ,  $u_{g2}$ ,  $u_{g3}$  und  $u_{g4}$ ) wird durch .pwl-Dateien vorgegeben, welche durch das MATALB Skript aus Anhang B.1 erzeugt werden. Über diese Dateien werden die Frequenz  $f$  und die Stufenzeit  $t_{stufe}$  der mit den beiden Submodulen zu generierenden Rechteckspannung festgelegt. Die Frequenz wurde auf  $f = 100\text{ kHz}$  und die Stufenzeit auf  $t_{stufe} = 200\text{ ns}$  eingestellt.

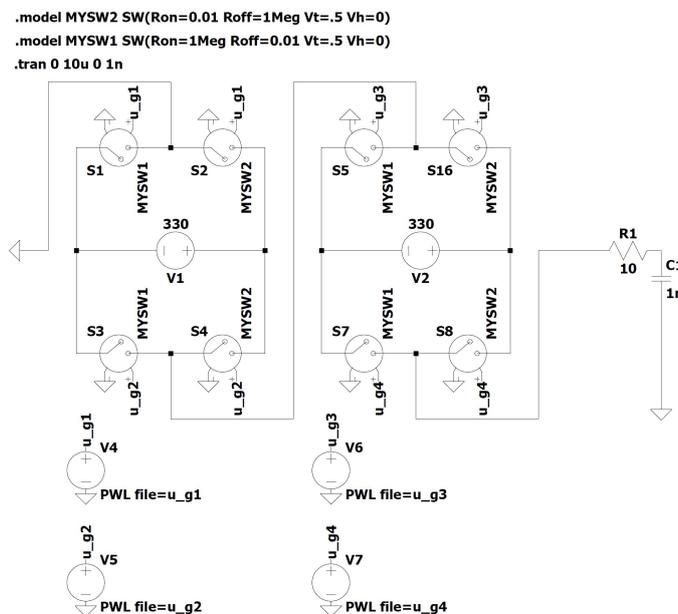


Abbildung 2.1.: Simulationsmodell der orientierenden Simulation

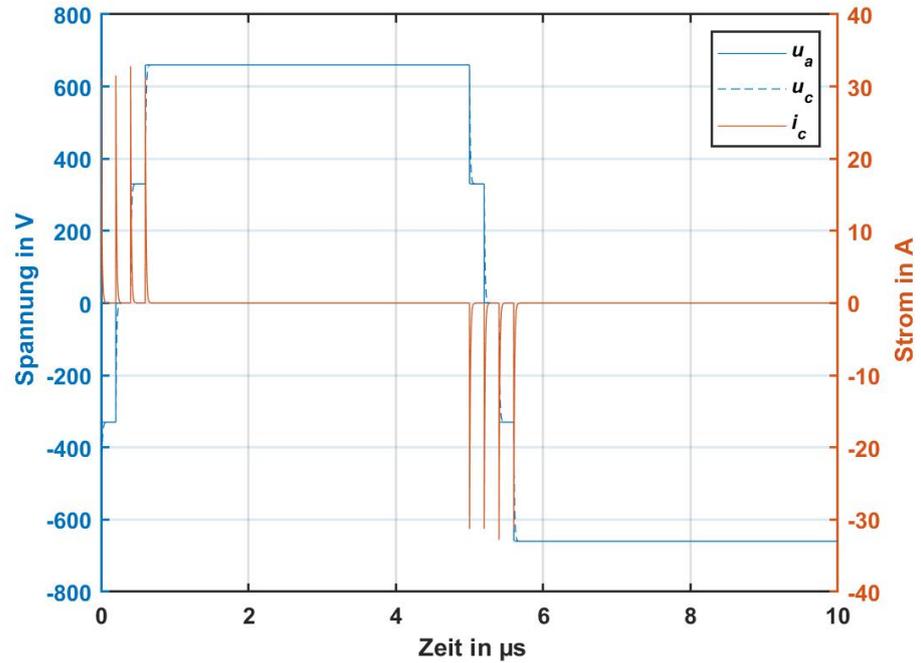


Abbildung 2.2.: Eine Periode der simulierten Verläufe der Ausgangsspannung  $u_a$ , der Spannung an der Isolationskapazität  $u_c$  und des Stroms durch die Kapazität  $i_c$

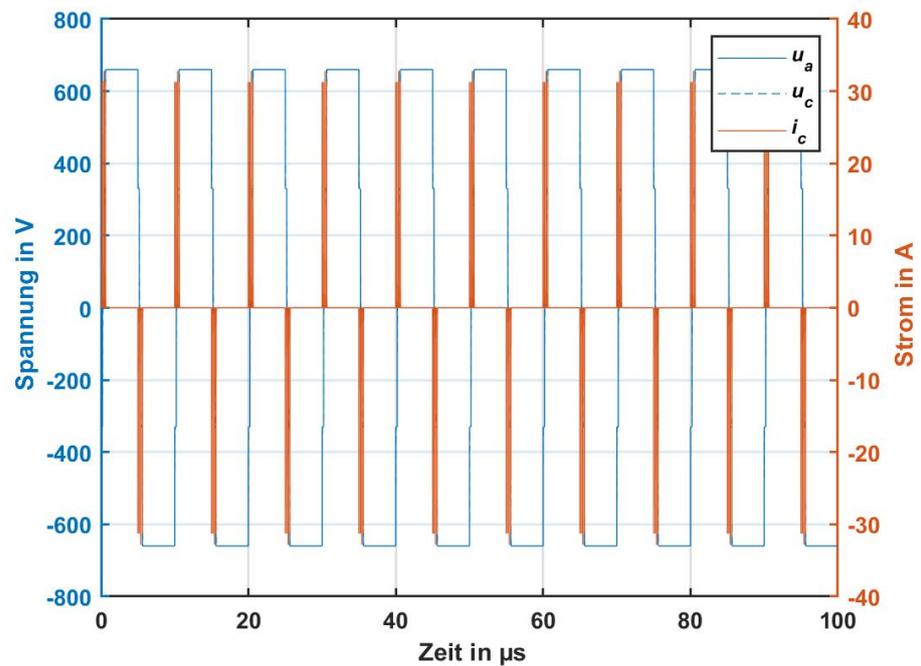


Abbildung 2.3.: Zehn Perioden der simulierten Verläufe der Ausgangsspannung  $u_a$ , der Spannung an der Isolationskapazität  $u_c$  und des Stroms durch die Kapazität  $i_c$

Um den prinzipiellen Verlauf der Ausgangsspannung der Submodule beobachten zu können, wurden die beiden Submodule im ersten Schritt mit einer Isolationskapazität ( $C_1$ ) mit 1 nF und einem Widerstand ( $R_1$ ) mit  $10\ \Omega$  belastet. In Abbildung 2.2 und 2.3 sind die Verläufe der Ausgangsspannung an den beiden Submodulen  $u_a$  und am Kondensator  $u_c$  sowie der Strom durch den Kondensator  $i_c$  bei verschiedenen zeitlichen Auflösungen zu sehen. Die Ergebnisse der durchgeführten Simulation zeigen, dass das Modulare Konzept für die stufenförmige Nachbildung der Spannungsflanken geeignet ist.

Im nächsten Schritt wurde im Simulationsmodell anstatt des Widerstands eine Induktivität ( $L_1$ ) eingefügt und diese soweit vergrößert, bis sich ein Schwingvorgang mit der Isolationskapazität einstellt, dessen Periodendauer genau doppelt so groß, wie die Zeitdauer einer Stufe der Flanke ist. Die Größe dieser Induktivität  $L$ , damit dieser Vorgang auftritt kann auch in Abhängigkeit der Stufenzeit  $t_{stufe}$  und der Isolationskapazität  $C$  mit Formel 2.1 berechnet werden.

$$L = \left( \frac{t_{stufe}}{\pi} \right)^2 \cdot \frac{1}{C} \quad (2.1)$$

In Formel 2.2 ist die Berechnung der Induktivität mit den in der Simulation verwendeten Bauteilwerten und der Stufenzeit dargestellt. Alle eingestellten Werte der beiden Simulationen sind in Tabelle 2.1 zusammengefasst.

$$L = \left( \frac{200\ \text{ns}}{\pi} \right)^2 \cdot \frac{1}{1\ \text{nF}} = 4.05\ \mu\text{H} \quad (2.2)$$

angenommen					berechnet
$f$	$t_{stufe}$	$U_{ZK}$	$C$	$R$	$L$
kHz	ns	V	nF	$\Omega$	$\mu\text{H}$
100	200	330	1	10	4,05

Tabelle 2.1.: Zusammenfassung der angenommenen und berechneten Werte der beiden durchgeführten Simulationen

Durch die geeignete Wahl der Induktivität wird in der Simulation beim Schalten der ersten Stufe die Schwingung angeregt. Wird nun nach einer halben Periodendauer die nächste Stufe zugeschaltet, beginnt dieser Schwingvorgang erneut und die beiden sinusförmigen Halbschwingungen im Stromverlauf löschen sich aus, wodurch kein Strom in den Kondensator fließt. Bei allen weiteren Stufen tritt der selbe Effekt auf. Die Ergebnisse der simulierten Strom- und Spannungsverläufe für diesen Fall sind für die Zeitdauer einer Periode des Rechtecksignals in Abbildung 2.4 dargestellt. Es ist zu erkennen, dass der Strom zur Zeit der steigenden Flanke aus zwei positiven Halbschwingungen und zur Zeit der fallenden Flanke aus zwei negativen Halbschwingungen einer Sinusschwingung besteht.

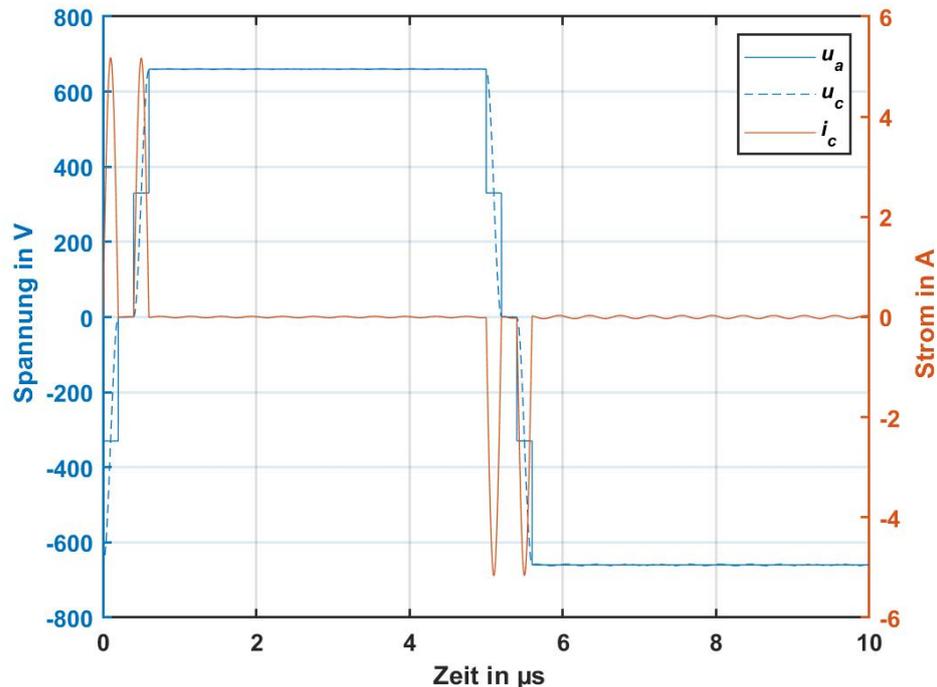


Abbildung 2.4.: Eine Periode der simulierten Verläufe der Ausgangsspannung  $u_a$ , der Spannung an der Isolationskapazität  $u_c$  und des Stroms durch die Kapazität  $i_c$  bei geeigneter Wahl der Induktivität

Der Umstand, dass der Strom durch geeignete Wahl der Induktivität stets den gleichen Verlauf besitzt kann dazu verwendet werden, Energie vom Zwischenkreis eines Submoduls in einen anderen Zwischenkreis zu verschieben. Dadurch, dass die Induktivität die Spannungsdifferenz zwischen der Serienschaltung der Submodule und der Isolationskapazität aufnimmt, läuft dieser Vorgang prinzipiell verlustfrei ab. Der genaue Ablauf ist im folgenden Abschnitt 2.1.2 beschrieben.

### 2.1.2. Verschieben von Energie zwischen zwei Submodulen

Das Verschieben von Energie zwischen den Zwischenkreisen der Submodule ist nachfolgend anhand eines Beispiels mit zwei Modulen (Abbildung 2.5) beschrieben. Die zugehörigen Verläufe von Ausgangsspannung der beiden Submodule  $u_a$ , der Spannung an der Isolationskapazität  $u_c$  und des Stroms in die Isolationskapazität  $i_c$  sind in Abbildung 2.6 dargestellt.

Der Anfangszustand (1) ist, dass beide Submodule an ihren Ausgangsklemmen jeweils negative Zwischenkreisspannung anliegen haben. Dadurch entspricht die gesamte Ausgangsspannung  $u_a$  gleich der zweifachen negativen Zwischenkreisspannung eines Submoduls.

Wird nun in (2) das untere Submodul intern kurzgeschlossen ( $u_{a,1}$  sinkt  $u_a$  auf die einfache negative Zwischenkreisspannung ab und es fließt ein positiver Strom  $i_c$  in die Isolationskapazität. Dieser Strom fließt auch durch den Zwischenkreiskondensator des oberen Submoduls so, dass diesem Energie zugeführt wird.

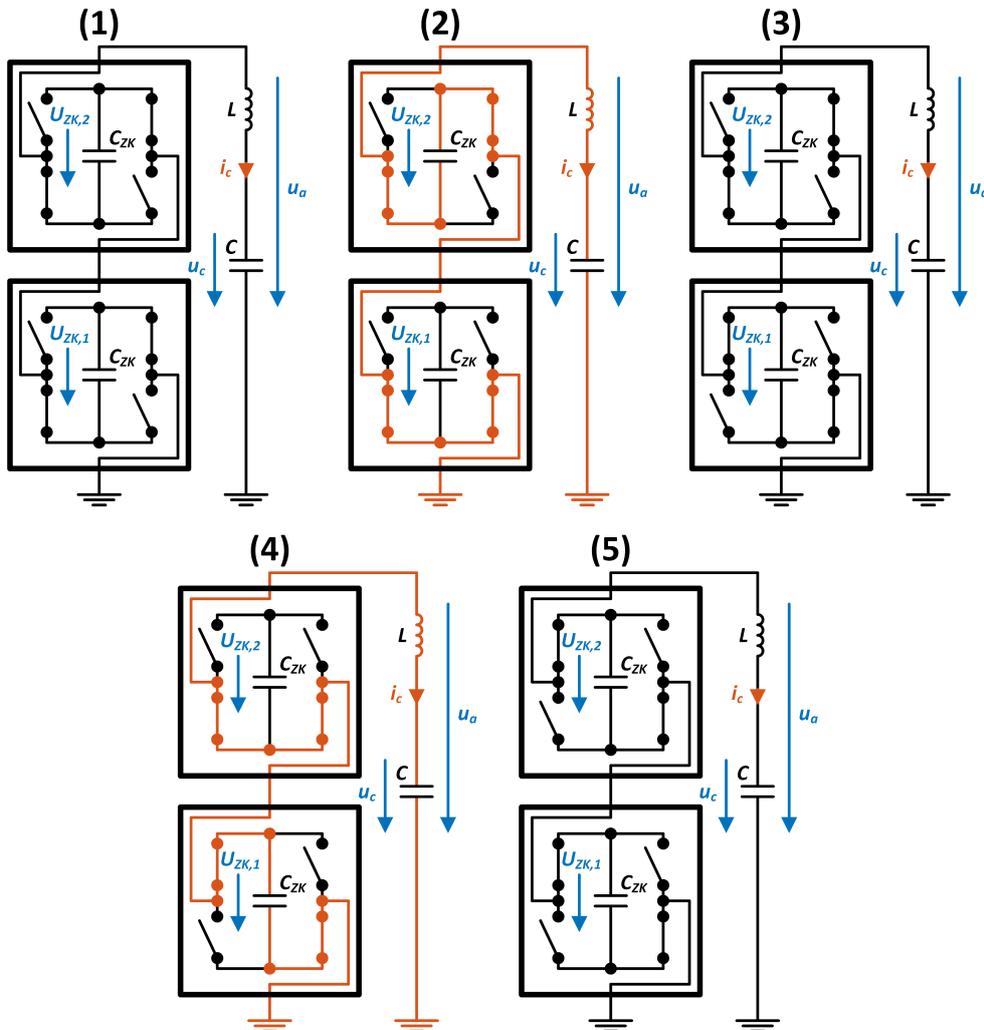


Abbildung 2.5.: Schrittweise Darstellung der Schaltzustände der Submodule für das Beispiel zum verschieben von Energie zwischen zwei Submodulen

Am Ende der Halbschwingung des Stroms ist die Ausgangsspannung auf  $u_a = 0\text{ V}$  abgesunken. Es wurde also die gesamte in der Isolationskapazität gespeicherte Energie in das obere Submodul umgeladen. Diese Energie berechnet sich nach Formel 2.3.

$$E = \frac{C \cdot (2 \cdot U_{ZK})^2}{2} = 2 \cdot C \cdot U_{ZK}^2 \quad (2.3)$$

Um den Strom nach diesem Vorgang in (3) auf  $i_c = 0$  A zu halten wird exakt zum Stromnulldurchgang das untere Submodul auf positive Zwischenkreisspannung umgeschaltet. Dadurch geht die Ausgangsspannung auf  $u_a = 0$  V.

Beim internen Kurzschließen des oberen Submoduls bei (4) wird der Schwingvorgang erneut angeregt und es beginnt wieder Strom durch den Kondensator in positive Richtung zu fließen. In diesem Fall wird jedoch die selbe Menge an Energie, die vorher in das obere Submodul gespeichert wurde aus dem unteren Zwischenkreis entnommen.

Durch Umschalten des oberen Submoduls auf positive Zwischenkreisspannung bei (5) zum Stromnulldurchgang wird die erzeugte Schwingung wieder aktiv gedämpft und sowohl  $u_a$  als auch  $u_c$  gehen auf den zweifachen Wert der Zwischenkreisspannung.

Während der fallenden Flanke kann wieder die gleiche Vorgangsweise angewendet werden und abermals Energie in den Zwischenkreis des oberen Submoduls gespeichert werden. Durch dieses Prinzip kann, wenn nur der untere Zwischenkreis aktiv mit Energie versorgt wird, das obere Submodul, fliegend, nur durch das verschieben der Energie versorgt werden.

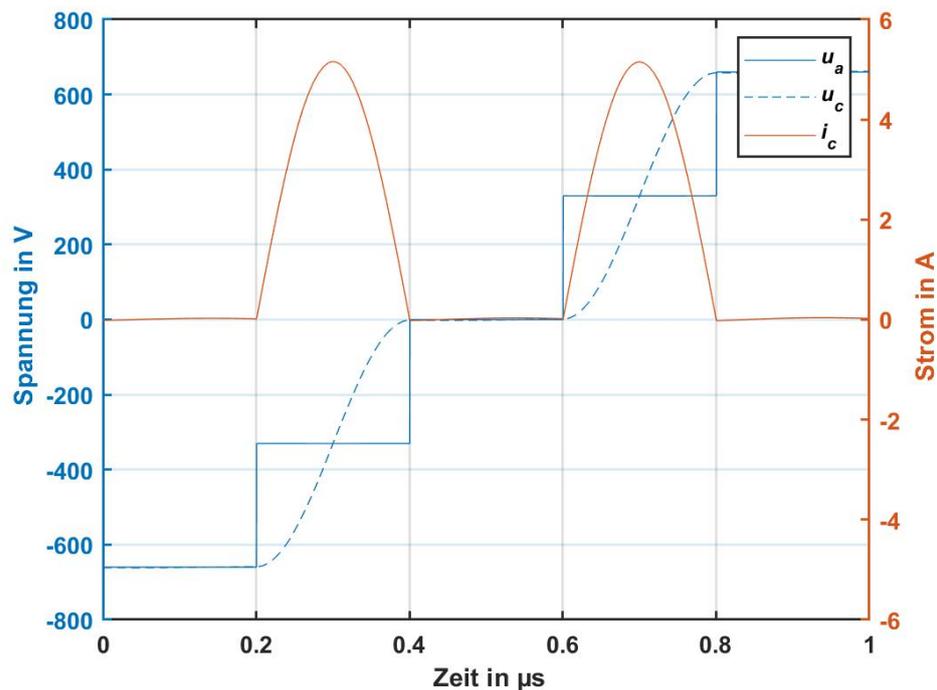


Abbildung 2.6.: Beispielhafte Strom- und Spannungsverläufe der steigenden Flanke des Rechtecksignals für das verschieben von Energie zwischen zwei Submodulen

Die im Beispiel dargestellte Abfolge der Schaltzustände der einzelnen Submodule für die steigende Flanke ist in Tabelle 2.2 zusammengefasst. Die

Nummerierung ist dabei gleich wie im angeführten Beispiel gewählt. Die Parameter  $U_{SM,1}$  und  $U_{SM,2}$  bezeichnen die im jeweiligen Schaltzustand an den Ausgangsklemmen der Submodule anliegende Spannung. Unter  $E_{SM,1}$  und  $E_{SM,2}$  ist die den Zwischenkreisen zu- bzw. abgeführte Energie zu verstehen. Die Größe  $U_A$  ist die Ausgangsspannung der gesamten Anordnung während der angegebenen Schaltzustände.

Nr.	$U_{SM,1}$	$E_{SM,1}$	$U_{SM,2}$	$E_{SM,2}$	$U_A$
-	V	Ws	V	Ws	V
1	$-U_{ZK}$	0	$-U_{ZK}$	0	$-2 \cdot U_{ZK}$
2	0	0	$-U_{ZK}$	$2 \cdot C \cdot U_{ZK}^2$	$-U_{ZK}$
3	$U_{ZK}$	0	$-U_{ZK}$	0	0
4	$U_{ZK}$	$-2 \cdot C \cdot U_{ZK}^2$	0	0	$U_{ZK}$
5	$U_{ZK}$	0	$U_{ZK}$	0	$2 \cdot U_{ZK}$

Tabelle 2.2.: Schaltzustände der Submodule für das Verschieben von Energie zwischen zwei Zwischenkreisen während der steigenden Flanke des Rechtecksignals mit Angabe der zu bzw. abführbaren Energiemengen

Für einen Aufbau mit zwei Submodulen kann pro Periodendauer die in Formel 2.4 angegebene Energie in das obere Submodul gespeichert werden.

$$E = 4 \cdot C \cdot U_{ZK}^2 \quad (2.4)$$

Die mittlere Leistung, die dem oberen Submodul bei einer bestimmten Frequenz des Rechtecksignals zugeführt werden kann, berechnet sich somit nach Formel 2.5.

$$P_{2SM} = 4 \cdot f \cdot C \cdot U_{ZK}^2 \quad (2.5)$$

Zur Überprüfung dieser Formel wurde im Simulationsmodell der Zwischenkreis des oberen Submoduls als Kondensator (C2) mit einer Kapazität von  $C_{ZK} = 0.2 \mu\text{F}$  ausgeführt. Zu Beginn der Simulation wurde an diesem eine Spannung von  $U_{ZK} = 330 \text{ V}$  vorgegeben. Zusätzlich wurde parallel dazu ein Widerstand (R1) eingefügt, dessen Widerstandswert nach Formel 2.6 von seiner anliegenden Spannung abhängt. Das erweiterte Simulationsmodell ist in Abbildung 2.7 dargestellt. Über den Parameter  $P_{konst}$  kann ein konstanter Leistungswert vorgegeben, der während der gesamten Simulation im Widerstand umgesetzt wird.

$$R = \frac{U_R^2}{P_{konst}} \quad (2.6)$$

Durch einsetzen in Formel 2.5 kann die Leistung berechnet werden, die im Mittel im oberen Submodul maximal in Verlusten umgesetzt werden darf um

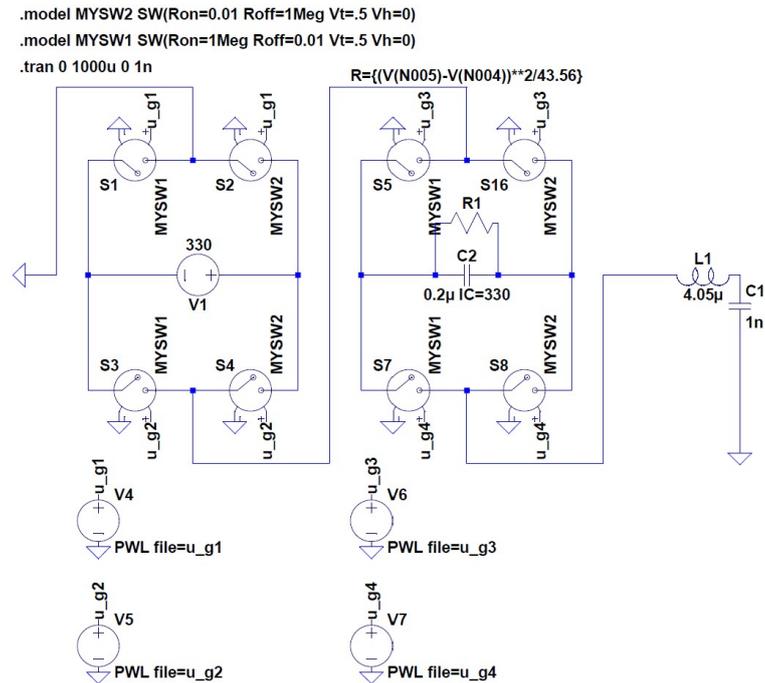


Abbildung 2.7.: Modell der Simulation mit einer Zwischenkreiskapazität im oberen Submodul und einer Konstantleistungssenke

die Spannung am oberen Zwischenkreiskondensator konstant und den Betrieb der Schaltung aufrecht zu erhalten. Alle Parameter für die Berechnung, die folgende Simulation und die Berechnungsergebnisse aus Formel 2.7 sind in Tabelle 2.3 zusammengefasst.

$$P_{2SM} = 4 \cdot f \cdot C \cdot U_{ZK}^2 = 4 \cdot 100 \text{ kHz} \cdot 1 \text{ nF} \cdot (330 \text{ V})^2 = 43.56 \text{ W} \quad (2.7)$$

angenommen				berechnet	
$f$	$t_{stufe}$	$U_{ZK}$	$C$	$L$	$P_{2SM}$
kHz	ns	V	nF	µH	W
100	200	330	1	4,05	43,56

Tabelle 2.3.: Angenommene und berechnete Werte der durchgeführten Simulation

Die Simulation wurde anschließend für verschiedene über den Widerstand einstellbare konstante Verlustleistungen durchgeführt. In Abbildung 2.8 ist das Ergebnis der Simulation mit  $P_{konst} = 50 \text{ W}$  dargestellt. Es ist zu erkennen, dass die Spannung am Zwischenkreiskondensator  $U_{ZK}$  stetig absinkt bis sie auf  $U_{ZK} = 0 \text{ V}$  geht und die Simulation abbricht. Die über der Zeit dargestellten Parameter  $u_a$  und  $U_{ZK}$  bezeichnen die Ausgangsspannung der beiden Submodule sowie die Spannung am Zwischenkreiskondensator. Ebenfalls aufgetragen ist der Strom durch die Isolationskapazität  $i_c$ .

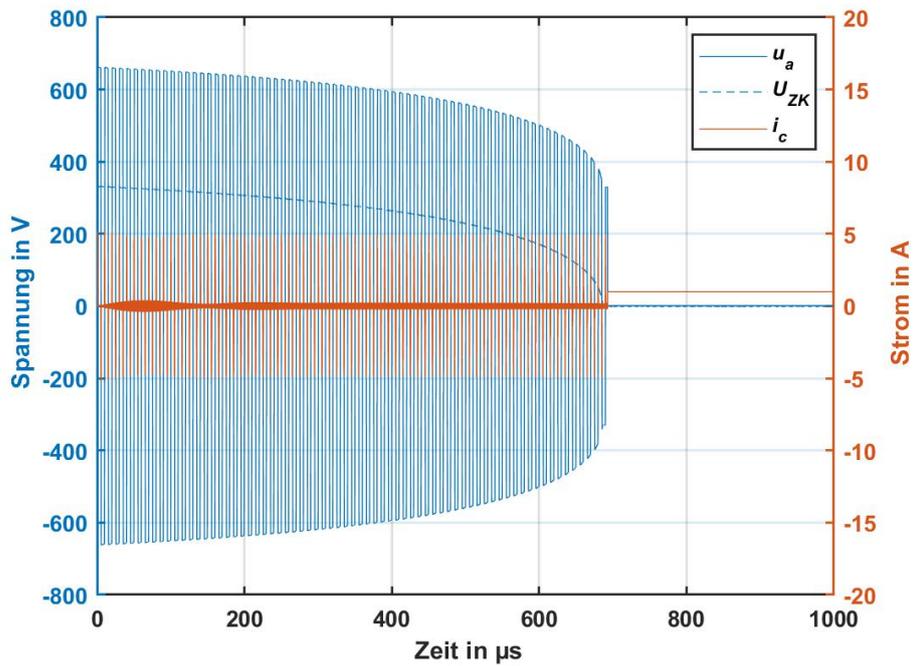


Abbildung 2.8.: Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von  $P_{konst} = 50 \text{ W}$

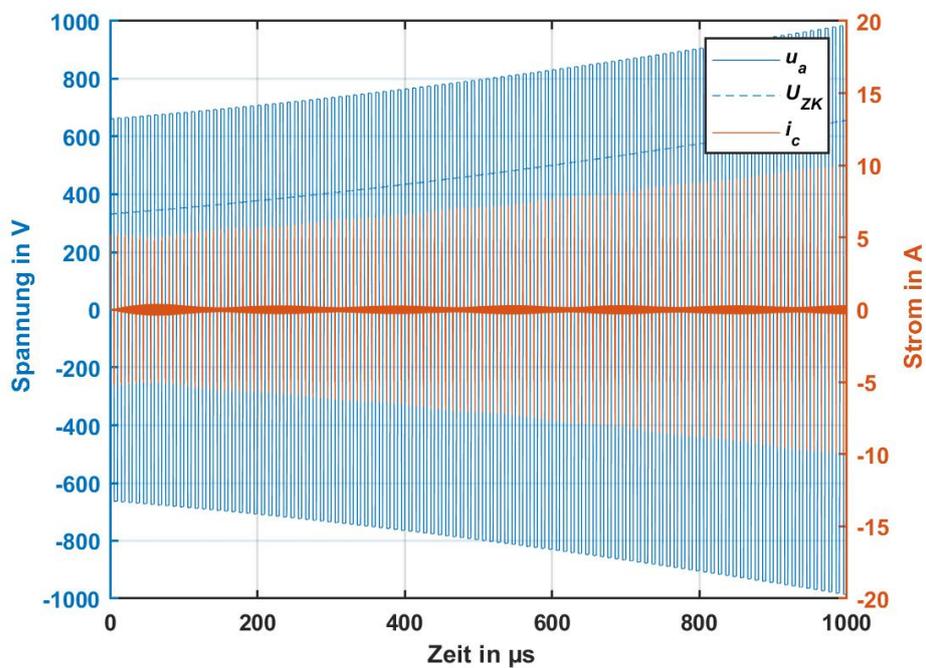


Abbildung 2.9.: Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von  $P_{konst} = 30 \text{ W}$

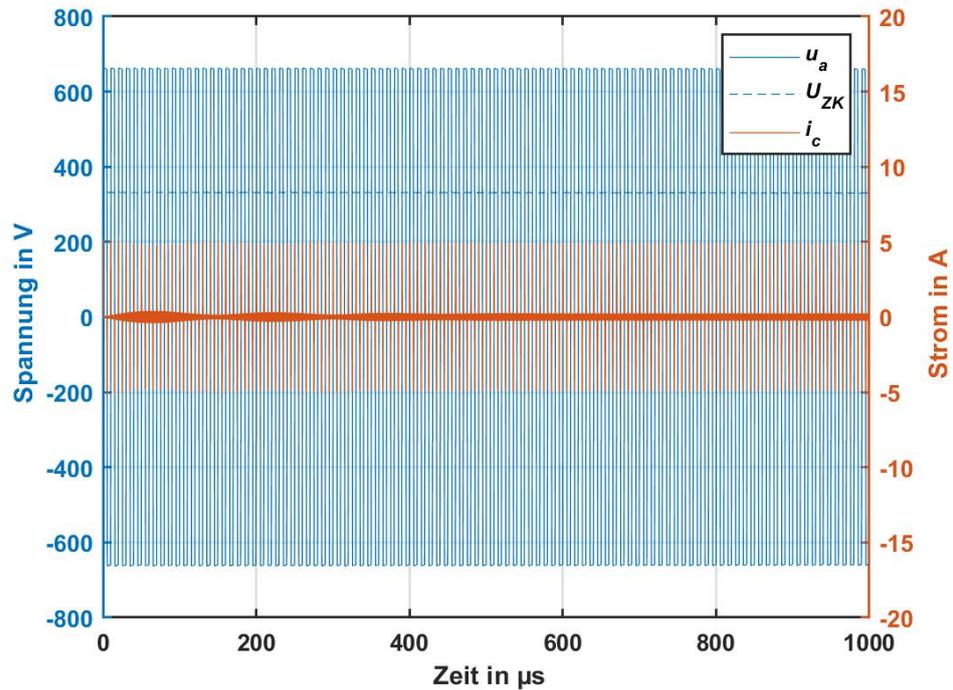


Abbildung 2.10.: Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von  $P_{konst} = 43.56 \text{ W}$

In Abbildung 2.9 ist das Ergebnis der Simulation mit  $P_{konst} = 30 \text{ W}$  dargestellt. Im Gegensatz zum vorherigen Simulationsergebnis steigt dort die obere Zwischenkreisspannung stetig an.

Zuletzt wurde die Simulation mit der berechneten, für einen stabilen Betrieb maximal zulässigen, konstanten Verlustleistung von  $P_{konst} = 43.56 \text{ W}$  durchgeführt. Das Ergebnis dazu ist in Abbildung 2.10 dargestellt. Die Spannung am Zwischenkreiskondensator  $U_{ZK}$  bleibt dabei über den gesamten Simulationsverlauf konstant. Die ermittelte Formel 2.5 für  $P_{2SM}$  für die Verwendung von zwei Submodulen kann somit in der Simulation bestätigt werden.

### 2.1.3. Verschieben von Energie zwischen drei Submodulen

Im vorigen Abschnitt 2.1.2 wurde eine Formel für die dem oberen Submodul zuführbare Leistung bei einem Aufbau mit zwei Submodulen durch optimiertes Schalten der Module gefunden.

Um die Frage zu klären, welche Leistung bei einem Aufbau mit mehreren Submodulen den jeweils oberen Submodulen bei aktiver Versorgung des untersten Submoduls im Mittel zugeführt werden kann, wurde nun in diesem Abschnitt eine Formel für einen Aufbau mit drei Submodulen ermittelt. Die

nötige optimierte Abfolge der Schaltzustände für diesen Fall, während der steigenden Flanke des erzeugten Rechtecksignals ist in Tabelle 2.4 dargestellt.  $U_{SM,1}$ ,  $U_{SM,2}$  und  $U_{SM,3}$  bezeichnen wieder die Spannungen an den Ausgängen der Submodule für die jeweiligen Schaltzustände.  $E_{SM,1}$ ,  $E_{SM,2}$  und  $E_{SM,3}$  stehen für die den Submodulen zu- oder abgeführte Energie in jedem Schaltzyklus.

Nr.	$U_{SM,1}$	$E_{SM,1}$	$U_{SM,2}$	$E_{SM,2}$	$U_{SM,3}$	$E_{SM,3}$	$U_A$
-	V	W <sub>s</sub>	V	W <sub>s</sub>	V	W <sub>s</sub>	V
1	$-U_{ZK}$	0	$-U_{ZK}$	0	$-U_{ZK}$	0	$-3 \cdot U_{ZK}$
2	0	0	$-U_{ZK}$	$2 \cdot C \cdot U_{ZK}^2$	$-U_{ZK}$	$2 \cdot C \cdot U_{ZK}^2$	$-2 \cdot U_{ZK}$
3	$U_{ZK}$	0	$-U_{ZK}$	0	$-U_{ZK}$	0	$-U_{ZK}$
4	$U_{ZK}$	$-2 \cdot C \cdot U_{ZK}^2$	0	0	$-U_{ZK}$	$2 \cdot C \cdot U_{ZK}^2$	0
5	$U_{ZK}$	0	$U_{ZK}$	0	$-U_{ZK}$	0	$U_{ZK}$
6	$U_{ZK}$	$-2 \cdot C \cdot U_{ZK}^2$	$U_{ZK}$	$-2 \cdot C \cdot U_{ZK}^2$	0	0	$2 \cdot U_{ZK}$
7	$U_{ZK}$	0	$U_{ZK}$	0	$U_{ZK}$	0	$3 \cdot U_{ZK}$

Tabelle 2.4.: Schaltzustände der Submodule für das Verschieben von Energie zwischen drei Submodulen während der steigenden Flanke des Rechtecksignals

Aus der Tabelle kann die Summe der während der steigenden Flanke den oberen Submodulen zugeführte Energie abgelesen werden. Für eine volle Periodendauer des Rechtecksignals kann die zugeführte Energie mit Formel 2.8 berechnet werden.

$$E_{3SM} = 8 \cdot C \cdot U_{ZK}^2 \quad (2.8)$$

Die mittlere Leistung, die in Summe den beiden oberen Submodulen bei einer bestimmten Frequenz des Rechtecksignals zugeführt werden kann mit Formel 2.9 berechnet werden.

$$P_{3SM} = 8 \cdot f \cdot C \cdot U_{ZK}^2 \quad (2.9)$$

In Formel 2.10 ist zusätzlich die Berechnung für die Werte aus Tabelle 2.5 durchgeführt. Die erhaltene Leistung ist doppelt so groß wie die mit Formel 2.7 berechnete Leistung. Pro oberem Submodul kann also wieder eine Leistung von  $P_{konst} = 43.56 \text{ W}$  in Verlusten umgesetzt werden, ohne diese aktiv zu versorgen und einen stabilen Betrieb zu gewährleisten.

Es ist zu beachten, dass sich die Energie für die in Tabelle 2.4 dargestellte Abfolge der Schaltzustände nicht gleichmäßig auf die beiden oberen Submodule  $SM_2$  und  $SM_3$  aufteilt. Während dem obersten Submodul  $SM_3$  während der steigenden Flanke in Summe eine Energie von  $E_{SM,3} = 2 \cdot C \cdot U_{ZK}^2$  zugeführt wird, erhält das mittlere Submodul  $SM_2$  keine Energie zurück.

Um eine gleichmäßige Aufteilung der Energie auf die beiden oberen Submodule zu erreichen, kann die Abfolge der Schaltzustände für die oberen

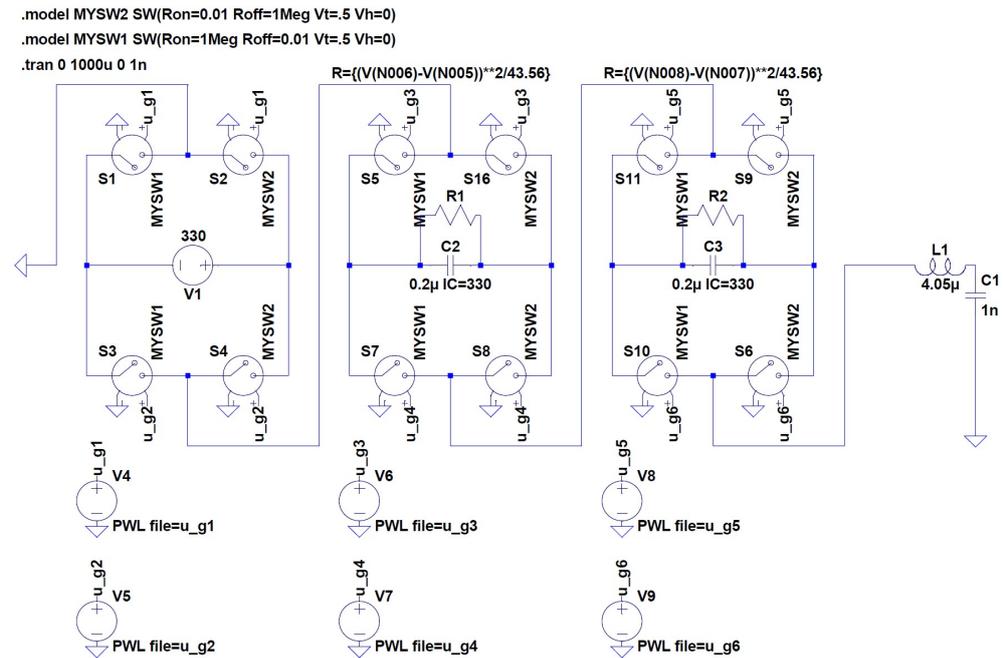


Abbildung 2.11.: Modell der Simulation von drei Submodulen mit einer Zwischenkreiskapazität in den oberen Submodulen und Konstantleistungssenken

Submodule jede Periode des Rechtecksignals vertauscht werden. Das heißt das mittlere Submodul  $SM_2$  führt die Schaltfolge des oberen Submoduls  $SM_3$  aus und umgekehrt. Das gleiche Prinzip kann auch für eine höhere Anzahl von Submodulen durchgeführt werden. Die erzeugte Ausgangsspannung bleibt dabei stets gleich.

$$P_{3SM} = 8 \cdot f \cdot C \cdot U_{ZK}^2 = 8 \cdot 100 \text{ kHz} \cdot 1 \text{ nF} \cdot (330 \text{ V})^2 = 87.12 \text{ W} \quad (2.10)$$

angenommen				berechnet
$f$	$C$	$U_{ZK}$	$t_{stufe}$	$P_{3SM}$
kHz	nF	V	ns	W
100	1	330	200	87,12

Tabelle 2.5.: Angenommene und berechnete Werte der Simulation und der durchgeführten Berechnungen

Die ermittelte Formel wurde wieder anhand einer Simulation überprüft. Das verwendete Simulationsmodell mit drei Submodulen ist in Abbildung 2.11 dargestellt. Die .pwl-Dateien für die Erzeugung eines Rechtecksignals mit einer Frequenz von  $f = 100 \text{ kHz}$  und einer Stufenzeit mit  $t_{stufe} = 200 \text{ ns}$  wurden wieder in in MATLAB mit dem Code aus Anhang B.2 erzeugt. Die eingestellten Parameter gleichen den angenommenen und Berechneten Werten in Tabelle 2.5.

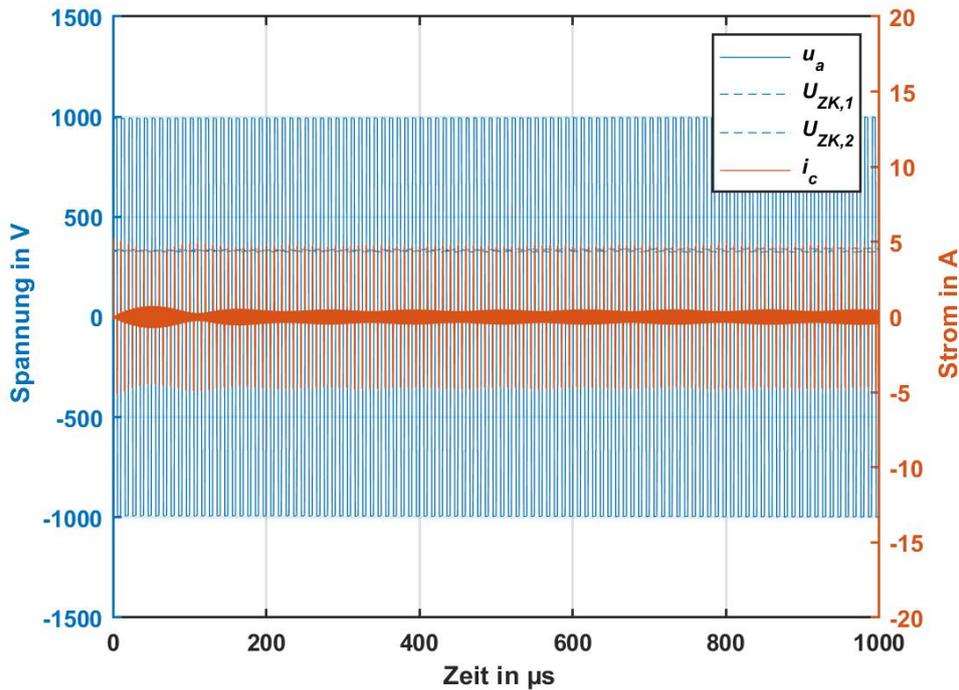


Abbildung 2.12.: Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von  $P_{konst} = 43.56 \text{ W}$  mit drei Submodulen

Die Ergebnisse der Simulation sind in Abbildung 2.12 dargestellt. Als konstante Verlustleistung je Submodul wurde dabei der mit Formel 2.10 berechnete Wert für die Summe der in den oberen Submodulen maximal auftretenden Verlustleistungen von  $P_{3SM} = 87.12 \text{ W}$  auf die beiden oberen Submodule aufgeteilt. Pro oberem Submodul wurde daher eine konstante Verlustleistung von  $P_{konst} = 43.56 \text{ W}$  eingestellt. Es ist zu erkennen, dass der Verlauf der Spannung über mehrere Perioden des Rechtecksignals gleich bleibt und die Zwischenkreisspannungen der Submodule nicht absinken.

Beim Vergleich von Formel 2.5 mit Formel 2.9 stellt sich heraus, dass durch eine Erhöhung der Anzahl der oberen Submodule auch die zuführbare Leistung im selben Maß erhöht wird. Dies legt die Vermutung nahe, dass für einen Aufbau mit  $N$  Submodulen sich die mittlere den oberen Submodulen zuführbare Leistung nach Formel 2.11 berechnet. Für einen Beweis dieser Formel müsste allerdings eine mathematische Modellierung des Vorgangs vorgenommen und die Beweisführung mit vollständiger Induktion durchgeführt werden.

$$P_{NSM} = 4 \cdot (N - 1) \cdot f \cdot C \cdot U_{ZK}^2 \quad (2.11)$$

## 2.2. Entwicklung der Hardware des Prototyps

### 2.2.1. Wahl der Halbleiterschalter und Treiber-Bausteine

Um den Aufbau aus Submodulen neben der Simulation auch anhand eines Prototyps zu untersuchen wurde ein solcher entwickelt und gebaut. In den folgenden Abschnitten sind alle durchgeführten Entwicklungsschritte angeführt. Die prinzipielle Topologie und Funktionsweise des Aufbaus wurde bereits in Abschnitt 1.2.2 erklärt.

#### Wahl der Halbleiterschalter

Für den praktischen Aufbau der Vollbrückenschaltungen müssen geeignete Halbleiterschalter ausgewählt werden. Um die kurze nötige Anstiegszeit an den einzelnen Stufen zu erreichen wurden Transistoren auf Basis von Gallium-Nitrid (GaN) als Halbleitermaterial verwendet. Diese besitzen im Gegensatz zu MOSFETs auf Silizium oder Siliziumcarbid (SiC) Basis den Vorteil eines geringen On-Widerstands, und kleiner Parasitärer Kapazitäten sowie keiner Sperrverzögerungsladung was sie besonders geeignet für den Einsatz bei hohen Schaltfrequenzen und schnellen Schaltzeiten macht.

Zur näheren Auswahl standen die in Tabelle 2.6 angeführten GaN-HEMTs (Gallium-Nitrid high electron mobility transistor).

Bezeichnung	$U_{DS}$	$R_{DS,on}$	$I_D$	$I_{D,pulse}$	$t_{d(on)}$	$t_{d(off)}$	$t_r$	$t_f$
-	V	m $\Omega$	A	A	ns	ns	ns	ns
IGO60R070D1	600	70	31	60	15	15	9	13
GS66516T	650	25	60	144	4,6	14,9	12,4	22
GS66508T	650	63	30	72	4,1	8	3,7	5,2
PGA26E07BA	600	70	26	61	3,7	5,5	5,6	2,4

Tabelle 2.6.: Zur Auswahl stehende GaN-HEMTs mit einer Zusammenfassung ihrer Eigenschaften

Durch die höhere Sperrspannung, die schnelleren Schaltzeiten und die gute Stromtragfähigkeit fiel die Wahl auf den GS66508T HEMT (GS66508T 2019) der Firma GaN-Systems. Zusätzlich bietet dieser Transistor eine geringere Anforderung an den Gate-Treiber IC, da dieser mit herkömmlichen Bausteinen für MOSFETs angesteuert werden kann.

Für den Prototyp wurde die Entscheidung getroffen, alle Transistoren mit einzelnen Lichtwellenleitern (LWL) potenzialgetrennt anzusteuern. Dadurch wird die Komplexität der der Schaltung der Submodule verringert und es kann für alle vier verwendeten HEMTs ein Low-side Half-bridge Treiberbaustein eingesetzt werden.

## Wahl der Treiber-Bausteine

Beim Treiber-IC fiel die Wahl auf den LMG1020 (*LMG1020* 2018) von Texas Instruments. Dieser besitzt von allen am Markt verfügbaren Bausteinen für die Ansteuerung der gewählten Transistoren die geringste Signallaufzeit und es können durch sein kleines Gehäuse die Induktivitäten in der Gate-Schleife klein gehalten werden um Schwingungen am Gate der Transistoren zu vermeiden.



Abbildung 2.13.: GaN-HEMT GS66508T



Abbildung 2.14.: GaN-Treiber-IC LMG1020

### 2.2.2. Schaltungsaufbau der Submodule

Die Planung der Leiterplatte für den Schaltungsaufbau der Submodule des Prototypen wurde mit dem Programm EAGLE durchgeführt. Der schematische Aufbau der Schaltung ist in Abbildung 2.15 dargestellt. Der im Layoutprogramm erzeugte Schaltplan ist im Anhang A.2 zu finden.

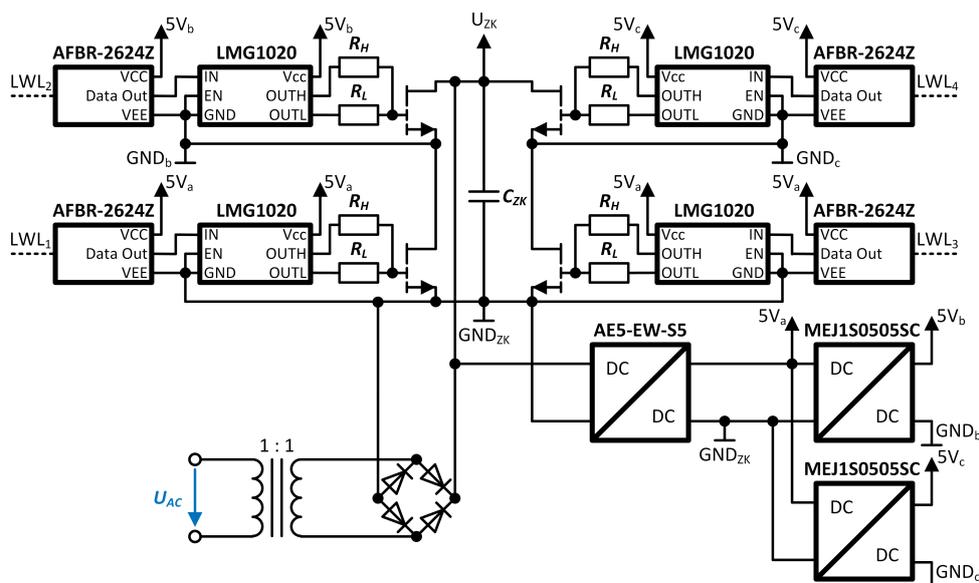


Abbildung 2.15.: Schematisches Schaltbild eines Submoduls des Prototyps

Der Kern der Schaltung besteht aus der Brückenförmigen Anordnung der vier GaN Transistoren mit den zugehörigen Treiber ICs, welche ihr Ansteuersignal wiederum von vier LWL-Empfänger Bausteinen AFBR-2624Z (AFBR-2624Z 2016) erhalten, an die die LWL-Fasern angeschlossen werden können. Wird ein Lichtsignal über einen LWL gesendet, geht der Ausgang Data Out des verbundenen LWL-Empfängers auf 5 V woraufhin der zugehörige Treiberbaustein seinen Transistor zum Durchschalten bringt.

Als Gate-Widerstand wurde für das Laden des Gates ein Widerstand von  $30\ \Omega$  und für das Entladen ein Widerstand von  $2.2\ \Omega$  verwendet. Die Widerstandswerte wurden empirisch ermittelt und sind so groß gewählt, dass in der Gate-Schleife auftretende Schwingungen während der Schaltvorgänge so stark gedämpft werden, dass die Werte für die maximale und minimale Spannung am Gate der Transistoren aus dem Datenblatt eingehalten werden.

### Energieversorgung

Der Energiespeicher im Zwischenkreis besteht aus vier je  $1\ \mu\text{F}$  großen Keramik Kondensatoren. Während der Testphase der Submodule wurde die Zwischenkreiskapazität mit einem Elektrolytkondensator um  $33\ \mu\text{F}$  erweitert um die Zwischenkreisspannung stärker zu glätten.

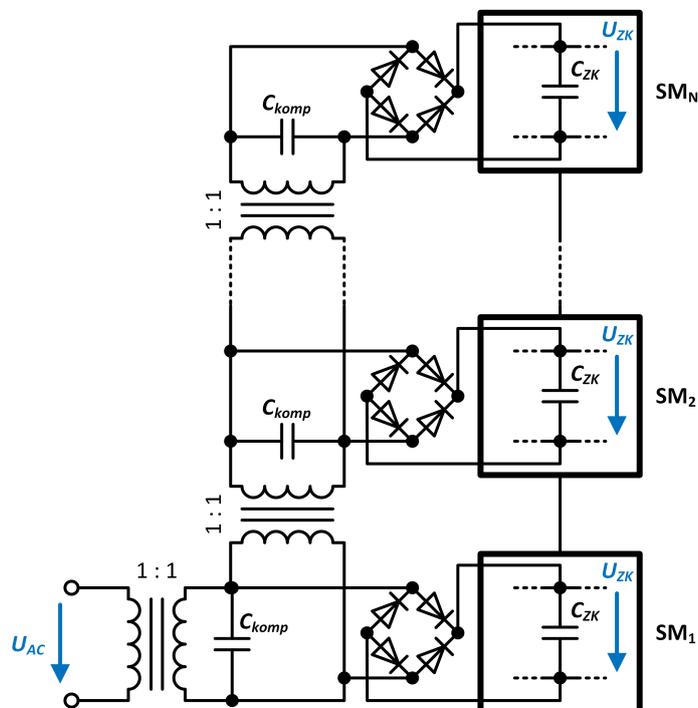


Abbildung 2.16.: Schaltbild der Energieversorgung für mehrere in Serie geschaltete Submodule

Versorgt wird der Zwischenkreis, für den Fall dass durch das verschieben der Energie zwischen den Submodulen die auftretenden Verluste nicht gedeckt werden können, über einen 330 V, 50 Hz Printtransformator und einen Brückengleichrichter. Die Eingangsspannung des Trafos wird vom jeweils unteren Submodul bereitgestellt. Dadurch muss der Transformator stets nur maximal die doppelte Zwischenkreisspannung isolieren können. An die Ausgänge der Printtransformatoren sind zusätzlich Kondensatoren  $C_{komp}$  zur Kompensation der Magnetisierungsblindleistung parallel geschaltet. Während der Testphase der Submodule wurden die Printtransformatoren durch externe Stelltransformatoren ersetzt, um die Höhe der Zwischenkreisspannung manuell verändern zu können. Das Energieversorgungskonzept für mehrere Submodule ist in Abbildung 2.16 dargestellt.

Da die GaN-HEMTs eines Submoduls bis auf die beiden unteren Schalter nicht das gleiche Source(Bezugs)-Potenzial besitzen, werden alle zu einem Transistor gehörigen Bausteine (Treiber und LWL-Empfänger) über isolierende 1000 V : 5 V DC-DC-Wandler AE5-EW-S5 (*AE5-EW-S5 2017*) aus dem Zwischenkreis versorgt. Die Beiden HEMTs deren Source-Anschluss auf dem negativen Zwischenkreis-Potenzial liegt, werden dabei mit dem gleichen Wandler mit 5 V versorgt.

Das selbe Prinzip sollte auch bei den beiden anderen Transistoren verwendet werden, wobei der Halbleiterschalter, dessen Source-Potenzial auf dem oberen Ausgang des Submoduls liegt, das selbe Source-Potenzial besitzt, wie der Transistor des nächsten (oberen) Submoduls, dessen Source-Potenzial auf dem unteren Ausgang liegt. Durch eine zusätzliche Verbindung (zu den Ausgangsklemmen) auf den Submodulen können dann wieder alle zu diesen beiden Halbleiterschaltern gehörenden ICs mit dem selben DC-DC-Wandler versorgt werden und die Anzahl der DC-DC-Wandler, die pro Modul benötigt werden reduziert sich auf zwei Stück.

Während der Erprobung der Submodule stellte sich allerdings heraus, dass die große Koppelkapazität der eingesetzten Wandler zu unerwünschten Schwingungen der 5 V isolierten Ausgangsspannung bei schnellen Schaltvorgängen führt. Deshalb wurden die beiden Wandler durch 5 V : 5 V isolierende DC-DC-Wandler MEJ1S0505SC (*MEJ1S0505SC 2017*) mit einer geringen Koppelkapazität von (3 pF) ersetzt, deren Eingangsspannung die 5 V Versorgungsspannung der beiden unteren Schalter ist. Auf das Weiterreichen der Versorgungsspannung zu den benachbarten Submodulen wurde dann, aufgrund der geringen Baugröße der neuen DC-DC-Wandler verzichtet.

### 2.3. Entwicklung der Ansteuerung des Prototyps

Da die Ansteuerung des entwickelten und gebauten Prototyps für die Überprüfung des Konzeptes eine untergeordnete Rolle spielt, wurde die nötige Hardware rudimentär auf einem Prototypen Steckboard aufgebaut. Das Kernstück

der Ansteuerung besteht aus dem in Abbildung 2.17 dargestellten Mikrocontroller-Entwicklungsboard (Teensy 3.6) welches mit einem 32 bit 180 MHz ARM Cortex-M4 Prozessor MK66FX1M0VMD18 (*MK66FX1M0VMD18* 2017) bestückt ist, der über die integrierte USB-Programmierschnittstelle programmiert werden kann.



Abbildung 2.17.: Mikrocontroller-Entwicklungsboard Teensy 3.6

Der Vorteil dieses Mikrocontrollers besteht in seiner bis zu 240 MHz einstellbaren Taktfrequenz, die eine einfache Erzeugung der nötigen schnellen Signalsequenzen ermöglicht und in seiner komfortablen Programmierbarkeit über die open-source Entwicklungsumgebung PlatformIO.

### Schaltung

Der prinzipielle Aufbau der entwickelten Schaltung für die Ansteuerung von drei Submodulen mit dem Entwicklungsboard und den LWL-Sender Bausteinen für die Übertragung der Steuersignale an den Prototyp und die Übermittlung des Signals zur Überstromabschaltung ist in Abbildung 2.18 dargestellt.

### Software

Das für die Erzeugung der Steuersignale verwendete Mikrocontrollerprogramm ist im Anhang B.4 zu finden. Die für den sicheren Betrieb der Submodule nötige Verriegelungszeit der einzelnen Halbbrückenschaltungen auf den Modulen wird dort Softwaremäßig erzeugt.

Die Zeitverzögerung zwischen dem Senden des Ausschaltsignals eines Schalters bzw. dem Senden des Einschaltsignals des jeweils anderen Schalters einer Halbbrücke wird durch den Ablauf eines Prozessormakros erzielt, in dem NOP Befehle (no operation) mit einer Dauer von exakt einem Taktzyklus des Haupttakts des Mikrocontrollers ausgeführt werden. Bei einer Taktfrequenz von 240 MHz dauert das ausführen eines NOP Befehls 4.17 ns. Zusätzlich muss beachtet werden, dass das Setzen bzw. Rücksetzen eines digitalen Ausgangspins vier Taktzyklen dauert, was einer Zeit von 16.67 ns entspricht. Die Verriegelungszeit wurde für alle Versuche auf eine Zeit von 33.33 ns eingestellt.

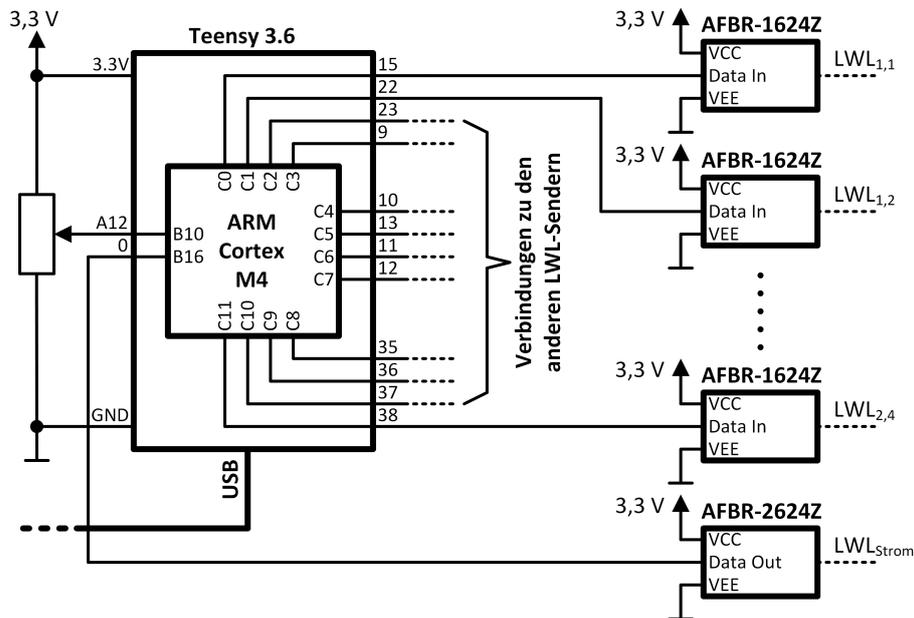


Abbildung 2.18.: Schaltbild der Steuerschaltung mit dem Mikrocontroller Entwicklungsboard und denn LWL-Sendern

Für das Einstellen der Zeitdauer einer Stufe an den Flanken des Ausgangssignals des Isolationstesters wurde das gleiche Konzept wie bei der Einstellung der Verrieglungszeit verwendet. Es wurden wieder Prozessormakros definiert, in denen solange NOP Befehle ausgeführt werden, bis nach einem Schaltvorgang eines Submoduls der nächste Schaltvorgang ausgeführt werden kann.

Die Stufendauer kann mit dem entwickelten Programm von 125 ns bis 200 ns in 25 ns Schritten und von 200 ns bis 1  $\mu$ s in 50 ns Schritten eingestellt werden.

## 2.4. Mechanischer Aufbau

Die Submodule des Prototypen sind, wie bereits in den vorigen Abschnitten erwähnt, auf Leiterplatten aufgebaut. Um die in Abbildung 1.6 dargestellte Serienschaltung der Submodule zu erreichen werden die bestückten Leiterplatten an den Ausgangsklemmen mit M3-Distanzbolzen übereinander gestapelt und verschraubt. An den Ecken der Leiterplatten können diese dann über weitere Bolzen für eine zusätzliche Erhöhung der Mechanischen Stabilität verbunden werden.

Der prinzipielle mechanische Aufbau der Leiterplatten ist im Anhang A.1 in Form der Bordpläne dargestellt. Die Zusammenschaltung der Leiterplatten mehrerer Submodule ist in Abbildung 2.4 zu sehen.

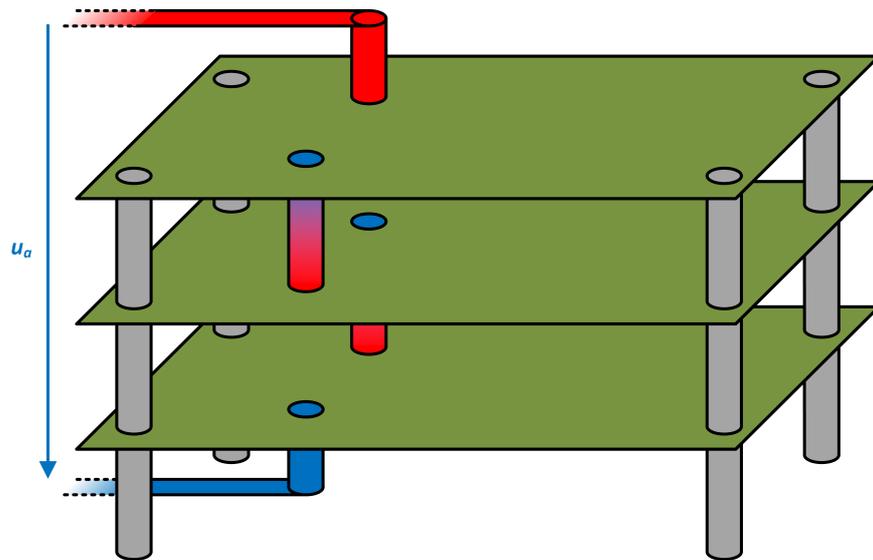


Abbildung 2.19.: Schematische, dreidimensionale Darstellung des mechanischen Aufbaus der Schaltung mit drei Submodulen

In rot bzw. blau sind dabei jene Distanzbolzen eingefärbt, die als Ausgangsklemmen der Submodule verwendet werden. Es ist dabei aufgrund der Symmetrie der Vollbrückenschaltungen egal, welche Klemme der Leiterplatte (links oder rechts) als obere oder untere Ausgangsklemme (laut der schematischen Darstellung in Abbildung 1.6) verwendet wird. Die mechanische Anordnung muss nur in der Ansteuerung der Schaltungen berücksichtigt werden.

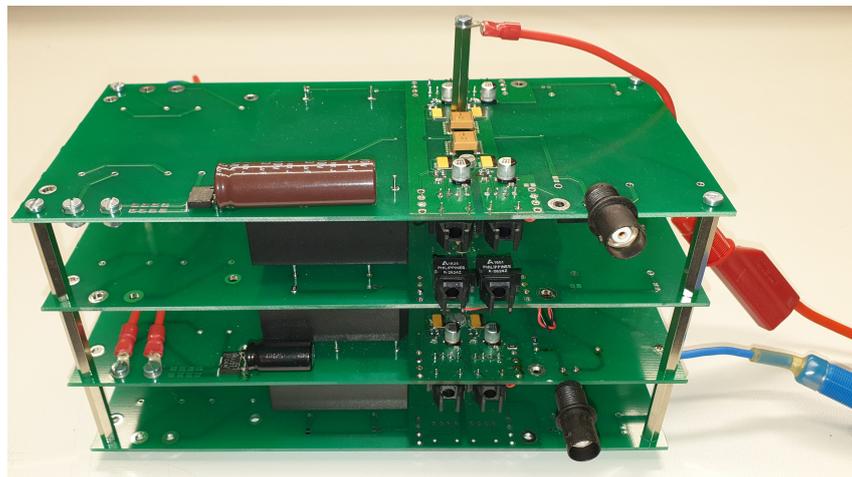


Abbildung 2.20.: Foto der entwickelten und gebauten Schaltung mit zwei Submodulen

In Abbildung 2.20 ist zusätzlich ein Foto des realen Aufbaus mit drei Submodulen dargestellt. Auf der rechten Seite des Bildes sind die beiden Ausgangsklemmen der Schaltung zu sehen, die über Distanzbolzen mit dem obersten

bzw. untersten Submodul verbunden sind. Aus Gründen der Übersichtlichkeit sind die acht Lichtwellenleiter nicht an die Schaltung angeschlossen. Die unterste Leiterplatte wurde zur Erhöhung der mechanischen Stabilität des Stapels hinzugefügt.

## 2.5. Überstromschutz

Um im Fall eines Durchschlags der Isolationskapazität am Ausgang des Isolationstesters den auftretenden Überstrom durch die Submodule und den Energieeintrag in die Schadstelle zu begrenzen, wurde ein Überstromschutzkonzept entwickelt. Dabei wird der Strom durch die Submodule und die Isolationskapazität  $i_c$  über einen Strommesswiderstand  $R_{mess}$  in ein Spannungssignal übersetzt. Dieses stromproportionale Spannungssignal wird mit einer Konstantspannung über den schnellen Komparator LT1711 (LT1711 2004) verglichen.

Überschreitet der gemessene Strom den über die konstante Spannung eingestellten Wert, werden am Komparatorausgang 5 V ausgegeben. Dieses Spannungssignal wird über einen Lichtwellenleiter potenzialgetrennt an die entwickelte Steuerschaltung für den Prototyp übertragen. Das Signal löst anschließend beim Mikrocontroller in der Steuerschaltung einen externen Interrupt aus, welcher dann alle elektronischen Schalter der anzusteuernenden Submodule in den Nichtleitenden Zustand bringt.

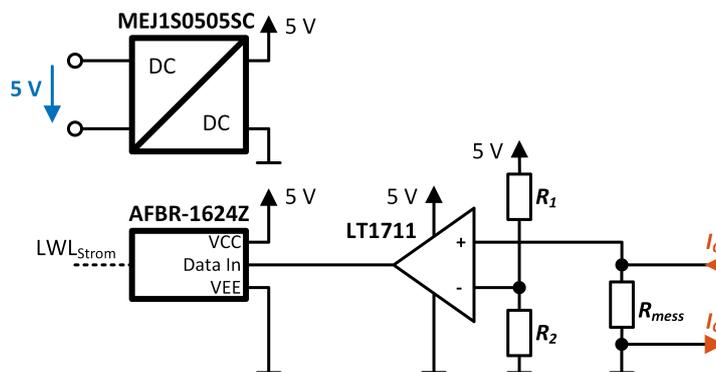


Abbildung 2.21.: Schaltbild der Schaltung für den Überstromschutz der Submodule und der Isolationskapazität

Die in der in den Ausgangsstrompfad geschalteten Induktivität gespeicherte Energie wird durch die Rückwärtsleitfähigkeit der GaN-HEMTs in die Zwischenkreiskondensatoren der Submodule zurückgespeist. Durch diesen Freilaufpfad verursacht die Induktivität keine Überspannung an den Submodulen während der schnellen Unterbrechung des Stroms. Die entwickelte Schaltung für den Überstromschutz ist in Abbildung 2.21 dargestellt.

Die Werte der verwendeten Bauteile um eine Abschaltung, wenn der Strom einen wert von  $I_C = 40\text{ A}$  überschreitet, zu erreichen sind in Tabelle 2.7 angegeben.

$R_{mess}$	$R_1$	$R_2$
m $\Omega$	k $\Omega$	k $\Omega$
100	27	100

Tabelle 2.7.: Bauteilwerte der Schaltung für den Überstromschutz

Die Überstromabschaltung wurde für die orientierenden Versuche mit dem Prototyp provisorisch unabhängig von den Submodulen aufgebaut. Das Konzept kann jedoch in einer späteren Revision der Schaltung direkt in die Submodule integriert werden um eine lokale, schnelle Abschaltung der HEMTs zu erzielen.

## 3. Evaluierung des Prototyps

### 3.1. Versuch zur Prüfpannungserzeugung mit zwei Submodulen

#### 3.1.1. Versuchsbeschreibung

Für eine Evaluierung der prinzipiellen Funktion, der entwickelten und bestückten Submodule des Prototyps, wurde ein Versuch mit zwei Submodulen durchgeführt. Im ersten Schritt erfolgte dieser ohne das Konzept zur Energieversorgung des oberen Submoduls durch verschieben der Energie.

Die Zwischenkreisspannung der beiden Submodule wurde über zwei Stelltransformatoren auf  $U_{ZK,1} = U_{ZK,2} = 330\text{ V}$  eingestellt. Zur Simulation der Isolationskapazität wurde ein Folienkondensator mit einer Kapazität von  $C = 1\text{ nF}$  verwendet. Die eingestellte Frequenz des zu erzeugenden Rechtecksignals betrug  $f = 10\text{ kHz}$ , was einer Periodendauer von  $T = 100\text{ }\mu\text{s}$  entspricht. An den Flanken des Rechtecksignals wurde die Zeitdauer einer Stufe auf  $t_{stufe} = 200\text{ ns}$  festgelegt wodurch sich eine Flankensteilheit von  $du/dt = 1.65\text{ kV }\mu\text{s}^{-1}$  beim erzeugten Rechtecksignal einstellt. Die Werte der im Versuch verwendeten Bauteile und die eingestellten Parameter sind im Abschnitt 3.1.3 zusammengefasst.

Nach dem Erhöhen der Zwischenkreisspannungen und Aktivieren der Steuerungschaltung wurde die in Serie zur Kapazität geschaltete Induktivität  $L$  solange variiert, bis sich der in Abschnitt 2.1.2 simulierte Stromverlauf mit den zwei positiven bzw. negativen sinusförmigen Halbschwingungen während der Flanken des Rechtecksignals einstellt. Mit einem Oszilloskop wurden anschließend im Betrieb des Prototyps die Verläufe der Ausgangsspannung  $u_a$  der beiden Submodule, der Spannung an der Kapazität  $u_c$  und des Ausgangsstrom  $i_c$  gemessen.

Aus diesen Verläufen wurden anschließend automatisiert in MATLAB der maximal bzw. minimal auftretende Strom durch den Kondensator  $I_{max}$  und  $I_{min}$ , die Flankensteilheit der Spannung am Kondensator von 90% des Anfangswerts der Spannung bis 90% des Endwerts der Spannung (bedingt durch die Bipolarität des Signals) für die steigende und die fallende Flanke  $du_c/dt_{rise}$  und  $du_c/dt_{fall}$  sowie der Mittelwert der Flankensteilheit der Ausgangsspannung der Stufen, wieder für beide Flanken des erzeugten Rechtecksignals  $du_a/dt_{rise}$  und  $du_a/dt_{fall}$  berechnet.

### 3.1.2. Schaltung

Der Versuchsaufbau ist in Abbildung 3.1 schematisch dargestellt. Zwei Submodule wurden übereinander gestapelt und über acht Lichtwellenleiter mit der Steuerschaltung verbunden. An den Ausgang der beiden Submodule wurde über Laborstrippen ein Folienkondensator als Isolationskapazität  $C$  geschaltet.

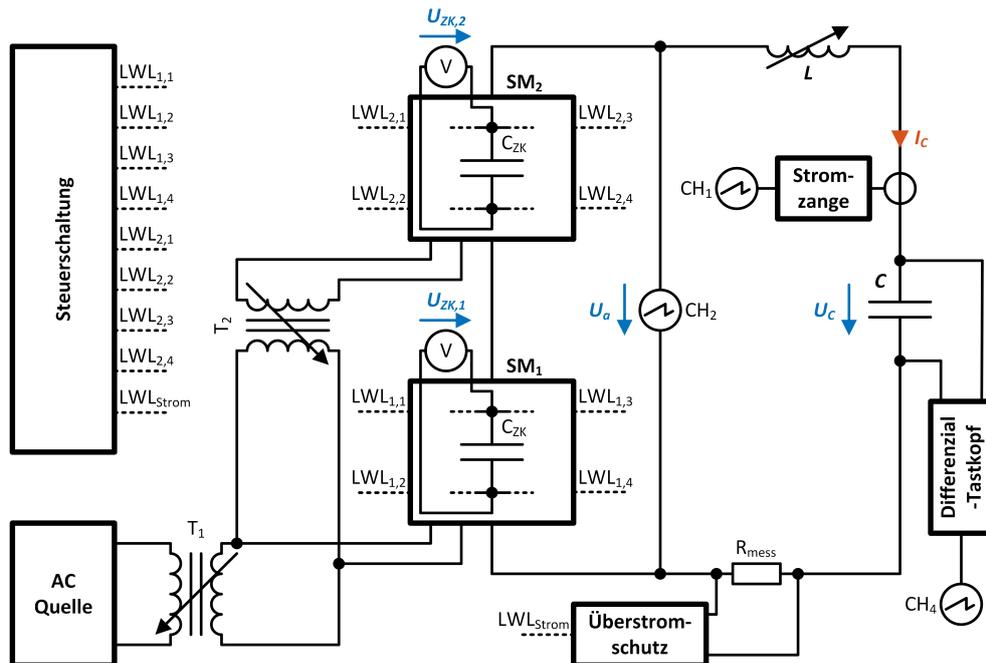


Abbildung 3.1.: Schaltbild des Versuchsaufbaus

Zur Realisierung der variablen Induktivität  $L$  im Ausgangstromkreis wurde ein Teil der für die Verbindung der Kapazität mit dem Ausgang der Submodule verwendeten Laborstrippen auf einen Ferritkern gewickelt. Durch hinzufügen oder wegnehmen von Windungen kann dann die Größe der Induktivität variiert werden. Stellt sich nach der Veränderung der in der Simulation in Abschnitt 2.1 erhaltene Stromfluss ein, so muss die Induktivität ebenfalls den dort eingestellten Wert von  $L = 4.05 \mu\text{H}$  besitzen.

Die Zwischenkreise der beiden Submodule wurden über zwei Stelltransformatoren versorgt, welche wiederum aus einer variablen Wechselspannungsquelle mit  $200 \text{ V} / 50 \text{ Hz}$  gespeist wurden. Die Ausgangsspannung an den Submodulen wurde mit einem Passiven Tastkopf, die Spannung am Kondensator über einen Differenzialtastkopf und der Strom in den Kondensator über eine Strommesszange mit dem Oszilloskop gemessen. Für die Messung und Überwachung der Zwischenkreisspannungen der beiden Submodule wurden zwei Multimeter verwendet.

### 3.1.3. Tabellen

Die eingestellten Versuchsparameter sind in Tabelle 3.1 zusammengefasst.  $U_{ZK,1}$  und  $U_{ZK,2}$  bezeichnen die mit Hilfe der Multimeter eingestellten Zwischenkreisspannungen der beiden Submodule. Unter  $C$  versteht sich die Kapazität des Kondensators am Ausgang der Submodule.  $f$ ,  $T$ ,  $t_{stufe}$  und  $du/dt$  sind die in der Software der Steuerschaltung eingestellten zeitlichen Parameter des Rechtecksignals.

eingestellt						
$U_{ZK,1}$	$U_{ZK,2}$	$C$	$f$	$T$	$t_{stufe}$	$du/dt$
V	V	nF	kHz	$\mu$ s	ns	kV $\mu$ s <sup>-1</sup>
330	330	1	10	100	200	1,65

Tabelle 3.1.: Eingestellte Versuchsparameter

In Tabelle 3.2 sind die berechneten Parameter aus den gemessenen Strom- bzw. Spannungsverläufen dargestellt. Die Parameter  $I_{max}$  und  $I_{min}$  bezeichnen dabei den Maximal- und Minimalwert des Stroms während der sinusförmigen Halbschwingungen und die Parameter  $du_c/dt_{rise}$  und  $du_c/dt_{fall}$  die Flankensteilheit der Spannung am Kondensator  $u_c$  während des Anstiegs bzw. Abfalls der Spannung an den Flanken des Rechtecksignals. Mit  $du_a/dt_{rise}$  und  $du_a/dt_{fall}$  werden zusätzlich noch der Mittelwert der Flankensteilheit über alle Stufen einer Flanke des Rechtecksignals der Ausgangsspannung  $u_a$  bezeichnet.

berechnet					
$I_{max}$	$I_{min}$	$du_c/dt_{rise}$	$du_c/dt_{fall}$	$du_a/dt_{rise}$	$du_a/dt_{fall}$
A	A	kV $\mu$ s <sup>-1</sup>			
5,05	-4,85	1,59	1,59	32,8	33,2

Tabelle 3.2.: Aus den Gemessenen Strom- und Spannungsverläufen berechnete Parameter

### 3.1.4. Diagramme

In Abbildung 3.2 sind die mit dem Oszilloskop gemessenen Signalverläufe der über den Differenzialtastkopf gemessenen Spannung am Kondensator  $u_c$  und des über die Strommesszange gemessenen Stroms durch den Kondensator  $i_c$  des durchgeführten Versuchs über eine Periode des erzeugten Rechtecksignals dargestellt.

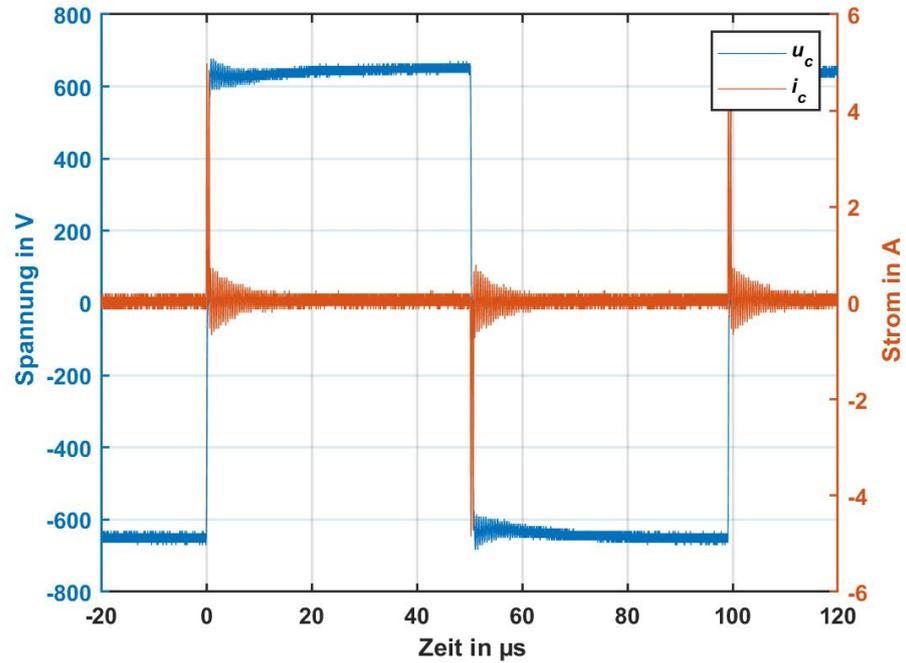


Abbildung 3.2.: Aufgenommene Signalverläufe der Spannung  $u_c$  und des Stroms  $i_c$  über der Zeitdauer von einer Periode des Rechtecksignals

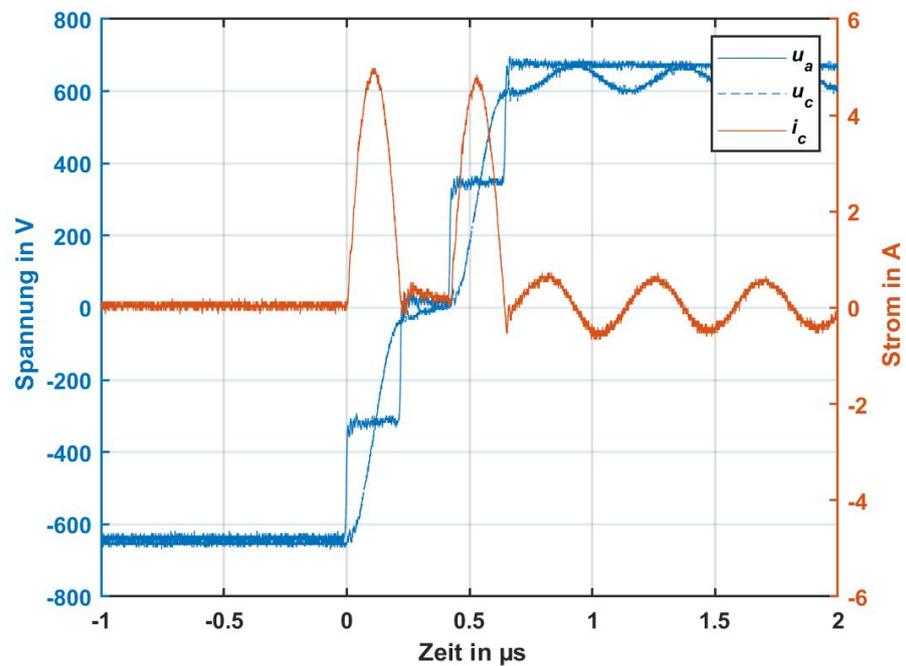


Abbildung 3.3.: Vergrößerte aufgenommene Signalverläufe der Spannungen  $u_c$  und  $u_a$  und des Stroms  $i_c$  bei steigender Flanke des Rechtecksignals

In Abbildung 3.3 ist die steigende Flanke des erzeugten Rechtecksignals zeitlich vergrößert zu sehen wobei zusätzlich zu den Verläufen von  $u_c$  und  $i_c$  der Verlauf der Ausgangsspannung der beiden Submodule  $u_a$  dargestellt ist.

### 3.1.5. Diskussion

Aus den aufgenommenen Signalverläufen ist ersichtlich, dass die in Abschnitt 2.1 simulierten Ergebnisse mit der entwickelten Schaltung in der Realität gut reproduziert werden können. Die beiden sinushalbschwingungsförmigen Höcker im Verlauf des Stromsignals sind während des Spannungsanstiegs bzw. -abfalls zu erkennen.

Die Schwingung im gemessenen Stromverlauf und im Verlauf der Spannung am Kondensator, während die Ausgangsspannung nach ihrem Anstieg bereits einen annähernd konstanten Wert besitzt, kann durch die Dämpfung der angeregten Schwingungen zwischen Induktivität und Kapazität erklärt werden. Wird, nach dem die erste Stufe in der Ausgangsspannung bereits einen Schwingvorgang angeregt hat, die nächste Stufe weiter geschaltet, um den Vorgang aktiv zu bedämpfen, ist dieser, bedingt durch ohmsche Verluste im Schwingkreis, bereits ein wenig abgeklungen. Der gegengleiche dämpfende Schwingvorgang würde dann jedoch mit der vollen Amplitude überlagert. Somit bleibt der Strom durch den Kondensator zwischen und nach den Halbschwingungen nicht auf Null sondern ist nach der ersten Halbschwingung leicht positiv und schwingt nach dem Spannungsanstieg mit einem gedämpften Schwingvorgang aus.

Aus den berechneten Parametern in Tabelle 3.2 ist ersichtlich, dass durch die Verwendung der GaN Halbleiterschalter in den Submodulen eine hohe Flankensteilheit der einzelnen Stufen von  $du_a/dt_{rise} = 32.8 \text{ kV } \mu\text{s}^{-1}$  bzw.  $du_a/dt_{fall} = 33.2 \text{ kV } \mu\text{s}^{-1}$  erreicht wird. Um eine größere Flankensteilheit als  $du_C/dt_{rise} = du_C/dt_{fall} = 1.59 \text{ kV } \mu\text{s}^{-1}$  am Kondensator zu erreichen müsste die Ansteuerung der Submodule verbessert und für schnellere Steuersignale ausgelegt werden.

### 3.1.6. Geräteverzeichnis

Die im Versuch verwendeten Geräte sind in Tabelle 3.3 zusammengefasst aufgezählt.

Anzahl	Gerät	Modellbezeichnung
1	AC-Quelle	ITECH IT7321 300VA
2	Stelltransformator	Philips Type: 2422-529-00007
2	Voltmeter	Fluke 87 V
1	Oszilloskop	LeCroy WaveRunner 625Zi
1	Passiver Tastkopf	Keysight 10076C
1	Stromzange	LeCroy CP031
1	Differenzialtastkopf	LeCroy HVD3106A

Tabelle 3.3.: Verwendete Geräte des Versuchs

## 3.2. Versuch zur Prüfpannungserzeugung mit zwei Submodulen und Erprobung des Konzepts zum Verschieben von Energie

### 3.2.1. Versuchsbeschreibung

Nach dem ersten Versuch, in dem die prinzipielle Funktion der Submodule überprüft wurde, wird in diesem Abschnitt das Konzept zum Verschieben von Energie zwischen den Submodulen, das in Abschnitt 2.1.2 theoretisch erklärt wird, mit dem gleichen Aufbau verifiziert. Dazu wurde der Stelltransformator  $T_2$ , aus dem Schaltbild in Abbildung 3.1 entfernt, sodass der Zwischenkreis des Submoduls  $SM_2$  nur über das Verschieben von Energie aus dem Zwischenkreis von  $SM_1$  versorgt wird.

Die dafür nötige Änderung der Steuersignale wurde softwareseitig in der Steuerschaltung durchgeführt. Das zugehörige Programm des Mikrocontrollers ist im Anhang B.4 zu finden. Die Induktivität wird bei diesem Versuch auf den gleichen Wert eingestellt wie im vorigen Versuch. Die Anzahl der Windungen auf dem Eisenkern verändert sich daher nicht.

Zu Beginn dieses Versuchs wurde die Steuerschaltung aktiviert und anschließend die Zwischenkreisspannung  $U_{ZK,1}$  des Submoduls  $SM_1$  solange erhöht, bis sich eine stabile Spannung  $U_{ZK,2}$  am Zwischenkreis des Submoduls  $SM_2$  einstellt. Die Frequenz  $f$  des Rechtecksignals musste, um dies zu gewährleisten, auf einen Wert von  $f = 5$  kHz reduziert werden, da sich sonst die Spannung  $U_{ZK,2}$  zu stark erhöht.

Alle eingestellten Parameter dieses Versuchs sind in Abschnitt 3.2.3 zusammengefasst dargestellt. Während des Versuchs wurden die gleichen Signalverläufe wie im ersten Versuch  $u_a$ ,  $u_c$  und  $i_c$  aufgenommen. Anschließend wurden aus diesen Messgrößen die gleichen Signalparameter wie im ersten Versuch berechnet.

### 3.2.2. Schaltung

Die in diesem Versuch aufgebaute Schaltung entspricht der im ersten Versuch verwendeten Schaltung aus Abbildung 3.1. Zusätzlich wurde der Stelltransformator  $T_2$  entfernt, da dieser für die Energieversorgung des oberen Submoduls nicht benötigt wird.

### 3.2.3. Tabellen

Die eingestellten Versuchsparameter sind in Tabelle 3.1 zusammengefasst. Sie gleichen hinsichtlich Ihrer Bezeichnung jenen aus dem vorigen Versuch. Statt einer Frequenz des Rechtecksignals von 10 kHz wurde in diesem Versuch ein Wert von 5 kHz in der Software der Ansteuerung vorgegeben.

eingestellt				
$U_{ZK,1}$	$C$	$f$	$T$	$t_{stufe}$
V	nF	kHz	$\mu\text{s}$	ns
300	1	5	200	200

Tabelle 3.4.: Eingestellte Versuchsparameter

In Tabelle 3.5 ist der Messwert für die Zwischenkreisspannung  $U_{ZK,2}$  des Submoduls  $SM_2$  dargestellt, der nun nicht mehr über einen Stelltransformator beeinflusst werden kann. Zusätzlich sind wieder die berechneten Parameter aus den gemessenen Strom- bzw. Spannungsverläufen dargestellt. Sie sind gleich wie die Parameter im vorigen Versuch bezeichnet.

gemessen	berechnet					
$U_{ZK,2}$	$I_{max}$	$I_{min}$	$du_c/dt_{rise}$	$du_c/dt_{fall}$	$du_a/dt_{rise}$	$du_a/dt_{fall}$
V	A	A	$\text{kV } \mu\text{s}^{-1}$	$\text{kV } \mu\text{s}^{-1}$	$\text{kV } \mu\text{s}^{-1}$	$\text{kV } \mu\text{s}^{-1}$
305	5,38	-5,31	1,48	1,48	32,2	31,4

Tabelle 3.5.: Gemessene und aus den gemessenen Strom- und Spannungsverläufen berechnete Parameter des Versuchs

### 3.2.4. Diagramme

In Abbildung 3.4 sind die mit dem Oszilloskop gemessenen Signalverläufe des durchgeführten Versuchs mit zwei Submodulen und dem Verschieben von Energie dargestellt. In Abbildung 3.5 ist zusätzlich die Flanke des erzeugten Rechtecksignals zeitlich vergrößert zu sehen. Die Bezeichnung der aufgenommenen Werte gleicht jenen aus dem vorigen Versuch.

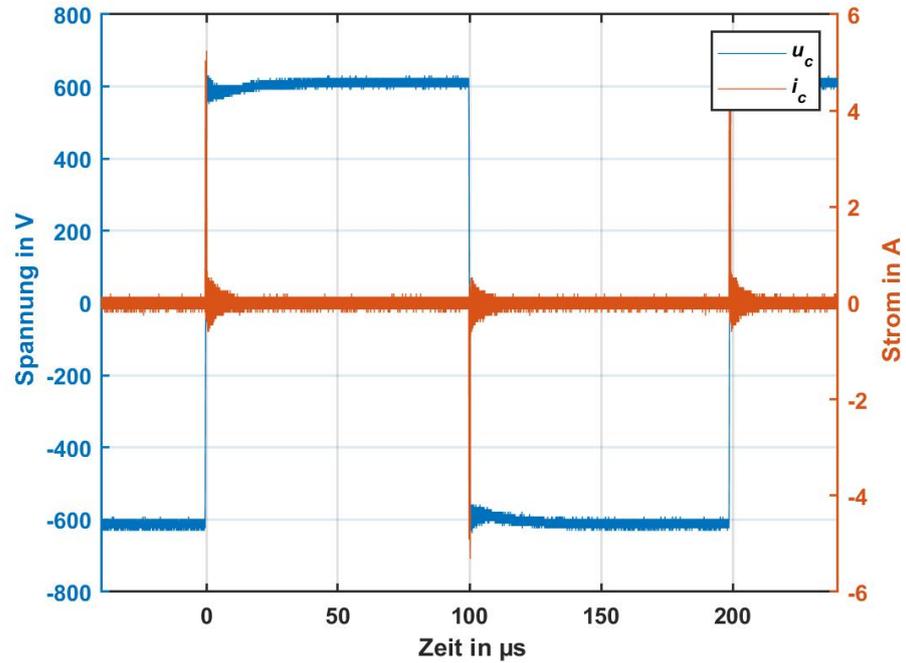


Abbildung 3.4.: Aufgenommene Signalverläufe der Spannung  $u_c$  und des Stroms  $i_c$  über der Zeitdauer von einer Periode des Rechtecksignals

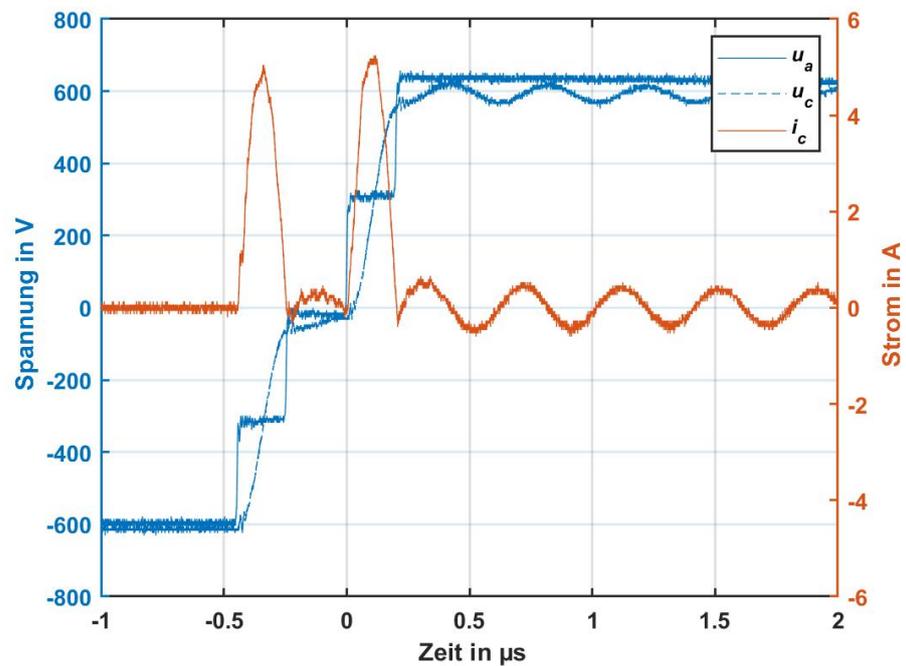


Abbildung 3.5.: Vergrößerte aufgenommene Signalverläufe der Spannungen  $u_c$  und  $u_a$  und des Stroms  $i_c$  über der steigenden Flanke des Rechtecksignals

### 3.2.5. Diskussion

Aus den aufgenommenen Diagrammen ist ersichtlich, dass das Konzept zum Verschieben von Energie zwischen den Submodulen mit zwei Submodulen realisiert werden kann. Durch eine optimierte Ansteuerung der Submodule wird ein ähnlicher Verlauf der Ausgangsspannung, ohne Versorgung des Submoduls  $SM_2$  mit einem Transformator, erzeugt.

Während der Versuchsdurchführung konnte beobachtet werden, dass sobald die Spannung  $U_{ZK,1}$  des Zwischenkreises von  $SM_1$  einen gewissen Wert überschreitet die Zwischenkreisspannung  $U_{ZK,2}$  des Submoduls  $SM_2$  langsam zu steigen beginnt, bis diese einen stationären Wert erreicht. Wird die Frequenz  $f$  des erzeugten Rechtecksignals zu groß gewählt, steigt die Spannung dabei schlagartig an, sodass der Versuch manuell beendet werden muss um eine Beschädigung des Submoduls  $SM_2$  durch eine zu hohe Zwischenkreisspannung zu verhindern. Bei der Wahl einer zu kleinen Frequenz  $f$  kann es sein, dass sich keine stabile Spannung für  $U_{ZK,2}$  einstellt. Für die in der Versuchsdokumentation angeführten Frequenz von  $f = 5$  kHz stellt sich die Spannung  $U_{ZK,2}$  ungefähr auf den für  $U_{ZK,1}$  vorgegebenen Wert von  $U_{ZK,1} = 300$  V ein.

Um das Problem der starken Variation der Zwischenkreisspannung in der Praxis in den Griff zu bekommen, müsste in die Steuerschaltung ein Regelalgorithmus integriert werden, durch den die Spannungen der nicht aktiv versorgten Module konstant gehalten werden.

### 3.2.6. Geräteverzeichnis

In diesem Versuch wurden ebenfalls die Geräte aus Tabelle 3.3 verwendet.

## 3.3. Versuch zur Prüfspannungserzeugung mit drei Submodulen

### 3.3.1. Versuchsbeschreibung

Beim Versuchsaufbau zur Erprobung des entwickelten Konzepts mit drei Submodulen wurde dem in Abbildung 3.1 dargestellten Aufbau mit zwei Submodulen ein zusätzliches Submodul hinzugefügt. Bei den verwendeten Geräten wird im Gegensatz zu den Versuchen mit zwei Submodulen ein drittes Multimeter zur Messung der dritten Zwischenkreisspannung und ein dritter Stelltransformator zur Energieversorgung des zusätzlichen Submoduls benötigt. Durchgeführt wurde dieser ähnlich wie der erste Versuch.

Nach dem Anlegen der Steuersignale mit dem Steuerprogramm aus Anhang B.4, wurden die Zwischenkreisspannungen  $U_{ZK,1}$ ,  $U_{ZK,2}$  und  $U_{ZK,3}$  der Submodule auf 330V eingestellt und anschließend die serielle Induktivität variiert, dass sich der gewünschte Stromverlauf mit drei positiven sinusförmigen Halbschwingungen während der steigenden und drei negativen sinusförmigen Halbschwingungen während der fallenden Flanke des Rechtecksignals einstellt.

Aus den aufgenommenen Verläufen wurden anschließend wieder die gleichen Parameter, wie im ersten und im zweiten Versuch mit zwei Submodulen berechnet.

### 3.3.2. Schaltung

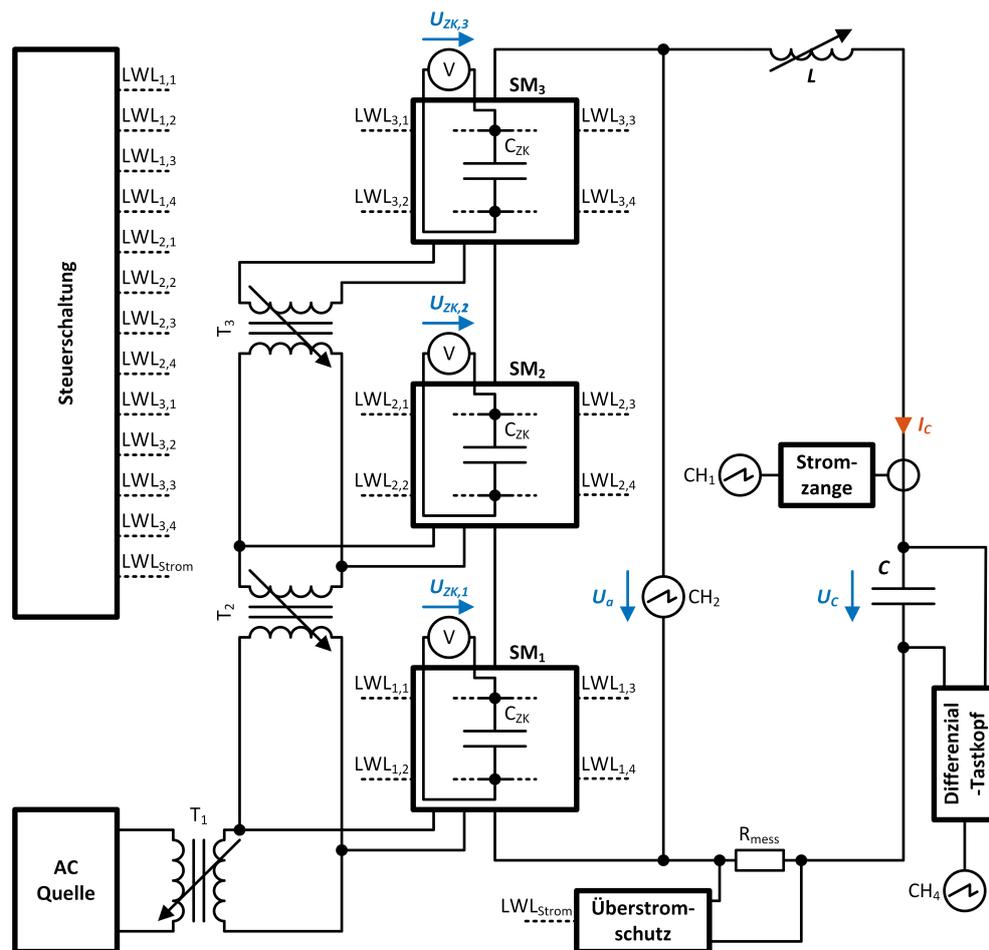


Abbildung 3.6.: Schaltbild des Versuchsaufbaus mit drei Submodulen

In Abbildung 3.6 ist das Schaltbild des Versuchsaufbaus mit dem zusätzlichen Submodul und dem dritten Multimeter zu Messung und Überwachung der Zwischenkreisspannung  $U_{ZK,3}$  dargestellt.

### 3.3.3. Tabellen

Die eingestellten Versuchsparameter sind in Tabelle 3.6 zusammengefasst. Sie gleichen hinsichtlich Ihrer Bezeichnung jenen aus den beiden vorigen Versuch. Zusätzlich ist die eingestellte Spannung  $U_{ZK,3}$  des Zwischenkreises von Submodul  $SM_3$  angeführt. Die Frequenz des Rechtecksignals wurde bei diesem Versuch wieder auf  $f = 10$  kHz eingestellt.

eingestellt							
$U_{ZK,1}$	$U_{ZK,2}$	$U_{ZK,3}$	$C$	$f$	$T$	$t_{stufe}$	$du/dt$
V	V	V	nF	kHz	$\mu s$	ns	$kV \mu s^{-1}$
330	330	330	1	10	100	200	1,65

Tabelle 3.6.: Eingestellte Versuchsparameter

In Tabelle 3.7 sind die berechneten Parameter aus den gemessenen Strom- bzw. Spannungsverläufen dargestellt. Die Berechnung wurde gleich wie im ersten Versuch mit zwei Submodulen automatisiert in MATLAB durchgeführt.

berechnet					
$I_{max}$	$I_{min}$	$du_c/dt_{rise}$	$du_c/dt_{fall}$	$du_a/dt_{rise}$	$du_a/dt_{fall}$
A	A	$kV \mu s^{-1}$	$kV \mu s^{-1}$	$kV \mu s^{-1}$	$kV \mu s^{-1}$
5,44	-5,38	1,38	1,37	40,5	32,4

Tabelle 3.7.: Aus den Gemessenen Strom- und Spannungsverläufen berechnete Parameter

### 3.3.4. Diagramme

In Abbildung 3.7 sind die mit dem Oszilloskop gemessenen Signalverläufe des durchgeführten Versuchs mit drei Submodulen ohne das Verschieben von Energie zwischen den Modulen dargestellt. In Abbildung 3.8 ist zusätzlich die Flanke des erzeugten Rechtecksignals zeitlich vergrößert zu sehen. Die Bezeichnung der aufgenommenen Werte gleicht jenen aus den vorigen Versuchen.

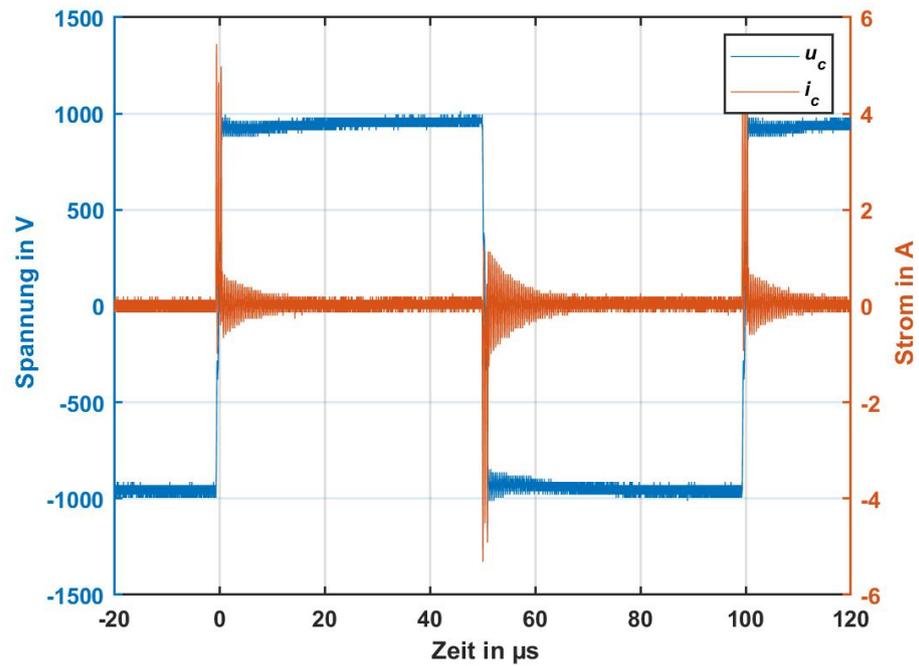


Abbildung 3.7.: Aufgenommene Signalverläufe der Spannung  $u_c$  und des Stroms  $i_c$  über der Zeitdauer von einer Periode des Rechtecksignals

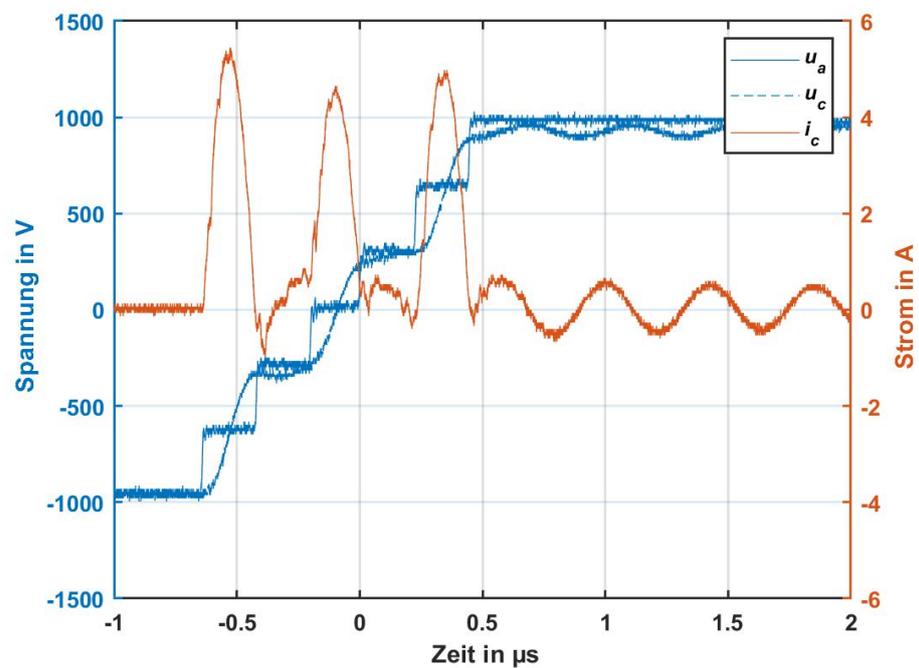


Abbildung 3.8.: Vergrößerte aufgenommene Signalverläufe der Spannungen  $u_c$  und  $u_a$  und des Stroms  $i_c$  bei steigender Flanke des Rechtecksignals

### 3.3.5. Diskussion

Aus den aufgenommenen Signalverläufen ist ersichtlich, dass das Konzept zur Prüfspannungserzeugung über einen Modulare Aufbau auch für drei Submodule funktioniert. Somit kann angenommen werden, dass der Aufbau, je nach gewünschter Ausgangsspannung, beliebig skaliert werden kann. Für diese Erweiterung mit dem zusätzlichen Submodul wurde ebenfalls ein Versuch unternommen, das Konzept zum Verschieben von Energie zu erproben, allerdings war dabei ersichtlich, dass sich die zurückgewonnene Energie nicht gleichmäßig auf die beiden oberen Submodule  $SM_2$  und  $SM_3$  aufteilt oder die Verluste in den Submodulen unterschiedlich groß sind. Dadurch steigt die Zwischenkreisspannung an einem der Submodule auf einen wesentlich größeren Wert, als beim zweiten oberen Submodul, sodass eine manuelle Abschaltung des Versuchs nötig war, um eine Beschädigung der Halbleiterschalter durch eine zu hohe Zwischenkreisspannung zu verhindern.

Die ungleichmäßige Aufteilung der Energie könnte in Zukunft durch Messung der Zwischenkreisspannung und Regelung der Energieaufteilung über eine Anpassung der Steuersignale in der zentralen Steuerschaltung kompensiert werden.

### 3.3.6. Geräteverzeichnis

Die im Versuch verwendeten Geräte sind in Tabelle 3.8 zusammengefasst aufgezählt.

Anzahl	Gerät	Modellbezeichnung
1	AC-Quelle	ITECH IT7321 300VA
3	Stelltransformator	Philips Type: 2422-592-00007
3	Voltmeter	Fluke 87 V
1	Oszilloskop	LeCroy WaveRunner 625Zi
1	Passiver Tastkopf	Keysight 10076C
1	Stromzange	LeCroy CP031
1	Differenzialtastkopf	LeCroy HVD3106A

Tabelle 3.8.: Verwendete Geräte

## 3.4. Zusammenfassung und Ausblick

### 3.4.1. Zusammenfassung

Ziel der Masterarbeit war die Erarbeitung eines Konzepts zur Erzeugung einer rechteckförmigen Prüfspannung für die Qualifikation neuer und bestehender elektrischer Maschinen hinsichtlich der Beanspruchung durch eine Um-

richterspeisung im Betrieb. Beim erzeugten Prüfspannungsverlauf soll dabei die Frequenz und die Flankensteilheit variabel einstellbar sein. Die Amplitude der Spannung soll mit einem modularen Aufbau der Prüfspannungsquelle beliebig, durch zuschalten von Modulen, erhöht werden können.

Nach der anfänglichen Vorstellung verschiedener Konzepte wurde der Aufbau aus Submodulen, die ähnlich wie bei MMC, aus Vollbrückenschaltungen bestehen für eine weitere Untersuchung ausgewählt. In mehreren Simulationsschritten wurde das Schaltungskonzept auf seine prinzipielle Funktion überprüft. Mit den gewonnenen Erkenntnissen konnte anschließend eine Schaltung für einen Prototypenaufbau inklusive einer rudimentären Steuerung entwickelt und gefertigt werden. Dieser Aufbau wurde anschließend noch in mehreren Experimenten untersucht.

Aus den Versuchen war ersichtlich, dass das entwickelte Schaltungskonzept sowohl prinzipiell als auch bezüglich der Möglichkeit des Verschiebens von Energie zwischen den einzelnen Submodulen funktioniert.

### 3.4.2. Ausblick

Bei der vorliegenden Arbeit ging es lediglich um die Entwicklung und Untersuchung eines Schaltungskonzepts zur Erzeugung einer Prüfspannung mit den gewünschten Parametern, nicht um den Bau einer fertigen Prüfspannungsquelle. In diesem Abschnitt werden deshalb Probleme und Verbesserungsvorschläge für etwaige Folgearbeiten präsentiert und diskutiert.

#### Vermeidung der Flachstellen im Stromverlauf

Wie in Abbildung 2.6 zu sehen ist, gibt es, unabhängig von der Anzahl der eingesetzten Module im Verlauf des Ausgangsstroms Zeiten, in denen kein Strom in die Isolationskapazität fließt. In der Vorstellung des Konzepts und in der späteren Realisierung im Prototyp wurden diese Flachstellen im Stromverlauf zur besseren Verständlichkeit der Abläufe stets so lange gewählt, wie eine halbe Periode der angeregten Stromschwingungen dauert. Dadurch ergibt sich auch der gleichmäßige treppenförmige Verlauf der Ausgangsspannung an den Submodulen.

Die Dauer der Flachstellen kann jedoch, abhängig von der zeitlichen Präzision der Ansteuerung, beliebig lange gewählt werden und im Idealfall sogar auf null verkürzt werden. In diesem Fall würden beim Erreichen des Nulldurchgangs einer Halbschwingung im Stromverlauf zwei Submodule zum selben Zeitpunkt ihre Ausgangsspannung ändern, sodass auf eine Halbschwingung sofort die nächste folgt. Dies hätte vor allem den Vorteil, dass die Flankensteilheit der Spannung am Kondensator weiter erhöht werden kann. Die Strom- und Spannungsverläufe für einen Aufbau mit zwei Submodulen sind in Abbildung 3.9 dargestellt.

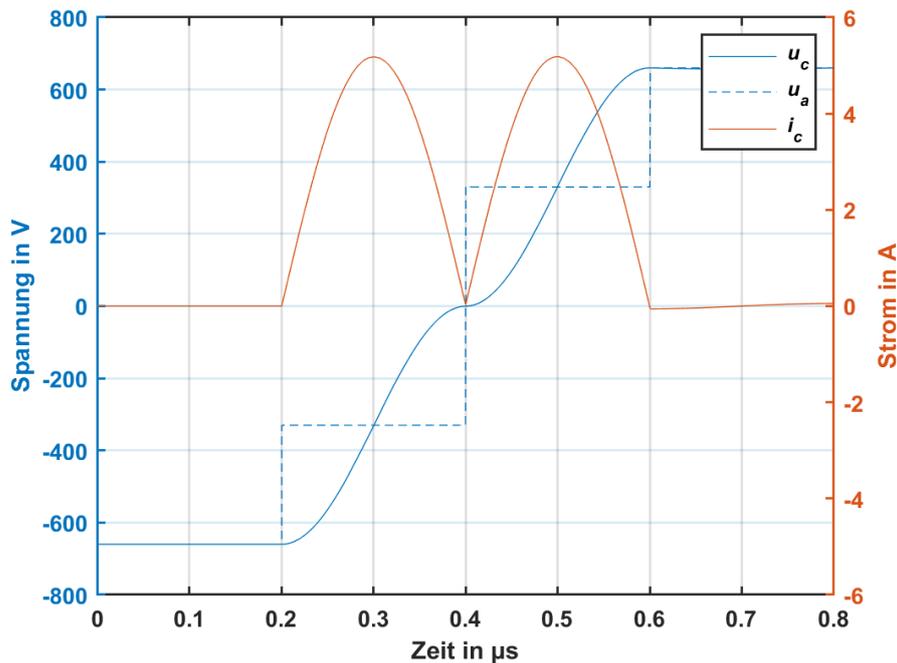


Abbildung 3.9.: Beispielhafte Strom- und Spannungsverläufe der steigenden Flanke des Rechtecksignals bei Verkürzung der Flachstelle im Stromverlauf

### Entwicklung eines DC-DC-Wandlers für die Energieversorgung

Wie in Abbildung 2.16 zu sehen, werden die Zwischenkreise der einzelnen Submodule für den Fall, dass die zu prüfende Isolationskapazität klein oder die Prüffrequenz gering ist, im entwickelten Prototyp über 50 Hz Printransformatoren aus dem jeweils unteren Modul versorgt. Aus den Zwischenkreisen wird wiederum die Hilfsenergie für die Steuerung der GaN Halbleiterschalter der Vollbrückenschaltungen über einen 1000 V : 5 VDC-DC-Wandler bereitgestellt. Da die Transformatoren und die DC-DC-Wandler im Bezug auf die gesamte Schaltung eine hohe Baugröße besitzen, wäre es von Vorteil die Funktion der beiden Komponenten in einen eigenen DC-DC-Wandler mit geringer Größe und auf die Anwendung angepasste Leistungsfähigkeit zu integrieren. Zusätzlich kann durch den Teil des Wandlers, der den Transformator ersetzt eine Regelung der Zwischenkreisspannung der Submodule realisiert werden.

### Entwicklung eines Protokolls für eine verbesserte Kommunikation mit den Submodulen

Beim entwickelten Prototyp werden die Steuersignale für die Halbleiterschalter zentral in der Steuerschaltung generiert und über eine LWL-Faser pro GaN

Halbleiterschalter parallel und unidirektional an die Submodule übertragen.

In einem weiteren Schritt soll ein Kommunikationsprotokoll für eine schnelle serielle Schnittstelle zwischen den einzelnen Submodulen und der zentralen Steuereinheit entwickelt werden. Dabei soll es möglich sein Information über die gewünschten Schaltzustände sowie die Zeitpunkte der Änderungen dieser Zustände an die Submodule zu übermitteln. Von den Submodulen soll Information über physikalische Parameter (Zwischenkreisspannung, Laststrom, Temperaturen, etc.) an die zentrale Steuereinheit zurück gesendet werden.

### **Automatisierte Berechnung der Schaltzeitpunkte und des Schaltregimes**

Bei der aktuell verwendeten Ansteuerung der Submodule ist die Abfolge der Schaltzustände und der zugehörigen Schaltzeitpunkte fest durch den Programmcode des Mikrocontrollers vorgegeben und nur durch eine Neuprogrammierung der Software veränderbar.

Zukünftig sollen die Schaltzeitpunkte anhand der Vorgabe der Parameter der rechteckförmigen Spannung (Frequenz, Flankensteilheit, Amplitude) automatisiert während des Betriebs berechnet werden. Dabei ist, je nach Definition der neu zu entwickelnden Kommunikationsschnittstelle, eine Berechnung der Schaltzustände bzw. Zeitpunkte in den Submodulen (bei einer ausreichenden Intelligenz) gegen eine zentrale Berechnung in der Steuereinheit abzuwägen.

Auf eine entsprechende Anpassung des Schaltregimes auf die physikalischen Parameter der Submodule (Zwischenkreisspannung, Ausgangsstrom, Temperatur, etc.) soll dabei Rücksicht genommen werden.

### **Verbesserung der schnellen Abschaltung im Fehlerfall**

Bei der aktuell verbauten Überstromabschaltung wird der Messwert an einer Stelle im Ausgangsstromkreis über einen Strommesswiderstand gemessen und bei einem zu hohen Messwert ein entsprechendes Signal an die Steuerschaltung gesendet. Dabei spielen die Zeitdauer, bis das Signal an den Mikrocontroller über den eingesetzten LWL bzw. die Reaktionszeit des Controllers auf das Signal sowie die Zeitdauer für die Übermittlung des Abschaltbefehls an die Submodule eine große Rolle für die Geschwindigkeit der Abschaltung.

Um diese umständliche und verhältnismäßig langsame Art der Überstromabschaltung zu verbessern, sollte in jedes Submodul eine eigene Strommessung integriert und diese an die Kommunikationsschnittstelle angebunden werden. Somit kann jedes Submodul eigenständig beim auftreten eines zu hohen Stroms diesen unterbrechen, wodurch die beim Durchschlag der Isolation in die Fehlerstelle eingebrachte Energie möglichst gering ist. Dadurch wird die nachherige Analyse der Schadstelle erleichtert.

### **Entwicklung von Funktionen zur Selbstdiagnose der Module**

In einem der vorigen Modifikationen wurde bereits eine Verbesserung der Intelligenz der Submodule als günstig beschrieben. Bei dieser Verbesserung sollten zusätzlich rudimentäre Funktionen zur Selbstdiagnose der Module und des gesamten Prüfsystems zu Beginn einer Prüfung implementiert werden. Bei einer höheren, als der für die gewünschte Amplitude der Prüfspannung nötigen, verwendeten Modulanzahl soll dabei für den Fall, dass ein oder mehrere Module defekt sind, diese Redundanz automatisch genutzt werden.

### **Optimierung der Module im Hinblick auf Verluste, Schaltverhalten und einfache Austauschbarkeit**

Die aktuell entwickelten Module des Prüfsystems wurden mit GaN Halbleiterschaltern aufgebaut. In weiteren Entwicklungsschritten sollte untersucht werden, ob sich mit anderen Kombinationen von Halbleiterschaltern, eventuell sogar einer anderen Halbleitertechnologie, und Treiber ICs die Module im Hinblick auf die Verluste und das Schaltverhalten verbessern lassen. Vor allem eine Verringerung der Verluste würde einen positiven Einfluss auf das Konzept zum Verschieben der Energie zwischen den Submodulen haben.

Bei der Optimierung hinsichtlich einer einfachen Austauschbarkeit sollte der Mechanische Aufbau des Prüfsystems verbessert werden. Aktuell werden, aufgrund der Einfachheit der Montage, die Submodule miteinander verschraubt. Dadurch kann stets nur das oberste bzw. das unterste Submodul vom Aufbau entfernt werden. Der mechanische Aufbau und die Verbindung der Module sollte in Zukunft eventuell über ein Stecksystem oder eine verbesserte Gestaltung des Schraubsystems, sodass Module in der Mitte des Stapels einfach ausgetauscht werden können, gelöst werden.



# Anhang



# Anhang A.

## Schaltpläne

### A.1. Bordplan des Submoduls

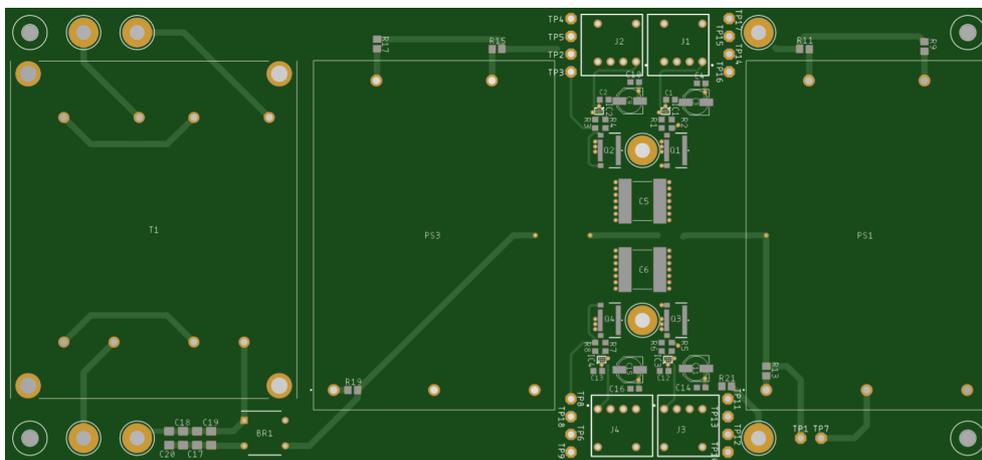


Abbildung A.1.: Top-Bestückungsseite der Leiterplatte eines Submoduls

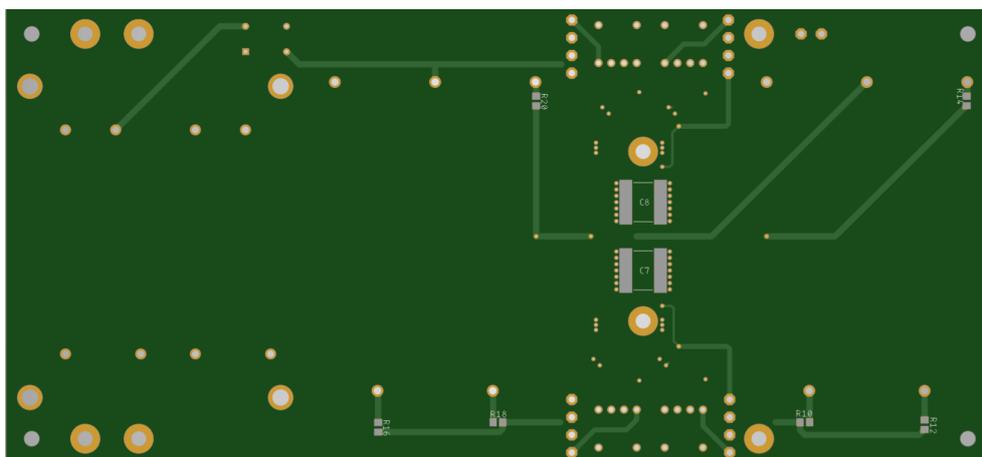


Abbildung A.2.: Bottom-Bestückungsseite der Leiterplatte eines Submoduls

## A.2. Schaltplan des Submodus

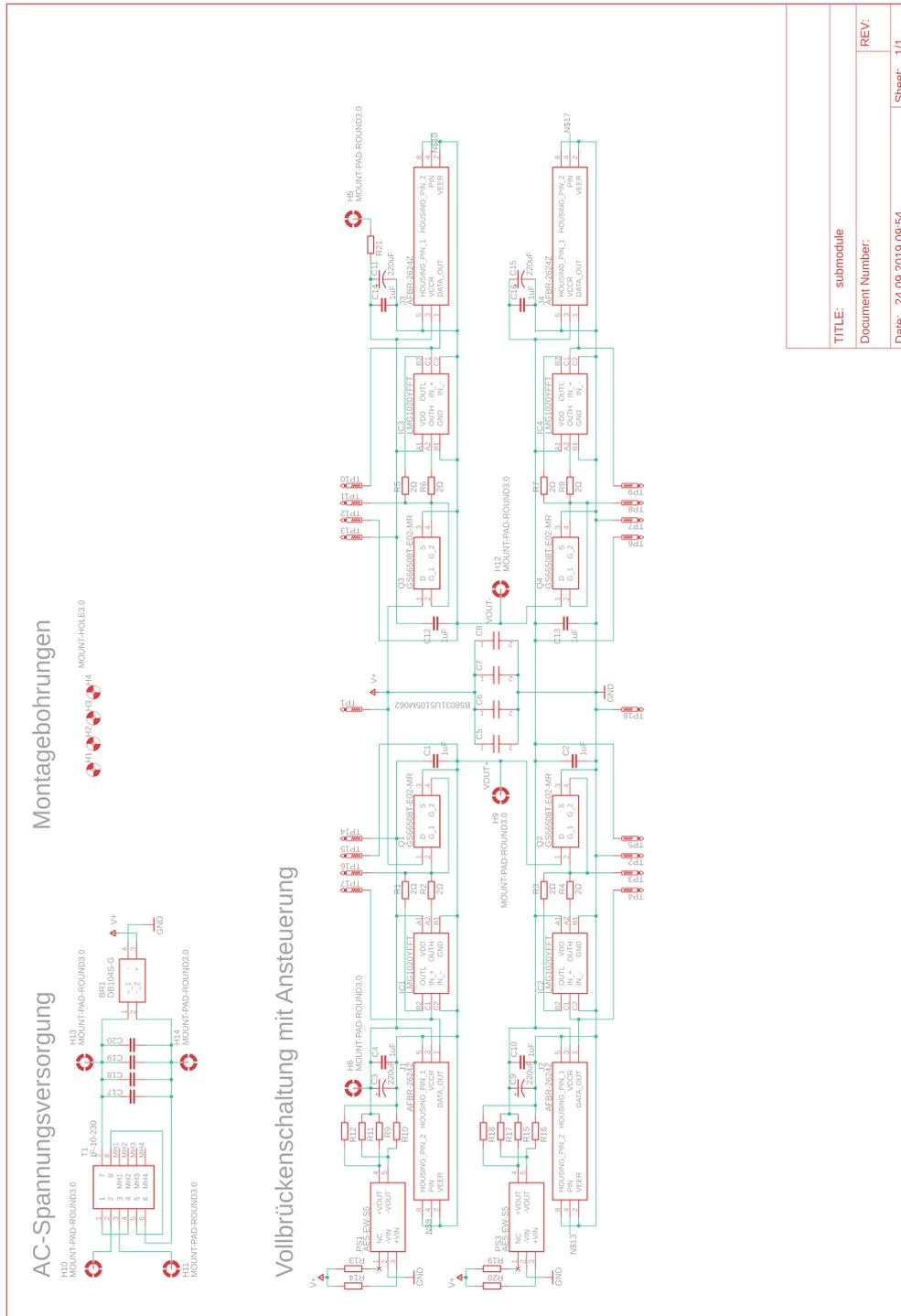


Abbildung A.3.: Schaltplan der Leiterplatte eines Submoduls

TITLE: submodule	REV:
Document Number:	Sheet: 1/1
Date: 24.09.2019 09:54	

### A.3. Stückliste der erstellten Leiterplatte

Nr.	Bauteil	Wert	Bezeichnung
1	C1	1 $\mu$ F	C-EU_C0603
2	C2	1 $\mu$ F	C-EU_C0603
3	C3	220 $\mu$ F	CPOL-USC
4	C4	1 $\mu$ F	C-EU_C0603
5	C5	1 $\mu$ F	B58031U5105M062
6	C6	1 $\mu$ F	B58031U5105M062
7	C7	1 $\mu$ F	B58031U5105M062
8	C8	1 $\mu$ F	B58031U5105M062
9	C9	220 $\mu$ F	CPOL-USC
10	C10	1 $\mu$ F	C-EU_C0603
11	C11	220 $\mu$ F	CPOL-USC
12	C12	1 $\mu$ F	C-EU_C0603
13	C13	1 $\mu$ F	C-EU_C0603
14	C14	1 $\mu$ F	C-EU_C0603
15	C15	220 $\mu$ F	CPOL-USC
16	C16	1 $\mu$ F	C-EU_C0603
17	C17	0 F	C-EU_C1206
18	C18	0 F	C-EU_C1206
19	C19	0 F	C-EU_C1206
20	C20	0 F	C-EU_C1206
21	IC1	-	LMG1020YFFT
22	IC2	-	LMG1020YFFT
23	IC3	-	LMG1020YFFT
24	IC4	-	LMG1020YFFT
25	J1	-	AFBR-2624Z
26	J2	-	AFBR-2624Z
27	J3	-	AFBR-2624Z
28	J4	-	AFBR-2624Z
29	PS1	-	AE5-EW-S5
30	PS2	-	AE5-EW-S5
31	Q1	-	GS66508T-E02-MR
32	Q2	-	GS66508T-E02-MR
33	Q3	-	GS66508T-E02-MR
34	Q4	-	GS66508T-E02-MR
35	R1	2.2 $\Omega$	R-EU_R0603
36	R2	30 $\Omega$	R-EU_R0603
37	R3	2.2 $\Omega$	R-EU_R0603
38	R4	30 $\Omega$	R-EU_R0603
39	R5	2.2 $\Omega$	R-EU_R0603
40	R6	30 $\Omega$	R-EU_R0603
41	R7	2.2 $\Omega$	R-EU_R0603
42	R8	30 $\Omega$	R-EU_R0603

---

43	R9	0 $\Omega$	R-EU_R0805
44	R10	0 $\Omega$	R-EU_R0805
45	R11	0 $\Omega$	R-EU_R0805
46	R12	0 $\Omega$	R-EU_R0805
47	R13	0 $\Omega$	R-EU_R0805
48	R14	0 $\Omega$	R-EU_R0805
49	R15	0 $\Omega$	R-EU_R0805
50	R16	0 $\Omega$	R-EU_R0805
51	R17	0 $\Omega$	R-EU_R0805
52	R18	0 $\Omega$	R-EU_R0805
53	R19	0 $\Omega$	R-EU_R0805
54	R20	0 $\Omega$	R-EU_R0805
55	R21	0 $\Omega$	R-EU_R0805
56	T1	-	IF-10-230

## Anhang B.

### Programme

#### B.1. Programm zur Erzeugung der .pwl-Dateien für zwei Submodule

```

1  Perioden = 100; %Anzahl Perioden
2  f = 10000;      %Frequenz des Rechtecksignals
3  T = 1/f;       %Periodendauer des Rechtecksignals
4
5  %% Erzeugen einer positiven Flanke
6  t_r = [0 1 200 201 400 401 600 601]*10^-9;
7
8  u_g1_r = [1 1 1 0 0 0 0 0];
9  u_g2_r = [0 0 0 0 0 1 1 1];
10
11 u_g3_r = [1 0 0 0 0 0 0 0];
12 u_g4_r = [0 0 0 0 0 0 0 1];
13
14 %% Erzeugen einer negativen Flanke
15 t_f = [0 1 200 201 400 401 600 601]*10^-9;
16
17 u_g1_f = [0 0 0 0 0 1 1 1];
18 u_g2_f = [1 1 1 0 0 0 0 0];
19
20 u_g3_f = [0 0 0 0 0 0 0 1];
21 u_g4_f = [1 0 0 0 0 0 0 0];
22
23 %% Erzeugen einer Signalperiode
24 t_1 = [t_r t_f+T/2];
25 u_g1 = [u_g1_r u_g1_f];
26 u_g2 = [u_g2_r u_g2_f];
27 u_g3 = [u_g3_r u_g3_f];
28 u_g4 = [u_g4_r u_g4_f];
29
30 %% Erzeugen von mehreren Signalperioden
31 for cnt=1:Perioden-1
32     t = [t t_1+cnt*T];
33 end
34 u_g1 = repmat([u_g1],1,Perioden);
35 u_g2 = repmat([u_g2],1,Perioden);
36 u_g3 = repmat([u_g3],1,Perioden);
    
```

```

37 u_g4 = repmat([u_g4],1,Perioden);
38
39 %% Erzeugen der .pwl Files
40 create_pwl(u_g1, t, 'u_g1');
41 create_pwl(u_g2, t, 'u_g2');
42 create_pwl(u_g3, t, 'u_g3');
43 create_pwl(u_g4, t, 'u_g4');

```

## B.2. Programm zur Erzeugung der .pwl-Dateien für drei Submodule

```

1  Perioden = 100; %Anzahl Perioden
2  f = 100000;    %Frequenz des Rechtecksignals
3  T = 1/f;      %Periodendauer des Rechtecksignals
4
5
6  %% Erzeugen einer positiven Flanke
7  t_r = [0 1 200 201 400 401 600 601 800 801 1000 1001]*10^-9;
8
9  u_g1_r = [1 0 0 0 0 0 0 0 0 0 0 0];
10 u_g2_r = [0 0 0 1 1 1 1 1 1 1 1 1];
11
12 u_g3_r = [1 1 1 1 1 0 0 0 0 0 0 0];
13 u_g4_r = [0 0 0 0 0 0 0 1 1 1 1 1];
14
15 u_g5_r = [1 1 1 1 1 1 1 1 1 0 0 0];
16 u_g6_r = [0 0 0 0 0 0 0 0 0 0 0 1];
17
18
19 %% Erzeugen einer negativen Flanke
20 t_f = [0 1 200 201 400 401 600 601 800 801 1000 1001]*10^-9;
21
22 u_g1_f = [0 0 0 1 1 1 1 1 1 1 1 1];
23 u_g2_f = [1 0 0 0 0 0 0 0 0 0 0 0];
24
25 u_g3_f = [0 0 0 0 0 0 0 1 1 1 1 1];
26 u_g4_f = [1 1 1 1 1 0 0 0 0 0 0 0];
27
28 u_g5_f = [0 0 0 0 0 0 0 0 0 0 0 1];
29 u_g6_f = [1 1 1 1 1 1 1 1 1 0 0 0];
30
31
32 %% Erzeugen einer Signalperiode
33 t_1 = [t_r t_f+T/2 t_r+T t_f+3*T/2];
34 u_g1 = [u_g1_r u_g1_f u_g1_r u_g1_f];
35 u_g2 = [u_g2_r u_g2_f u_g2_r u_g2_f];
36 u_g3 = [u_g3_r u_g3_f u_g5_r u_g5_f];
37 u_g4 = [u_g4_r u_g4_f u_g6_r u_g6_f];
38 u_g5 = [u_g5_r u_g5_f u_g3_r u_g3_f];
39 u_g6 = [u_g6_r u_g6_f u_g4_r u_g4_f];
40

```

```

41 %% Erzeugen von mehreren Signalperioden
42 t=[];
43 for cnt=0:Perioden-1
44     t = [t t_1+cnt*2*T];
45 end
46 u_g1 = repmat([u_g1],1,Perioden);
47 u_g2 = repmat([u_g2],1,Perioden);
48 u_g3 = repmat([u_g3],1,Perioden);
49 u_g4 = repmat([u_g4],1,Perioden);
50 u_g5 = repmat([u_g5],1,Perioden);
51 u_g6 = repmat([u_g6],1,Perioden);
52
53 %% Erzeugen des .pwl Files
54 create_pwl(u_g1, t, 'u_g1');
55 create_pwl(u_g2, t, 'u_g2');
56 create_pwl(u_g3, t, 'u_g3');
57 create_pwl(u_g4, t, 'u_g4');
58 create_pwl(u_g5, t, 'u_g5');
59 create_pwl(u_g6, t, 'u_g6');
    
```

### B.3. Funktion zur Generierung der .pwl-Dateien für die vorigen Programme

```

1  %*****
2  %
3  % Title: create_pwl.m
4  % Author: dadorran
5  % Date: 2012-11-16
6  % Source: https://dadorran.wordpress.com/2012/11/16/create_pwl-m/
7  %
8  %*****
9
10 function create_pwl(data, fs, filename)
11
12 file_id = fopen(filename,'w');
13 for k = 1: length(data)
14     fprintf(file_id, '%6.6f %6.6f ' , (k-1)/fs, data(k));
15 end
16 fclose(file_id);
    
```

(dadorran, 2012)

### B.4. Steuerungsprogramm für den Mikrocontroller

```

1 #include <Arduino.h>
2 #define CH1_LOW 23 //SM1 Ausgang oben, unterer Schalter
    
```

```

3 #define CH1_HIGH 22 //SM1 Ausgang oben, oberer Schalter
4 #define CH2_LOW 15 //SM1 Ausgang unten, unterer Schalter
5 #define CH2_HIGH 13 //SM1 Ausgang unten, oberer Schalter
6
7 #define CH3_LOW 38 //SM2 Ausgang oben, unterer Schalter
8 #define CH3_HIGH 37 //SM2 Ausgang oben, oberer Schalter
9 #define CH4_LOW 36 //SM2 Ausgang unten, unterer Schalter
10 #define CH4_HIGH 35 //SM2 Ausgang unten, oberer Schalter
11
12 #define CH5_LOW 9 //SM3 Ausgang oben, unterer Schalter
13 #define CH5_HIGH 10 //SM3 Ausgang oben, oberer Schalter
14 #define CH6_LOW 11 //SM3 Ausgang unten, unterer Schalter
15 #define CH6_HIGH 12 //SM3 Ausgang unten, oberer Schalter
16
17 #define ANALOG_PIN 13
18 #define INTERRUPT_PIN 0
19 #define SUBMODULES 2 //2 oder 3
20 #define ENERGYSHIFTING 1 //1 oder 0
21
22 //Verriegelungszeit = 33ns (overhead 16.6ns -> 4 Taktzyklen ...
    mit 4.166ns)
23 #define DT "nop\nnop\nnop\nnop\n"
24 #define DEADTIME __asm__(DT)
25
26 //Erzeugen eines Delays (F_CPU = 240MHz -> nop\n ... 4.166ns)
27 //Overhead zwischen PORT Operationen 125ns
28
29 //6 nops ... 25ns
30 #define NS25 "nop\nnop\nnop\nnop\nnop\nnop\n"
31 //12 nops ... 50ns
32 #define NS50 ...
    "nop\nnop\nnop\nnop\nnop\nnop\nnop\nnop\nnop\nnop\nnop\n"
33
34 //Delays mit inline assembler zusammensetzen
35 #define D_125 __asm__("")
36 #define D_150 __asm__(NS25)
37 #define D_175 __asm__(NS50)
38 #define D_200 __asm__(NS25 NS50)
39 #define D_250 __asm__(NS25 NS50 NS50)
40 #define D_300 __asm__(NS25 NS50 NS50 NS50)
41 #define D_350 __asm__(NS25 NS50 NS50 NS50 NS50)
42 #define D_400 __asm__(NS25 NS50 NS50 NS50 NS50 NS50)
43 #define D_450 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50)
44 #define D_500 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50 NS50)
45 #define D_600 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50 ...
    NS50 NS50 NS50)
46 #define D_700 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50 ...
    NS50 NS50 NS50 NS50 NS50)
47 #define D_800 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50 ...
    NS50 NS50 NS50 NS50 NS50 NS50 NS50)
48 #define D_900 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50 ...
    NS50 NS50 NS50 NS50 NS50 NS50 NS50)
49 #define D_1000 __asm__(NS25 NS50 NS50 NS50 NS50 NS50 NS50 ...
    NS50 NS50 NS50 NS50 NS50 NS50 NS50 NS50 NS50)
50
51 #define DELAY D_125

```

```

52
53 //Variablen deklaration
54 uint8_t periodic = 1;
55 uint16_t T = 97; //Periodendauer des erzeugten Rechtecksignals
56
57 //Funktions deklaration
58 void setChannel(volatile uint8_t channel, volatile uint8_t val);
59 void openChannels(void);
60 void ISR();
61
62 void setup() {
63     //Zufallsgenerator initialisieren
64     randomSeed(analogRead(0));
65
66     //Hardware Interrupt fuer Stromunterbrechung
67     pinMode(INTERRUPT_PIN, INPUT); //Set interrupt pin as input
68     attachInterrupt(INTERRUPT_PIN, ISR, RISING);
69
70     //GPIOs als Ausgang
71     pinMode(CH1_LOW, OUTPUT);
72     pinMode(CH1_HIGH, OUTPUT);
73
74     pinMode(CH2_LOW, OUTPUT);
75     pinMode(CH2_HIGH, OUTPUT);
76
77     pinMode(CH3_LOW, OUTPUT);
78     pinMode(CH3_HIGH, OUTPUT);
79
80     pinMode(CH4_LOW, OUTPUT);
81     pinMode(CH4_HIGH, OUTPUT);
82
83     pinMode(CH5_LOW, OUTPUT);
84     pinMode(CH5_HIGH, OUTPUT);
85
86     pinMode(CH6_LOW, OUTPUT);
87     pinMode(CH6_HIGH, OUTPUT);
88
89     //schnelle slew rate auf den Ausgaengen aktivieren
90     CORE_PIN23_CONFIG = PORT_PCR_MUX(1);
91     CORE_PIN22_CONFIG = PORT_PCR_MUX(1);
92     CORE_PIN15_CONFIG = PORT_PCR_MUX(1);
93     CORE_PIN13_CONFIG = PORT_PCR_MUX(1);
94     CORE_PIN38_CONFIG = PORT_PCR_MUX(1);
95     CORE_PIN37_CONFIG = PORT_PCR_MUX(1);
96     CORE_PIN36_CONFIG = PORT_PCR_MUX(1);
97     CORE_PIN35_CONFIG = PORT_PCR_MUX(1);
98     CORE_PIN9_CONFIG = PORT_PCR_MUX(1);
99     CORE_PIN10_CONFIG = PORT_PCR_MUX(1);
100     CORE_PIN11_CONFIG = PORT_PCR_MUX(1);
101     CORE_PIN12_CONFIG = PORT_PCR_MUX(1);
102
103     //Serielle Schnittstelle initialisieren
104     Serial.begin(9600);
105
106     //Alle Halbbruecken auf LOW schalten
107     setChannel(1, 0);
    
```

```
108     setChannel(2, 0);
109     setChannel(3, 0);
110     setChannel(4, 0);
111     setChannel(5, 0);
112     setChannel(6, 0);
113 }
114
115 void loop() {
116
117     if( Serial.available() ) {
118         switch( Serial.read() ) {
119             case '1':
120                 setChannel(1, 0);
121                 break;
122             case '2':
123                 setChannel(1, 1);
124                 break;
125             case '3':
126                 setChannel(2, 0);
127                 break;
128             case '4':
129                 setChannel(2, 1);
130                 break;
131             case '5':
132                 setChannel(3, 0);
133                 break;
134             case '6':
135                 setChannel(3, 1);
136                 break;
137             case '7':
138                 setChannel(4, 0);
139                 break;
140             case '8':
141                 setChannel(4, 1);
142                 break;
143             case '9':
144                 setChannel(5, 0);
145                 break;
146             case '0':
147                 setChannel(5, 1);
148                 break;
149             case '+':
150                 setChannel(6, 0);
151                 break;
152             case '-':
153                 setChannel(6, 1);
154                 break;
155             case 'p':
156                 periodic = 1;
157                 break;
158             case 'q':
159                 periodic = 0;
160                 setChannel(1, 0);
161                 setChannel(2, 0);
162                 setChannel(3, 0);
163                 setChannel(4, 0);
```

```

164         setChannel(5, 0);
165         setChannel(6, 0);
166         break;
167     }
168 }
169
170 if(periodic == 1) {
171     if(SUBMODULES == 2) {
172         if(ENERGYSHIFTING == 1) {
173             //energy shifting
174             setChannel(1, 0);
175             DELAY;
176             setChannel(2, 1);
177             DELAY;
178             setChannel(3, 0);
179             DELAY;
180             setChannel(4, 1);
181             delayMicroseconds(T/2);
182             setChannel(2, 0);
183             DELAY;
184             setChannel(1, 1);
185             DELAY;
186             setChannel(4, 0);
187             DELAY;
188             setChannel(3, 1);
189             DELAY;
190             delayMicroseconds(T/2);
191         } else {
192             //ohne energy shifting
193             setChannel(3, 0);
194             DELAY;
195             setChannel(1, 0);
196             DELAY;
197             setChannel(2, 1);
198             DELAY;
199             setChannel(4, 1);
200             delayMicroseconds(T/2);
201             setChannel(4, 0);
202             DELAY;
203             setChannel(2, 0);
204             DELAY;
205             setChannel(1, 1);
206             DELAY;
207             setChannel(3, 1);
208             delayMicroseconds(T/2);
209         }
210     }
211     if(SUBMODULES == 3) {
212         //3 Submodule ohne energy shifting
213         setChannel(1, 0);
214         DELAY;
215         setChannel(2, 1);
216         DELAY;
217         setChannel(3, 0);
218         DELAY;
219         setChannel(4, 1);

```

```
220     DELAY;
221     setChannel(5, 0);
222     DELAY;
223     setChannel(6, 1);
224     delayMicroseconds(T/2);
225     setChannel(2, 0);
226     DELAY;
227     setChannel(1, 1);
228     DELAY;
229     setChannel(4, 0);
230     DELAY;
231     setChannel(3, 1);
232     DELAY;
233     setChannel(6, 0);
234     DELAY;
235     setChannel(5, 1);
236     delayMicroseconds(T/2);
237 }
238 }
239 }
240
241 void setChannel(volatile uint8_t channel, volatile uint8_t ...
    val) {
242
243     switch(channel) {
244     case 1:
245         if(val == 1) {
246             digitalWriteFast(CH1_LOW, LOW);
247             DEADTIME;
248             digitalWriteFast(CH1_HIGH, HIGH);
249         }
250         if(val == 0) {
251             digitalWriteFast(CH1_HIGH, LOW);
252             DEADTIME;
253             digitalWriteFast(CH1_LOW, HIGH);
254         }
255         if(val == 2) {
256             digitalWriteFast(CH1_HIGH, LOW);
257             digitalWriteFast(CH1_LOW, LOW);
258         }
259         break;
260     case 2:
261         if(val == 1) {
262             digitalWriteFast(CH2_LOW, LOW);
263             DEADTIME;
264             digitalWriteFast(CH2_HIGH, HIGH);
265         }
266         if(val == 0) {
267             digitalWriteFast(CH2_HIGH, LOW);
268             DEADTIME;
269             digitalWriteFast(CH2_LOW, HIGH);
270         }
271         if(val == 2) {
272             digitalWriteFast(CH2_HIGH, LOW);
273             digitalWriteFast(CH2_LOW, LOW);
274         }
275     }
```

```
275     break;
276     case 3:
277         if(val == 1) {
278             digitalWriteFast(CH3_LOW, LOW);
279             DEADTIME;
280             digitalWriteFast(CH3_HIGH, HIGH);
281         }
282         if(val == 0) {
283             digitalWriteFast(CH3_HIGH, LOW);
284             DEADTIME;
285             digitalWriteFast(CH3_LOW, HIGH);
286         }
287         if(val == 2) {
288             digitalWriteFast(CH3_HIGH, LOW);
289             digitalWriteFast(CH3_LOW, LOW);
290         }
291     break;
292     case 4:
293         if(val == 1) {
294             digitalWriteFast(CH4_LOW, LOW);
295             DEADTIME;
296             digitalWriteFast(CH4_HIGH, HIGH);
297         }
298         if(val == 0) {
299             digitalWriteFast(CH4_HIGH, LOW);
300             DEADTIME;
301             digitalWriteFast(CH4_LOW, HIGH);
302         }
303         if(val == 2) {
304             digitalWriteFast(CH4_HIGH, LOW);
305             digitalWriteFast(CH4_LOW, LOW);
306         }
307     break;
308     case 5:
309         if(val == 1) {
310             digitalWriteFast(CH5_LOW, LOW);
311             DEADTIME;
312             digitalWriteFast(CH5_HIGH, HIGH);
313         }
314         if(val == 0) {
315             digitalWriteFast(CH5_HIGH, LOW);
316             DEADTIME;
317             digitalWriteFast(CH5_LOW, HIGH);
318         }
319         if(val == 2) {
320             digitalWriteFast(CH5_HIGH, LOW);
321             digitalWriteFast(CH5_LOW, LOW);
322         }
323     break;
324     case 6:
325         if(val == 1) {
326             digitalWriteFast(CH6_LOW, LOW);
327             DEADTIME;
328             digitalWriteFast(CH6_HIGH, HIGH);
329         }
330     if(val == 0) {
```

```
331     digitalWriteFast(CH6_HIGH, LOW);
332     DEADTIME;
333     digitalWriteFast(CH6_LOW, HIGH);
334 }
335 if(val == 2) {
336     digitalWriteFast(CH6_HIGH, LOW);
337     digitalWriteFast(CH6_LOW, LOW);
338 }
339     break;
340 }
341 }
342
343 void ISR() {
344     //alle Schalter direkt ueber PORTC-Register parallel ...
345     //ausschalten
346     GPIOC_PCOR = 0b111111111111;
347     periodic = 0;
348 }
```

# Abbildungsverzeichnis

1.1.	Beispielhafter Verlauf der Prüfspannung $u_{\text{prüf}}$ mit $\hat{U} = 10 \text{ kV}$ , $f = 10 \text{ kHz}$ und $du/dt = 2 \text{ kV } \mu\text{s}^{-1}$ an den Flanken . . . . .	2
1.2.	Prinzipschaltbild zur Erzeugung des Prüfspannungsverlaufs mit einem Wechselschalter und einem Widerstand . . . . .	3
1.3.	Beispielhafter Verlauf der erzeugten Prüfspannung für das in Abbildung 1.2 dargestellte Schaltungskonzept . . . . .	3
1.4.	Prinzipschaltbild zur Erzeugung des rechteckförmigen Spannungsverlaufs mit einer Halbbrückenschaltung aus Leistungshalbleiterschaltern und einem getrennten Lade- und Entladewiderstand . . . . .	6
1.5.	Prinzipschaltbild zur Serienschaltung der Halbleiterschalter . . . . .	7
1.6.	Prinzipschaltbild des Aufbaus der Submodule und deren Serienschaltung zur Erzeugung des Prüfspannungsverlaufs . . . . .	8
1.7.	Stufenförmige Approximation $u_a$ des trapezförmigen Spannungssignals $u_{\text{soll}}$ mit dem in Abbildung 1.6 dargestellten Schaltungskonzept mit zwei Submodulen . . . . .	9
2.1.	Simulationsmodell der orientierenden Simulation . . . . .	11
2.2.	Eine Periode der simulierten Verläufe der Ausgangsspannung $u_a$ , der Spannung an der Isolationskapazität $u_c$ und des Stroms durch die Kapazität $i_c$ . . . . .	12
2.3.	Zehn Perioden der simulierten Verläufe der Ausgangsspannung $u_a$ , der Spannung an der Isolationskapazität $u_c$ und des Stroms durch die Kapazität $i_c$ . . . . .	12
2.4.	Eine Periode der simulierten Verläufe der Ausgangsspannung $u_a$ , der Spannung an der Isolationskapazität $u_c$ und des Stroms durch die Kapazität $i_c$ bei geeigneter Wahl der Induktivität . . . . .	14
2.5.	Schrittweise Darstellung der Schaltzustände der Submodule für das Beispiel zum verschieben von Energie zwischen zwei Submodulen . . . . .	15
2.6.	Beispielhafte Strom- und Spannungsverläufe der steigenden Flanke des Rechtecksignals für das verschieben von Energie zwischen zwei Submodulen . . . . .	16
2.7.	Modell der Simulation mit einer Zwischenkreiskapazität im oberen Submodul und einer Konstantleistungssenke . . . . .	18
2.8.	Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von $P_{\text{konst}} = 50 \text{ W}$ . . . . .	19

2.9. Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von $P_{konst} = 30\text{ W}$ . . . . .	19
2.10. Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von $P_{konst} = 43.56\text{ W}$ . . . . .	20
2.11. Modell der Simulation von drei Submodulen mit einer Zwischenkreiskapazität in den oberen Submodulen und Konstantleistungssenken . . . . .	22
2.12. Simulierte Strom- und Spannungsverläufe bei einer konstanten Verlustleistung von $P_{konst} = 43.56\text{ W}$ mit drei Submodulen . . . . .	23
2.13. GaN-HEMT GS66508T . . . . .	25
2.14. GaN-Treiber-IC LMG1020 . . . . .	25
2.15. Schematisches Schaltbild eines Submoduls des Prototyps . . . . .	25
2.16. Schaltbild der Energieversorgung für mehrere in Serie geschaltete Submodule . . . . .	26
2.17. Mikrocontroller-Entwicklungsboard Teensy 3.6 . . . . .	28
2.18. Schaltbild der Steuerschaltung mit dem Mikrocontroller Entwicklungsboard und dem LWL-Sendern . . . . .	29
2.19. Schematische, dreidimensionale Darstellung des mechanischen Aufbaus der Schaltung mit drei Submodulen . . . . .	30
2.20. Foto der entwickelten und gebauten Schaltung mit zwei Submodulen . . . . .	30
2.21. Schaltbild der Schaltung für den Überstromschutz der Submodule und der Isolationskapazität . . . . .	31
3.1. Schaltbild des Versuchsaufbaus . . . . .	34
3.2. Aufgenommene Signalverläufe der Spannung $u_c$ und des Stroms $i_c$ über der Zeitdauer von einer Periode des Rechtecksignals . . . . .	36
3.3. Vergrößerte aufgenommene Signalverläufe der Spannungen $u_c$ und $u_a$ und des Stroms $i_c$ bei steigender Flanke des Rechtecksignals . . . . .	36
3.4. Aufgenommene Signalverläufe der Spannung $u_c$ und des Stroms $i_c$ über der Zeitdauer von einer Periode des Rechtecksignals . . . . .	40
3.5. Vergrößerte aufgenommene Signalverläufe der Spannungen $u_c$ und $u_a$ und des Stroms $i_c$ über der steigenden Flanke des Rechtecksignals . . . . .	40
3.6. Schaltbild des Versuchsaufbaus mit drei Submodulen . . . . .	42
3.7. Aufgenommene Signalverläufe der Spannung $u_c$ und des Stroms $i_c$ über der Zeitdauer von einer Periode des Rechtecksignals . . . . .	44
3.8. Vergrößerte aufgenommene Signalverläufe der Spannungen $u_c$ und $u_a$ und des Stroms $i_c$ bei steigender Flanke des Rechtecksignals . . . . .	44
3.9. Beispielhafte Strom- und Spannungsverläufe der steigenden Flanke des Rechtecksignals bei Verkürzung der Flachstelle im Stromverlauf . . . . .	47
A.1. Top-Bestückungsseite der Leiterplatte eines Submoduls . . . . .	53

A.2. Bottom-Bestückungsseite der Leiterplatte eines Submoduls . . .	53
A.3. Schaltplan der Leiterplatte eines Submoduls . . . . .	54



## Literatur

- AE5-EW-S5 (2017). AE5-EW Series 5 W, 10:1 Input Range, Single Regulated Output, 5 Pin DIP, 5600 Vdc Isolation, Dc-Dc Converter. CUI Inc. URL: <https://www.de.cui.com/product/resource/ae5-ew.pdf> (besucht am 24.09.2019) (siehe S. 27).
- AFBR-2624Z (2016). AFBR-16xxZ and AFBR-26x4Z/25x9ZDC-50MBd Versatile Link Fiber Optic Transmitter and Receiver. Broadcom. URL: <https://docs.broadcom.com/docs/AV02-4369EN> (besucht am 24.09.2019) (siehe S. 26).
- Baker, R.J. und B.P. Johnson (1993). »Series operation of power MOSFETs for high-speed, high-voltage switching applications«. In: *Review of scientific instruments* 64.6, S. 1655–1656 (siehe S. 7).
- dadorran (2012). *create pwl*. URL: [https://dadorran.wordpress.com/2012/11/16/create\\_pwl-m/](https://dadorran.wordpress.com/2012/11/16/create_pwl-m/) (besucht am 24.09.2019) (siehe S. 59).
- GS66508T (2019). Top-side cooled 650 V E-mode GaN transistor. GaN Systems. URL: <https://gansystems.com/wp-content/uploads/2019/04/GS66508T-DS-Rev-190423.pdf> (besucht am 24.09.2019) (siehe S. 24).
- Hess, H.L. und R.J. Baker (2000). »Transformerless capacitive coupling of gate signals for series operation of power MOS devices«. In: *IEEE Transactions on power electronics* 15.5, S. 923–930 (siehe S. 7).
- Hofmann, S. (2016). »Einsatz eines Halbleiterschalters zur Erzeugung transien-ter Spannungen zur Prüfung von Generatorstäben«. Bachelorarbeit. Technische Universität Graz, Institut fuer Hochspannungstechnik und Systemmanagement (siehe S. 3, 6).
- Lesnicar, A. und R. Marquardt (2003). »An innovative modular multilevel converter topology suitable for a wide power range«. In: *IEEE Bologna Power Tech Conference Proceedings*, Bd. 3. IEEE, 6–pp (siehe S. 8).
- LMG1020 (2018). 7-A, 5-A Low-Side GaN and MOSFET Driver For 1-ns Pulse Width Applications. Texas Instruments. URL: <http://www.ti.com/lit/ds/symlink/lmg1020.pdf> (besucht am 24.09.2019) (siehe S. 25).
- LT1711 (2004). LT1711/LT1712 Single/Dual 4.5ns, 3V/5V/±5V, Rail-to-Rail Comparators. Linear Technology. URL: <https://www.analog.com/media/en/technical-documentation/data-sheets/171112f.pdf> (besucht am 24.09.2019) (siehe S. 31).
- MEJ1S0505SC (2017). MEJ1 Series 5.2kVDC Isolated 1W DC/DC Converters. Murata. URL: [https://power.murata.com/datasheet?/data/power/ncl/kdc\\_mej1.pdf](https://power.murata.com/datasheet?/data/power/ncl/kdc_mej1.pdf) (siehe S. 27).

- MK66FX1MoVMD18* (2017). Kinetis K66 Sub-Family 180 MHz ARM® Cortex®-M4F Microcontroller. NXP Semiconductors. URL: <https://www.nxp.com/docs/en/data-sheet/K66P144M180SF5V2.pdf> (besucht am 24.09.2019) (siehe S. 28).
- Schueller, M. u. a. (2018). »Development of a Pulsed High Frequency Source for Testing Cellulosic Insulation Material for High Voltage Solid State Transformer Applications«. In: *IEEE International Conference on High Voltage Engineering and Application (ICHVE)*. IEEE, S. 1–4 (siehe S. 3).
- Shao, T. u. a. (2014). »A cascaded microsecond-pulse generator for discharge applications«. In: *IEEE Transactions on Plasma Science* 42.6, S. 1721–1728 (siehe S. 9).
- Wang, J. u. a. (2017). »Novel repetitive square wave voltage generator used for the insulation evaluation of rotating machines driven by power electronics«. In: *IEEE Transactions on Dielectrics and Electrical Insulation* 24.4, S. 2041–2049 (siehe S. 3).
- Yu, Y. (2009). »Design and Development of IGBT-Based Pulse Voltage Generator for Insulation Testing«. Masterarbeit. University of Waterloo. URL: <https://uwspace.uwaterloo.ca/handle/10012/4815?show=full> (siehe S. 9).
- Yu, Y. und S.H. Jayaram (2008). »High voltage square wave generator for motor coil insulation testing«. In: *IEEE International Power Modulators and High-Voltage Conference*. IEEE, S. 436–438 (siehe S. 9).