



Jakob Weiß

Pulswechselrichter mit Stromzwischenkreis und aktiven Dioden

MASTERARBEIT

zur Erlangung des akademischen Grades

Diplom-Ingenieur

Masterstudium Elektrotechnik

eingereicht an der

Technischen Universität Graz

Betreuer

Ass.Prof. Dipl.-Ing. Dr. techn. Klaus Krischan

Institut für Elektrische Antriebstechnik und Maschinen

Graz, Juni 2019

EIDESSTATTLICHE ERKLÄRUNG

AFFIDAVIT

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt, und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe. Das in TUGRAZonline hochgeladene Textdokument ist mit der vorliegenden Masterarbeit identisch.

I declare that I have authored this thesis independently, that I have not used other than the declared sources/resources, and that I have explicitly indicated all material which has been quoted either literally or by content from the sources used. The text document uploaded to TUGRAZonline is identical to the present master's thesis.

Datum / Date

Unterschrift / Signature

An dieser Stelle möchte ich mich bei allen Personen bedanken, die mich während der Zeit der Ausarbeitung der Masterarbeit direkt oder indirekt unterstützt haben. Ein ganz besonderer Dank gilt Herrn Dr. Krischan, der mir immer mit Rat und Tat zur Seite stand.

Kurzfassung

Pulswechselrichter mit Stromzwischenkreis stellen das wenig verbreitete Gegenstück zu solchen mit Spannungszwischenkreis dar. Eine der Gründe, die gegen deren Verwendung sprechen, sind die notwendigen seriell zu den Schaltelementen liegenden Dioden. Diese Dioden verursachen durch den notwendigerweise konstant fließenden Zwischenkreisstrom Verluste, bedingt durch deren bei Stromfluss auftretenden Vorwärtsspannung. Um dem entgegenzuwirken, werden sie in dieser Arbeit durch aktive Schaltelemente ersetzt. Durch die Verwendung von schnell schaltenden Transistoren auf Silizium Carbid Basis und einem niederinduktiven geometrischen Aufbau, lassen sich so Wirkungsgrade bis zu 98% erreichen. Nach einem Vergleich mehrerer Bauteile werden drei Transistortypen zu einer näheren Untersuchung, mittels eigens konstruierter Testplatinen, herangezogen. Anschließend folgt der Aufbau des 3-phasigen Wechselrichters, ausgelegt für einen Zwischenkreisstrom von 15A und Ausgangsspannungen von bis zu 400V effektiv. Die Generierung des Pulsmusters sowohl für die Schaltelemente als auch für die „aktiven Dioden“ und die Konstruktion eines Systems zur Kühlung der Transistoren sind zwei weitere große Punkte, die in dieser Arbeit erfolgreich ausgeführt werden. Das Ergebnis ist ein funktionstüchtiger Wechselrichter, der bezogen auf den Wirkungsgrad mit herkömmlichem Spannungszwischenkreis mit Wechselrichtern mithalten kann.

Abstract

Current source pulse width modulated inverters are the rare counterpart to those with intermediate voltage circuit. One reason why current source pulse width modulated inverters might not be used is the necessary diodes that are connected serially to the semiconductor switches. Due to the essential continuous intermediate circuit current the diodes show losses that can be explained by the forward voltage, which appears during current flow. To counteract this process, in this thesis they will be substituted by active semiconductor switches. By the use of fast switching transistors on a silicon carbide basis and a low-inductive geometric setup, an efficiency level of up to 98% can be reached. After a comparison of components, three transistors types will be analyzed in more detail with the help of self-created circuit boards. The construction of the three-phase inverter, which is designed for an intermediate circuit current of 15A and initial voltage of up to 400V RMS value, will follow. The generation of the pulse pattern not only for the semiconductor switches but also for the “active diodes” and the construction of a cooling system for the transistors are two further very important parts that are successfully conducted in this thesis. The result is a well-functioning inverter, which can keep up with common voltage source inverters in terms of the efficiency level.

Inhalt

1	Beschreibung	6
1.1	Aufgabenstellung (Einleitung)	6
2	Auswahl der aktiven Bauelemente	7
2.1	Stand der Technik im Bereich Leistungsfeldeffekttransistoren	9
2.1.1	Superjunction (Si)	10
2.1.2	Wide-Bandgap MOS	11
2.2	Auswahl einer Halbleiter Technologie	12
2.2.1	Anforderungen	13
2.2.2	Vergleich.....	14
3	Konstruktion von Testplatinen	19
3.1	Aufbau	19
3.2	Gate-Treiber	20
3.3	DCDC Converter.....	22
3.4	Steuerung aktive Diode	24
4	Evaluierung der Leistungshalbleiter Bauelemente	26
4.1	Messaufbau	26
4.2	Parasitäre Elemente im Kommutierungskreis.....	29
4.3	Eigenschaften der Transistoren als Diode.....	33
4.3.1	Bestimmung der Sperrverzögerungsladung.....	33
4.3.2	Bestimmung von Vorwärtsspannung und ON-Widerstand.....	36
4.3.3	Verlustbezogener Vergleich der „Dioden“ abhängig von der Schaltfrequenz	38
4.4	Eigenschaften der Transistoren als Schalter	41
4.4.1	Bestimmung der beim Ein-/Ausschalten umgesetzten Energie.....	42
4.4.2	Bestimmung des ON-Widerstandes	43
4.4.3	Verlustbezogener Vergleich der „Schalter“ abhängig von der Schaltfrequenz.....	43
4.5	Finale Auswahl.....	44
4.6	Evaluierung des „aktive Diode“-Moduls	45

5	Der 3-phasige Pulswechselrichter	46
5.1	Konstruktion des Umrichters	46
5.2	Pulsmuster Generierung	48
5.2.1	Zusammenhang der Modulationsindizes	54
5.3	Überlappingslogik und Ansteuerung der „aktiven Dioden“	55
5.4	Auslegung der Kühlung.....	57
5.5	Messungen am 3-phasigen Wechselrichter	62
5.5.1	Messungen am Ausgang bei hochgesetzter Spannung.....	64
5.5.2	Bewerkstelligung der Strommessung in den Halbbrücken	66
5.5.3	Schaltverhalten bei großer Leistung.....	67
5.5.4	Parasitäre Elemente im 3-phasigen Wechselrichter	68
5.5.5	Bestimmung des Wirkungsgrades	70
5.5.6	Temperaturmessung	73
6	Abschlussbemerkung	75
6.1	Ausblick	76
7	Anhang.....	77
7.1	Ergänzende Diagramme	77
7.2	Bauteilvergleiche.....	77
7.3	Schaltungen.....	80
7.3.1	Testplatine.....	80
7.3.2	3-phasiger Umrichter	82
7.3.3	Pulsmustergenerierung	84
7.4	Layouts	85
8	Abbildungsverzeichnis.....	87
9	Literaturverzeichnis	91

1 Beschreibung

Effizienzsteigerung ist das Stichwort, das das Ziel dieser Arbeit in einem Wort beschreibt. Für moderne Antriebstechnik sind Stromrichter aller Art nicht mehr wegzudenken, daher wird sehr intensiv an neuen Technologien gearbeitet, um Wirkungsgrad-Verbesserungen zu erzielen.

Im Detail befasst sich diese Arbeit mit „Pulswechselrichtern mit Stromzwischenkreis“, einer Technologie, die durch den zunehmenden Einsatz von Wechselrichtern mit Spannungszwischenkreis immer mehr in den Hintergrund gerückt ist. Vorteile wie hohe Zuverlässigkeit dieser Methode wurden dabei oft mit niedrigerer Priorität (gegenüber dem Wirkungsgrad) bewertet.

Der grundsätzliche Unterschied beider Varianten liegt in der Form der Energiespeicherung. Durch Gleichrichter wird aus dem Drehstromnetz Energie bezogen, die in einem Zwischenkreis gespeichert werden kann. In Spannungszwischenkreis-Umrichtern ist das zentrale Speicherelement ein Kondensator, wohingegen eine Induktivität die Energie in einem Stromzwischenkreis speichert.

Die meistens verwendeten Elektrolytkondensatoren sind durch Alterungserscheinungen bedingt immer deutlich zu überdimensionieren, während Induktivitäten ihre Eigenschaften nahezu unverändert behalten. Einen Vorteil stellen somit die Betriebssicherheit und die hohe Lebensdauer dar. *Es wird von Anlagen mit bis zu 20 Jahren störungsfreiem Betrieb berichtet* [1, p. 439].

1.1 Aufgabenstellung (Einleitung)

Prinzipbedingt müssen die Schaltelemente eines Pulswechselrichters (PWR) mit Stromzwischenkreis rückwärtssperrend sein, um netz- oder maschinenseitige Spannungen nicht kurzzuschließen. Als zentrale Schaltelemente werden in der Regel IGBTs oder Feldeffekttransistoren eingesetzt, die mit einer Seriendiode ergänzt werden, um die Rückwärtssperrfähigkeit zu bewerkstelligen. Eine vereinfachte Schaltung ist in Abbildung 1 dargestellt

An den besagten Dioden tritt je nach Typ ein Spannungsabfall in der Größenordnung von bis zu 1,5 Volt auf, was mit dementsprechenden Verlusten einhergeht. Daher ist es naheliegend, eine Überlegung anzustellen, diese Elemente durch aktive Bauteile mit wesentlich geringerem Spannungsabfall im Leitend-Zustand zu ersetzen. Dies beschreibt das Hauptaugenmerk, auf das bei dieser Arbeit eingegangen wird, recht gut.

Folgendermaßen ist die Aufgabenstellung gegliedert:

- Auswahl geeigneter Bauelemente bzw. Halbleitertechnologien für den aktiven Schalteinsatz.
- Messtechnische Evaluierung der gewählten Bauteile.
- Entwicklung einer Schaltung bzw. eines Algorithmus zur Ansteuerung der „aktiven Dioden“.
- Simulation und Aufbau eines Prototyps.
- Verifikation der Ergebnisse: welcher Wirkungsgrad lässt sich erzielen?

Optional:

- Dynamische Regelung der Maschinenspannungen in einem Laboraufbau.

Der PWR soll für einen Zwischenkreisstrom in der Höhe von 15A und maximale Ausgangsspannungen von 400V effektiv ausgelegt werden.

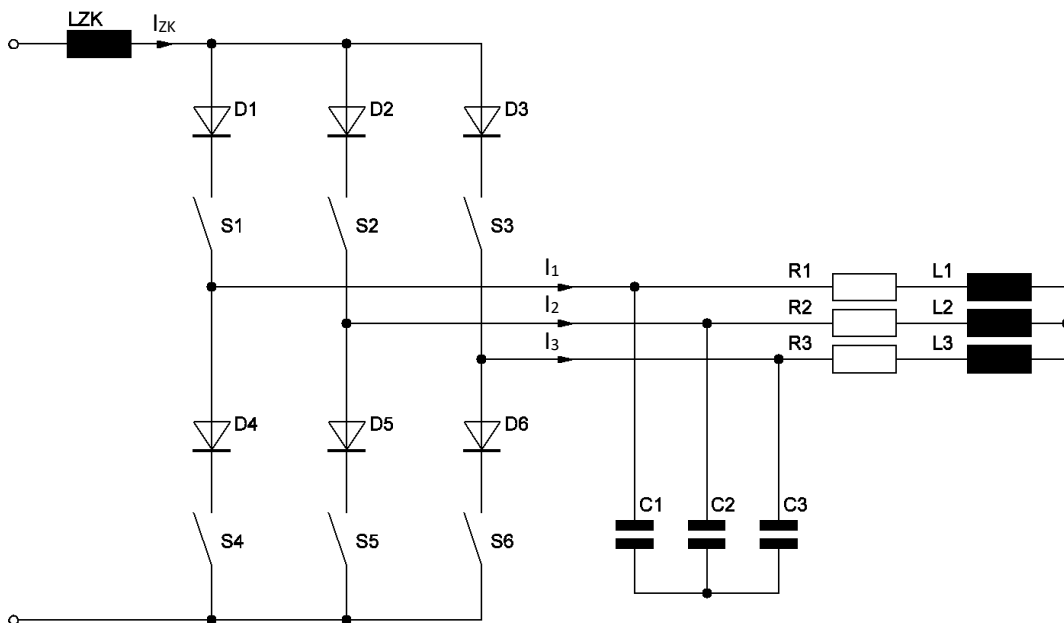


Abbildung 1: Pulswechselrichters mit Stromzwischenkreis und Ohmsch-Induktiver Last

2 Auswahl der aktiven Bauelemente

Das Schalten großer Leistungen erfordert in Stromrichtern immer große Speicherelemente (Kapazitäten bzw. Induktivitäten), um Ströme bzw. Spannungen, je nach Lastverhältnissen, über zumindest eine Schaltperiode konstant zu halten. Um diese Speicherelemente verkleinern zu

können, muss die Zeit, während der die gespeicherte Größe konstant gehalten werden muss, verringert werden. Ein Steigern der Schaltfrequenz würde daher Abhilfe schaffen. Konventionelle siliziumbasierte Bauteile weisen jedoch hohe Schaltverluste auf, daher muss hier immer ein Kompromiss gefunden werden.

In den letzten Jahren neu aufgekommene Halbleiter-Technologien mit deutlich geringeren Schaltverlusten erlauben nun immer höhere Schaltfrequenzen, wodurch die Beträge der Induktivitäten und Kapazitäten indirekt proportional zur Frequenzsteigerung reduziert werden können. Dies bringt nicht nur Kostenersparnis, sondern auch eine Verringerung der Größe und des Gewichts.

Um mit der Zeit zu gehen und somit schnelles Schalten erreichen zu können sowie von den oben genannten Vorteilen (kleinen passive Bauelemente) zu profitieren, schränkt sich die Auswahl der möglichen Bauteile bereits stark ein.

IGBTs und Feldeffekttransistoren werden nun zu einer kurzen Beschreibung herangezogen.

- IGBT – Insulated Gate Bipolar Transistor
Der IGBT vereint das gute Ansteuerungsverhalten des MOSFETs und die geringen Leitungsverluste des Bipolar-Transistors. Die Schaltverluste, unter anderem bedingt durch den „Stromschweif“ beim Abschalten des IGBT, sind allerdings deutlich höher als beim MOSFET, was sich mit dem oben gesetzten Ziel einer hohen Schaltfrequenz schwer vereinigen lässt.
- Feldeffekttransistoren
Bis vor wenigen Jahren wurden Feldeffekttransistoren nur bei sehr hochfrequenten Anwendungen (>200kHz) und kleinen Leistungen (<500W) für das Schalten genutzt [2]. Durch neue Techniken wie Superjunction bei Silizium MOSFETs bzw. neuen Materialien wie Silizium Carbid (SiC) oder Gallium Nitrid (GaN), konnte jedoch der Leitend-Widerstand, auch bei Bauteilen mit hohen Sperrspannungen, drastisch reduziert werden. Kombiniert mit den niedrigeren Schaltverlusten verglichen mit IGBTs sind, im Sinne der voranschreitenden Frequenzsteigerung bei Stromrichtern, Feldeffekttransistoren oft die bessere Wahl.

Über die Frage, ob IGBT oder Feldeffekttransistor verwendet werden soll, ließe sich lange diskutieren. Da aber in den letzten Jahren viele spannende Entwicklungen im Bereich von MOSFETs und JFETs veröffentlicht wurden, besteht großes Interesse, mit diesen Bauelementen

zu arbeiten. Mit einem Zwischenkreisstrom von 15A und Spannungen unter 600V werden durch deren Verwendung auch keine Einschränkungen bedingt.

Diese neuen Technologien sollen nun verglichen werden. Nach der Entscheidung für eine davon werden konkrete Bauteile ausgewählt.

Verglichen werden nun MOSFETs bzw. JFETs aus den Bereichen: Silizium Carbid (SiC), Gallium Nitrid (GaN) und Superjunction auf Silizium Basis (Si).

2.1 Stand der Technik im Bereich Leistungsfeldeffekttransistoren

Konventionelle MOSFETS sind durch die „Grenzen von Silizium“ limitiert bezüglich des Zusammenhanges zwischen Durchbruchspannung und Leitend-Widerstand. So gibt es für jede Spannungsklasse ein optimales Dotierungsprofil, welches auch den Leitend-Widerstand bestimmt. Das von Chen und Hu abgeleitete „Limit of Silicon“ beschreibt den theoretisch minimal erreichbaren flächenbezogenen Leitend-Widerstand eines MOSFETs für eine gegebene Durchbruchspannung [3]. In der Regel bedeutet das bei einer Verdoppelung der Sperrspannung eine Verfünfachung des elektrischen Widerstandes [4]. In Abbildung 2 ist dies für einen breiten Spannungsbereich dargestellt.

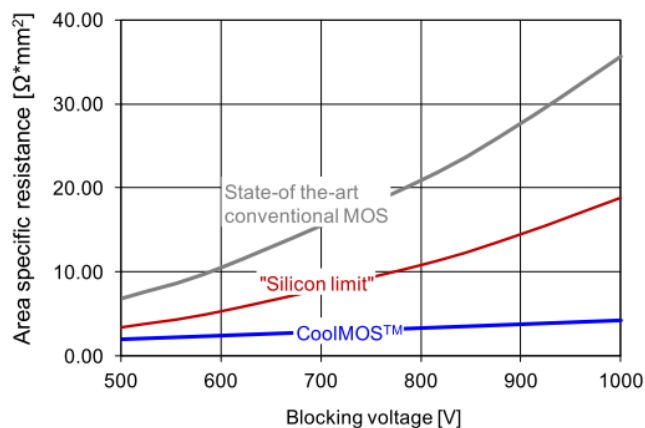


Abbildung 2: Limit of Silicon [3]

In anderen Worten bedeutet das, dass mit einer höheren Sperrspannung auch ein höherer On-Widerstand einhergeht. Die einzige Möglichkeit für dessen Reduktion ist eine Vergrößerung der Chipfläche. Da Chipfläche immer teuer ist und dadurch außerdem die Ausgangs- und Gatekapazität erhöht wird, muss hier stets ein Kompromiss gefunden werden.

Es wurden vielversprechende Technologien entdeckt, die nicht mehr vom „Limit of Silicon“ abhängen. Diese sind gerade dabei, sich am Markt zu etablieren und auch schon in manchen Anwendungen zu finden. Nun wird näher darauf eingegangen. Zum einen auf Superjunction MOSFETS welche auf Silizium basieren, und zum anderen auf „Wide-Bandgap“ Feldeffekt-Elemente, welche Silizium Carbid (SiC) bzw. Gallium Nitrid (GaN) als Substrat nutzen.

2.1.1 Superjunction (Si)

Superjunction MOS Produkte zeichnen sich durch einen weiteren Grad der Freiheit aus. Im Gegensatz zu den herkömmlichen Arten, kann hier bei einer gegebenen Sperrspannung ein Leitend-Widerstand weit unter dem „Limit of Silicon“ erzielt werden. Dies ist in Abbildung 2 in Blau dargestellt („CoolMOS“ ist der Eigenname von Infineon für Superjunction MOS).

- Funktionsweise

Konventionelle Hochspannungs-MOSFETs weisen in der Driftregion (n_{epi}), welche rund 95% des Leitend-Widerstands verursacht, ein schwaches Dotierungsprofil auf, um eine hohe Sperrspannung zu erreichen. Grundidee des Superjunction Prinzips ist es, durch ein höher dotiertes Epitaxial-Material einen deutlich niedrigeren On-Widerstand zu erreichen. Um trotzdem eine hohe Spannungsfestigkeit zu gewährleisten, werden tiefe p-dotierte Spalten in das n_{epi} eingebracht (Abbildung 3, rechts) [5]. *Im eingeschalteten Zustand profitiert das Bauelement von den hoch leitfähigen n-Gebieten, im Sperrfall kompensieren die in der p-Zone vorhandenen Dotieratome den Überschuss der Donatoren aus dem n-Gebiet* [6].

Der so entstandene PN Übergang ist weitaus größer als beim normalen MOSFET. Dadurch können nun viel mehr Ladungsträger darin gespeichert werden, was sich negativ in einer höheren Sperrverzögerungsladung äußert.

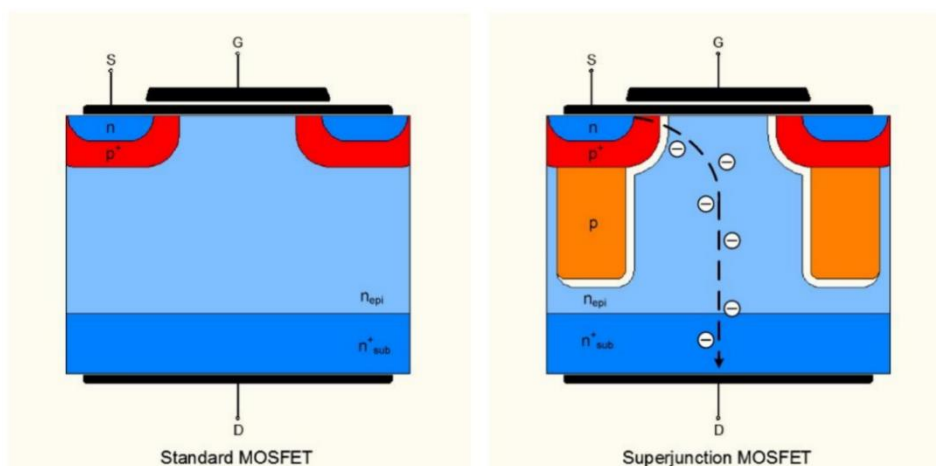


Abbildung 3: Standard MOSFET und Superjunction MOSFET [5]

2.1.2 Wide-Bandgap MOS

Der Bandabstand (zwischen Valenz- und Leitungsband) steht in direkter Verbindung zur Stärke der chemischen Bindung im Kristallgitter. Dadurch bedingt verkräften Wide-Bandgap Halbleiter höhere kritische Feldstärken. Da die Durchbruchspannung direkt von der Länge des Driftbereiches und der kritischen Feldstärke abhängt, können somit hohe Sperrspannungen mit deutlich weniger Materialaufwand als bei der Verwendung von Silizium erreicht werden. Weitere so entstandene Vorteile, wie 100 Mal mehr Elektronen im Driftbereich, oder eine um bis zu 100% höhere Sättigungs-Driftgeschwindigkeit verglichen mit Silizium, ermöglichen schnelleres Schalten und niedrigere On-Widerstände [7].

Die wichtigsten Eigenschaften eines Halbleiters für die Leistungselektronik sind seine Energie-Bandlücke, das kritische elektrische Feld (oder die Durchbruchfeldstärke), die Mobilität der Elektronen im Material, die thermische Leitfähigkeit sowie die Sättigungs-Driftgeschwindigkeit der Ladungsträger [7].

Nach dem Betrachten der in Abbildung 4 gezeigten Tabelle, wird klar welches Potential Halbleiter mit großen Energie-Bandlücken vorweisen können. Jedoch verhinderten in den letzten Jahren hohe Kosten und Fertigungsschwierigkeiten die Verbreitung dieser Technologien. Nach und nach werden derartige Probleme gelöst und es gibt bereits Produktserien von Silizium Carbid (SiC) bzw. Gallium Nitrid (GaN) Halbleitern.

Eigenschaften / Material	Si	4H-SiC	GaN	β -Ga ₂ O ₃	Diamant
Energielücke (eV)	1.12	3.23	3.45	4.8	5.45
kritisches elektrisches Feld (kV/cm)	300	3000	3300	8000	10.000
Elektronenmobilität (cm ² /Vs)	1500	1000	1250 (Bulk) 2000 (2DEG)	300	4500
Sättigungsdriftgeschwindigkeit (m/s)	1	2	2.2	-	2.7
thermische Leitfähigkeit (W/cm K)	1.5	4.9	1.3	0.23 in [0,1,0]	22
Dielektrizitätszahl	11.9	10.1	9.5	10.6	5.5

Abbildung 4: Eigenschaften von Wide-Bandgap Materialien [7]

2.2 Auswahl einer Halbleiter Technologie

Da sich diese Arbeit mit einem Wechselrichter mit Stromzwischenkreis beschäftigt, muss sichergestellt werden, dass der Zwischenkreisstrom ununterbrochen fließen kann. Im Falle einer Unterbrechung würde dies, durch die rasche Stromänderung, mit $u = L \cdot \frac{di}{dt}$ in sämtlichen betroffenen Induktivitäten hohe und potentiell zerstörerische Spannungsspitzen verursachen. Um Problemen dieser Art aus dem Weg zu gehen, bietet es sich an, den Grundzustand der Schaltung so zu wählen, dass ein geschlossener Stromkreis entsteht. Daher wäre es naheliegend, als zentrale Schaltelemente selbstleitende Transistoren einzusetzen. Die Diode würde man durch selbstsperrende Elemente mit Bodydiode so ersetzen, dass eben diese Bodydiode in gleicher Richtung wie die ursprüngliche Diode in der Schaltung wirkt. Somit ist der Grundzustand, der auch vor dem Einschalten herrscht, immer ein geschlossener Stromkreis. Das Konzept der Schaltung ist in Abbildung 5 zu sehen.

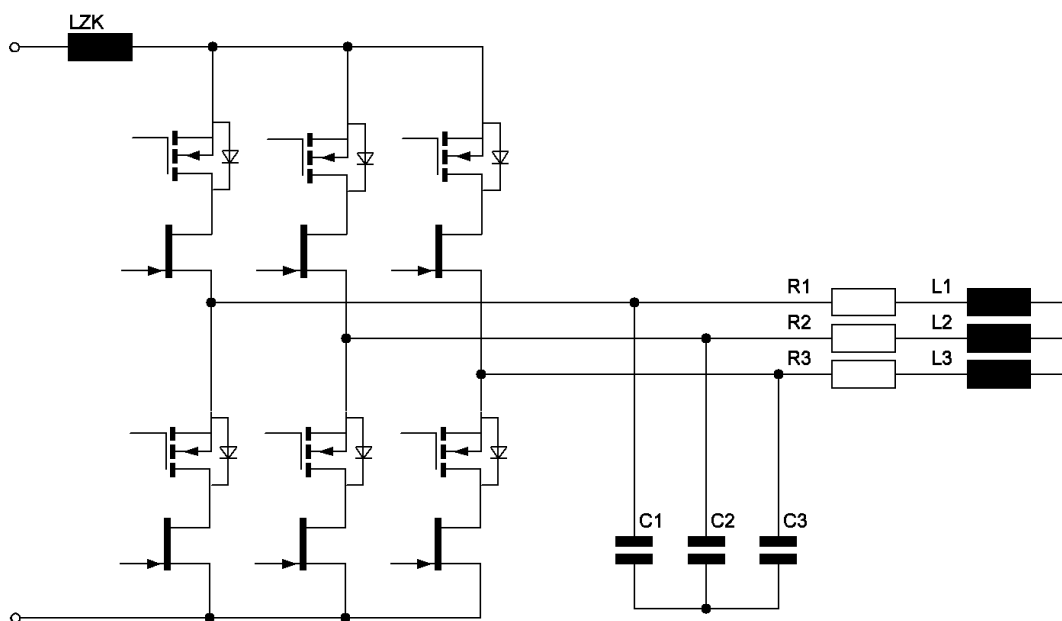


Abbildung 5: Schaltungskonzept mit J-FETs als Primärschaltelemente und MOSFETs als "aktive Dioden"

Sollte sich in der nun folgenden BauteilAuswahl jedoch herausstellen, dass mit selbstsperrenden Bauteilen geringere Verluste erzielt werden können, so kommt auch eine Schaltung hiermit infrage. In diesem Fall muss allerdings ein Überspannungsschutz vorgesehen werden.

Verglichen werden Superjunction-, Silizium Carbid- und Gallium Nitrid-Typen. Dazu werden verfügbare Transistoren verschiedener Hersteller aufgeführt und auf mehrere Parameter hin überprüft.

2.2.1 Anforderungen

- **Spannungsfestigkeit:** Es sollen an diesem Wechselrichter Maschinen betrieben werden können, welche für das 400V Drehstromnetz ausgelegt wurden. Das bedeutet, dass beim Anlegen des vollen Zwischenkreisstromes an eine Maschine ihre Spannung, im Effektivwert, 400V nicht überschreitet. Die so auftretende Maximalspannung beträgt:

$$U_{max} = U_{Eff,v} \cdot \sqrt{2} = 400V \cdot \sqrt{2} \approx 565V \quad (1)$$

Durch Schaltvorgänge können Spannungsüberhöhungen von 30% auftreten [8]. Sicherheitshalber wird mit 50% Überhöhung gerechnet, so erhält man die minimal benötigte Sperrspannung mit:

$$U_{Sperr,min} = U_{max} \cdot 1,5 = 565V \cdot 1,5 \approx 848V \quad (2)$$

Es werden Bauteile mit Sperrspannungen ab 900V verglichen.

An diesem Punkt stellt sich bereits heraus, dass **Gallium Nitrid (GaN)** als Technologie **nicht in Frage kommt**, da damit zum aktuellen Zeitpunkt nur Bauteile mit Sperrspannungen bis 650V verfügbar sind.

- **Leitend-Widerstand:** Da in jedem möglichen Betriebsfall der Strom durch zumindest vier Bauelemente fließt und dort Verluste verursacht, ist der Leitend-Widerstand so gering wie möglich auszuwählen.
- **Schaltverluste:** Mit steigender Frequenz finden trivialerweise auch mehr Schaltvorgänge pro Zeiteinheit statt. Da hohe Schaltfrequenzen gewünscht sind, ist ein besonderes Augenmerk auf niedrige Schaltverluste zu legen.
- **Drainstrom:** Der Zwischenkreisstrom beträgt 15A, dementsprechend müssen die Halbleiter zumindest diesen Strom kontinuierlich leiten können.

2.2.2 Vergleich

- Selbstleitend

Weil in der modernen Leistungselektronik hauptsächlich selbstsperrende Bauteile benötigt werden, ist die Auswahl bei den selbstleitenden recht beschränkt. Im benötigten Spannungsbereich bietet nur United-SiC JFETs an, sie sind in Tabelle 1 aufgelistet.

- Selbstsperrend

Im Gegensatz zu den selbstleitenden Bauelementen gibt es zahlreiche selbstsperrende Bauteile, die den Anforderungen genügen. Ein vorab ausgewählter Teil davon ist in Tabelle 2 aufgelistet.

Hersteller	Typ	Bezeichnung	Sperrspannung V_{DS}	Drainstrom I_D	On-Widerstand	Bauform	Rise Time t_r @150°C	Fall Time t_f @150°C	Total Switching Energy E_{TOTAL}
UnitedSiC	SiC JFET	UJN1205K	1200V	38A @ 25°C 23A @ 125°C	45mΩ	TO-247-3	30ns	33ns	378μJ
UnitedSiC	SiC JFET	UJ3N120070K3S	1200V	33,5A @ 25°C 24,5A @ 100°C	70mΩ	TO-247-3	23ns	24ns	282μJ
UnitedSiC	SiC JFET	UJ3N120035K3S	1200V	63A @ 25°C 46A @ 100°C	35mΩ	TO-247-3	35ns	37ns	432μJ
UnitedSiC	SiC JFET	UJN1208K	1200V	21A @ 25°C 13A @ 125°C	80mΩ	TO-247-3	33ns	23ns	336μJ

Tabelle 1: Auflistung selbstleitender Transistoren (grün: gewähltes Bauteil)

Hersteller	Typ	Bezeichnung	Sperrspannung V_{DS}	Drainstrom I_D	On-Widerstand	Bauform	Rise Time t_r	Fall Time t_f	Total Switching Energy E_{TOTAL}	Reverse Recovery Time Bodydiode t_{rr}
Cree	SiC MOSFET	C3M0065100K	1000V	35A @ 25°C 22,5A @ 100°C	65mΩ	TO-247-4	10ns	8ns	108μJ	14ns
Cree	SiC MOSFET	C3M0065090J	900V	35A @ 25°C 22A @ 100°C	65mΩ	TO-263-7	10ns	6ns	96μJ	12ns
Cree	SiC MOSFET	C3M0075120K	1200V	38,8A @ 25°C 20A @ 100°C	75mΩ	TO-247-4	11ns	11ns	132μJ	18ns
STMicroelectronics	SuperJunction MOSFET	STW40N90K5	900V	40A @ 25°C 25A @ 100°C	99mΩ	TO-247-3	15ns	13ns	168μJ	884ns
ROHM Semiconductor	SiC MOSEFT	SCT3080KLG C11	1200V	31A @ 25°C 22A @ 100°C	80mΩ	TO-247N	22ns	24ns	276μJ	17ns
Littelfuse	SiC MOSEFT	LSIC1MO120 E0080	1200V	39A @ 25°C 25A @ 100°C	80mΩ	TO-247-3L	10ns	6ns	96μJ	25ns

Tabelle 2: Auflistung selbstsperrender Transistoren (grün: gewähltes Bauteil)

Die Berechnung der in obiger Tabelle angegebenen Schaltverluste wurde für die maximale Ausgangsleistung durchgeführt. Um über die Zeit gemittelte Schaltverluste berechnen zu können, wurden der Gleichrichtwert der 3-phasigen Spannung 538V und der Zwischenkreisstrom 15A herangezogen (Der Gleichrichtwert kann daher zur Bestimmung verwendet werden, da das Wechselrichten das Gegenstück zum Gleichrichten ist. Daher muss im Zwischenkreis der Gleichrichtwert der Ausgangsspannung auftreten). Zur Vereinfachung wurde die Annahme getroffen, dass Strom und Spannung linear ansteigen bzw. abfallen.

$$E_{TOTAL} = \frac{(t_r + t_f)}{2} \cdot U_{DS} \cdot I_d \quad (3)$$

Durch Multiplikation mit der Anzahl der Schaltvorgänge eines Schalters pro Sekunde n_s erhält man die durch das Schalten hervorgerufene Verlustleistung. Pro Schaltperiode finden an 3 Transistoren Schaltvorgänge (Ein und Aus) (siehe Kapitel 5.2 - Pulsmustergenerierung) statt. Damit ergibt sich bei einer Schalterzahl von 6, dass über eine Sekunde gemittelt, die Anzahl der Schaltvorgänge pro Schalter $n_s = \frac{f_s}{2}$ ist.

$$P_{v,s} = E_{TOTAL} \cdot n_s = E_{TOTAL} \cdot \frac{f_s}{2} \quad (4)$$

Da immer nur zwei „Schalter“ aktiv sein dürfen (siehe Kapitel 5.2 - Pulsmustergenerierung), kann bei maximaler Ausgangsleistung davon ausgegangen werden, dass das über die Zeit gemittelte Tastverhältnis eines Transistors $d = \frac{1}{3}$ ist. Damit können die Leitungsverluste bestimmt werden.

$$P_{v,l} = I_D^2 \cdot R_{DS(on)} \cdot d \quad (5)$$

Die gesamten Verluste im Transistor ergeben sich somit zu:

$$P_{v,ges} = P_{v,s} + P_{v,l} \quad (6)$$

In Abbildung 6 und Abbildung 7 sind die Ergebnisse der Verlustleistung über der Frequenz aufgetragen. Da eine hohe Umrichter-Frequenz angestrebt wird, ist klar ersichtlich, dass der JFET „UJ3N120070K3S“ von UnitedSiC und der MOSFET „CS3M0065090J“ von Cree die geringste Verlustleistung verursachen. Weiters ist zu bemerken, dass der einzige Silizium Super Junction MOSFET in der Auswahl der Tabelle 2, wie schon in Kapitel 2.1.1 beschrieben, eine unverhältnismäßig höhere Reverse Recovery Zeit der Bodydiode besitzt. Die Auswahl der Bauteile für weitere Vergleiche ist somit gefallen.

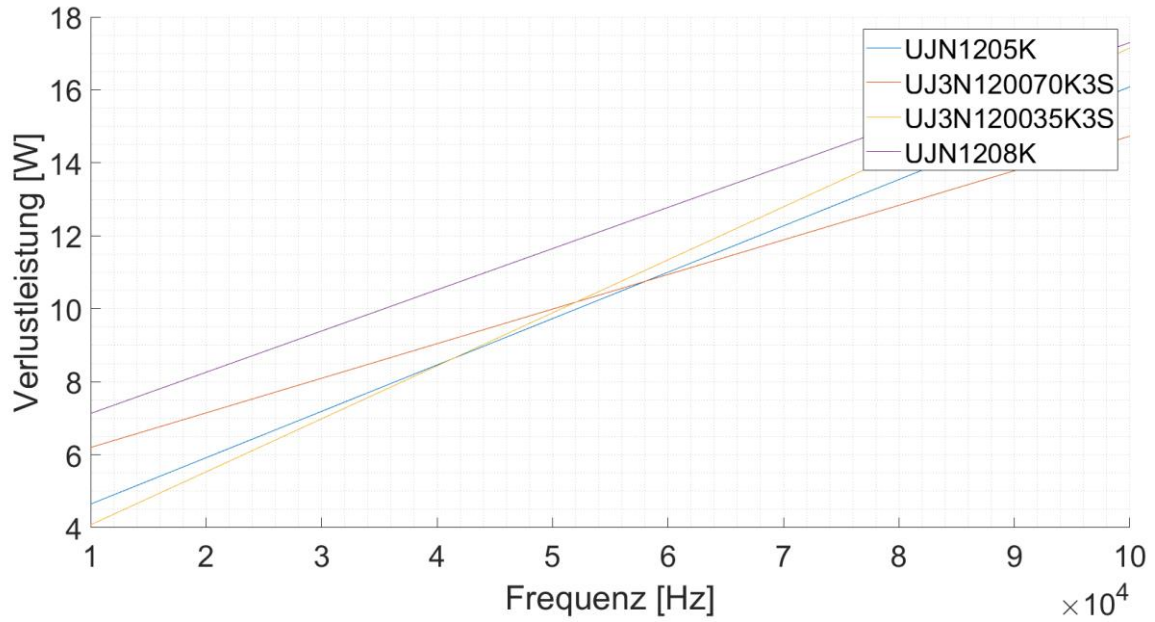


Abbildung 6: Verlustleistung verschiedener JFETs über der Frequenz aufgetragen

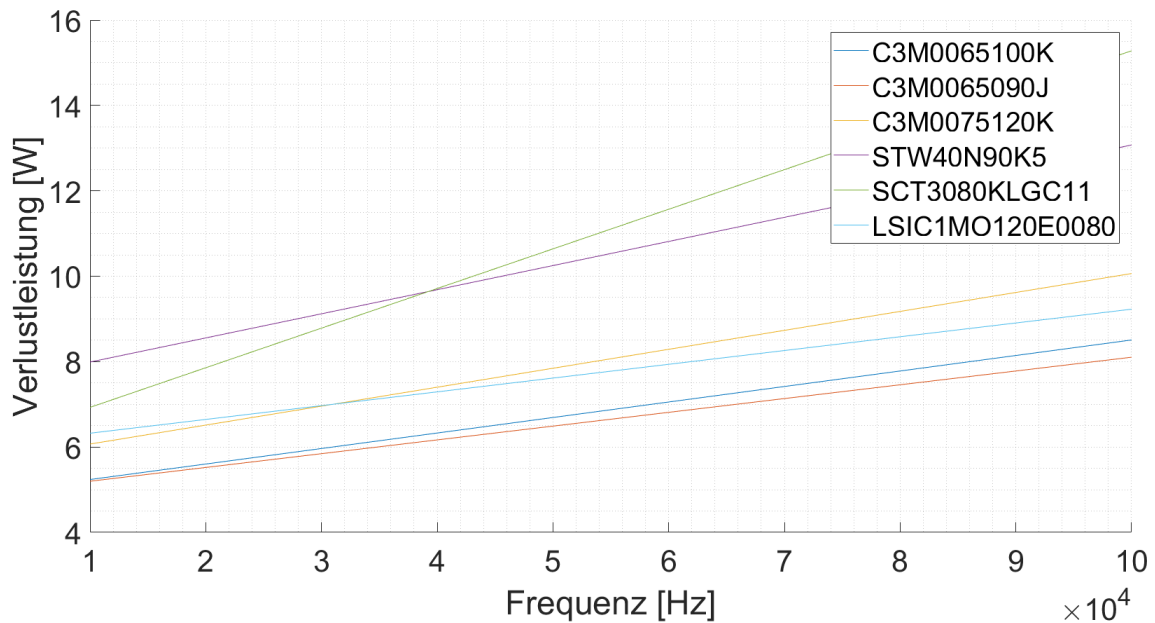


Abbildung 7: Verlustleistung verschiedener MOSFETs über der Frequenz aufgetragen

Neben diesen beiden Transistoren wurde noch ein weiterer Typ von **Infineon** mit der Bezeichnung „**IMZ120R045M1**“ als Sample zur Verfügung gestellt. Die einzigen zu diesem Zeitpunkt bekannten Daten dieses Bauteil-Typen beschränken sich auf die Sperrspannung von 1200V und den geringen ON-Widerstand von 45mΩ. Damit sind 3 Bauteile (Produktbilder siehe Abbildung 8) gefunden, die im nächsten Schritt messtechnisch verglichen werden um anschließend eine finale Auswahl zu treffen.

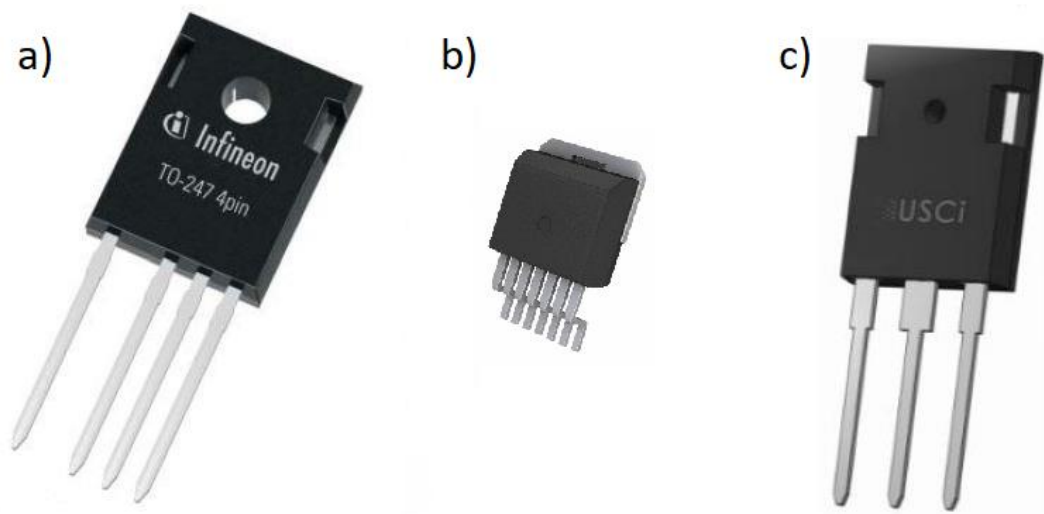


Abbildung 8: Packages der ausgewählten Transistoren. a) Infineon IMZ120R045M1 (TO-247-4) [9]; b) Cree CS3M0065090J (TO-263-7) [10]; c) USiC UJ3N120070K3S (TO-247-3) [11]

3 Konstruktion von Testplatinen

Um die in Kapitel 2 ausgewählten Halbleiterbauelemente zu evaluieren, ist ein geeigneter Messaufbau notwendig. Eine gute Möglichkeit ist dabei die Verwendung einer Kommutierungszelle, deren Schaltung in Abbildung 9 zu sehen ist. Die Schaltung teilt sich in einen aktiven und einen passiven Zweig auf, in denen jeweils verschiedene Halbleiterkombinationen untersucht werden sollen (Auf die Schaltung wird im Kapitel 4.1 näher eingegangen).

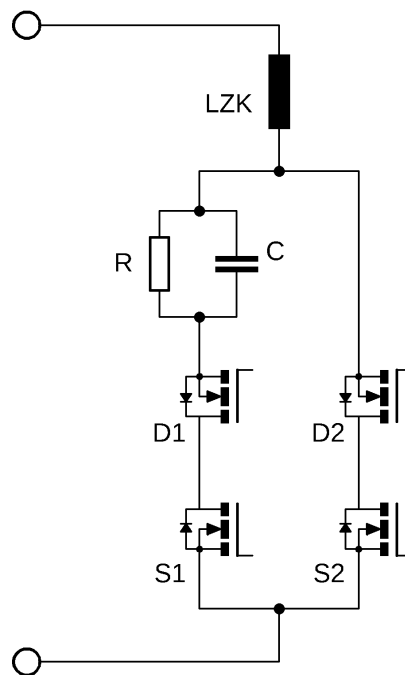


Abbildung 9: Kommutierungszelle zur messtechnischen Betrachtung der Halbleiterbauelemente

Um das bewerkstelligen zu können, werden Platinen erstellt, die mit verschiedenen Halbleiterkombinationen bestückt werden können. Der Aufbau und die Auswahl der Komponenten der Testplatinen ist im folgenden Abschnitt beschrieben. Da für den Transistor von Infineon kein Datenblatt verfügbar ist, stützt sich die Auslegung der Platinen auf Werte aus den beiden anderen Datenblättern.

3.1 Aufbau

Zur Realisierung der Kommutierungszelle aus Abbildung 9 werden zwei Treiber-Platinen aufgebaut. Jede dieser Platinen übernimmt die Ansteuerung eines „Schalters“ und einer „Aktiven Diode“. Außerdem werden für die verschiedenen Packages der Transistoren (Abbildung 8) ebenfalls Platinen erstellt, welche an die Treiberplatinen gesteckt werden können. So lassen

sich mit einer Treiberplatine alle Halbleiter-Kombinationen untersuchen. Der Platinen-Aufbau ist in Abbildung 10 schematisch dargestellt.

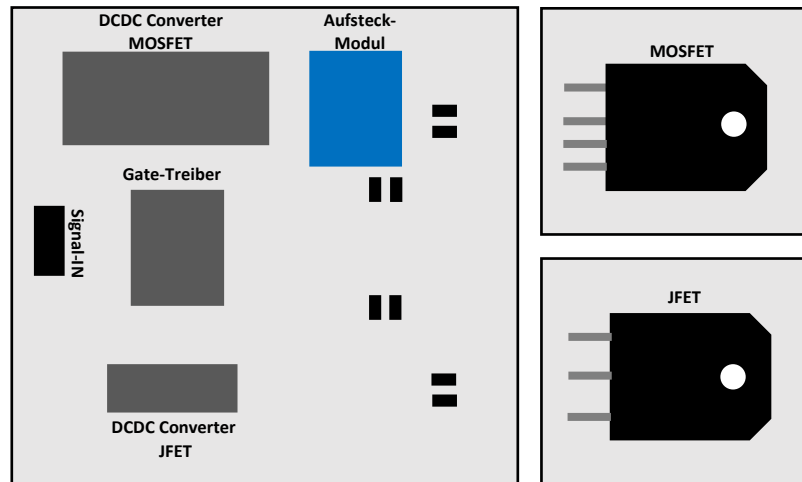


Abbildung 10: Schematische Darstellung einer Testplatine

3.2 Gate-Treiber

Es wird ein potentialgetrennter Gate-Treiber mit einer Schaltgeschwindigkeit t_s kleiner 50ns gesucht. Aus der „Total Gate Charge“ der gewählten Transistoren (JFET: $Q_G = 116\text{nC}$, MOSFET: $Q_G = 30\text{nC}$) wird der für den Schaltvorgang benötigte Strom berechnet. Um beide Transistoren mit demselben Treiber schalten zu können, wird die größere Ladung zur Berechnung herangezogen.

$$I_G \geq \frac{Q_G}{t_s} = \frac{116\text{nC}}{50\text{ns}} = 2.32\text{A} \quad (7)$$

Um den Schaltvorgang in vorgegebener Zeit durchführen zu können, muss der Gate-Treiber damit mindestens 2.32A bereitstellen können.

Weiters ist auf eine niedrige Koppelkapazität zu achten, um eingekoppelte Störgrößen, bedingt durch die hohen Spannungs-Anstiegsgeschwindigkeiten, gering zu halten.

Die Wahl fällt auf den Treiber mit der Bezeichnung „**UCC21521**“ von **Texas Instruments**, welcher sich mit folgenden Daten auszeichnet (Tabelle 3).

Hersteller	Bezeichnung	Einschaltstrom	Ausschaltstrom	Propagation Delay	Bauform	Koppelkapazität
Texas Instruments	UCC21521	4A	6A	19ns	SOIC-16	1.2pF

Tabelle 3: Eigenschaften des gewählten Treibers

Um den Gate Strom für das Ein- bzw. Ausschalten separat vorgeben zu können, werden zwei antiparallele Dioden genutzt, so können zwei verschiedene Gate Widerstände verbaut werden. Die Eigenschaften der Diode, die zum Einsatz kommt, sind in Tabelle 4 zu sehen. Es wurde auf niedrige Vorwärtsspannung und Sperrschichtkapazität geachtet. Aufgrund der sich zu diesem Zeitpunkt bereits in Fertigung befindlichen Leiterplatten, war die Auswahl der Dioden auf jene eingeschränkt deren Größe in etwa der eines SOD80 Gehäuses entsprachen. Daher ist die Diode, bezogen auf den maximalen Stoßstrom, überdimensioniert.

Hersteller	Bezeichnung	Max. Stoßstrom	Sperrspannung V_R	Durchflussspannung V_F	Sperrschichtkapazität	Bauform
Nexperia	PMEG40T20ER	20A	40V	0.6V@5A	145pF	SOD123W

Tabelle 4: Eigenschaften der gewählten Treiber-Diode

Die Beschaltung des Gate-Treibers ist in Abbildung 11 dargestellt. An den Eingängen INA und INB des Treibers wurde ein Tiefpassfilter vorgesehen, um etwaige Störungen im Eingangssignal filtern zu können (Eine Bestückung stellte sich später nicht als notwendig heraus). Die im oberen Teil der Schaltung zu sehenden Leitungs-Namen mit den Endungen AD („Aktive Diode“) dienen zur Ansteuerung der „Aktiven Diode“; jene im unteren Teil, mit den Endungen FET, dienen zur Ansteuerung des „Schalters“. VDD und VSS sind mit den Ausgängen der DCDC Converter verbunden.

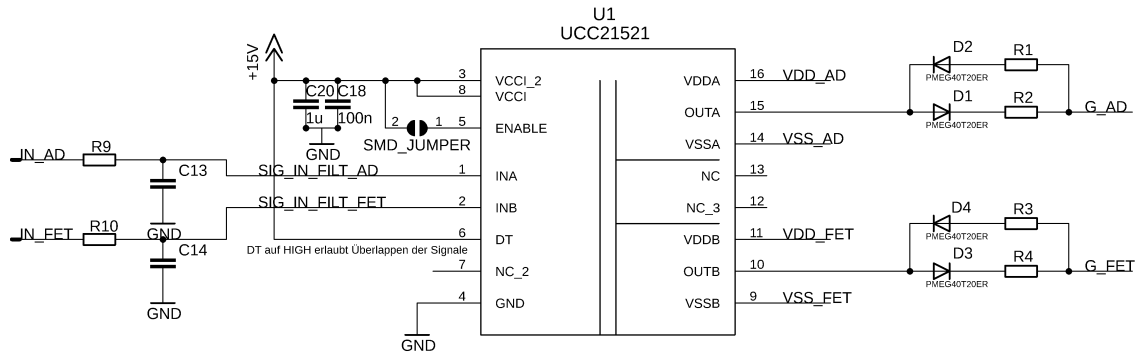


Abbildung 11: Beschaltung des Gate-Treibers

3.3 DCDC Converter

Die Stromversorgung der Treiber wird mittels DCDC Convertern bewerkstelligt. Für deren Auswahl müssen vorerst ihre Anforderungen definiert werden:

- Potentialtrennung
Ausgang und Eingang müssen potentialgetrennt sein, um sowohl High- also auch Low-Side Schalter versorgen zu können. Dabei ist, aus selbem Grund wie schon beim Gate-Treiber, auf eine geringe Koppelkapazität zu achten.
- Eingangsspannung
Die Eingangsspannung wird durch eine Hilfsspannungsquelle bereitgestellt, bei deren Wert man daher flexibel ist. Sie wird im Bereich 15V – 25V liegen.
- Ausgangsspannung
Die Gate Source Spannungen, mit welchen die Schaltelemente betrieben werden, sind hier ausschlaggebend.
 - MOSFET: $V_{GS} = -3V$ bis 15V
 - JFET: $V_{GS} = -20V$ bis 2V

Um positive und negative Spannungen bereitstellen zu können, sollen DCDC Converter mit 2 Kanälen verwendet werden.

- Ausgangsstrom
Um den Ausgangsstrom zu berechnen, muss aus den einzelnen Pulsen für das Schalten ein konstanter Wert errechnet werden (Kondensator übernimmt Pufferung). Es wird von einer Schaltfrequenz von 100kHz ausgegangen.
Zu Beginn wird die Gesamtladung (inklusive des Kanal-Eigenverbrauchs I_{VDD} des Gate-Treibers) bestimmt [12]. Es wird der Transistor mit der größeren Gate-Ladung betrachtet (MOSFET: $Q_G = 116nC$, JFET: $Q_G = 30nC$).

$$Q_{Total} = Q_G + \frac{I_{VDD@100kHz}}{100kHz} = 116nC + \frac{1.5mA}{100kHz} = 131nC \quad (8)$$

Damit ergibt sich bei einer Frequenz von 100kHz ein konstanter Strom,

$$I_{konst} = f_s \cdot Q_{Total} = 100kHz \cdot 131nC = 13.1mA \quad (9)$$

den der gesuchte DCDC Converter kontinuierlich liefern können muss.

Hersteller	Bezeichnung	Eingangsspannung	Ausgangsspannung	Koppelkapazität	Ausgangsstrom	Effizienz	Geregelt
Recom	R15P21503D	15V	+15V/-3V	10pF	+93/-185mA	81%	nein
Recom	RO-1524S	12V	+24V	15-120pF	42mA	78-85%	nein

Tabelle 5: Eigenschaften der gewählten DCDC Converter

Für das Betreiben der MOSFETs bietet sich der DCDC Wandler „R15P21503D“ von Recom an, da dieser auch -3V bereitstellen kann, was das Ausschaltverhalten begünstigt.

Für die JFETs ist kein Wandler verfügbar, der den nötigen Spannungsbereich abdeckt. Somit könnten entweder zwei separate DCDC Wandler verwendet werden, oder die Spannung eines einzelnen Wandlers wird in geeigneter Form aufgeteilt. Mit Bezug auf die Verluste wäre eine separate Lösung anzustreben, da es sich aber um eine Testplatine handelt, werden die höheren Verluste in Kauf genommen, dafür erleichtert sich der Platinen Aufbau.

Daher wird für der 24V Typ „RO-1524S“, ebenfalls von Recom, verwendet (Warum dessen Koppelkapazität in einem derartig großen Bereich liegen kann geht aus den Datenblattangaben [13] nicht hervor). Zum Aufteilen der Spannung werden die in Tabelle 6 aufgelisteten „einstellbaren Shunt Spannungsreferenzen“ verwendet.

Hersteller	Bezeichnung	Bauform	Betriebsstrom	Max. Ausgangsst	Ausgangsspannung	Spannungstoleranz	Ausgangs-impedanz
Texas Instrument	ATL432B	SOT-23-3	35µA	100mA	2.5V-36V	0.5%	0.3Ω
Texas Instrument	TLVH431B	SOT-23-3	60µA	80mA	1.24-18V	0.5%	0.25Ω

Tabelle 6: Eigenschaften der Spannungsreferenzen

Durch entsprechende Beschaltung kommt der Typ „ATL432“ für die negative 20V und der Typ „TLVH431B“ für die positive 2V Versorgung zum Einsatz. Die verbleibenden 2V werden in einem Widerstand umgesetzt. Abbildung 12 zeigt die zugehörige Schaltung, dabei steht „DS“ für „Driver-Source“ und stellt das Bezugspotential der Sekundärseite dieser Schaltung dar.

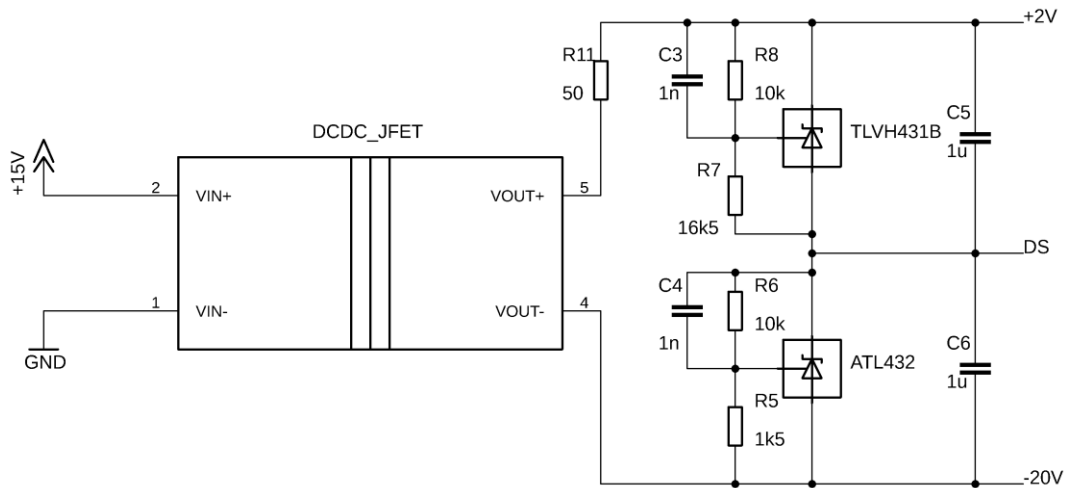


Abbildung 12: Schaltung zur Aufteilung der Spannung des gewählten 24V DCDC Wandlers

3.4 Steuerung aktive Diode

Es stellt sich die Frage, ob der MOSFET, der als aktive Diode fungiert, durch einen „Ideal Diode Controller“ angesteuert werden kann, oder durch ein eigens generiertes Pulsmuster angesteuert werden muss. Auf der Testplatine wird dazu sowohl eine Möglichkeit für Pulsmuster vorgesehen, als auch eine Schnittstelle, an der ein Modul mit Synchrongleichrichter Treiber (eine mögliche Form eines „Ideal Diode Controllers“) aufgesteckt werden kann.

- Synchrongleichrichter Treiber

Dieser Treiber schaltet den Transistor ein, wenn seine Bodydiode in Vorwärtsrichtung betrieben wird. Nachdem keine Bauelemente mit einer Spannungsverträglichkeit größer 200V verfügbar sind, wird ein Spannungsteiler eingesetzt, um den Betrieb zu ermöglichen (Eine zugehörige Auflistung verglichener Bauteile ist im Anhang in Tabelle 22 zu sehen). Das gewählte Bauteil, ein Synchrongleichrichter Treiber der Firma Onsemi mit der Bezeichnung „NCP4306“, wird auf einer Aufsteckplatine beschaltet.

Die zugehörige Schaltung ist in Abbildung 13 dargestellt. Mit dem Eingang „CS“ (Current Sens) wird erfasst, ob Strom durch die Bodydiode des Transistors fließt (Gemessen wird die Source-Drain Spannung: Bei $V_{SD} > V_{TH_ON}$ wird der Ausgang DRV und somit der

Transistor aktiviert, bei $V_{SD} < V_{TH_OFF}$ wird er wieder deaktiviert). Die Widerstände R14 und R15 dienen zur Einstellung einer minimalen Ein- bzw. Ausschaltzeit, R13 als Gate Widerstand. Als Schutz vor Spannungsspitzen wird eine 150V Zener-Diode parallel zum Sensoreingang geschaltet. Deren Daten sind in Tabelle 7 zu sehen.

Hersteller	Bezeichnung	Zener Spannung	Max. Verlustleistung	Bauform
Taiwan Semicond	1SMA150Z R3	150V	1W	DO-214AC

Tabelle 7 Zener-Diode als Schutz für Sensoreingang

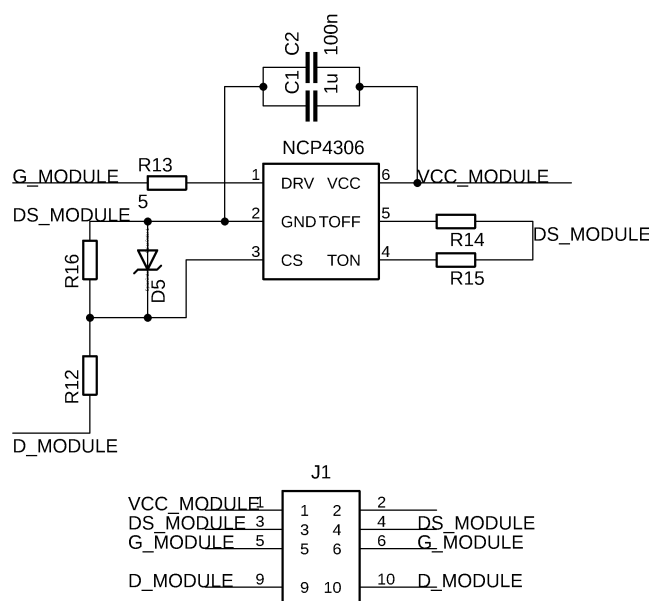


Abbildung 13: Beschaltung des Synchrongleichrichter Treibers

- Pulsmuster

Für eine Ansteuerung mittels Pulsmuster siehe Schaltung und Beschreibung in Kapitel 3.2. Eine genauere Beschreibung ist in Kapitel 5.3 zu finden.

In der Gate-Leitung, von Treiber zu Transistor, ist der Gate-Widerstand angebracht. Um die Aktive Diode mit dem Aufsteckmodul betreiben zu können, muss der Widerstand ausgelötet werden. Der obere Teil in Abbildung 11 wird dann nicht verwendet.

4 Evaluierung der Leistungshalbleiter Bauelemente

Um zu evaluieren, welche der in Kapitel 2.2.2 ausgewählten Halbleiter für die Anwendung am besten in Frage kommen, wird deren Schaltverhalten mithilfe der konstruierten Testplatinen untersucht.

4.1 Messaufbau

Es kommt, wie schon in Kapitel 3 angeschnitten, eine Kommutierungszelle (Abbildung 14) zum Einsatz.

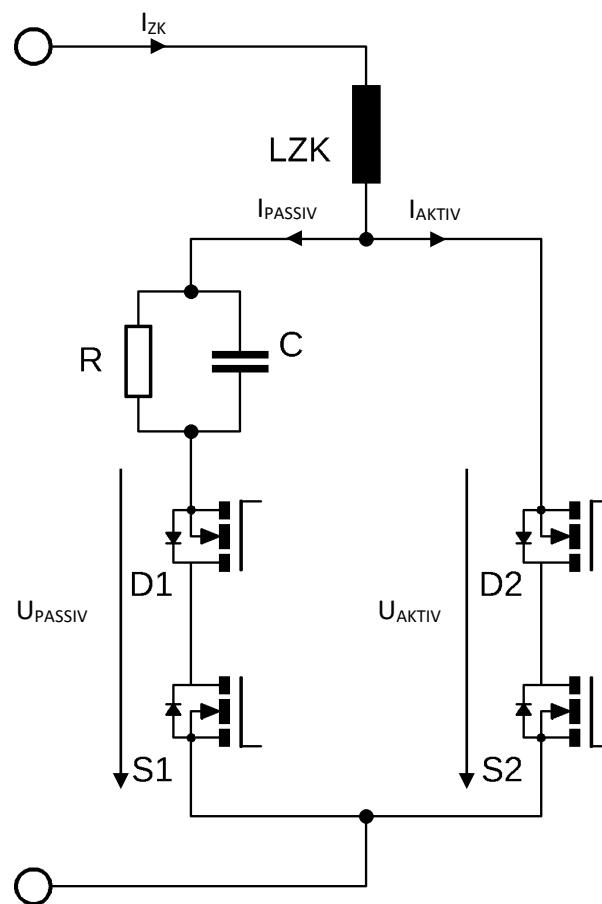


Abbildung 14: Kommutierungszelle

Die Kommutierungszelle besteht aus einem aktiven und einem passiven Zweig, welche jeweils zwei antiserielle MOSFETs beinhalten (Neben MOSFETs wird auch der gewählte JFET in gleicher Weise mit dieser Schaltung untersucht). Die oberen Transistoren werden als „Aktive Dioden“, die unteren als „Schalter“ verwendet. Die Kommutierungszelle wird von einem Labornetzteil versorgt, welches sich im Zustand der Strombegrenzung befindet. Damit treibt das Netzteil

einen vorgegebenen Strom durch die Zwischenkreis-Induktivität L_{ZK} und durch einen der beiden Zweige. Der Schalter S1 im passiven Zweig bleibt kontinuierlich eingeschaltet, während der Schalter S2 im aktiven Zweig mit vorgegebenem Tastverhältnis und Frequenz ein- und ausschaltet. Die „Aktiven Dioden“ D1 und D2 bleiben für diese Betrachtung vorerst inaktiv und fungieren als gewöhnliche Dioden. Damit ergeben sich 2 Zustände für eine nähere Beschreibung.

- S2 – AUS

Der Zwischenkreisstrom fließt über den geschlossenen Schalter S1 durch den passiven Zweig, dabei wird die Kapazität C auf die Spannung $U_C = R \cdot (1 - d) \cdot I_{ZK}$ aufgeladen.
dTastverhältnis von S2 (aktiver "Schalter")

- S2 – EIN

Der Zwischenkreisstrom kommutiert nun auf den aktiven Zweig, das Potential, das am oberen Punkt der Kapazität C anliegt, wird nun in etwa auf das Source Potential vom Schalter S1 gezogen. Die Spannung über dem passiven Zweig wird somit negativ und die Diode D1 sperrt.

Um den Zusammenhang zwischen dem gesamten Umrichter Aufbau und der Kommutierungszelle zu verdeutlichen, wird Abbildung 15 herangezogen. Der Umrichter ist dabei ohmsch belastet. Die Kommutierungszelle stellt zwei der unteren Diode-Schalter Kombinationen dar. Es wird angenommen, in der oberen Hälfte des Umrichters sei der Schalter S1 geschlossen und in der unteren Hälfte findet ein Wechsel zwischen S4 und S5 statt. Um den Stromfluss nicht zu unterbrechen, überlappen sich die Schaltvorgänge, also S4 schaltet erst aus, nachdem S5 eingeschaltet wurde und umgekehrt. Damit findet an S5 beim Ausschalten von S4, genau wie in der Kommutierungszelle, ein passiver Einschaltvorgang, sowie an S4 ein aktiver Ausschaltvorgang statt. Ebenso vice versa beim Einschalten von S4.

Für nicht rein ohmsche Lasten ist zu ergänzen, dass für einen passiven Schaltvorgang an S5 die Spannung über C1 größer sein muss als über C2 und damit D5 bei eingeschaltetem S4 in Sperrrichtung betrieben wird. Andernfalls findet an S5 der aktive und an S4 der passive Schaltvorgang statt.

Somit zeigt sich die Legitimität der Verwendung einer Kommutierungszelle zur Untersuchung der auftretenden Schaltvorgänge.

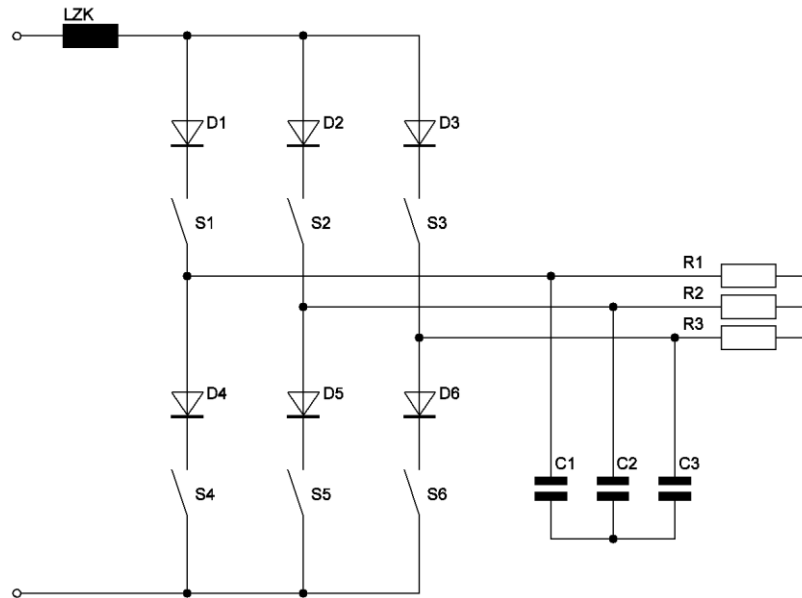


Abbildung 15: Gesamter Umrichter mit ohmscher Last

Die Versorgung der Kommutierungszelle findet mit einem Labornetzteil (32V, 6.4A) statt. Durch ein geeignet gewähltes Tastverhältnis für das Schalten des aktiven Transistors S2 kann die Kommutierungszelle auch als Hochsetzsteller verwendet werden, dadurch sind auch Messungen mit höheren Spannungen möglich.

Unter folgenden Bedingungen wurden die Messungen vorgenommen:

Bauteilwerte: $L_{ZK} = 300\mu\text{H}$; $C = 0.68\mu\text{F}$; $R = 100\Omega$

Zwischenkreisstrom: $I_{ZK} \approx 4\text{A}$

Der Ausgangspunkt für das Tastverhältnis wurde mit $d = 0.89$ gewählt, damit tritt an Widerstand und Kondensator im Mittel eine Spannung von etwa 45V auf. Das Tastverhältnis musste für das Untersuchen der verschiedenen Transistoren minimal adaptiert werden, um vergleichbare Resultate zu erzielen.

Für die folgenden Messungen sind stets der „Schalter“ S1 im passiven Zweig, sowie die „Aktive Diode“ D2 im aktiven Zweig eingeschaltet. Die „Aktive Diode“ D1 im passiven Zweig ist ausgeschaltet und der „Schalter“ S2 im aktiven Zweig übernimmt die Schaltoperationen (Außer anders angemerkt). Die in Kapitel 2.2.2 ausgewählten Transistoren werden abgekürzt nur mit dem Herstellernamen bezeichnet (Bsp.: „CS3M0065090J“ von Cree wird nur als Cree bezeichnet).

4.2 Parasitäre Elemente im Kommutierungskreis

Die Eigenschaften des Kommutierungskreises werden am Beispiel des MOSFET von Cree als „Schalter“ S2 im aktiven Zweig sowie als „Diode“ D1 im passiven Zweig aufgezeigt. Eine Gegenüberstellung mit den anderen Transistoren erfolgt anschließend. Der Gate-Widerstand von S2 wurde mit $R_g = 4.7\Omega$ bewusst sehr gering gewählt, um mit der daraus resultierenden schnellen Schaltgeschwindigkeit eine gut sichtbare Schwingung im Kommutierungskreis anzuregen (Ein Schaltvorgang findet so in etwa 10ns statt). Das gemessene Resultat ist in Abbildung 16 dargestellt.

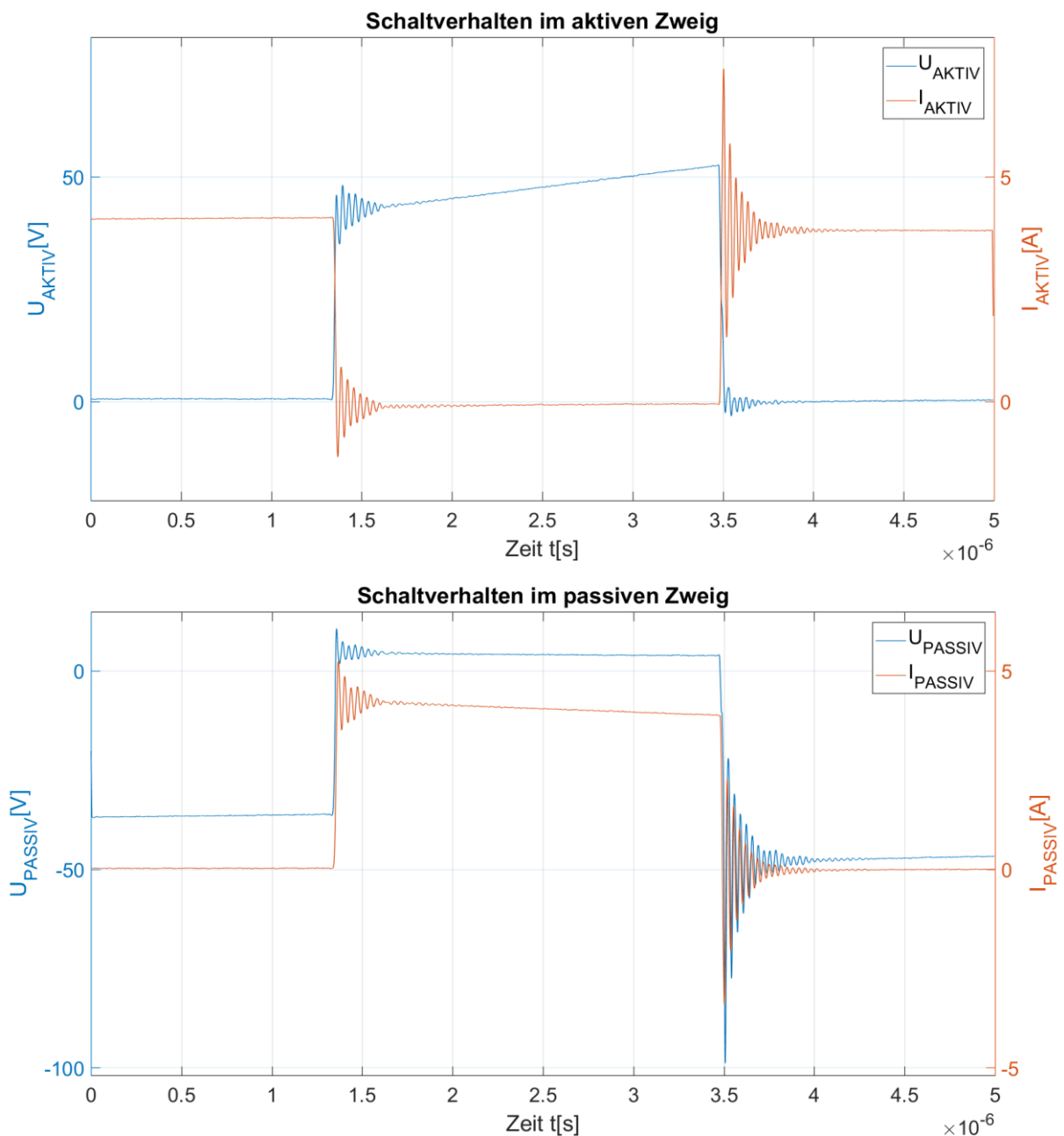
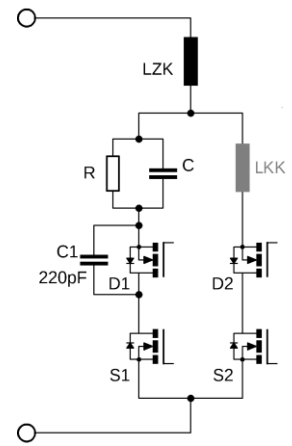


Abbildung 16: Signalverläufe mit MOSFET von Cree als Schalter ($R_g = 4.7\Omega$)

Die zu sehenden Schwingungen sind auf einen aus Kommutierungskreis-Induktivität L_{KK} und Ausgangskapazität eines Transistors C_{OSS} entstandenen Reihenschwingkreis zurückzuführen. Konkret handelt es sich beim Einschalten des aktiven Transistors S2 um die Ausgangskapazität der „Aktiven Diode“ D1, beim Ausschalten von S2 ist es hingegen dessen eigene Ausgangskapazität, die für die Bildung des Schwingkreises verantwortlich ist. Um diese Theorie zu untermauern sind Kommutierungskreis-Induktivität L_{KK} und die Ausgangskapazität des Cree MOSFETs C_{OSS} zu bestimmen.



Im ersten Schritt ist die Frequenz der Schwingung zu bestimmen, anschließend wird, wie rechts zu sehen, eine Kapazität $C1 = 220\text{pF}$ parallel zu D1 und damit parallel zu C_{OSS} von D1 geschaltet. Danach erfolgt erneut eine Frequenzbestimmung (Der Wert von C1 wurde mit einem RLC-Meter überprüft und stimmt genau). Aus dem Verhältnis der Frequenzen und dem Wert von C1 lässt sich nun C_{OSS} von D1 wie folgt bestimmen.

$$C_{oss} = \frac{C1}{\left(\frac{f1}{f2}\right)^2 - 1} \quad (10)$$

$f1$ Frequenz ohne C1

$f2$ Frequenz mit C1 parallel

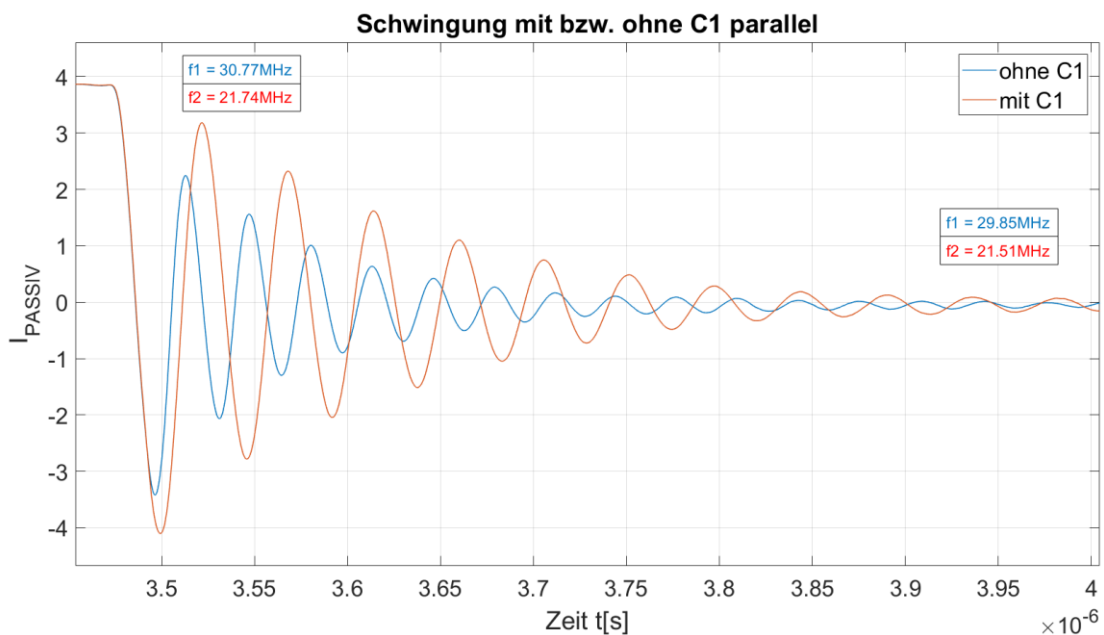


Abbildung 17: Darstellung der Schwingungen mit und ohne zusätzlicher Kapazität parallel zu D1

Wie in Abbildung 17 dargestellt, wurde eine deutliche Änderung der Frequenz erzielt. Da die Ausgangskapazität von MOSFETs spannungsabhängig ist, wurden die Frequenzen zu zwei unterschiedlichen Zeitpunkten und somit bei unterschiedlicher Amplitude bestimmt. Nun kann laut (10) die Ausgangskapazität bestimmt werden.

$$C_{OSS@3.5\mu s} = \frac{C1}{\left(\frac{f1}{f2}\right)^2 - 1} = \frac{220\text{pF}}{\left(\frac{30.77\text{MHz}}{21.74\text{MHz}}\right)^2 - 1} = 219.29\text{pF} \quad (11)$$

$$C_{OSS@3.9\mu s} = \frac{C1}{\left(\frac{f1}{f2}\right)^2 - 1} = \frac{220\text{pF}}{\left(\frac{29.85\text{MHz}}{21.51\text{MHz}}\right)^2 - 1} = 237.4\text{pF} \quad (12)$$

Bei Vergleich mit dem Datenblatt des Cree MOSFETs [10] (Seite 5; Abbildung 17) zeigt sich, dass die Größenordnung der bestimmten Kapazitäten durchaus plausibel ist, jedoch nicht genau mit dem Wert aus dem Datenblatt übereinstimmt (Wert aus Datenblatt $C_{OSS}@45V \approx 350\text{pF}$). An den beiden oben bestimmten Kapazitäten zeigt sich weiters, dass die Kapazität mit zunehmender Spannung abnimmt, selbiges ist in der Grafik aus dem Datenblatt zu beobachten. **Für weiterführende Berechnungen wird nun stets der gemessene Wert bei 3.9µs herangezogen** (Da die Schwingung hier schon fast abgeklungen ist, spiegelt sich der Wert von C_{OSS} bei 45V wider). Die Werte der Ausgangskapazität für die anderen Transistoren sind in Tabelle 8 zu sehen. Sie wurden nach der gleichen Methode bestimmt.

Transistor	Cree	Infineon	USiC
C_{OSS}	237.4pF	293.7pF	112.1pF
C_{OSS} laut Datenblatt @ 45V	~350pF [10]	-	~150pF [14]

Tabelle 8: Ausgangskapazitäten der verschiedenen Transistoren

Nachdem nun die Ausgangskapazität bestimmt ist, kann über die Frequenz auf die Kommutierungskreis-Induktivität L_{KK} geschlossen werden.

$$L_{KK} = \frac{1}{(2\pi \cdot f1)^2 \cdot C_{OSS}} = \frac{1}{(2\pi \cdot 29.85\text{MHz})^2 \cdot 237.4\text{pF}} = 119.75\text{nH} \quad (13)$$

Um diesen Wert zu verifizieren, wird mit einer Faustformel [15] zur Berechnung der Induktivität eines rechteckförmigen Leiters, die Induktivität des Aufbaus aus der Geometrie bestimmt.

$$L_{KKgeo} = \frac{\mu_0}{\pi} \cdot \left(b \cdot \ln\left(\frac{2b}{a}\right) + d \cdot \ln\left(\frac{2d}{a}\right) - (b+d) \left(2 - \frac{Y}{2}\right) + 2\sqrt{b^2 + d^2} \right) - \frac{\mu_0}{\pi} \cdot \left(b \cdot \operatorname{arsinh}\left(\frac{b}{d}\right) + d \cdot \operatorname{arsinh}\left(\frac{d}{b}\right) + O(a) \right) \quad (14)$$

a Drahtradius

b Breite

d Länge

Y Skineffekt – Faktor

$O(a)$ Fehler Term (wird vernachlässigt)

Ist der Strom gleichförmig über den Drahtquerschnitt verteilt, ist $Y = \frac{1}{2}$, ist er gleichförmig über die Oberfläche verteilt, so ist $Y = 0$. Bei einer Schwingfrequenz von 30MHz beträgt die Eindringtiefe etwa $10\mu\text{m}$, daher wird von einer gleichförmigen Verteilung an der Oberfläche ausgegangen, damit ist $Y = 0$. Die Maße für Länge und Breite sind in Abbildung 18 dargestellt. Um die rote Schleife (verwendet zur Strommessung) mitzuberücksichtigen, wird für die Breite $b = 10\text{mm}$ angenommen. Der Draht hat am Aufbau nicht überall den gleichen Radius, bzw. ist eine Leiterbahn. Daher wird auch hier ein geschätzter Mittelwert $a = 0.5\text{mm}$ angenommen.

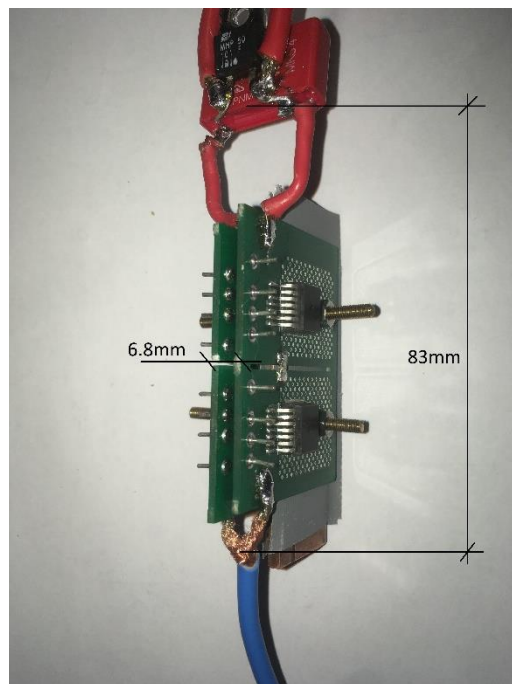


Abbildung 18: Bemaßter Kommutierungskreis der aufgebauten Kommutierungszelle

Nach Einsetzen in (14) ergibt sich für die geometrisch berechnete Kommutierungskreis-Induktivität,

$$L_{KKgeo} = \frac{\mu_0}{\pi} \cdot (\dots) - \frac{\mu_0}{\pi} \cdot (\dots) = \mathbf{106.09\text{nH}} \quad (15)$$

ein sehr plausibler Wert. Damit sind die parasitären Elemente, die maßgeblich für die Schwingungen verantwortlich sind, bestimmt. **In folgenden Berechnungen wird ausschließlich die aus der Frequenz bestimmte Induktivität verwendet.**

Anfangs in Kapitel 4.2 wurde beschrieben, dass die Kapazität des Schwingkreises beim Einschalten von S2 von der „Diode“ D1 bereitgestellt wird, beim Ausschalten von S2 hingegen von S2 selbst. Bemerkenswert ist dabei, dass die Amplituden der Schwingungen sehr stark voneinander abweichen, handelt es sich schließlich um ein und denselben Transistor Typ. Der Grund für dieses Verhalten versteckt sich in der Sperrverzögerungsladung von D1. Beim Übergang vom leitenden in den sperrenden Zustand von D1, also der Zeitpunkt an dem S2 eingeschaltet wird, gibt die „Diode“ ihre Sperrverzögerungsladung an den Schwingkreis ab. Damit ist die zu Beginn der Schwingung im Schwingkreis gespeicherte Energie höher. Auf diese und weitere Eigenschaften der Bodydiode wird im folgenden Kapitel näher eingegangen.

4.3 Eigenschaften der Transistoren als Diode

In der bisher verwendeten Konfiguration war der Transistor, der als „Aktive Diode“ im passiven Zweig fungiert, stets inaktiv und übernahm konventionelles Dioden-Verhalten. In diesem Kapitel werden nun die Auswirkungen einer angesteuerten bzw. nicht angesteuerten „Aktiven Diode“ gegenübergestellt. Dazu werden die Vorwärtsspannung V_{SD} sowie die Sperrverzögerungsladung Q_{rr} in den beiden Betriebszuständen untersucht. Wie auch in Kapitel 4.2 wird sowohl als „Schalter“ S2 als auch als „Diode“ D1 der MOSFET von Cree zur Darstellung der Berechnungsmethoden verwendet. Eine Gegenüberstellung der Messergebnisse mit denen der anderen Transistoren folgt im Laufe des Kapitels. Besonders interessant dürften dabei die Ergebnisse des JFETs von USiC werden, da dieser kein, laut Datenblatt [14], definiertes Dioden-Verhalten aufweist. Der Gate-Widerstand von S2 wurde mit $R_g = 240\Omega$ recht groß gewählt, um auftretende Schwingungen zu reduzieren.

4.3.1 Bestimmung der Sperrverzögerungsladung

Um eine Diode, welche in Vorwärtsrichtung Strom führt, in den sperrenden Zustand zu bringen, müssen die sich in der Raumladungszone befindlichen Ladungsträger ausgeräumt werden. Diese Ladung wird Sperrverzögerungsladung Q_{rr} genannt und fließt in Form eines Rückstroms aus der Diode. In Abbildung 19 ist der durch die Sperrverzögerungsladung hervorgerufene Rückstrom dargestellt. Durch Integration des Stromes über die in Abbildung 19 gekennzeichnete Zeit, kann auf die Ladung rückgeschlossen werden.

$$Q_{rr} = \int_{t_1}^{t_2} I_{PASSIV}(t) \cdot dt = 28.58\text{nC} \quad (16)$$

Da es scheint als wäre eine Schwingung niedrigerer Frequenz überlagert, wurden die Integrationsgrenzen bewusst weit auseinander gewählt um den Fehler gering zu halten. Ein etwaiger Offsetfehler wirkt sich so allerdings stärker aus. Betrachtete man nur die Zeit bis zum ersten positiven Nulldurchgang ergäbe sich für $Q_{rr} = 24.15\text{nC}$.

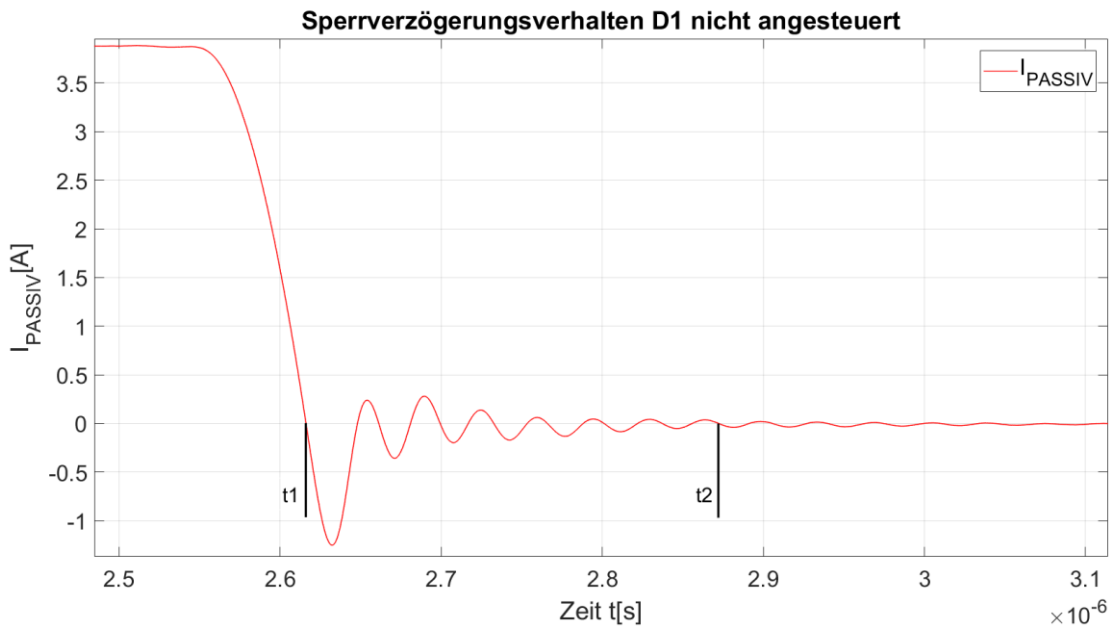


Abbildung 19: Rückstromspitze im passiven Zweig, bedingt durch Sperrverzögerungsladung

Zur Überprüfung des Ergebnisses, wird der errechnete Wert mit dem Wert aus dem Datenblatt $Q_{rr@20A} = 131\text{nC}$ verglichen. Dazu ist die Information erforderlich, dass sich die Sperrverzögerungsladung direkt proportional zum Strom, von dem sie in Vorwärtsrichtung durchflossen wurde, verhält. Damit kann direkt rückgerechnet werden:

$$Q_{rr@3.87A} = \frac{3.87A}{20A} Q_{rr@20A} = 25.34\text{nC} \quad (17)$$

Der erhaltene Wert ist in der gleichen Größenordnung und durchaus mit dem in (16) errechneten Wert vergleichbar. Der Unterschied lässt sich auf etwaige Fehler in der Integration durch einen Offset in der Messung des Stroms zurückführen. Des Weiteren ist im Datenblatt nicht eindeutig ersichtlich, ob bei der Angabe der Sperrverzögerungsladung die Ausgangskapazität mitberücksichtigt wurde.

Neben dem MOSFET von Cree wurden auch die beiden anderen Typen untersucht, der Vergleich inklusive der Werte für die Sperrverzögerungsladungen ist in Abbildung 20 dargestellt (Beim Vergleich verschiedener Transistoren als „Diode“ wurde stets das gleiche Schaltelement, nämlich der MOSFET von Cree, verwendet). Die „aktiven Dioden“ sollen im Umrichter natürlich auch angesteuert werden, daher wird dieser Betriebsfall als nächstes untersucht und dargestellt.

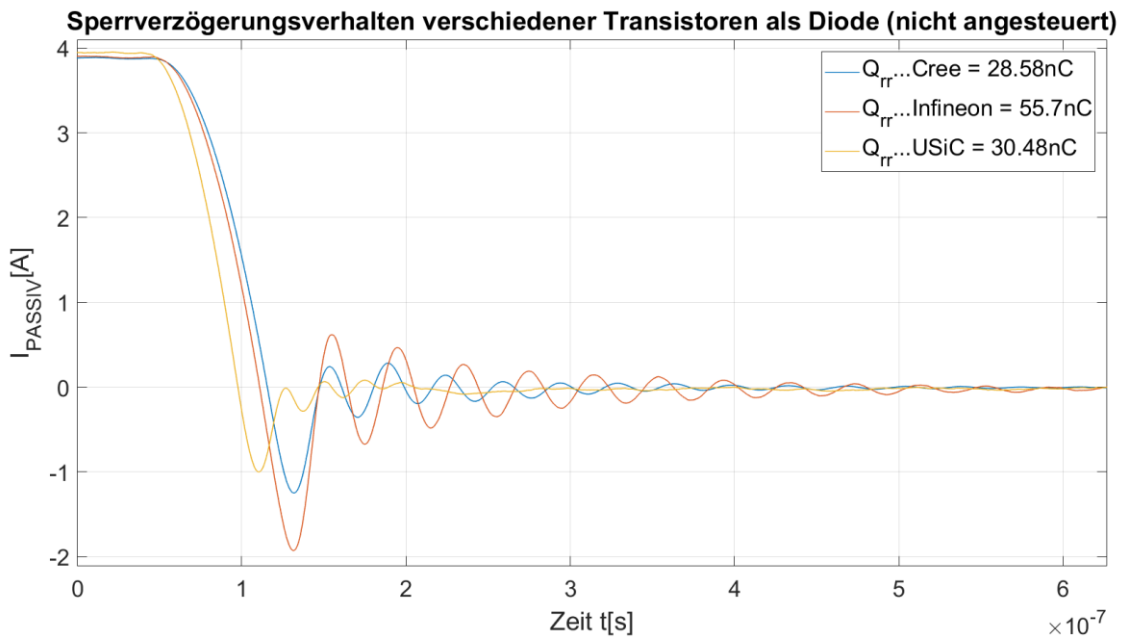


Abbildung 20: Vergleich des Sperrverzögerungsverhaltens der Bodydioden der verschiedenen Transistoren (nicht angesteuert)

Die gemessene Sperrverzögerungsladung ist bei den MOSFETs von Cree und von Infineon weitgehend unabhängig davon, ob das Gate angesteuert wird oder nicht. Lediglich beim JFET von USiC sind große Unterschiede zu erkennen. Einerseits steigt die Sperrverzögerungsladung stark an und andererseits entstehen starke, unerwünschte Schwingungen.

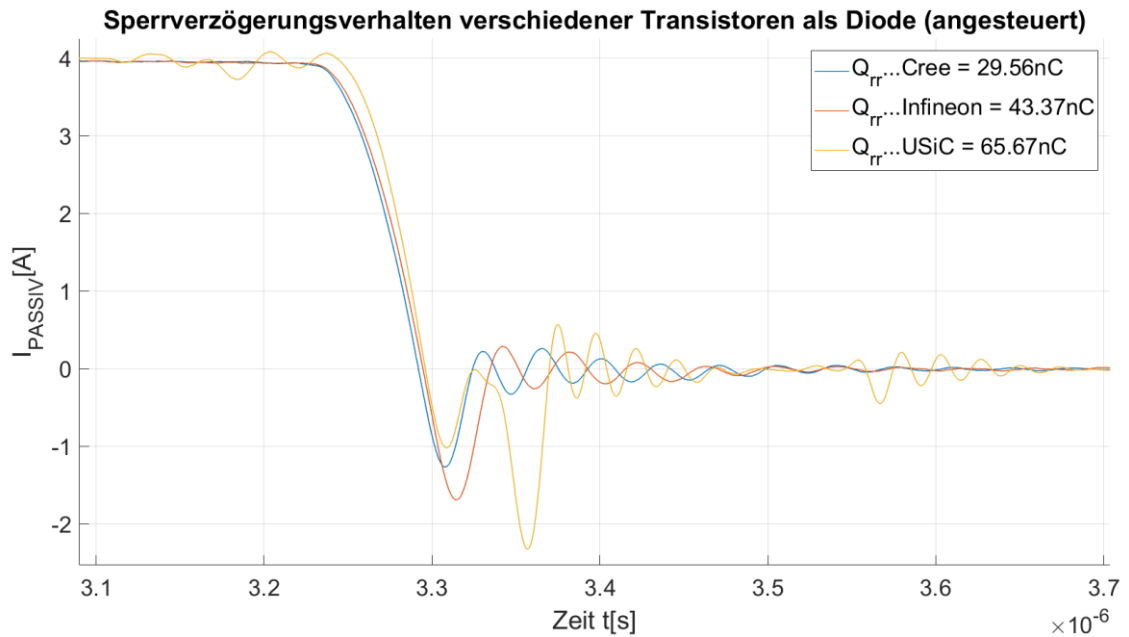


Abbildung 21: Vergleich des Sperrverzögerungsverhaltens der Bodydioden der verschiedenen Transistoren (angesteuert)

4.3.2 Bestimmung von Vorwärtsspannung und ON-Widerstand

Neben der Sperrverzögerungsladung sind auch Vorwärtsspannung und ON-Widerstand der in Vorwärtsrichtung betriebenen Body Diode von Interesse. Durch Ansteuern der „Aktiven-Diode“ sollen schließlich die Verluste in der „Diode“, hervorgerufen durch die Vorwärtsspannung V_{SD} , auf die Verluste durch den ON-Widerstand reduziert werden. In Abbildung 22 sind die hervorgerufenen Spannungen der drei Transistoren zum Vergleich dargestellt.

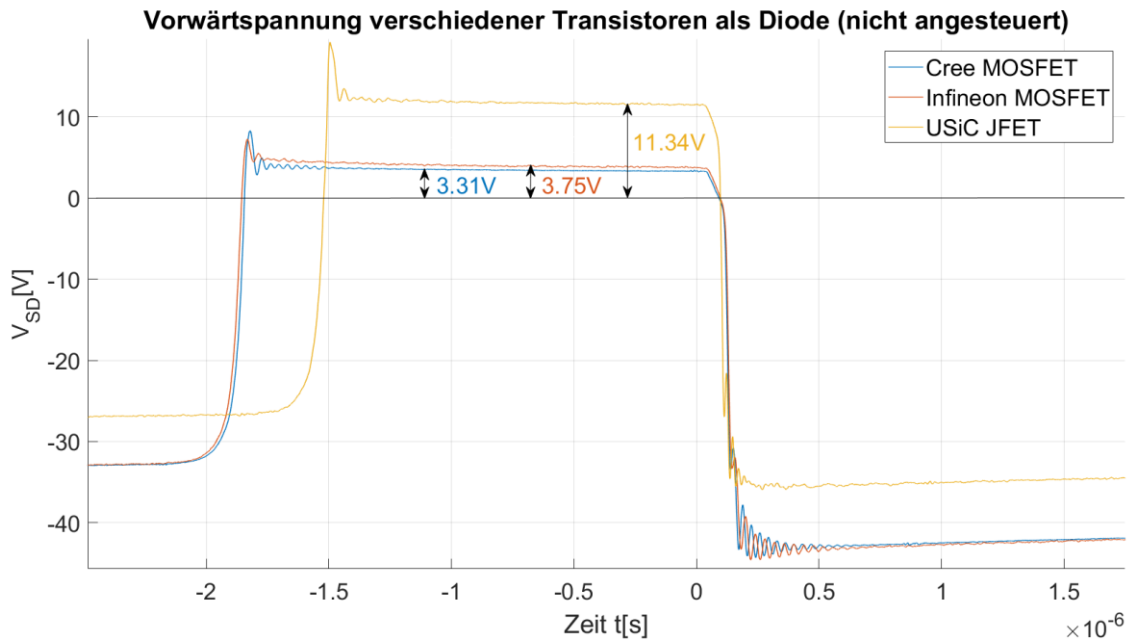


Abbildung 22: Vergleich der Vorwärtsspannungen der Bodydioden der verschiedenen Transistoren (nicht angesteuert)

Die beiden MOSFETs zeigen bis auf einen geringen Unterschied in der Höhe der Spannung in Vorwärtsrichtung ein recht ähnliches Verhalten. Der JFET hingegen, reißt mit 11.54V doch deutlich aus. Die auftretenden Verluste während dem Betrieb der Bodydiode in Vorwärtsrichtung, werden durch Multiplikation mit dem, den passiven Zweig durchfließenden, Strom errechnet.

$$P_{V_AD_OFF} = V_{SD} \cdot I_{PASSIV} \quad (18)$$

Transistor	Cree	Infineon	USiC
V_{SD}	3.31V	3.75V	11.34V
$P_{V_AD_OFF}$	13.24W	15W	41.36W

Tabelle 9: Vorwärtsspannungen der Bodydioden und die dadurch hervorgerufenen Verluste

Wie bereits zu Beginn des Kapitels erwähnt, ist für den JFET von USiC im Datenblatt [14] kein Dioden-Verhalten definiert. Das spiegelt sich nun auch eindeutig in den Messungen wider. Mit einer Vorwärtsspannung von mehr als 10V ist der Transistor für die Verwendung der Bodydiode ungeeignet. Durch Einschalten des Transistors, wie im Vergleich in Abbildung 23, lassen sich V_{SD} und damit die Verluste $P_{V_AD_ON}$ zwar reduzieren, die damit einhergehenden Schwingungen sowie die dadurch erhöhte Sperrverzögerungsladung (Abbildung 21), machen den USiC JFET für eine Anwendung als „Aktive Diode“ jedoch ungeeignet. Auch der Versuch die Gate Signale von „aktiver Diode“ und „Schalter“ möglichst genau aufeinander abzustimmen brachte keine Verbesserung mit sich.

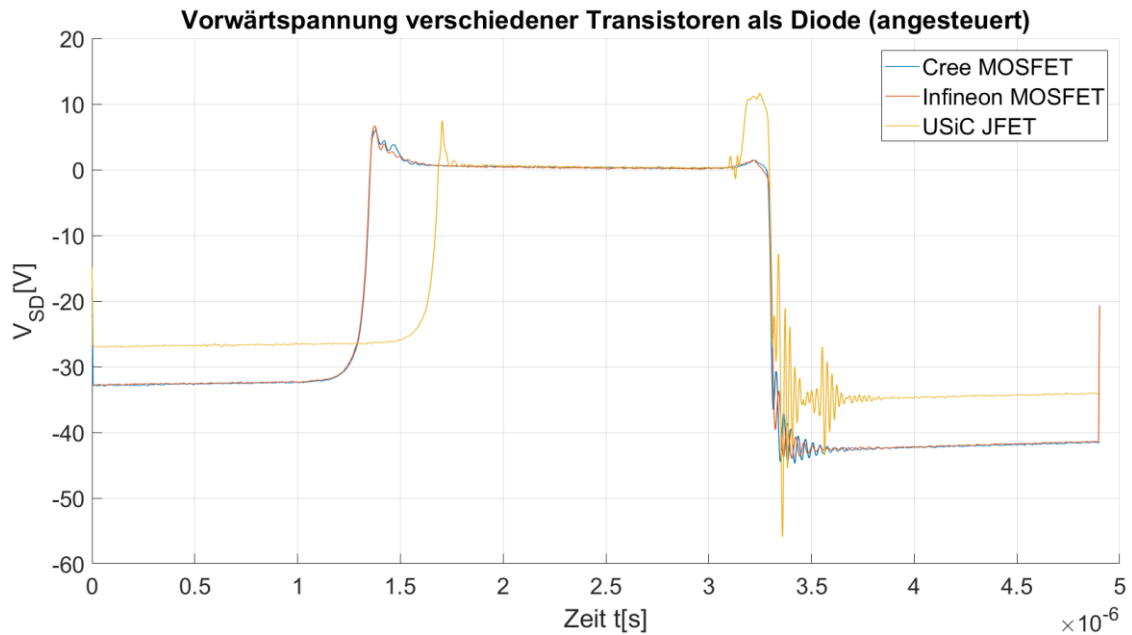


Abbildung 23: Vergleich der Vorwärtsspannungen der Bodydioden der verschiedenen Transistoren (angesteuert)

Aufgrund von Rauschen in den Kurvenverläufen und den recht kleinen Spannungen wurde der ON-Widerstand in Rückwärtsrichtung R_{SD_ON} , stationär bei eingeschalteten Transistoren und einem vorgegebenen Strom von 5A, mit einem Multimeter bestimmt. Die Verluste, bedingt durch den ON-Widerstand, werden über den Strom berechnet.

$$P_{V_BD_ON} = I_{PASSIV}^2 \cdot R_{SD_ON} \quad (19)$$

Transistor	Cree	Infineon	USiC
R_{SD_ON}	71.4mΩ	44.6mΩ	65.2mΩ
R_{DS} laut Datenblatt	65mΩ [10]	45mΩ (kein Datenblatt)	70mΩ [14]
$P_{V_AD_ON@4A}$	1.14W	0.71W	1.04W

Tabelle 10: On Widerstand der Transistoren in Rückwärtsrichtung und die dadurch hervorgerufenen Verluste

Damit sind die Untersuchungen zur „Aktiven Diode“ abgeschlossen. Es folgt ein, von der Schaltfrequenz abhängiger, Vergleich um eine Auswahl zu treffen.

4.3.3 Verlustbezogener Vergleich der „Dioden“ abhängig von der Schaltfrequenz

In gleicher Art wie schon in Kapitel 2.2.2 werden nun die Verluste in den Transistoren bedingt durch das Schalten bzw. durch den ON-Widerstand verglichen. Mit dem Unterschied, dass nun explizit die Verluste, verursacht durch die „aktiven Dioden“ verglichen werden. Des Weiteren finden die Berechnungen mit den, am realen Bauteil gemessenen, Werten statt.

Da die Spannungen, die an den „aktiven Dioden“ bei deren Aktivierung geschaltet werden, nur in der Höhe der Vorwärtsspannung der Bodydioden sind, können die dadurch auftretenden Verluste für die Betrachtung vernachlässigt werden. Daraus folgt, dass als Ursache für die Schaltverluste, bedingt durch die „Diode“, ausschließlich die Sperrverzögerungsladung verantwortlich gemacht wird.

Die beim Ausschalten der „Diode“ umgesetzte Energie E_{AD_SW} lässt sich aus der Sperrspannung V_{DS} und der Sperrverzögerungsladung Q_{rr} berechnen.

$$E_{AD_SW} = Q_{rr} \cdot V_{DS} \quad (20)$$

Transistor	Cree	Infineon	USiC
E_{AD_SW}	653.54nJ	932.45nJ	1.14μJ

Tabelle 11: Die Energie die bedingt durch die „Diode“ in Form von Verlusten umgesetzt wird

Pro Schaltperiode finden im 3-phasigen Umrichter an bis zu 3 (mindestens 2) von 6 „Schaltern“ Schaltvorgänge und damit Übergänge von leitenden in den sperrenden Zustand an Dioden statt. Über die Zeit gemittelt bedeutet das pro „Schalter“, jede zweite Periode einen Schaltvorgang. Gemeinsam mit der Schaltfrequenz f_s lassen sich so die Verluste berechnen:

$$P_{AD_SW} = Q_{rr} \cdot V_{DS} \cdot \frac{1}{2} \cdot f_s \quad (21)$$

Die Leitendverluste sind ausschließlich auf die Verluste am ON-Widerstand zurückzuführen.

$$E_{AD_ON} = I_{PASSIV}^2 \cdot R_{SD_ON} \cdot T_{ON} \quad (22)$$

Vernachlässigt man Überlappungszeiten, so sind bei laufendem Betrieb des Umrichters immer genau zwei „Schalter“ aktiv. Was bedeutet, dass über die Zeit gemittelt jeder Schalter genau $\frac{1}{3}$ der Zeit geschlossen ist und damit Strom durch die zugehörige „Diode“ fließt ($T_{ON} = \frac{T_s}{3}$).

$$P_{AD_ON} = I_{PASSIV}^2 \cdot R_{SD_ON} \cdot \frac{T_s}{3} \cdot f_s \quad (23)$$

Die gesamten durch die „Diode“ verursachten Verluste, bestehend aus Schaltverlusten und Leitendverlusten werden nun folgendermaßen berechnet (Zur Auswertung werden die Sperrverzögerungsladungen der angesteuerten „aktiven Dioden“ aus Abbildung 21 herangezogen):

$$P_{AD,ges} = P_{AD_ON} + P_{AD_SW} = I_{PASSIV}^2 \cdot R_{SD_ON} \cdot \frac{1}{3} + Q_{rr} \cdot V_{DS} \cdot \frac{1}{2} \cdot f_s \quad (24)$$

Das Ergebnis der Berechnungen ist in Abbildung 24 abhängig von der Schaltfrequenz dargestellt.

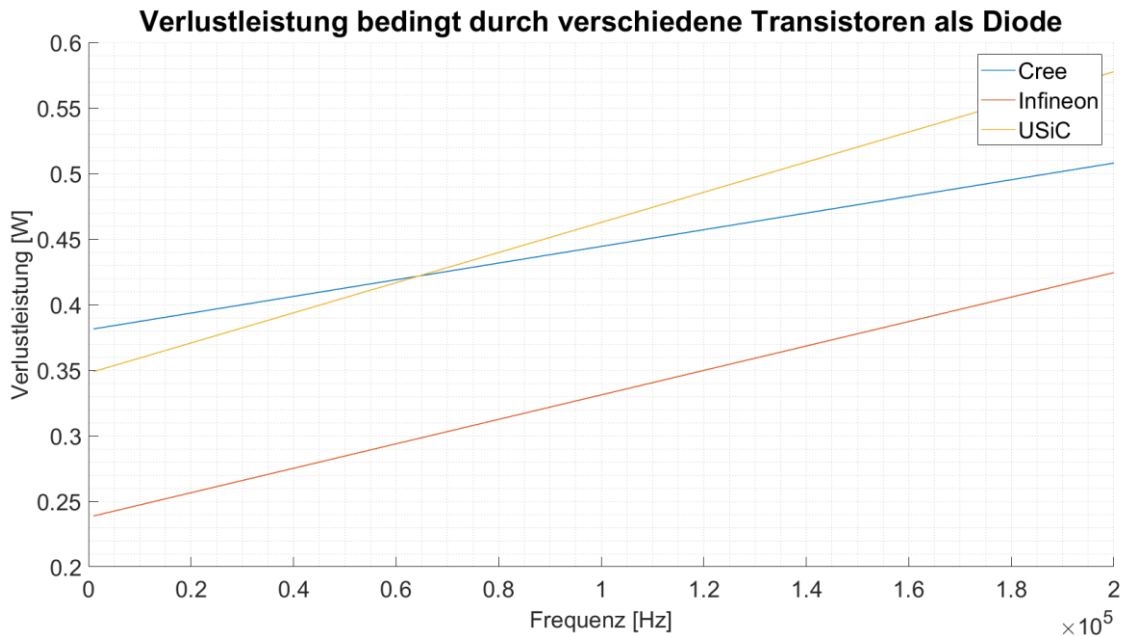


Abbildung 24: Darstellung der Verluste für verschiedene Transistoren als Diode aufgetragen über die Schaltfrequenz

Es ist deutlich zu erkennen, dass sich der sehr niedrige ON-Widerstand des MOSFETs von Infineon stark auf die Verluste auswirkt. Seine höheren Schaltverluste sind verglichen dazu so gering, dass er erst ab 500kHz größere Verluste als der MOSFET von Cree aufweisen würde. Der JFET von USiC hingegen, zeigt schon ab 65kHz höhere Verluste als der von Cree, dies und auch die Tatsache des starken Schwingens (siehe Abbildung 23) schließen den Transistor als „Diode“ endgültig aus.

4.3.3.1 Hochrechnung auf Zwischenkreisstrom von 15A

Die Messungen wurden mit einem Zwischenkreisstrom von 4A durchgeführt. Um vergleichbare Ergebnisse für den realen Betrieb zu erzielen, werden die bestimmten Parameter für einen Betrieb bei 15A hochgerechnet.

- Sperrverzögerungsladung
 Q_{rr} verhält sich direkt proportional zu Strom von dem die „Diode“ vor dem Übergang in den sperrenden Zustand durchflossen wurde.

$$Q_{rr@15A} = Q_{rr@4A} * \frac{15A}{4A} \quad (25)$$

- Sperrspannung

Wie schon in 2.2.2 erläutert, treten im Zwischenkreis Spannungen in der Höhe des Gleichrichtwertes der am Ausgang auftretenden Spannungen auf. Betrachtet man den Ausgang des Wechselrichters als Eingang, so ist klar die Konstellation eines Gleichrichters ersichtlich. Während der Schaltvorgänge an den Transistoren, tritt somit die am Ausgang anliegende Spannung gleichgerichtet im Zwischenkreis auf.

Die Verluste bezogen auf die hochgerechneten Werte, werden nun erneut in Abbildung 25 dargestellt. Deutlich zu erkennen ist, dass die Schaltverluste bei höheren Strömen und Spannungen an Einfluss gewinnen werden.

Verlustleistung bedingt durch verschiedene Transistoren als Diode (hochgerechnet)

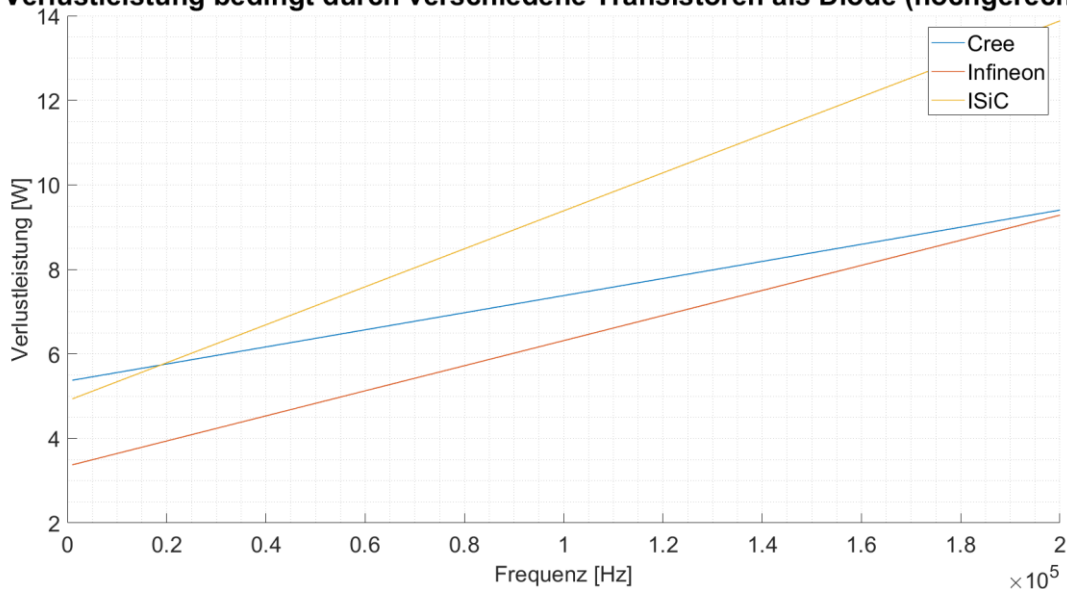


Abbildung 25: Darstellung der Verluste für verschiedene Transistoren als Diode aufgetragen über die Schaltfrequenz (hochgerechnet)

4.4 Eigenschaften der Transistoren als Schalter

Bis jetzt wurden die Eigenschaften der Transistoren bei Verwendung als „Diode“ untersucht, nun werden ihre Eigenschaften bei deren Verwendung als Schaltelement untersucht. Als Anschauungsbeispiel für die Vorgehensweise wird wieder der Transistor von Cree herangezogen. Der Vergleich mit den anderen Transistor Typen folgt im Laufe des Kapitels. Um einen aussagekräftigen Vergleich zu ermöglichen, wurde bei allen Messungen stets die gleiche „Diode“ D1 verwendet (MOSFET von Cree).

4.4.1 Bestimmung der beim Ein-/Ausschalten umgesetzten Energie

Während eines Schaltvorgangs muss z.B. beim Einschalten die Spannung V_{DS} vom zuvor herrschenden Niveau auf null und der Strom von null auf den anschließend durchfließenden Strom I_{AKTIV} gebracht werden. Nachdem die Verluste am Transistor aus der Multiplikation von Strom und Spannung berechnet werden, entstehen eben diese, sobald keine der beiden Komponenten gleich null ist. Genau das ist während der Schaltvorgänge der Fall (Abbildung 26). Um die Energie, die während des Ein- bzw. Ausschaltens in einem Schalter umgesetzt wird zu bestimmen, werden die Verluste während dieser Vorgänge über die Zeit integriert. Eine zeitliche Abweichung durch die Strommesszange (ca. 5ns) wurde korrigiert.

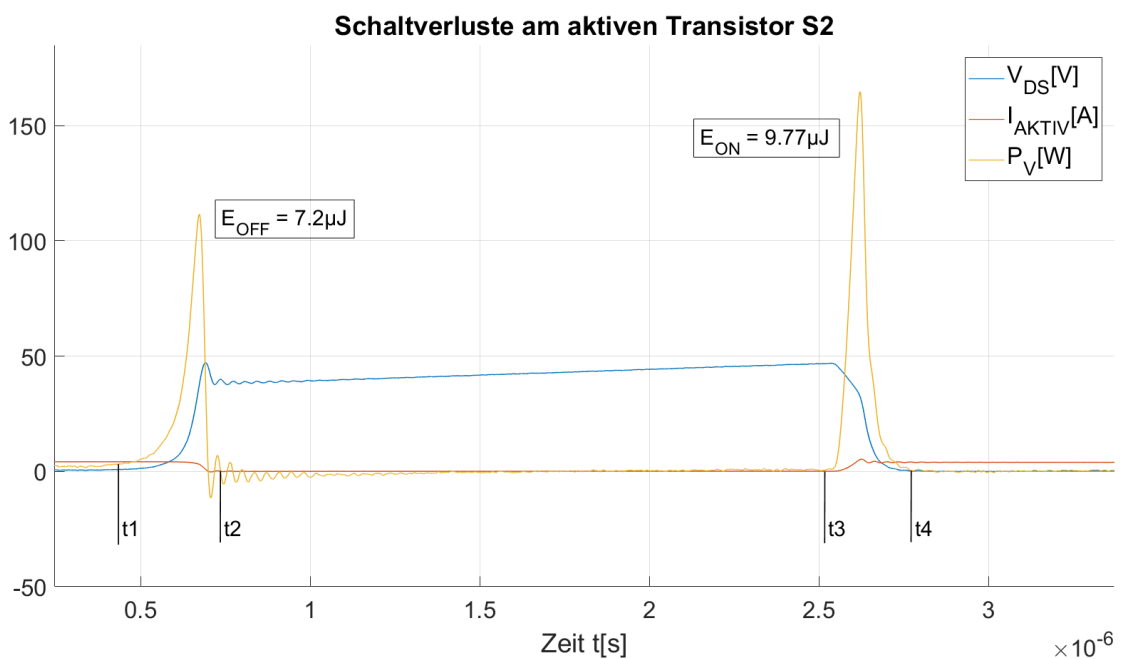


Abbildung 26 Darstellung der Verluste (gelb), die beim Ein- bzw. Ausschalten im aktiven Transistor umgesetzt werden

Die in Abbildung 26 dargestellte Energie, die durch das Ein- bzw. Ausschalten im Schalter umgesetzt wird, wird folgendermaßen berechnet. Da beim Einschalten des Transistors auch die Energie aus der Sperrverzögerungsladung der „Diode“ auftritt, wird diese subtrahiert.

$$E_{SCH_ON} = \int_{t_3}^{t_4} V_{DS}(t) \cdot I_{AKTIV}(t) \cdot dt - E_{AD_SW_CREE} \quad (26)$$

$$E_{SCH_OFF} = \int_{t_1}^{t_2} V_{DS}(t) \cdot I_{AKTIV}(t) \cdot dt \quad (27)$$

Transistor	Cree	Infineon	USiC
$E_{SCH_ON} + E_{SCH_OFF}$	16.97μJ	14.87μJ	21.76μJ

Tabelle 12: Die gesamte Energie die bei einem Schaltvorgang (Ein und Aus) im Schalter umgesetzt wird

4.4.2 Bestimmung des ON-Widerstandes

Der On-Widerstand wurde durch Messung der Spannung am aktiven Transistor, bei vorgegebenem Strom von 5A bestimmt. Die an den eingeschalteten Transistoren in Vorwärtsrichtung auftretenden Verluste durch den ON-Widerstand errechnen sich analog zu (19).

$$P_{V_SCH_ON} = I_{AKTIV}^2 \cdot R_{DS_ON} \quad (28)$$

Transistor	Cree	Infineon	USiC
R_{DS_ON}	67.6mΩ	45.6mΩ	65.2mΩ
$P_{V_SCH_ON@4A}$	1.08W	0.73W	1.04W

Tabelle 13: On Widerstand der Transistoren in Vorwärtsrichtung und die dadurch hervorgerufenen Verluste

4.4.3 Verlustbezogener Vergleich der „Schalter“ abhängig von der Schaltfrequenz

In gleicher Art wie schon in Kapitel 2.2.2 werden nun die Verluste in den Transistoren bedingt durch das Schalten bzw. durch den ON-Widerstand verglichen. Mit dem Unterschied, dass nun die am realen Bauteil gemessenen Werte herangezogen werden.

Wie auch in Kapitel 4.3.3 beschrieben, findet über die Zeit gemittelt an jedem Schalter, jede zweite Periode ein Schaltvorgang statt. Die von der Schaltfrequenz abhängigen Verluste P_{SCH_SW} ergeben sich daher folgendermaßen:

$$P_{SCH_SW} = (E_{ON} + E_{OFF}) \cdot \frac{1}{2} \cdot f_s \quad (29)$$

Zusätzlich dazu kommen die Leitendverluste, die sich analog zu (23) errechnen.

$$P_{SCH_ON} = I_{AKTIV}^2 \cdot R_{DS_ON} \cdot \frac{T_s}{3} \cdot f_s \quad (30)$$

Die gesamten am Schalter verursachten Verluste ergeben sich so mit:

$$P_{SCH_ges} = P_{SCH_ON} + P_{SCH_SW} = I_{AKTIV}^2 \cdot R_{DS_ON} \cdot \frac{1}{3} + (E_{ON} + E_{OFF}) \cdot \frac{1}{2} \cdot f_s \quad (31)$$

Die Ergebnisse der Berechnung sind in Abbildung 27 abhängig von der Schaltfrequenz dargestellt.

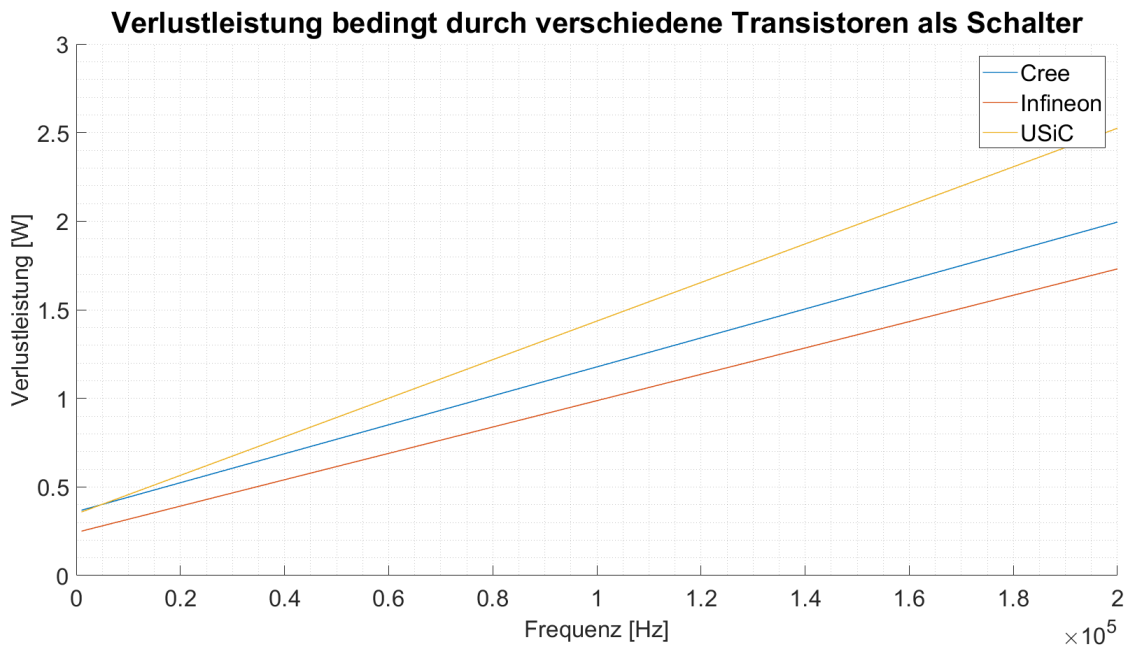


Abbildung 27: Darstellung der Verluste für verschiedene Transistoren als Schalter aufgetragen über die Schaltfrequenz bei 4A Zwischenkreisstrom

Bei den Transistoren als Schalter ist wie in der Abbildung oben zu erkennen, der Unterschied bei den Verlusten in der Größenordnung 0.25-1W, recht groß. Bemerkenswert ist, dass verglichen mit den Ergebnissen in 4.3.3, die Verluste durch den ON-Widerstand eine eher untergeordnete Rolle spielen. Vergleicht man Tabelle 11 mit Tabelle 12 ist ersichtlich, dass durch Schaltvorgänge auftretende Verluste, verursacht durch die Transistoren als „Schalter“, wesentlich größer sind als durch die „Dioden“. Dies ist durch die höheren Spannungen zu erklären, die geschaltet werden müssen (Die bei den „aktiven Dioden“ geschaltete Spannung ist lediglich in der Höhe der auftretenden Vorwärtsspannung der Bodydiode).

4.4.3.1 Hochrechnung auf Zwischenkreisstrom von 15A

Eine Hochrechnung auf 15A Zwischenkreisstrom ist für die Auswahl der Transistoren nicht von Bedeutung, da von niedriger Frequenz an bereits die Schaltverluste dominant sind.

4.5 Finale Auswahl

Dass der JFET von USiC nicht in Frage kommt, wurde an dieser Stelle schon mehrfach gezeigt, dennoch sei darauf verwiesen, dass die anderen beiden Typen einen Kelvin-Source Anschluss (in dieser Arbeit bei Schaltungen als Driver-Source bezeichnet) besitzen. Dies ist insbesondere beim Schalten hoher Ströme von Vorteil, da sich der Spannungsabfall an der Induktivität des Source Anschlusses nicht negativ auf die Gate-Source Steuerspannung auswirken kann.

Nach gründlicher Untersuchung der Bauteile und des Kommutierungskreises in den Kapiteln 4.2 bis 4.4, zeichnet sich der Transistor von Infineon, bezogen auf die Verluste, als die beste Wahl ab. Bezieht man sich allerdings auf das Schwingverhalten aufgrund der Ausgangskapazität (siehe Tabelle 8), so schneidet der Transistor von Cree besser ab. Betrachtet man außerdem die verschiedenen Packages in Abbildung 8, ist zu erkennen, dass der Transistor von Cree im TO-363-7 Gehäuse auch durch eine sehr schlanke Bauform besticht, welche es erlaubt, den Kommutierungskreis sehr klein zu gestalten. Dies würde gerade bei hohen Schaltfrequenzen ($>50\text{kHz}$) einen großen Vorteil mit sich bringen, da so höhere Schaltgeschwindigkeiten realisierbar werden.

Aus diesem Grund und auch aus dem nicht zu vernachlässigenden Grund der deutlich leichteren Verfügbarkeit dieses Typs (vom Infineon-Typen müssten erneut Samples beantragt werden), **fällt die Wahl auf den MOSFET von Cree mit der Bezeichnung C3M0065090J.**

4.6 Evaluierung des „aktive Diode“-Moduls

Das in Kapitel 3.4 beschriebene Modul wird nun getestet. Bei Überschreiten einer vorgegebenen Vorwärtsspannung V_{SD} (siehe Tabelle 22 im Anhang) an der Bodydiode des Transistors, der als „aktive Diode“ genutzt wird, schaltet das Modul eben diesen Transistor ein. Auf gleiche Weise (bei Unterschreiten) wird der Transistor wieder ausgeschaltet. Das Resultat ist in Abbildung 28 dargestellt.

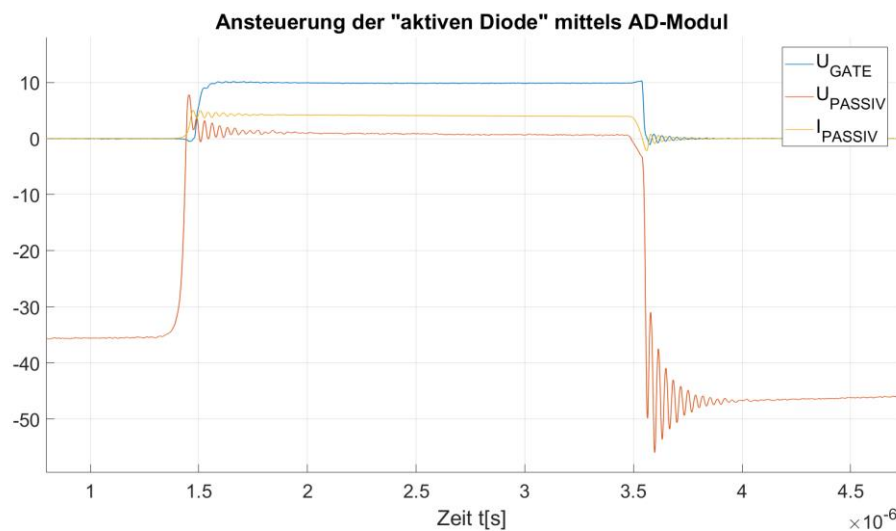


Abbildung 28: Ansteuerung der „aktive Diode“ mittels des „aktive Diode“-Moduls

Es ist deutlich zu erkennen, dass sich mit dieser Variante ein recht gutes Ergebnis für kurze ON-Zeiten erzielen lässt. Ein großer Nachteil, der sich gerade bei Pulswechselrichtern mit Stromzwischenkreis auftritt ist der, dass die maximale ON-Zeit durch den

Synchrongleichrichtertreiber auf 4ms begrenzt ist [16]. Wie in Abbildung 34 zu sehen, gibt es im Pulsmuster Zustände die eine längere ON-Zeit, speziell bei modulierten Signalen mit niedriger Frequenz, benötigen. **Daher wird von der Verwendung des Moduls abgesehen.**

5 Der 3-phasige Pulswechselrichter

Mit den, in den vorherigen Kapiteln, ausgewählten Bauteilen wird nun ein 3-phasiger Wechselrichter aufgebaut, der dem in Abbildung 29 dargestellten Schaltbild genügen soll.

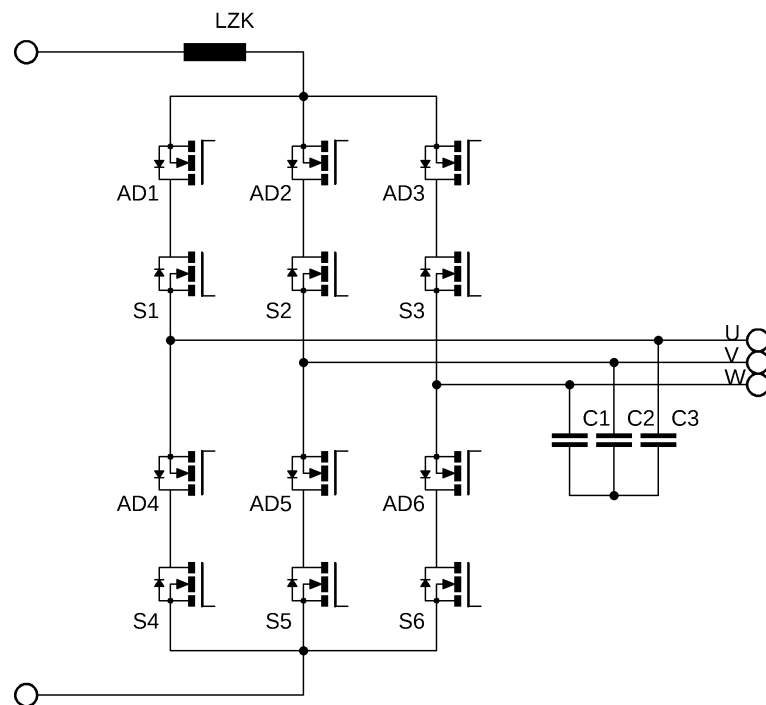


Abbildung 29 Schaltung des 3-phasigen Pulswechselrichters

Das Kürzel AD steht für „aktive Diode“, das Kürzel S für „Schalter“. Im

5.1 Konstruktion des Umrichters

Da die für die Testplatinen verwendeten Bauteile, wie DCDC Converter und Gate-Treiber, sich als recht geeignet herausgestellt haben, werden auch selbige für den Aufbau des gesamten Umrichters verwendet.

Primäres Ziel der Konstruktion ist es, den Kommutierungskreis so klein wie möglich zu gestalten um die Schaltzeiten, verglichen mit den Testplatinen, noch verkürzen zu können. Nach dem Zeichnen eines Layouts in planarem Aufbau (Abbildung 30) wird klar, dass so bei verschiedenen Schaltvorgängen, unerwünschterweise verschieden große Kommutierungskreis-Induktivitäten zum Tragen kommen. Kommutiert der Strom beispielsweise vom Zweig 4 (AD4 und S4) auf Zweig

5, so ist die Fläche (und damit die Induktivität), die der Kommutierungskreis aufspannt, deutlich kleiner als bei der Kommutierung von Zweig 4 auf Zweig 6.

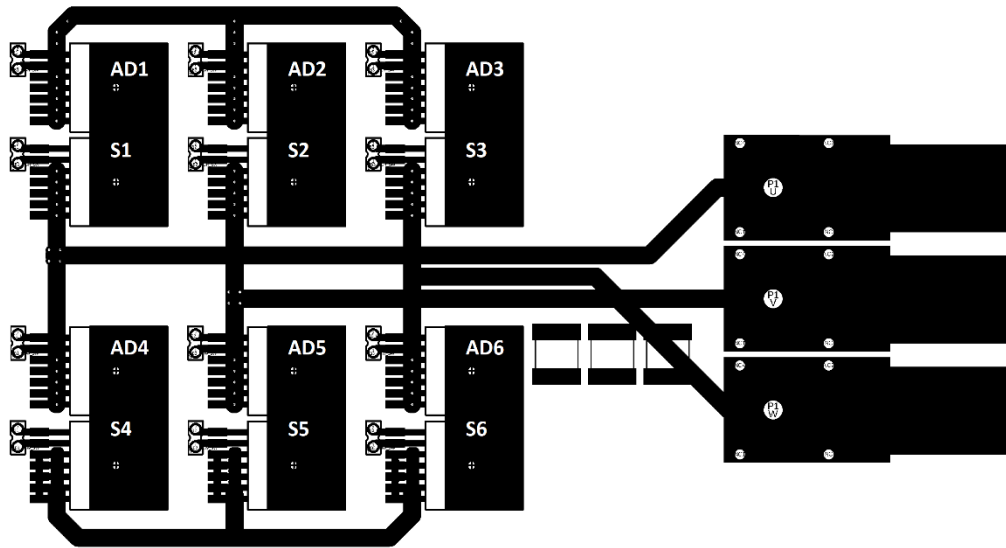


Abbildung 30: Leistungsteil des Wechselrichters in planarem Aufbau

Daher wird ein planarer Aufbau ausgeschlossen. Stattdessen kommt ein sternförmiger dreidimensionaler Aufbau zum Einsatz. Dabei werden 3 Halbbrücken-Module (Inklusive Gate-Treiber und DCDC Convertern) erstellt, welche die Transistoren am Rand angebracht haben. Sie werden anschließend um jeweils 120° versetzt zusammengesetzt. Der dadurch entstandene Wechselrichter ist in Abbildung 31 zu sehen. Bei der Anordnung der Transistoren wurde, verglichen mit Abbildung 29, jeweils „Schalter“ und „Aktive Diode“ vertauscht (es wurden also deren Source- anstatt Drain-Anschlüsse verbunden), was das Layout Design vereinfachte.

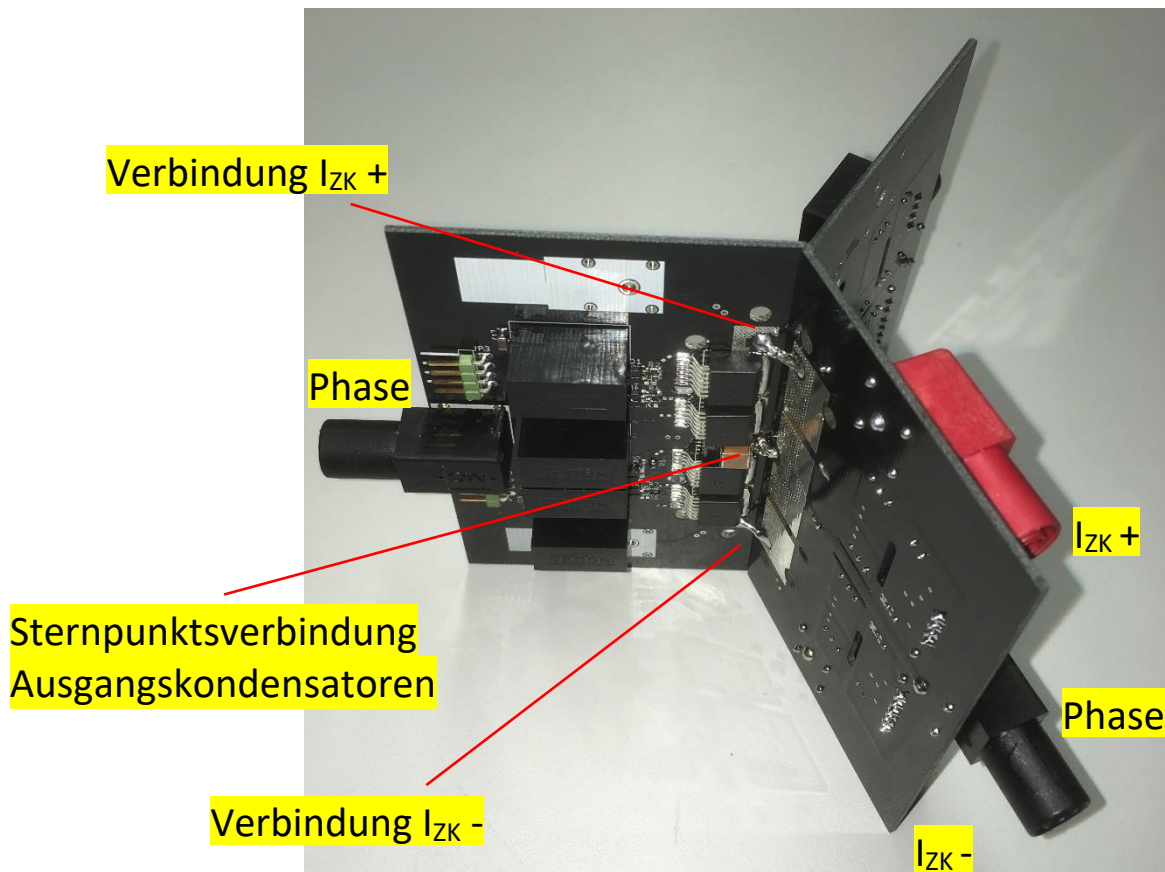


Abbildung 31: Aufbau des 3-phasigen Pulswechselrichters

5.2 Pulsmuster Generierung

Die Pulsmuster Generierung ist ungünstiger Weise nicht ganz so einfach zu realisieren wie bei Umrichtern mit Spannungszwischenkreis. Zu Beginn wird die Ansteuerung der „aktiven Dioden“ nicht berücksichtigt, sie werden als gewöhnliche Dioden betrachtet. Da das zentrale Speicherelement bei diesem Wechselrichter eine Induktivität darstellt ist klar, dass es keinen Schaltzustand geben darf, an dem der Zwischenkreisstrom unterbrochen wird. Die andernfalls auftretende hohe Spannung im Zwischenkreis würde zur Zerstörung der Hauptschaltelemente oder der Dioden führen. Das heißt, dass immer ein Schalter im oberen, sowie ein Schalter im unteren Teil geschlossen sein muss. Es sei an dieser Stelle auf Abbildung 32 sowie auf Tabelle 14 verwiesen, dort sind alle erlaubten Schaltzustände sowie die Definitionen der Stromrichtungen aufgezeigt. Es folgt eine kurze mathematische und grafische Beschreibung zur Entstehung des Pulsmusters.

Um die Generierung des Pulsmusters für den 3-phasigen Betrieb so anschaulich wie möglich zu beschreiben, wird auf eine Darstellung des Stromes in Raumzeigerform

(Raumzeigertransformation laut (37)) zurückgegriffen (Abbildung 33). Beim Durchlaufen einer Periode des 3-phasigen, symmetrischen und sinusförmigen Systems dreht sich der Raumzeiger einmal um den Ursprung des Koordinatensystems. Durch eine geeignete plusweiten modulierte Ansteuerung der „Schalter“ lässt sich jeder beliebige Stromraumzeiger (Winkel und Betrag) erzeugen. Ebenfalls in Abbildung 33 zu sehen (rechts) ist der Zusammenhang zwischen Länge bzw. Winkel des Raumzeigers und dem Tastverhältnis. T_1 und T_2 stehen dabei für die Zeiten die S_5 bzw. S_6 binnen einer Schaltperiode T_S eingeschaltet sind (siehe Tabelle 14). Beim Übergang vom Raumzeiger I_1 auf I_2 , bleibt der „Schalter“ S1 kontinuierlich geschlossen. Aus den benannten Abbildungen lassen sich die Formeln (32)-(34) zur Berechnung der Einschaltzeiten für den Sektor 1 ableiten. Abbildung 34 zeigt die so errechneten Pulsmuster aller sechs Schalter für eine Periode eines modulierten 50Hz Sinus.

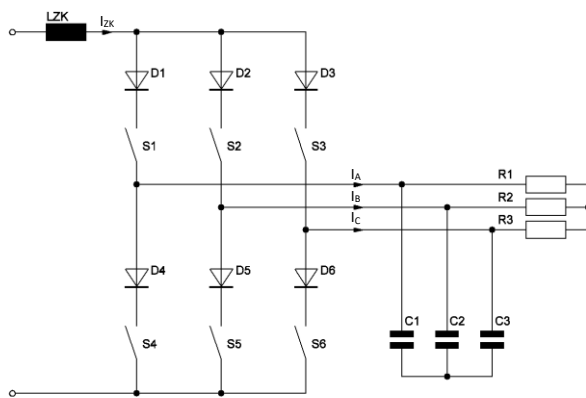


Abbildung 32: Definition der der Ströme I_A, I_B, I_C

Zustand	Schalter	I_A	I_B	I_C	I_{RZ}
N U L L	S1, S4	0	0	0	I_0
	S2, S5				
	S3, S6				
A K T I V	S1, S5	I_{ZK}	$-I_{ZK}$	0	I_1
	S1, S6	I_{ZK}	0	$-I_{ZK}$	I_2
	S2, S6	0	I_{ZK}	$-I_{ZK}$	I_3
	S2, S4	$-I_{ZK}$	I_{ZK}	0	I_4
	S3, S4	$-I_{ZK}$	0	I_{ZK}	I_5
	S3, S5	0	$-I_{ZK}$	I_{ZK}	I_6

Tabelle 14 Mögliche Schaltzustände

$$T_1 = m_i \cdot \sin\left(\frac{\pi}{6} - \theta\right) \cdot T_S \quad (32)$$

$$T_2 = m_i \cdot \sin\left(\frac{\pi}{6} + \theta\right) \cdot T_S \quad (33)$$

$$T_0 = T_S - T_1 - T_2 \quad (34)$$

$$\text{für } -\frac{\pi}{6} \leq \theta \leq \frac{\pi}{6} \quad (35)$$

m_i ... Modulationsindex des IZK Umrichters $m_i = |I_{ref}| / I_{ZK}$ $m_i \in [0,1]$

θ ... Winkel des Stromraumzeigers

T_0 ... Zeit in der Nullzustand aktiv ist

Um die Schaltzeiten für weitere Sektoren ermitteln zu können, wird ab einem Winkel $\theta > \frac{\pi}{6}$, von eben diesem Winkel, je nach Sektor, ein Vielfaches von $\frac{\pi}{3}$ subtrahiert, um die Gültigkeit von (35) zu wahren. Der Betrag der sechs aktiven Vektoren berechnet sich folgendermaßen [17]:

$$I_k = \frac{2}{\sqrt{3}} \cdot I_{ZK} \cdot e^{j\left((k-1)\frac{\pi}{3} - \frac{\pi}{6}\right)}, k = 1, 2, \dots, 6 \quad (36)$$

Beträgt der Modulationsindex $m_i = 1$, so lässt sich maximal der in Abbildung 33 gezeigte Inkreis mit dem Stromraumzeiger abfahren, dessen Betrag ist somit wieder gleich dem Zwischenkreisstrom I_{ZK} .

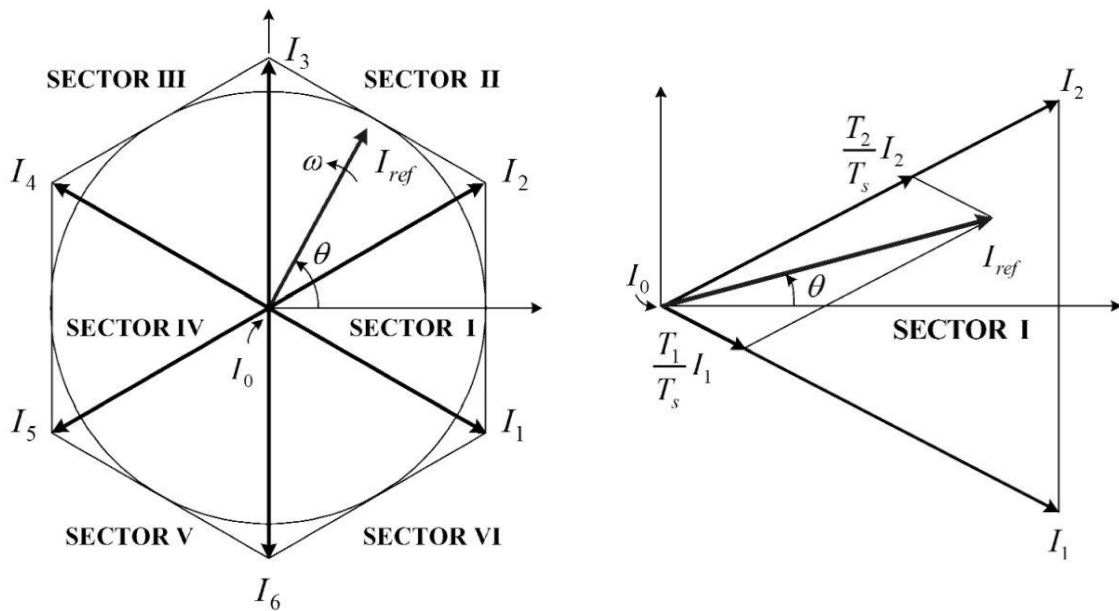


Abbildung 33: Darstellung des Stromraumzeigers für eine Periode des modulierten Signals (links), sowie für einen Teilsektor (rechts) [13]

$$\underline{x}(t) = \begin{bmatrix} x_{re}(t) \\ x_{im}(t) \\ x_0(t) \end{bmatrix} = \frac{2}{3} \cdot \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \\ 1/2 & 1/2 & 1/2 \end{bmatrix} \cdot \begin{bmatrix} x_1(t) \\ x_2(t) \\ x_3(t) \end{bmatrix} = \underline{T} \cdot \vec{x}(t) \quad (37)$$

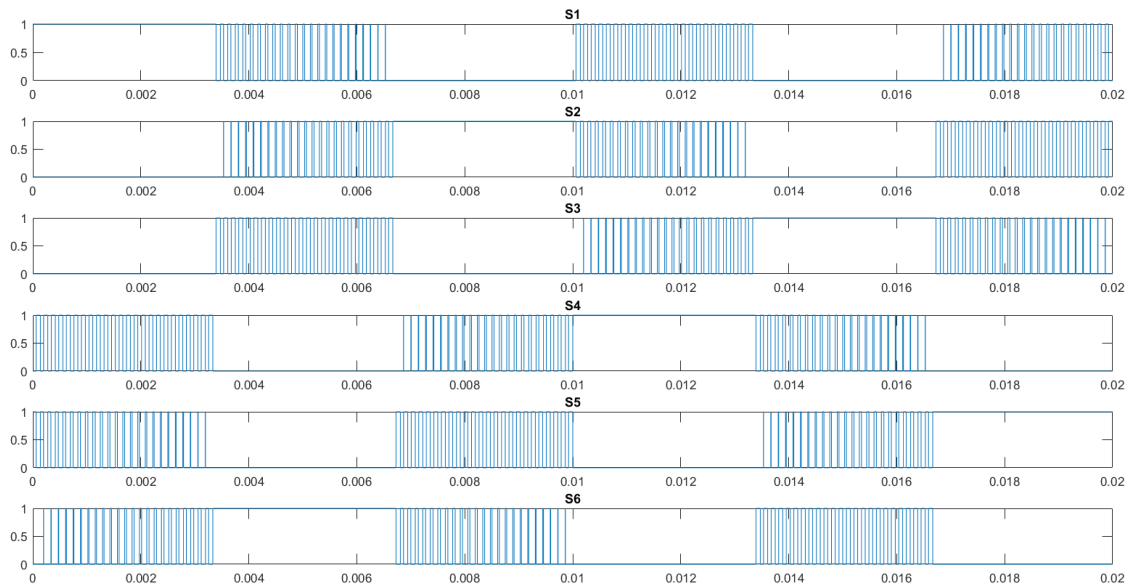


Abbildung 34: Pulsmuster einer Periode von einem Modulierten Sinus Signal mit 50Hz ($m_i = 0.5$)

Nachdem die erstrebten Schaltfrequenzen in der Größenordnung von 100kHz liegen werden, wird schnell klar, dass die Errechnung und Ausgabe der Tastverhältnisse in Echtzeit eine große Herausforderung für etwaige Hardware darstellen würde. Zumal es verglichen mit Umrichtern mit Spannungszwischenkreis dafür auch keine optimierte Hardwarelösung gibt.

Da eben diese Generierung von Pulsmustern für Systeme mit Spannungszwischenkreis recht einfach zu realisieren ist, stellt sich die Frage, ob eine logische Umrechnung dieses Pulsusters, in das oben beschriebene Pulsmuster für Umrichter mit Stromzwischenkreis, realisiert werden kann. Um diese Frage zu klären, wird eine Wahrheitstabelle (Tabelle 15) erstellt, welche die Schaltzustände der beiden Umrichter-Typen gegenüberstellt. In Abbildung 35 ist ein Vergleich der Raumzeigerdarstellung für beide Arten der Umrichter dargestellt. Offensichtlich besitzt der Umrichter mit Stromzwischenkreis einen Nullzustand mehr als der mit Spannungszwischenkreis. Nachdem die Nullzustände die gleiche Funktionalität besitzen, kann auf einen verzichtet werden. Die Konsequenz, der dadurch etwas ungleich verteilten Schalt- und Leitendverluste wird akzeptiert.

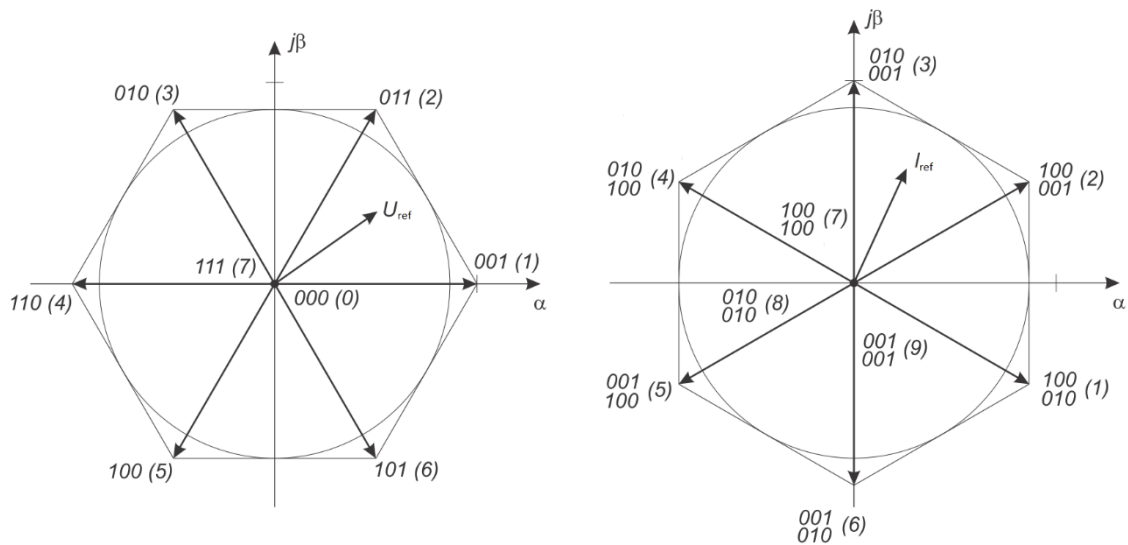


Abbildung 35: Gegenüberstellung der Raumzeigerdarstellungen von UZK (links) bzw. IZK (rechts) Umrichter

In der obigen Darstellung links (Spannungszwischenkreis), steht die binäre Darstellung der möglichen Zustände für die jeweils eingeschaltete Halbbrücke (001 bedeutet beispielsweise, dass bei den ersten beiden Halbbrücken der untere „Schalter“ und bei der dritten Halbbrücke der obere „Schalter“ aktiv ist). In der rechten Darstellung (Stromzwischenkreis) steht jede der binären Ziffern für einen Schalter (die obere Reihe für die oberen Schalter und umgekehrt, vgl. mit Tabelle 14).

Raumzeiger	Spannungszwischenkreis			Stromzwischenkreis					
	HB1	HB2	HB3	S1	S2	S3	S4	S5	S6
(1)	0	0	1	1	0	0	0	1	0
(2)	0	1	1	1	0	0	0	0	1
(3)	0	1	0	0	1	0	0	0	1
(4)	1	1	0	0	1	0	1	0	0
(5)	1	0	0	0	0	1	1	0	0
(6)	1	0	1	0	0	1	0	1	0
(0)	0	0	0	0	1	0	0	1	0
(7)	1	1	1	1	0	0	1	0	0

Tabelle 15: Wahrheitstabelle (Gegenüberstellung der Zustände von UZK zu IZK abhängig vom Raumzeiger)

Durch das Verfahren von Karnaugh-Veitch, zur Vereinfachung der Logik auf die minimale Gatterzahl, lässt sich eine Logikschaltung (Abbildung 36) erstellen, welche die nötige Funktionalität zur Umrechnung bereitstellt. Sie genügt den Gleichungen (38)-(43).

$$S1 = (HB3 \wedge \overline{HB1}) \vee (HB2 \wedge HB3) \quad (38)$$

$$S2 = (\overline{HB1} \wedge \overline{HB3}) \vee (HB2 \wedge \overline{HB3}) \quad (39)$$

$$S3 = (HB1 \wedge \overline{HB2}) \quad (40)$$

$$S4 = (HB1 \wedge \overline{HB3}) \vee (HB1 \wedge HB2) \quad (41)$$

$$S5 = (HB3 \wedge \overline{HB2}) \vee (\overline{HB1} \wedge \overline{HB2}) \quad (42)$$

$$S6 = (HB2 \wedge \overline{HB1}) \quad (43)$$

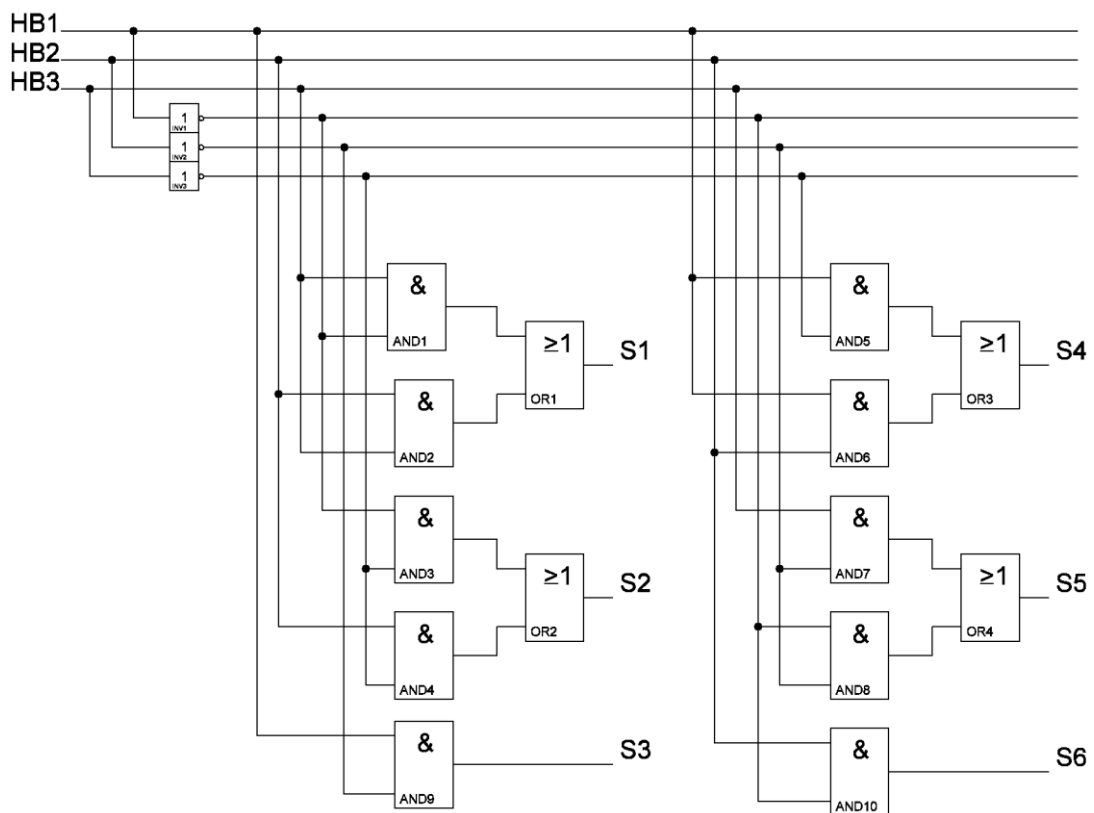


Abbildung 36: Logikschaltung zur Umrechnung der Schaltzustände von Spannungszwischenkreis zu Stromzwischenkreis.

Damit ist die Generierung des Pulsmusters abgeschlossen. Ein angenehmer Nebeneffekt dieser Variante ist der, dass unabhängig von der Beschaltung der Eingänge (HB1-HB3) kein unerlaubter Zustand am Ausgang auftreten kann. Mit einer entsprechenden Überlappungslogik wird somit der ununterbrochene Stromfluss gewährleistet.

5.2.1 Zusammenhang der Modulationsindizes

Da das Pulsmuster, vor der oben beschriebenen logischen Umwandlung, durch einen Frequenzgenerator erzeugt wird (Asymmetrische Pulsweitenmodulation), ist auch bei diesem das Tastverhältnis festzulegen. Das Tastverhältnis für die Sinusschwingungen ist hierbei laut (44) definiert.

$$d_{i,k} = \frac{1}{2} + \frac{m_u}{2} \cdot \sin\left(t_k \cdot \omega - (i-1) \cdot \frac{2\pi}{3}\right) \quad (44)$$

i ... Phase $i \in \{1; 2; 3\}$

t_k ... diskreter Zeitschritt

ω ... Kreisfrequenz der modulierten Grundschiwingung

m_u ... Modulationsindex des UZK – Umrichters $m_u \in [0,1]$

Um aus dem Modulationsindex des Spannungszwischenkreisumrichters (UZK-Umrichter) auf den des Stromzwischenkreisumrichters zu kommen, werden zuerst die Tastverhältnisse aller drei Phasen an einem Scheitelpunkt der ersten Phase ($t_k \cdot \omega = \frac{\pi}{2}; i = 1$) für $m_u = 1$ bestimmt.

$$d_{1@\frac{\pi}{2}} = 1; d_{2@\frac{\pi}{2}} = 0.25; d_{3@\frac{\pi}{2}} = 0.25$$

Betrachtet man die Ergebnisse (unter Berücksichtigung der Verwendung von asymmetrischer Pulsweitenmodulation) so zeigt sich, dass an dieser Stelle des Pulsmusters die ersten 25% der Schaltperiode der Zustand ‚111‘ (ein Nullzustand) und die restlichen 75% der Zustand ‚100‘, (ein aktiver Zustand) ausgegeben wird (vgl. Tabelle 15 und Abbildung 35 sowie Abbildung 37). Damit ergibt sich das zeitlich gewichtete Mittel aus nächstem aktiven und Null-Zeiger im Scheitelwert einer Phase:

$$d_{out_max_u} = \frac{3}{4} \cdot m_u \quad (45)$$

Das Verhältnis zwischen Nullzustand und aktivem Zustand beim Pulsmuster des Stromzwischenkreisumrichters (IZK-Umrichter) wird ebenfalls anhand eines Maximalwerts bestimmt. Durch einsetzen von $\theta = \frac{\pi}{6}$ in (32)-(34) ergibt sich (vgl. Abbildung 37).

$$d_{out_max_i} = \frac{\sqrt{3}}{2} \cdot m_i \quad (46)$$

Setzt man nun $d_{out_max_u}$ und $d_{out_max_i}$ gleich, so erhält man das Verhältnis zwischen m_u und m_i .

$$m_i = \frac{\sqrt{3}}{2} \cdot m_u \quad (47)$$

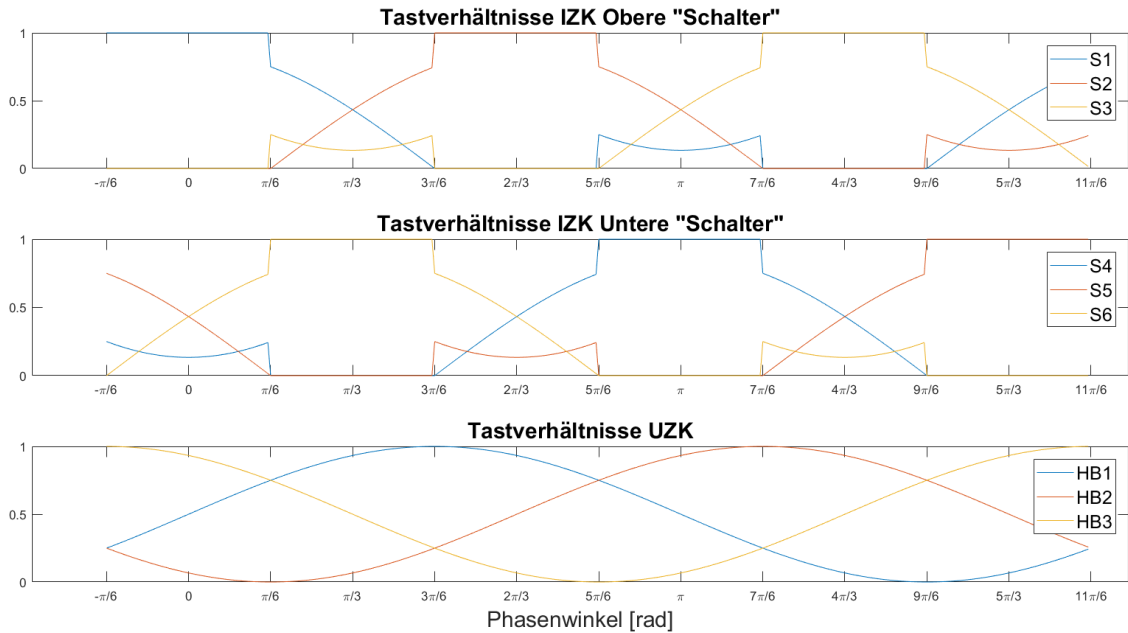


Abbildung 37: Tastverhältnisse für IZK und UZK Umrichter über einer Periode ($m_u=1$)

5.3 Überlappungslogik und Ansteuerung der „aktiven Dioden“

Um sicherzustellen, dass der Fluss des Zwischenkreisstroms nie unterbrochen wird, müssen immer ein oberer und ein unterer Schalter aktiv sein. Beim Wechsel zwischen z.B. zwei oberen Schaltern muss daher eine Überlappungszeit eingehalten werden, um keine unerwünschten Zustände während des Schaltens zu verursachen. Die „aktiven Dioden“ sollen genau während der Zeit eingeschaltet werden, in der sie in Vorwärtsrichtung betrieben werden. Bevor sie wieder Spannung in Rückwärtsrichtung sperren müssen, **müssen** sie ausgeschaltet werden.

- **Überlappungslogik**
 Eine Überlappung lässt sich am einfachsten realisieren, indem jeder „Schalter“ verzögert ausgeschaltet wird. Damit ist der nächste „Schalter“ aktiv, bevor der erste abgeschaltet hat.
- **Ansteuerung der „aktiven Dioden“**
 Eine „aktive Diode“ darf erst aktiviert werden, nachdem der Vorgang der Überlappung abgeschlossen ist und nur noch zwei „Schalter“ aktiv sind (anderenfalls würden die Spannungen in den Kondensatoren kurzgeschlossen). Daher wird eine „aktive Diode“ einschaltverzögert mit dem „Schalter“ des gleichen Zweiges eingeschaltet. Die Einschaltverzögerung muss dabei länger sein als die Ausschaltverzögerung der Überlappungslogik.

In Abbildung 38 ist die so entstandene Logik für einen „Schalter“ (FET1) und eine „aktive Diode“ (AD1) dargestellt. Die Ein- bzw. Ausschaltverzögerung lässt sich über die Zeitkonstanten der RC-Glieder einstellen (Gewählt: $\tau_{AD} \approx 180\text{ns}$, $\tau_{FET} \approx 100\text{ns}$).

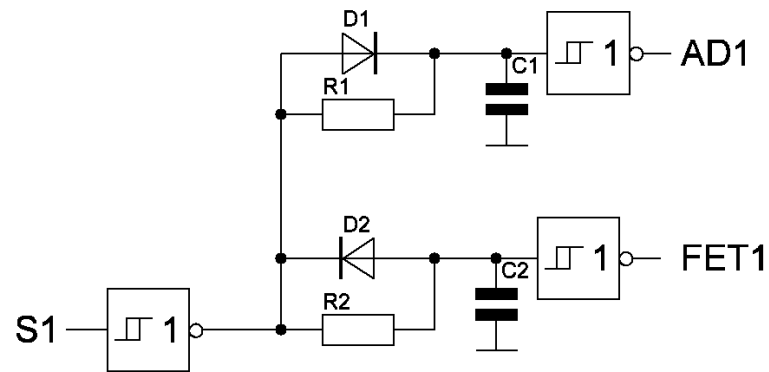


Abbildung 38: Überlappungslogik und Dioden-Ansteuerung

5.4 Auslegung der Kühlung

Um die an den Transistoren anfallende Verlustleistung abführen zu können, muss ein System zur Kühlung geschaffen werden. Um diese vernünftig auslegen zu können, sind zuerst die anfallenden Verluste zu errechnen bzw. abzuschätzen. In Kapitel 4.3.3.1 wurden bereits die durch die „aktiven Dioden“ anfallenden Verluste mittels Hochrechnung bestimmt. Um die Verluste in den Transistoren als „Schalter“ abzuschätzen wird, wie auch schon in Kapitel 2.2.2, eine vereinfachte linearisierte Berechnung herangezogen. Die Auslegung erfolgt für eine Schaltfrequenz von 100kHz.

- Verluste durch „aktive Diode“

Die Verluste werden für den Transistor von Cree aus dem Diagramm in Abbildung 25 abgelesen.

$$P_{AD@100kHz} \approx 7.5W$$

- Verluste durch „Schalter“

Es werden Schaltzeiten von 30ns für den Betrieb bei 15A Zwischenkreisstrom angenommen. Die durchschnittlich geschaltete Spannung beträgt bei einer 3-phasigen Ausgangsspannung von 400V effektiv, deren Gleichrichtwert - 538V. Die Rechengänge erfolgen in gleicher Weise wie in Kapitel 2.2.2. Die Schaltenergie ergibt sich laut (3). Eingesetzt in (4) und der Berücksichtigung der Leitungsverluste (5) ergibt sich mit (6) die Verlustleistung durch den Transistor:

$$P_{SCH@100kHz} \approx 29.3W$$

Für jede Halbbrücken-Einheit soll ein Kühlkörper verwendet werden. Jede Halbbrücke beinhaltet zwei „aktive Dioden“ sowie zwei „Schalter“. Das bedeutet, die pro Kühlkörper abzuführende Verlustleistung ist:

$$P_{Vges@100kHz} = 2 \cdot P_{SCH@100kHz} + 2 \cdot P_{AD@100kHz} \approx 73.5W \quad (48)$$

Die Wärme der Transistoren wird auf der Platine mittels Thermal-Vias auf die andere Seite geführt, wo sie durch größere Kupferflächen gespreizt wird. Diese Kupferflächen werden isoliert über ein Thermal-Pad mit einem Kühlkörper verbunden. Um den nötigen Anpressdruck zwischen Platine und Kühlkörper zu erreichen (min. 50psi siehe Thermal-Pad unten), kommen Klammern zum Einsatz, welche durch eine geeignete Verschraubung jeweils zwei Transistoren an den Kühlkörper drücken. Der Weg, den die Abwärme der Transistoren nimmt, ist in Abbildung 39

veranschaulicht. Um die richtige Wahl eines Kühlkörpers treffen zu können, müssen die in Serie liegenden thermischen Widerstände aufsummiert werden. Anschließend sind die notwendigen Eigenschaften des Kühlkörpers bekannt.

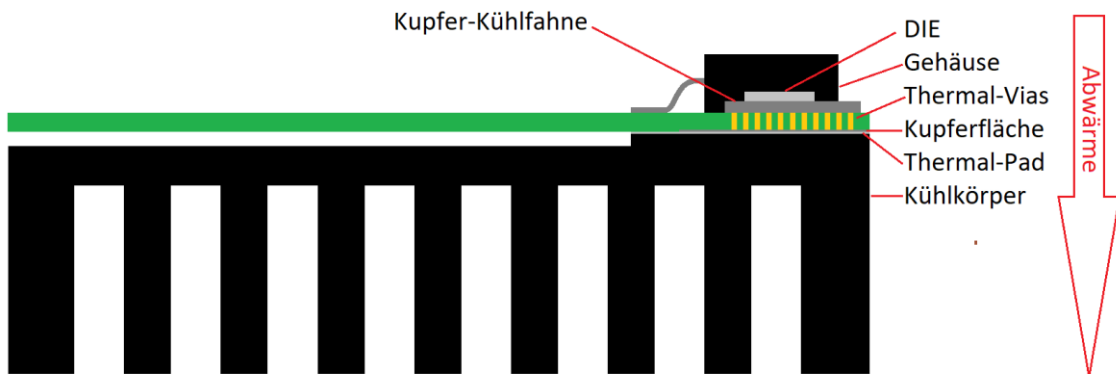


Abbildung 39: Wärmeableitung von DIE zu Kühlkörper (Der Chip (DIE) ist auf der Kupferfahne aufgelötet, Der Transistor ist auf der Platine aufgelötet)

Aufschlüsselung der Thermischen Widerstände:

- DIE → Transistor-Gehäuse
Wert aus dem Datenblatt [10] (Thermal Resistance from Junction to Case)
 $R_{\theta 1} = 1.1 \text{ K/W}$
- Transistor-Gehäuse → Thermal-Vias → Kupferfläche
Pro Transistor stehen etwa 150 Thermal-Vias parallel zur Verfügung. Der thermische Widerstand pro Via beträgt 163.32 K/W (Länge 1.6 mm , Kupferdicke $25 \mu\text{m}$, Durchmesser $350 \mu\text{m}$) [18]. Bei 150 Vias parallel ergibt sich damit:
 $R_{\theta 2} = 1.08 \text{ K/W}$
- Kupferfläche → Thermal-Pad → Kühlkörper
Wert aus dem Datenblatt [19] (Thermal Impedance ($^{\circ}\text{C}\cdot\text{in}^2/\text{W}$) bei 50psi) beträgt $0.23 \text{ K} \cdot \text{in}^2/\text{W}$. Bei einer Auflagefläche von ca. 0.23 in^2 ergibt sich damit:
 $R_{\theta 3} = 1 \text{ K/W}$

Aus den errechneten Verlusten, sowie der Maximaltemperatur der Sperrschicht $T_{Jmax} = 150^{\circ}\text{C}$ [10] und der Umgebungstemperatur $T_{am} = 25^{\circ}\text{C}$ lassen sich die maximal erlaubten Thermischen-Gesamtwiderstände für „aktive Diode“ und „Schalter“ errechnen.

$$R_{\theta gesXXmax} = (T_{Jmax} - T_{am}) / P_{XX@100kHz} \quad (49)$$

$$R_{\theta gesADmax} = 16.66 \text{ K/W}$$

$$R_{\theta gesSCHmax} = 4.26 \text{ K/W}$$

Für jeden Transistor kann nun berechnet werden, mit welchem Thermischen-Widerstand eines Kühlkörpers die gestellten Bedingungen eingehalten werden.

$$R_{\theta KKKX} = R_{\theta gesXXmax} - R_{\theta 1} - R_{\theta 2} - R_{\theta 3} \quad (50)$$

$$R_{\theta KKKAD} = 12.16 \text{ K/W}$$

$$R_{\theta KKKSCH} = 1.08 \text{ K/W}$$

Es werden 4 Transistoren pro Kühlkörper gekühlt, das heißt aus thermischer Sicht, dass sie parallel dem Kühlkörper Leistung zuführen. Um den finalen Thermischen-Widerstand des Kühlkörpers zu errechnen, muss mit den in (50) gefundenen Werten eine Parallelschaltung berechnet werden.

$$R_{\theta KKKges} = \left(2 \cdot \frac{1}{R_{\theta KKKAD}} + 2 \cdot \frac{1}{R_{\theta KKKSCH}} \right)^{-1} = 0.496 \frac{\text{K}}{\text{W}} \quad (51)$$

Nachdem nun der Thermische-Widerstand, den der Kühlkörper aufweisen muss, bestimmt wurde, kann eine Auswahl getroffen werden, Tabelle 16.

Hersteller	Bezeichnung	R_{θ} bei natürlicher Konvektion	R_{θ} bei max. erzwungener Konvektion ($v = 6\text{m/s}$)
Fischer Elektronik	SK100100SA	1.5K/W	0.3K/W

Tabelle 16: Eigenschaften des gewählten Kühlkörpers

Pro Halbbrückenelement des Wechselrichters, in Abbildung 31, wird ein Kühlkörper benötigt. Um eine Montage zu ermöglichen, ohne etwaige Kurzschlüsse auf den Platinen zu verursachen, müssen die Kühlkörper mechanisch bearbeitet werden (Abbildung 40).

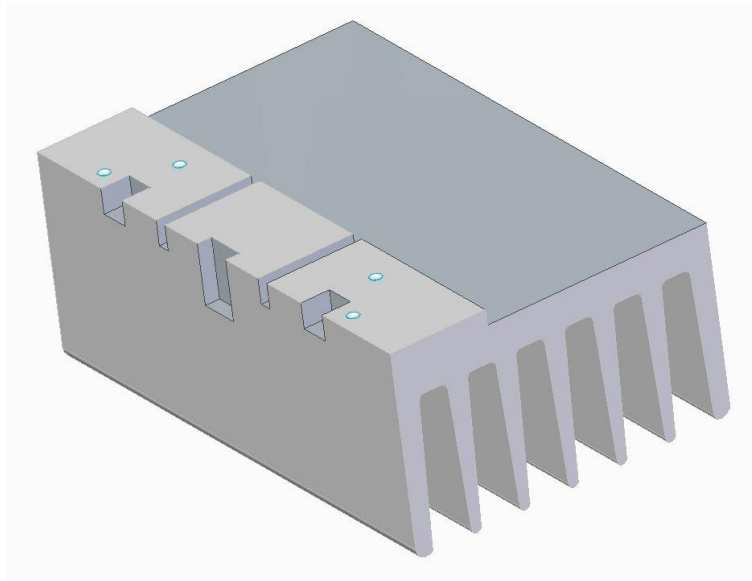


Abbildung 40: Bearbeiteter Kühlkörper

Um beim Kühlkörper den Wärmewiderstand von $0.3K/W$ auch wirklich realisieren zu können, wird ein Lüfter benötigt. Dieser soll sowohl den nötigen Luftstrom bereitstellen können, als auch eine ausreichende Größe besitzen, um alle 3 Kühlkörper gleichzeitig mit kühler Luft zu versorgen. Der gewählte Lüfter ist in Abbildung 41 dargestellt, die zugehörigen technischen Daten sind in Tabelle 17 zu sehen.

Hersteller	Bezeichnung	Versorgungsspannung	Leistung	Luftstrom
Xindafan	XD17251AC	230V	50W	ca. $310m^3/h$

Tabelle 17: Eigenschaften des gewählten Lüfters



Abbildung 41: Lüfter für erzwungene Konvektion an den Kühlkörpern

Um den Luftstrom in geeigneter Weise zu den Kühlkörpern zu leiten und gleichzeitig eine Befestigung für die Platinen (Abbildung 31) zu realisieren, wird ein Zwischenstück konstruiert. Dieses ist in Abbildung 42 zu sehen.

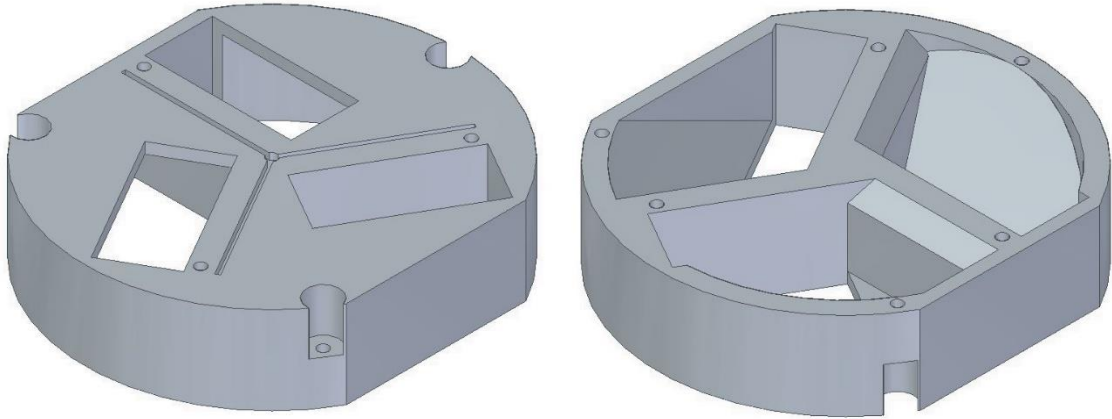


Abbildung 42: Zwischenstück zwischen Lüfter und Platinen (links: Ansicht oben, rechts: Ansicht unten)

Die gesamte Fläche, an der aus dem Zwischenstück Luft austreten kann, beläuft sich auf 20.8 cm². Bei einem Luftstrom von 310m³/h ergibt sich eine mittlere und damit leicht ausreichende Luftgeschwindigkeit von rund 40m/s (etwaige Verluste wurden bei dieser Überschlagsrechnung vernachlässigt).

Der aus den obigen Einzelteilen aufgebaute Wechselrichter inklusive Kühlung ist in Abbildung 43 dargestellt (Die zu sehenden dünnen roten Lackdrähte, sind Anschlüsse von Rogowski-Spulen, welche der Strommessung in den Halbbrücken dienen).

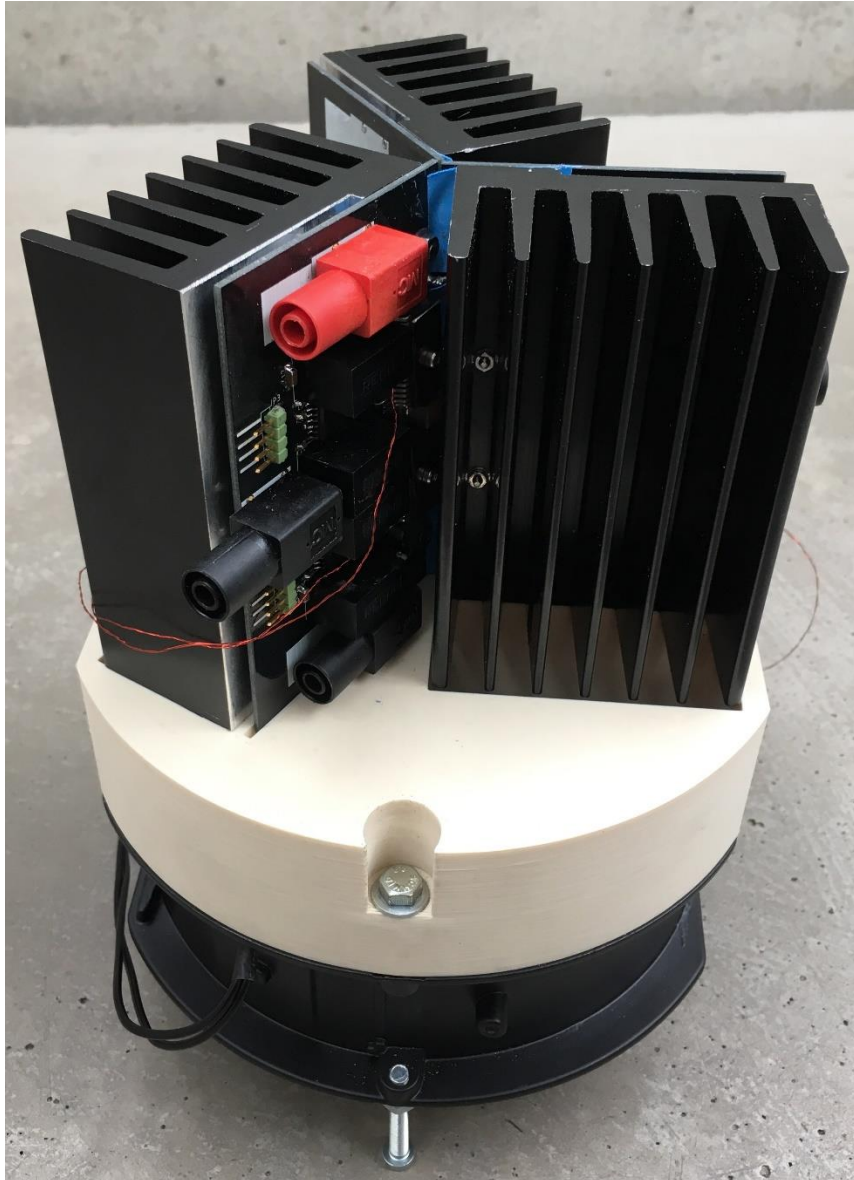


Abbildung 43: Aufbau des gesamten Wechselrichters inklusive Kühlung

5.5 Messungen am 3-phasigen Wechselrichter

Neben Messungen zum erzeugten Wechselstrom werden auch einige Untersuchungen aus Kapitel 4 wiederholt, um auch das Verhalten bei hohen Strömen und Spannungen an den Transistoren zu untersuchen. Außerdem soll ermittelt werden, wie stark sich die Kommutierungskreisinduktivität durch die platzsparende Bauweise (siehe Kapitel 5.1) reduzieren lässt. Des Weiteren wird der Wirkungsgrad in verschiedenen Betriebspunkten ermittelt. Sämtliche Messungen erfolgen mit einer veränderbaren ohmschen Last (Abbildung 44). Die Versorgung des Zwischenkreises geschieht durch ein Labornetzteil, welches bei seiner

maximalen Ausgangsspannung von 350V einen Strom von 15A liefern kann. Der Betrieb erfolgt stets in Strombegrenzung.

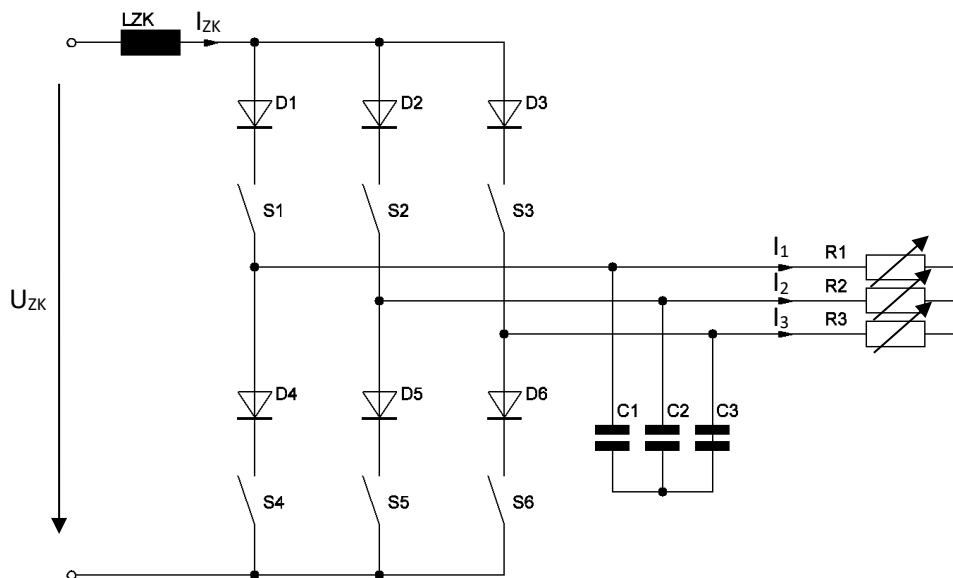


Abbildung 44: Messschaltung des 3-phasigen Wechselrichters

Der Wechselrichter wurde für einen Zwischenkreisstrom von 15A und einer maximalen effektiven 3-phasigen Ausgangsspannung von 400V ausgelegt. Wie oben bereits erwähnt, beträgt die maximale Spannung des Labornetzteils 350V, damit stehen nur etwa zwei Drittel der, für den Betrieb mit Maximalleistung notwendigen, Spannung von 538V zu Verfügung. Durch Hochsetzen, erreicht durch eine geeignete Wahl des Tastverhältnisses (zwischen Nullzustand und aktiven Zuständen), kann dennoch eine Phasenspannung von 400V effektiv erreicht werden.

Um einen Zusammenhang zwischen den Eingangs- und Ausgangsgrößen zu ermitteln, wird die Leistungsbilanz herangezogen.

$$\bar{U}_{ZK} \cdot \bar{I}_{ZK} = \frac{\sqrt{3}}{2} \cdot \hat{U}_{verk} \cdot \hat{I}_{ph} \cdot \cos(\varphi(Z_L)) \quad (52)$$

Eingangs- und Ausgangswirkleistung müssen (unter Vernachlässigung von Verlusten) gleich sein. Beim Auftreten von Blindleistung äußert sich das in einer reduzierten Spannung im Zwischenkreis.

Das Verhältnis zwischen dem Scheitelwert des Ausgangsstromes und dem zeitlichen Mittelwert des Zwischenkreisstroms berechnet sich folgendermaßen.

$$\frac{\hat{I}_{ph}}{\bar{I}_{ZK}} = m_i = \frac{\sqrt{3}}{2} \cdot m_u = \frac{\bar{U}_{ZK}}{\hat{U}_{verk}} \cdot \frac{1}{\frac{\sqrt{3}}{2} \cdot \cos(\varphi(Z_L))} \quad (53)$$

\hat{I}_{ph} Scheitelwert des Ausgangsstroms

\bar{I}_{ZK} Zeitlicher Mittelwert des Zwischenkreisstroms

Das Verhältnis zwischen dem Scheitelwert der Ausgangsspannung und dem zeitlichen Mittelwert der Spannung im Zwischenkreis berechnet sich folgendermaßen.

$$\frac{\hat{U}_{verk}}{\bar{U}_{ZK}} = \frac{1}{\frac{\sqrt{3}}{2} \cdot m_i \cdot \cos(\varphi(Z_L))} = \frac{1}{\frac{3}{4} \cdot m_u \cdot \cos(\varphi(Z_L))} \quad (54)$$

\hat{U}_{verk} Scheitelwert der verketteten Ausgangsspannung

\bar{U}_{ZK} Zeitlicher Mittelwert der Spannung im Zwischenkreis

$\varphi(Z_L)$ Winkel der Lastimpedanz

Die Auswirkungen durch die Ausgangskapazitäten wurden bei dieser Rechnung vernachlässigt. Durch das Einhalten der Überlappungszeiten und durch Verluste wird das Ergebnis geringfügig verfälscht.

5.5.1 Messungen am Ausgang bei hochgesetzter Spannung

Folgende Einstellungen wurden für die Messung der Ausgangsströme und der Zwischenkreisspannung vorgenommen, um bei maximal ausgenützter Leistung des Labornetzteils 220V Strangspannung zu erreichen.

- Lastwiderstand $R_1 \dots R_3 = 34\Omega$
- Modulationsindex $m_u = 0.78$
- Zwischenkreisstrom $I_{ZK} = 14A$
- Modulationsfrequenz $f_m = 500Hz$
- Schaltfrequenz $f_s = 100kHz$

Das Ergebnis ist in Abbildung 45 und Abbildung 46 dargestellt. Deutlich zu erkennen ist, dass neben der erwarteten positiven Spannung im Zwischenkreis (in „gleichgerichteter Form“) auch negative Spannungen auftreten. Das rührt daher, dass wie bereits bei der logischen

Umwandlung des Pulsmusters in Kapitel 5.2 beschrieben, ein Nullzustand vernachlässigt wurde. So kommt es zu Fällen, in denen der Strom sowohl den oberen als auch den unteren Zweig wechselt, um den Nullzustand zu erreichen (Beispielsweise sind S3 und S4 aktiv und es erfolgt eine Kommutierung auf S2 und S5). In einer solchen Situation übernimmt die Halbbrücke, die den Nullzustand bereitstellt, den Strom während der Überlappung nicht sofort, da eben die zu sehende Spannung in Sperrrichtung an einer der Dioden dieser Halbbrücke anliegt (abhängig von der Position im Pulsmuster entweder die obere oder die untere Diode). Erst beim Abschalten der beiden anderen Transistoren findet die Kommutierung statt.

Der Ablauf im Detail als Beispiel:

- Der Strom fließt zu Beginn durch S3 und S4
- S2 und S5 werden eingeschaltet (Überlappungszeit)
- Die Spannung am Ausgang der zweiten Halbbrücke (zwischen S2 und S5) ist aufgrund der zugehörigen Phasenspannung größer als die Zwischenkreisspannung, D2 liegt somit in Sperrrichtung.
- S5 übernimmt den Strom von S4. Das Potential am Ausgang der dritten Halbbrücke wird negativ. S3 ist aufgrund der Überlappung noch aktiv, daher tritt diese Spannung im Zwischenkreis auf.
- S3 und S4 werden ausgeschaltet, erst danach übernimmt S2 den Strom von S3.

Da der Wechselrichter bidirektional Spannungen bis zu 900V sperren kann, stellt diese Gegebenheit allerdings kein Problem dar.

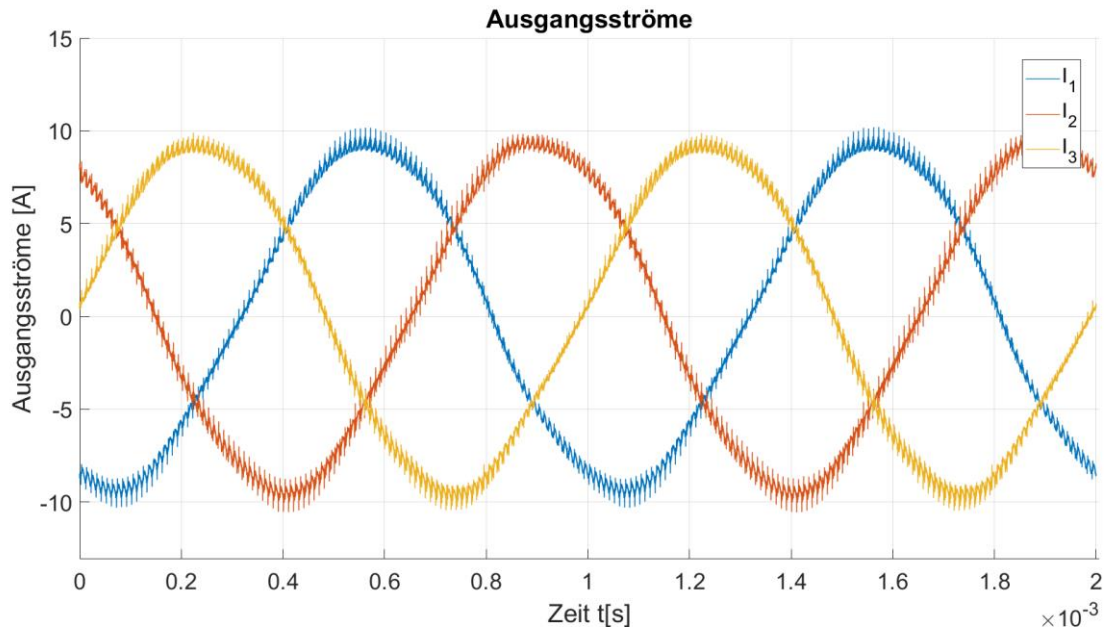


Abbildung 45: Zeigt die Ausgangsströme.

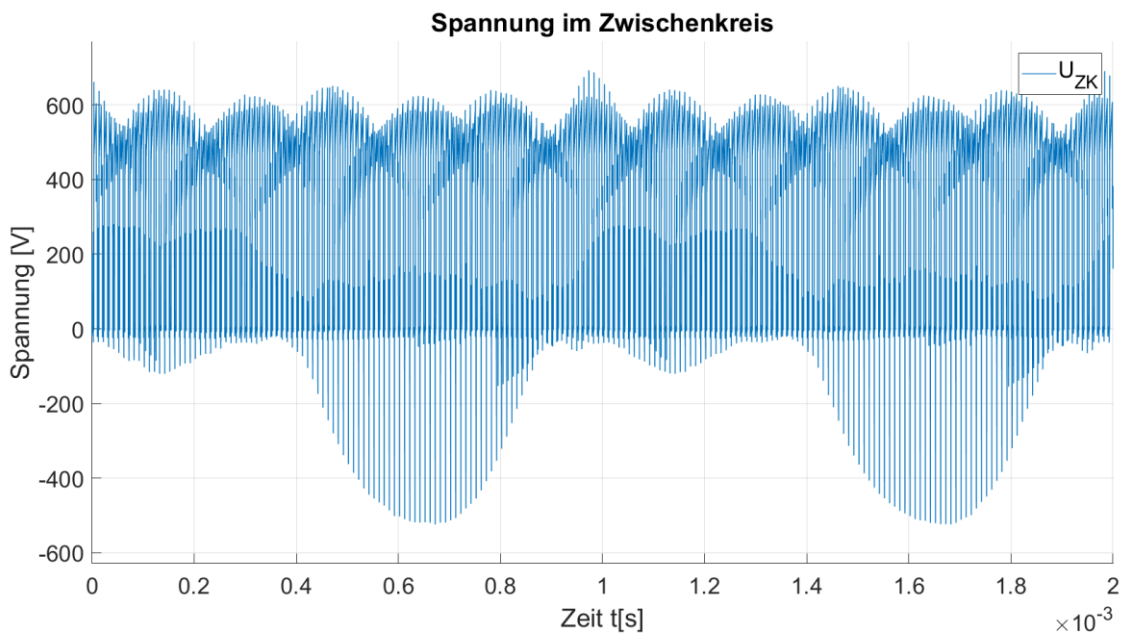


Abbildung 46: Zeigt die Spannung im Zwischenkreis.

5.5.2 Bewerkstellung der Strommessung in den Halbbrücken

Das Messen des Stromes im oberen bzw. unteren Zweig der Halbbrücke stellt ein Hindernis dar. Ohne den Kommutierungskreis und damit die Kommutierungskreis-Induktivität zu vergrößern, lassen sich Strommessungen mit herkömmlichen Strommesszangen nicht durchführen. Stattdessen kommen Rogowski-Spulen zum Einsatz, welche in äußerst kleinen Bauformen hergestellt werden können. Sie lassen sich so in den dafür vorgesehenen Schlitzen auf den Platinen anbringen (Siehe Anhang Kapitel 7.3 Abbildung 63). Leider überlagern sich bei den

Messungen oft Störungen über das eigentliche Messsignal, verursacht durch schwache Schirmung in einer EMV belasteten Umgebung.

Für eine grundlegende Beschreibung von Rogowski-Spulen sei an dieser Stelle auf Dokumente aus dem Internet verwiesen [20].

5.5.3 Schaltverhalten bei großer Leistung

Als nächsten Schritt wird wie schon in vorangegangenen Kapiteln das Schaltverhalten untersucht. Zu diesem Zweck werden zwei Halbbrücken so angesteuert, dass das Verhalten einer Kommutierungszelle zu Tage kommt (vgl. Kapitel 4). Abbildung 47 zeigt Ein- und Ausschaltvorgänge sowohl für den aktiven als auch für den passiven Zweig (Die Schaltvorgänge finden an zwei der oberen Transistoren statt).

Bei genauer Betrachtung der Spannung im passiven Zweig ist zu sehen, dass entgegen der physikalischen Gesetzmäßigkeiten kein bzw. ein leicht negativer Spannungsabfall im leitenden Zustand am Zweig auftritt. Dies ist auf einen Messfehler zurückzuführen. Das Kabel für den Masse-Anschluss des verwendeten Tastkopfs spannt bei der Messung eine Schleife auf, worin durch den sich in der Umgebung schnell ändernden Strom eine Spannung induziert wird. Diese Spannung wirkt der eigentlich gemessenen Spannung entgegen, mit dem zu sehenden Resultat. Um das zu untermauern wurde die Masseleitung des Tastkopfs an der gleichen Stelle positioniert und die Messspitze mit dem Ende der Masseleitung verbunden, dabei konnten Spannung in der Höhe von etwa $\pm 3V$ gemessen werden (siehe Anhang Abbildung 54).

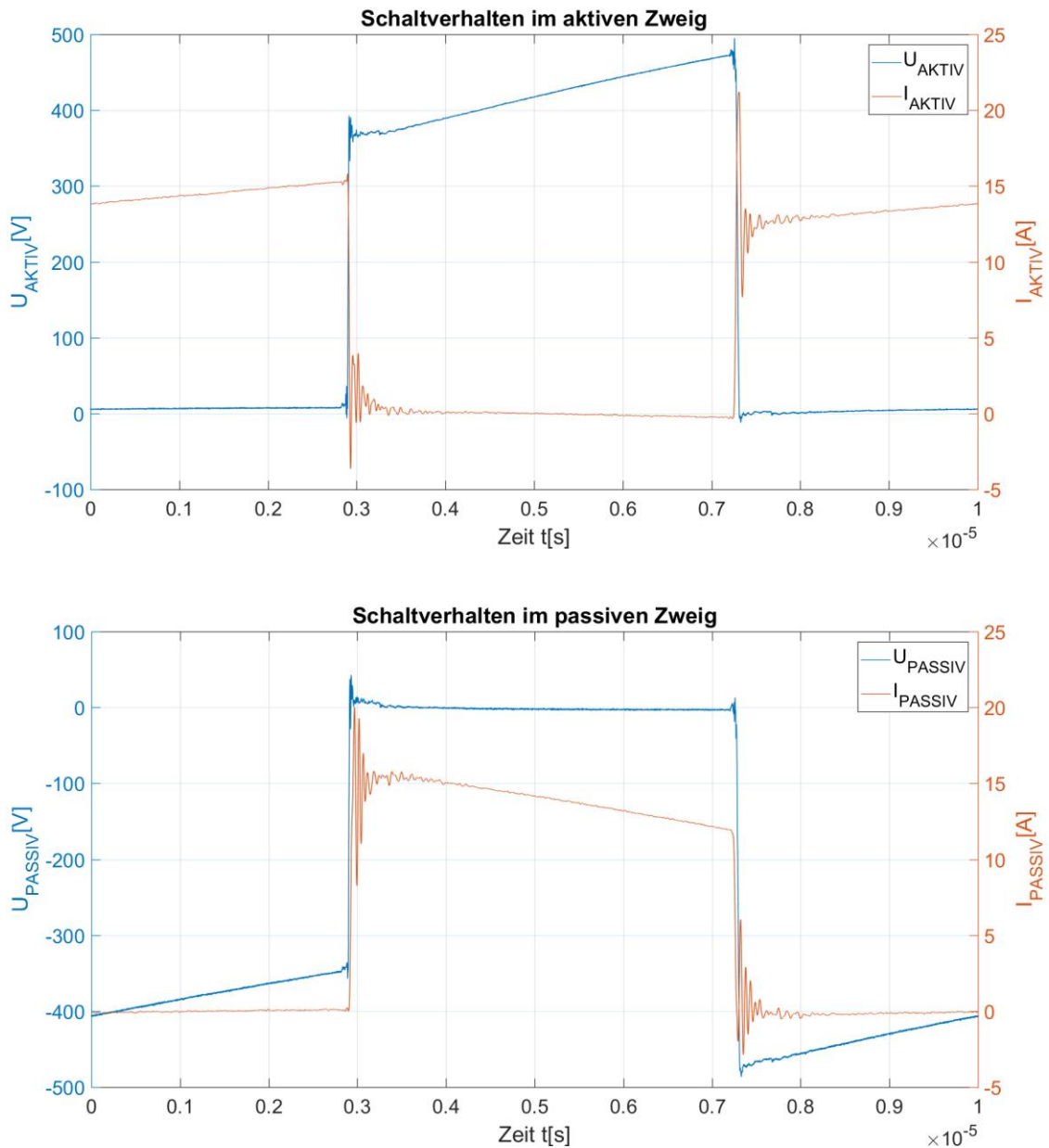


Abbildung 47: Schaltverhalten im passiven Zweig (obere Transistoren)

5.5.4 Parasitäre Elemente im 3-phasigen Wechselrichter

Durch Anwendung der gleichen Methodik wie in Kapitel 4.2 wird nun erneut die Kommutierungskreis-Induktivität sowie die Kapazität des entstandenen Schwingkreises untersucht (Es wurde darauf geachtet, dass Ströme und Spannungen den Werten aus Kapitel 4.2 entsprechen). Es wurde abermals der Diode im passiven Zweig ein Kondensator (490pF) parallelgeschaltet und anschließend die Frequenzen der auftretenden Schwingungen mit bzw. ohne eben diesen Kondensator ermittelt. Nach Gleichung (10) und (13) ergeben sich die in Tabelle 18 ersichtlichen Werte.

Frequenz ohne C	Frequenz mit C	Kommutierungskreis-Induktivität L_{KK}	Kapazität im Schwingkreis C_S
29.62MHz	25.51MHz	21.07nH	1.35nF

Tabelle 18: Kommutierungskreis-Induktivität und Kapazität im Schwingkreis

Deutlich zu erkennen ist, dass der erwünschte Effekt der Minimierung der Kommutierungskreis-Induktivität eingetreten ist. Dies ist der schlanken Bauform der Transistoren sowie dem sternförmigen Aufbau des Umrichters zu verdanken. Bemerkenswert ist außerdem die, verglichen mit Kapitel 4.2, stark angestiegene Kapazität im Schwingkreis. Eine genaue Ursache dafür kann nicht genannt werden. Klar ist aber, dass sich der Wert nicht mehr nur auf die Ausgangskapazität eines einzelnen Transistors beschränkt, vielmehr sind auch die Kapazitäten der ausgeschalteten Transistoren der nicht bestromten Halbbrücke sowie parasitäre Kapazitäten zwischen Kühlelementen und Drain-Flächen zu berücksichtigen. Auf eine genauere Untersuchung wird an dieser Stelle verzichtet.

Weiters zu erwähnen ist, dass ohne die erreichten sehr kleinen Kommutierungskreis-Induktivitäten, Schaltvorgänge mit der gegebenen Dynamik nicht erreichbar wären. Bedingt durch die hohe Kapazität würde die Energie im entstandenen Schwingkreis enorm ansteigen.

5.5.5 Bestimmung des Wirkungsgrades

Um den Wirkungsgrad zu bestimmen, wurde ein Leistungsmessgerät verwendet, das die Eingangsleistung des Wechselrichters nach der Zwischenkreisinduktivität, sowie die Ausgangsleistung an den drei Phasen misst. Außerdem wurden Effektivwerte aller Ströme und Spannungen, Grundschiebungseffektivwerte der Ausgangsgrößen und Mittelwerte der Eingangsgrößen bestimmt. Damit kann sowohl die gesamte Ausgangsleistung (bestimmt aus den überschwingungsbehafteten Signalen), als auch die Leistung aus den Grundschiebungen ermittelt werden. Verschiedene Betriebspunkte werden untersucht:

- **Maximale Aussteuerung ($m_u = 1$) bei verschiedenen Zwischenkreisströmen**

Die Messung wurde bei einer Modulationsfrequenz von 500Hz und einer Schaltfrequenz von 100kHz vorgenommen (Abbildung 48). Zu sehen ist eine Zunahme des Wirkungsgrads bei steigendem Zwischenkreisstrom.

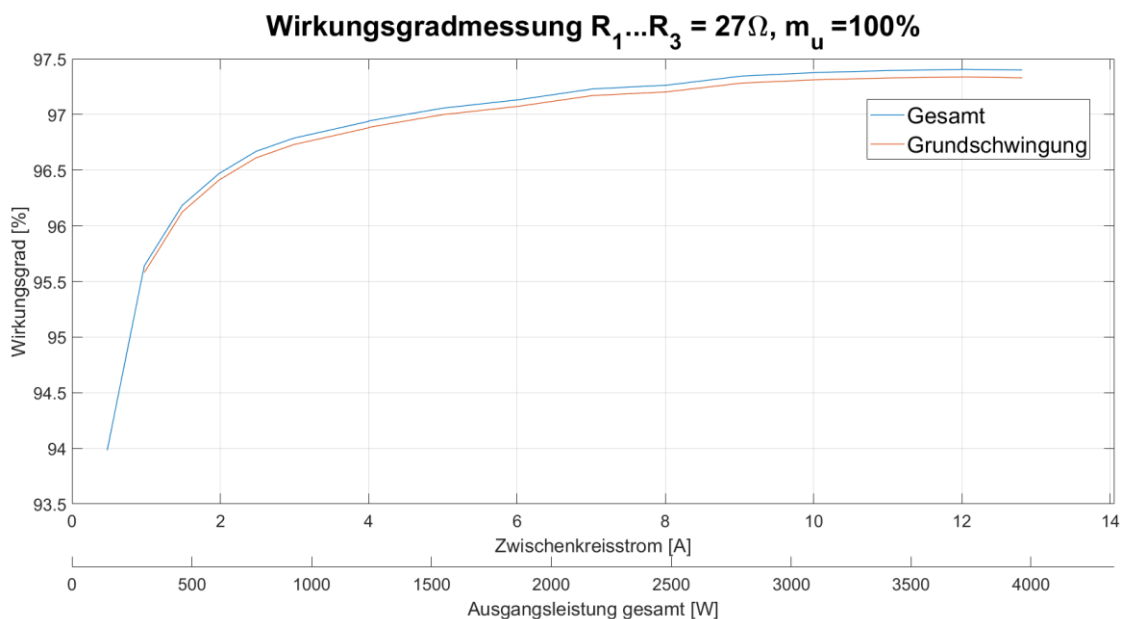


Abbildung 48: Wirkungsgradmessung bei maximaler Aussteuerung

- **Maximale Aussteuerung ($m_u = 1$) bei verschiedenen Modulationsfrequenzen und konstantem Zwischenkreisstrom ($I_{zk}=10A$)**

Die Messung wurde bei einem Zwischenkreisstrom von 10A und einer Schaltfrequenz von 100kHz vorgenommen (Abbildung 49). Zu sehen ist, dass sich der Unterschied zwischen der Gesamtleistung und der Leistung der Grundschiebung bei höherer Modulationsfrequenz vergrößert.

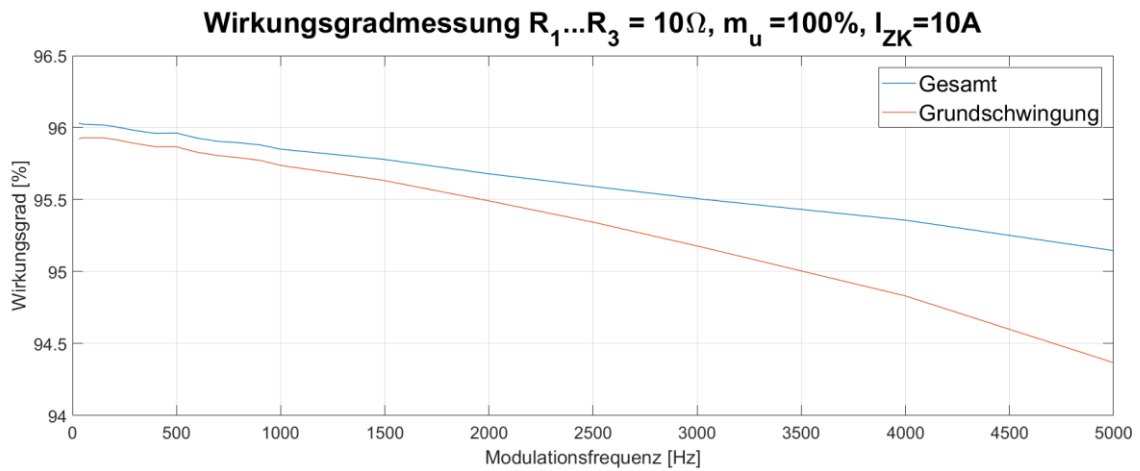


Abbildung 49: Wirkungsgradmessung bei verschiedenen Modulationsfrequenzen (30Hz – 5kHz)

- **Verschiedene Aussteuerungen ($m_u = 0.2 \dots 1$) bei konstantem Zwischenkreisstrom**

Die Messung wurde bei einer Modulationsfrequenz von 500Hz und einer Schaltfrequenz von 100kHz vorgenommen. Wie zu erwarten war, nimmt der Wirkungsgrad mit steigender Aussteuerung zu (Grund: Bei großer Aussteuerung verkürzt sich die Zeit, in der Nullzustände eingenommen werden; Nullzustände verursachen Verluste, ohne zur Ausgangsleistung beizutragen).

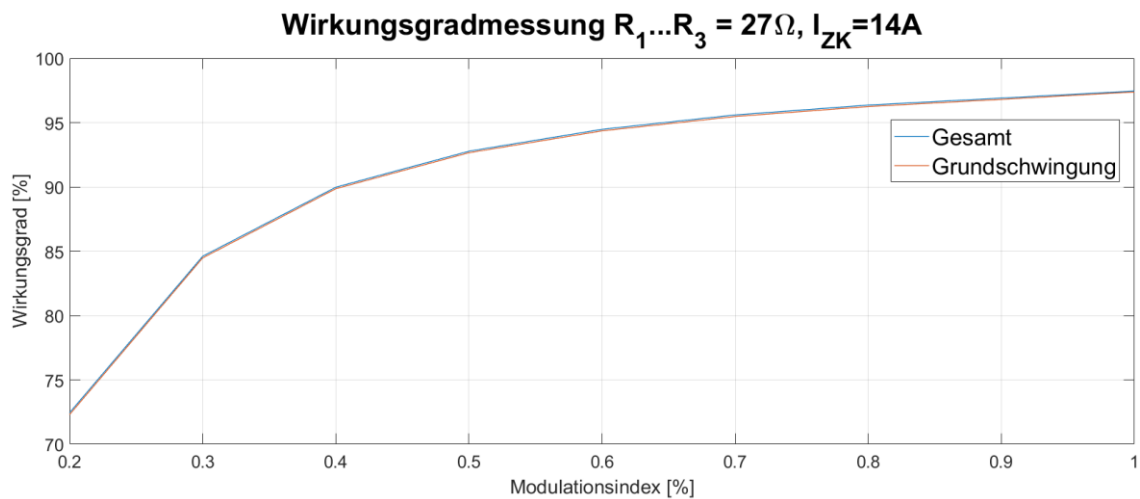


Abbildung 50: Wirkungsgradmessung bei verschiedenen Modulationsindizes

- **Konstante Aussteuerung ($m_u = 90\%$), zwei Schaltfrequenzen (50kHz und 100kHz) und verschiedene Zwischenkreisströme**

Die Messung wurde bei einer Modulationsfrequenz von 100Hz durchgeführt. Klar ersichtlich ist der höhere Wirkungsgrad bei der niedrigeren Schaltfrequenz (Grund: weniger Schaltvorgänge). Die in der Grundschiwingung bei 50kHz übertragene Leistung ist hingegen deutlich geringer als die gesamte Leistung (Grund: stärkere Welligkeit wegen niedrigerer Schaltfrequenz). Aus dieser Messung lassen sich weiters die tatsächlich auftretenden Schalt- und Leitendverluste ermitteln. Dazu wurden die Messungen der Gesamtleistung bei 8A Zwischenkreisstrom herangezogen.

$$P_{v,s@50kHz} = P_{v,ges@100kHz} - P_{v,ges@50kHz} \quad (55)$$

$$P_{v,s@100kHz} = 2 \cdot P_{v,s@50kHz} \quad (56)$$

$$P_{v,l@XXkHz} = P_{v,ges@XXkHz} - P_{v,s@XXkHz} \quad (57)$$

$P_{v,s}$ Schaltverluste

$P_{v,l}$ Leitendverluste

$P_{v,ges}$ Gesamte gemessene Ausgangsleistung

Schaltverluste @100kHz	Schaltverluste @50kHz	Leitendverluste @100kHz	Leitendverluste @50kHz
25.036W	12.518W	22.743W	22.743W

Tabelle 19: Aus Messungen berechnete Schalt- und Leitendverluste bei 8A Zwischenkreisstrom.

Die in Tabelle 19 zu sehenden Verluste zeigen die Aufteilung in Schalt- und Leitendverluste. Da sich die Berechnung oben darauf stützt, dass die Leitendverluste bei beiden Schaltfrequenzen gleich sind, ist hier kein Unterschied zu sehen. Real sind marginale Unterschiede zu erwarten (Aufgrund einer höherer Anzahl an Überlappungen bei höherer Schaltfrequenz).

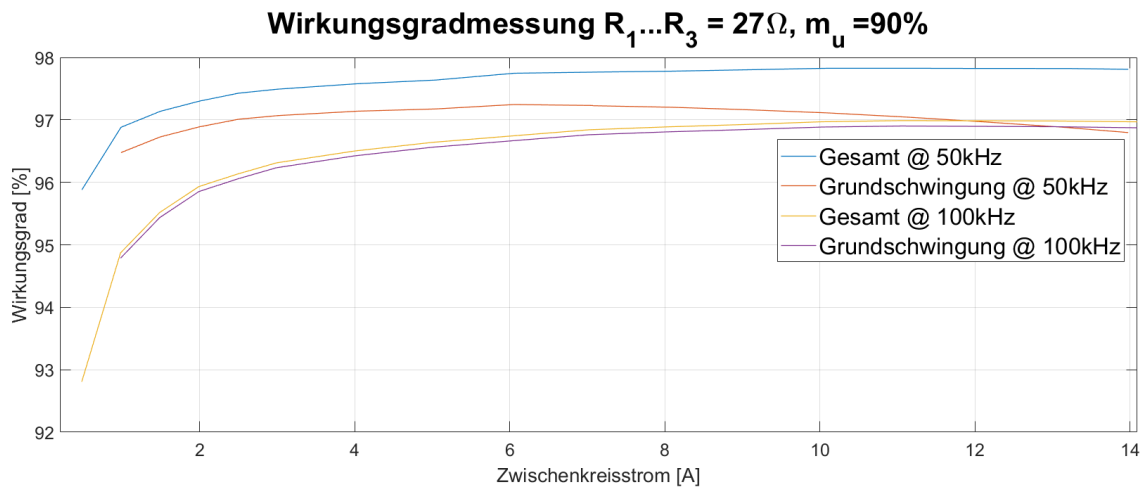


Abbildung 51: Wirkungsgradmessung bei zwei verschiedenen Schaltfrequenzen (50kHz und 100kHz)

5.5.6 Temperaturmessung

Für die Temperaturmessung wurde derselbe Betriebszustand wie schon in Kapitel 5.5.1 eingestellt. Zu sehen ist die ungleiche Verteilung der Abwärme in Abbildung 52, dies ist auf den fehlenden dritten Nullzustand rückzuführen.

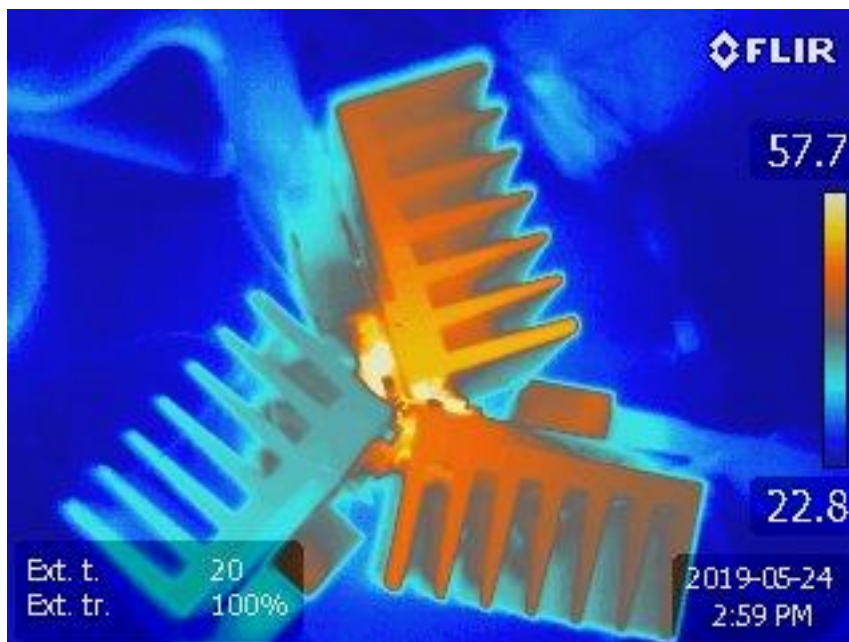


Abbildung 52: Wärmebild von oben

In Abbildung 53 ist zu sehen, dass der Temperaturhotspot an den Ausgangskapazitäten auftritt. Durch die steilen Flanken des geschalteten Stroms treten dort Verluste auf. Eine Berechnung dieser Verluste wurde nicht durchgeführt.

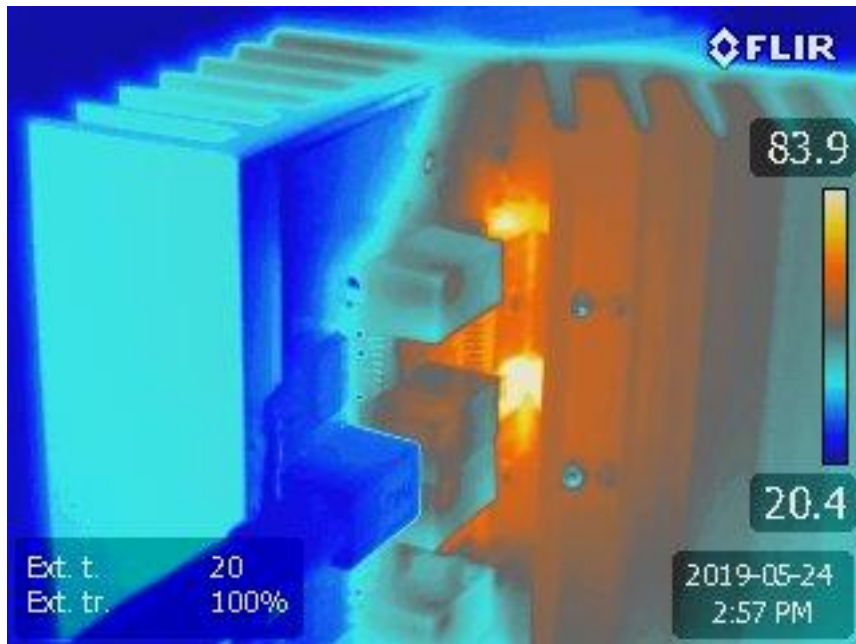


Abbildung 53: Wärmebild von der Seite

6 Abschlussbemerkung

Die in der Aufgabenstellung in Kapitel 1.1 gesetzten Ziele konnten alle bis auf die Regelung der Spannungen an einer Maschine erfüllt werden. Grund für die fehlende Regelung ist Zeitmangel. Folgend werden Punkte, auf die in der Arbeit ein besonderes Augenmerk gelegt wurde, kurz diskutiert.

- „Aktive Dioden“: Nach der Fertigstellung und den Messungen am Umrichter-Prototypen zeigte sich, dass die Verwendung von aktiven Bauteilen mit antiparalleler Diode anstatt normaler Dioden eine ausgezeichnete Methode zur Reduktion von Verlusten darstellt. Ist das Pulsmuster zur Ansteuerung der „Schalter“ bereits gegeben, so lässt sich das zur Ansteuerung der „aktiven Dioden“ durch eine simple Einschaltverzögerung realisieren.
- Hohe Schaltfrequenzen: Durch die recht hoch gewählte Schaltfrequenz von 100kHz ließ sich der Wechselrichter in einer sehr kompakten Form aufbauen. Notwendig dafür sind Bauteile, deren Schaltverluste sich auch im hohen Frequenzbereich noch in Grenzen halten, um eine vernünftige Kühlung gewährleisten zu können sowie um den Wirkungsgrad hoch zu halten.
- Kleiner Kommutierungskreis: Um das schnelle Schalten realisieren zu können, muss die Energie, die der Schwingkreis (Kommutierungskreis-Induktivität – parasitäre Kapazitäten) aufnehmen kann, so gering wie möglich sein. Eben dies ließ sich durch geometrisches Minimieren des Kommutierungskreises erreichen.
- Kühlung: Als Resultat des minimierten Kommutierungskreises ergeben sich nur sehr kleine Flächen, an denen Wärme von den Transistoren/Platinen an die Kühlkörper abgegeben werden kann. Um trotzdem eine effiziente Kühlung zu gewährleisten, kam ein Thermal Pad mit ausgezeichneter Wärmeleitfähigkeit zum Einsatz. Des Weiteren mussten herkömmliche Kühlkörper mechanisch bearbeitet werden, um in dem kompakten Aufbau Platz zu finden.

Zu erkennen ist, dass mit dem einen gesteckten Ziel der hohen Schaltfrequenz, gleich mehrere weiterführende Dinge mitzubedenken sind, um es auch zu erreichen. So konnte jedoch gezeigt werden, dass Pulswechselrichter mit Stromzwischenkreis sehr wohl solchen mit Spannungszwischenkreis Konkurrenz machen können, zumal sie auch die Möglichkeit des Hochsetzens der Spannung mitbringen. Klar ist aber auch, dass der Einsatz eines MOS-Transistors anstatt einer Diode einen finanziellen Nachteil bei einer Serienproduktion mit sich bringt. Hier ist es an der Halbleiterindustrie, Bauteile zu entwerfen, welche bei gleicher Schalt- und Leitendcharakteristik Rückwärtssperrfähigkeit mitbringen.

6.1 Ausblick

Ein wesentlicher Punkt, der bei weiterführenden Untersuchungen am fertigen Wechselrichter zu beachten ist, ist die Generierung des Pulsmusters. Wo das Überlappen und Ansteuern der „aktiven Dioden“ kein Problem darstellt, dort ist die Umrechnung des Pulsmusters von Spannung- zu Stromzwischenkreis jedoch keine ideale Lösung. Neben dem fehlenden Nullzustand lassen sich auch nur Aussteuerungen bis zu 75% realisieren. Durch die Verwendung eines Microcontrollers oder eines anderen Ausgabesystems, das den zeitlichen Herausforderungen der Pulsmustergenerierung gewachsen ist, ließen sich auch optimierte Modulationsverfahren anwenden.

Um den Wechselrichter zum Betrieb von Maschinen einsetzen zu können, bedarf es in jedem Fall einer Regelung der Ausgangsspannungen. Aus Zeitmangel wurde davon in dieser Arbeit abgesehen.

Ein notwendiger Überspannungsschutz wurde in dieser Arbeit stets nur in Form eines Varistors ausgeführt, dieser beeinträchtigt jedoch durch seine parasitäre Kapazität das Schaltverhalten. Um dem aus dem Weg zu gehen, sollte eine Alternativlösung gefunden werden. Der Varistor wurde parallel zum Eingang des Umrichters geschaltet. Um die Messungen nicht zu verfälschen wurde er nach getroffenen Einstellungen (vor der jeweiligen Messung) entfernt.

7 Anhang

Der Anhang beinhaltet ergänzende Dokumente, Tabellen und Abbildungen.

7.1 Ergänzende Diagramme

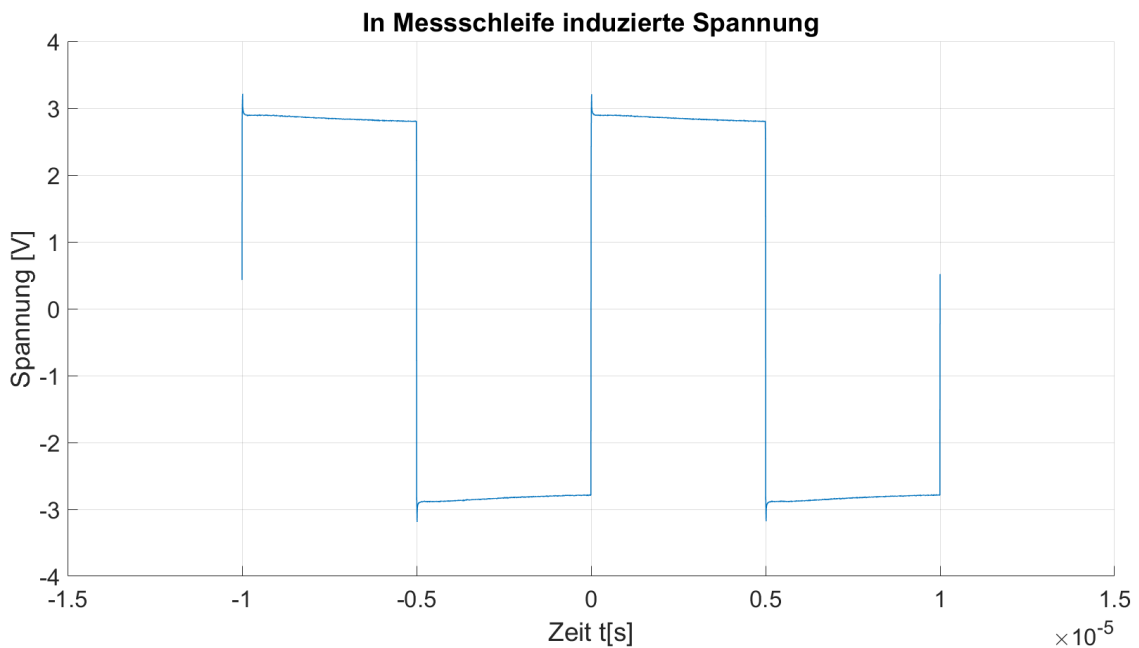


Abbildung 54: In Messschleife induzierte Spannung

7.2 Bauteilvergleiche

Treiber-Diode

Hersteller	Bezeichnung	Max. Stoßstrom	Sperrspannung	Durchflussspannung V_F	Sperrschichtkapazität	Bauform
Vishay	LS103A	15A	40V	1,7V@4A	50pF	SOD80
Vishay	VSSAF5L45	100A	45V	0.39V@5A	740pF	DO-221AC
Nexperia	PMEG6010CEGW	7A	60V	0.66V@1A	60pF	SOD123-2
Nexperia	PMEG40T20ER	20A	40V	0.6V@5A	145pF	SOD123W

Tabelle 20: Auflistung verschiedener Dioden

DCDC-Converter

Hersteller	Bezeichnung	Eingangsspannung	Ausgangsspannung	Koppelkapazität	Ausgangsstrom	Effizienz	Geregelt
Traco Power	TMV 1215EN	12V	15V	15pF	65mA	66%	nein
Traco Power	TDN1-1213WISM	4.5 – 18V	15V	50pF	70mA	81%	ja
Recom	RSO-1215DZ	4.5 – 18V	±15V	30pF	34mA	75 – 80%	ja
X Power	ITA1215S	10.8 – 13.2V	±15V	50pF	33mA	81%	-
Recom	R12P15D	12V	±15V	10pF	±33mA	75 – 80%	nein
X Power	ISA1515	13.5 – 16.5V	±15V	20pF	±33mA	81%	-
Mean Well	SPAN02A-15	12V	15V	10pF	134mA	84%	ja
Victor	PI3105-00-HVIZ	16.2 – 19.8V	18V	-	3.3A	89%	-
Recom	R15P21503D	15V	+15V/-3V	10pF	+93/-185mA	81%	nein
Recom	RO-1524S	12V	+24V	15-120pF	42mA	78-85%	nein

Tabelle 21: Auflistung verschiedener DCDC-Converter

Synchrongleichrichter Treiber

Hersteller	Bezeichnung	Einschaltstrom	Ausschaltstrom	V _{DS} max.	Threshold Spannung V _{SD} AD-ON	Threshold Spannung V _{SD} AD-OFF	Propagation Delay ON	Propagation Delay OFF	Spannungsteiler möglich
Texas Instruments	LM5051	66mA (max. 10.2V)	3.5A	100V	45mV	~5mV	-	-	Ja 1:10
Texas Instruments	UCC24610	1A (max. 4.8V)	2A	5V	150mV	5mV	44ns	16ns	theoretisch ja (V _{CC} = 5V) 1:200
Texas Instruments	UCC24612	1A (max. 10.2V)	4A	230V	240mV	9mV	80ns	16ns	Ja 1:4
Fairchild	FAN6240	Treiber nötig (max. 5V)	Treiber nötig	100V	210mV	-10mV	20ns	20ns	Ja 1:10
Onsemi	NCP4303A	2.5A (max. 16V)	5A	200V	85mV	0mV	60ns	40ns	Ja 1:4
Onsemi	NCP4306	2A (max. 17V)	7A	200V	75mV	0mV	30ns	13ns	Ja 1:4
NXP Semiconduct	TEA1792TS	0.4A (max. 12V)	2.7A	120V	220mV	12mV	75ns	-	Ja 1:10
Infineon	IR1168S	1A (max. 10.7V)	4A	200V	140mV	6mV	60ns	70ns	Ja 1:4
Infineon	IR11672AS	2A (max. 10.7V)	7A	200V	150mV	10mV	60ns	50ns	Ja 1:4
Infineon	IR1167B	2A (max. 14.5V)	7A	200V	150mV	10mV	60ns	40ns	Ja 1:4

Tabelle 22 Auflistung verschiedener Synchrongleichrichter Treiber

7.3 Schaltungen

7.3.1 Testplatine

DCDC Converter, Treiber und Eingänge

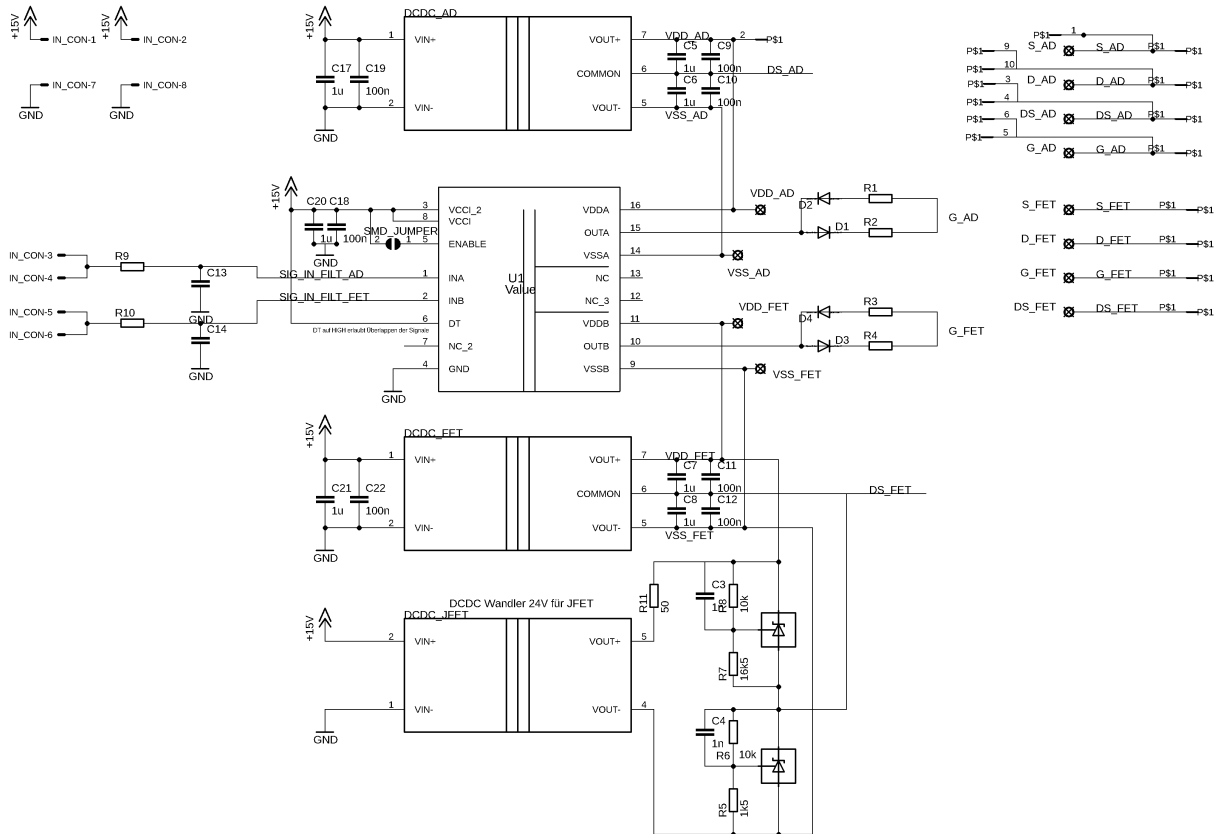


Abbildung 55: Abbildung 56: Beschaltung der DCDC Converter und Treiber einer Testplatine

Verschiedene Transistoren

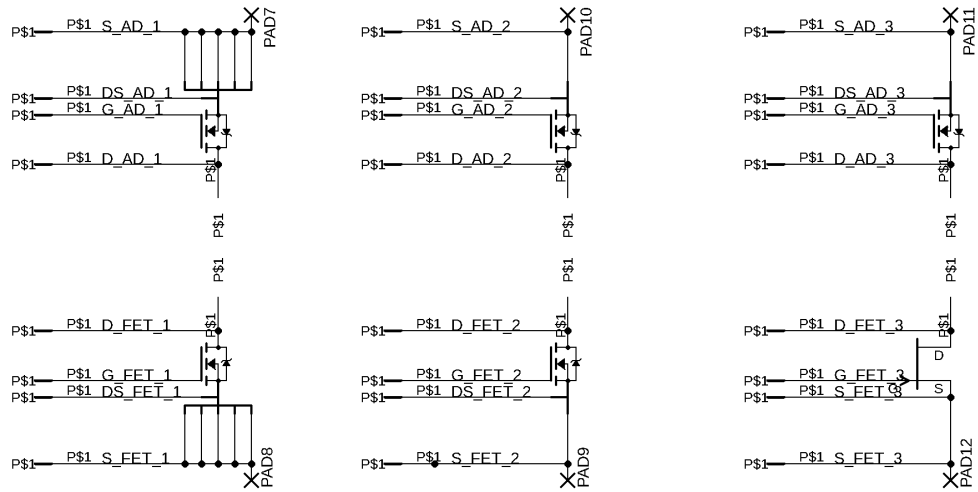


Abbildung 57: Beschaltung der verschiedenen Transistoren

„Aktive Diode“-Modul

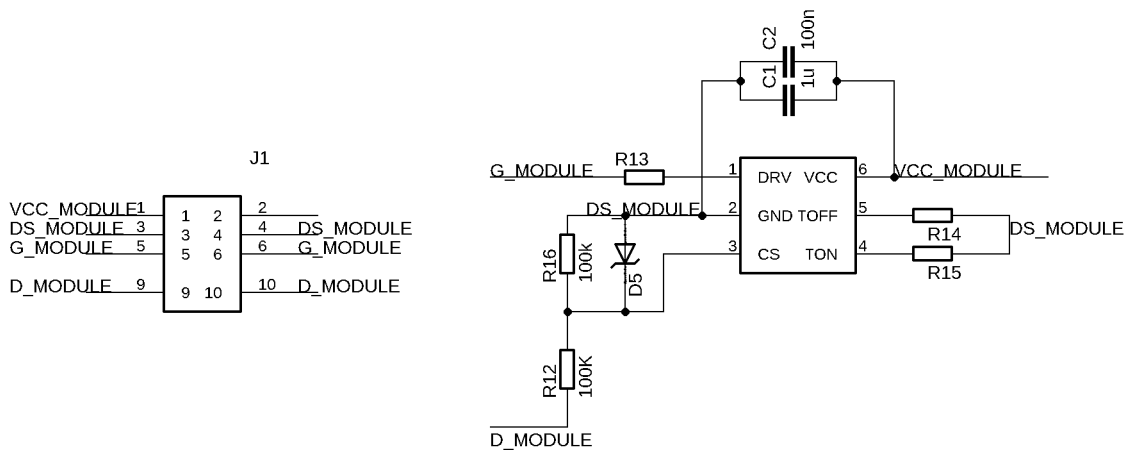


Abbildung 58: Beschaltung des „aktive Diode“-Moduls

7.3.2 3-phasiger Umrichter

DCDC Converter, Treiber und Eingänge

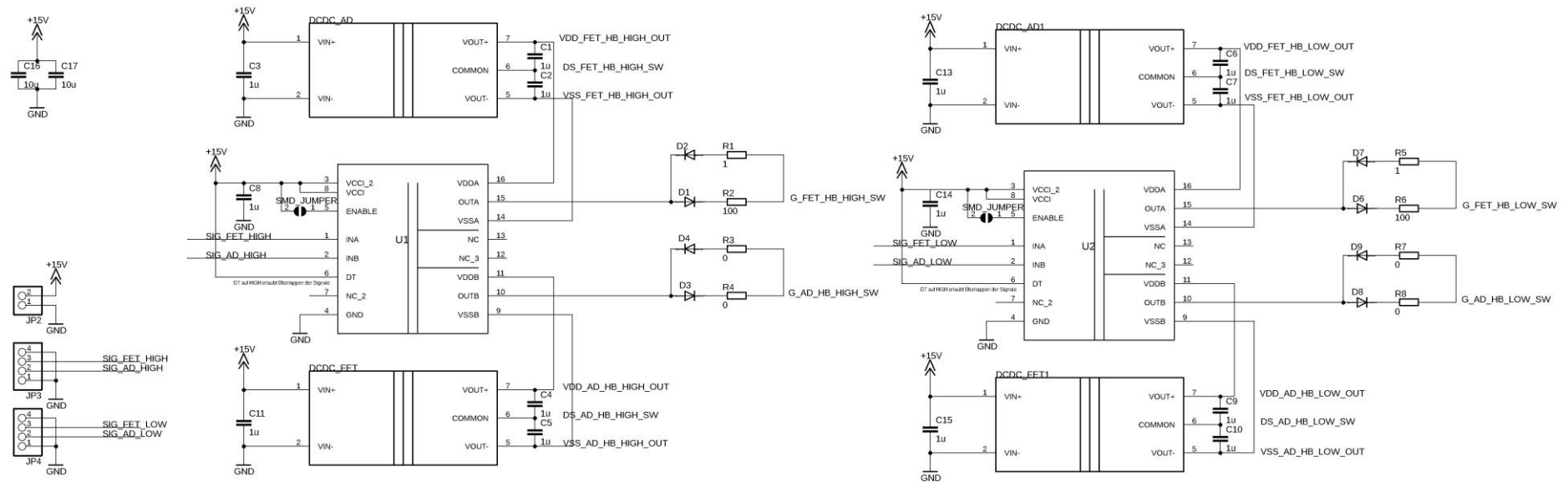


Abbildung 59: Beschaltung der DCDC Converter und Treiber einer der drei Platinen

Halbbrücke

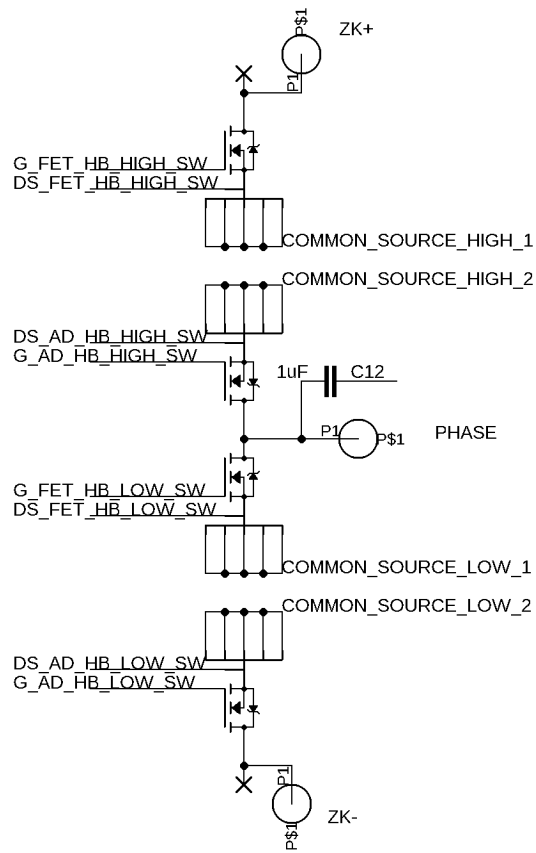


Abbildung 60: Beschaltung der Transistoren einer Halbbrücke

7.3.3 Pulsmustergenerierung

Logikschaltung zur Pulsmuster Generierung, Überlappungslogik und Dioden-Ansteuerung

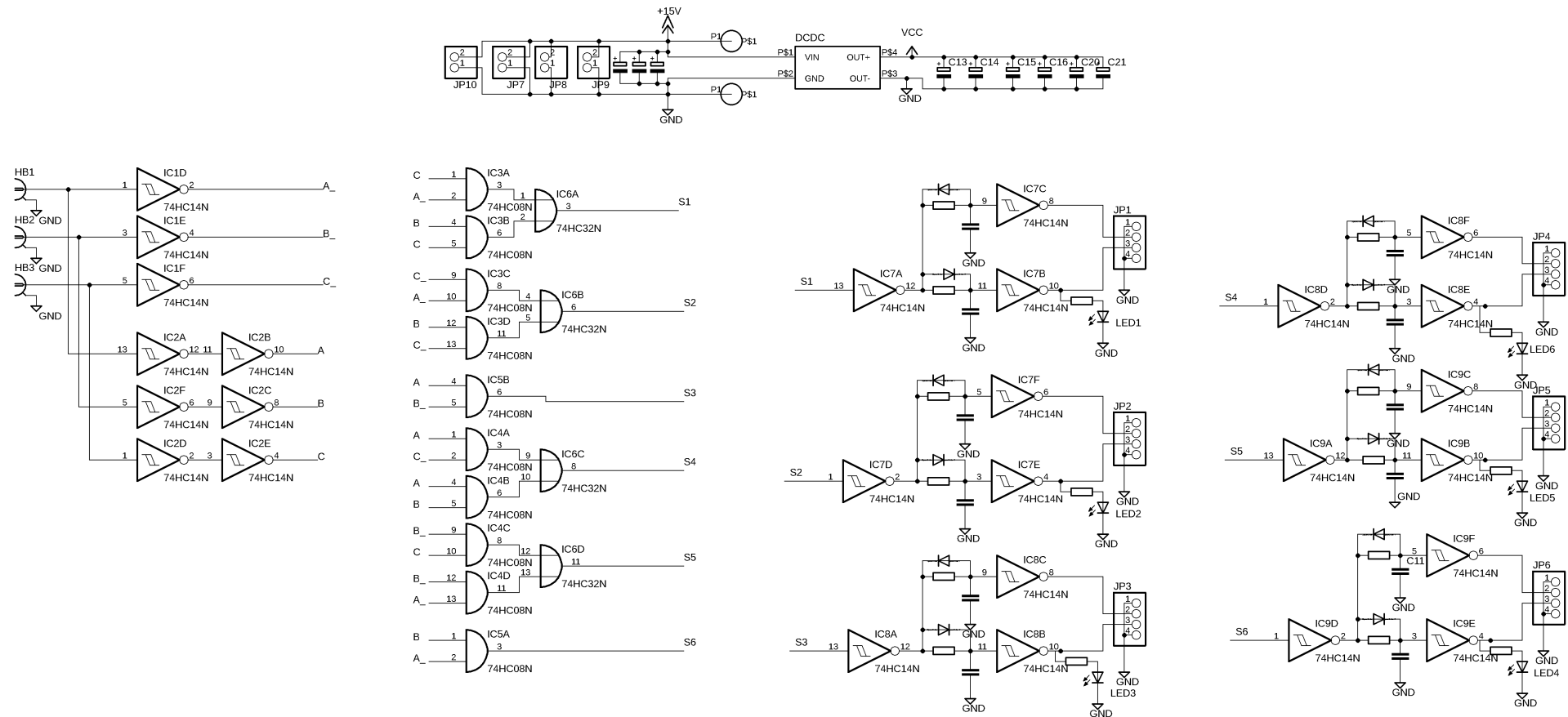


Abbildung 61: Logikschaltung zur Pulsmustergenerierung (links) inklusive Überlappungslogik und Dioden-Ansteuerung (rechts)

7.4 Layouts

Testplattenen

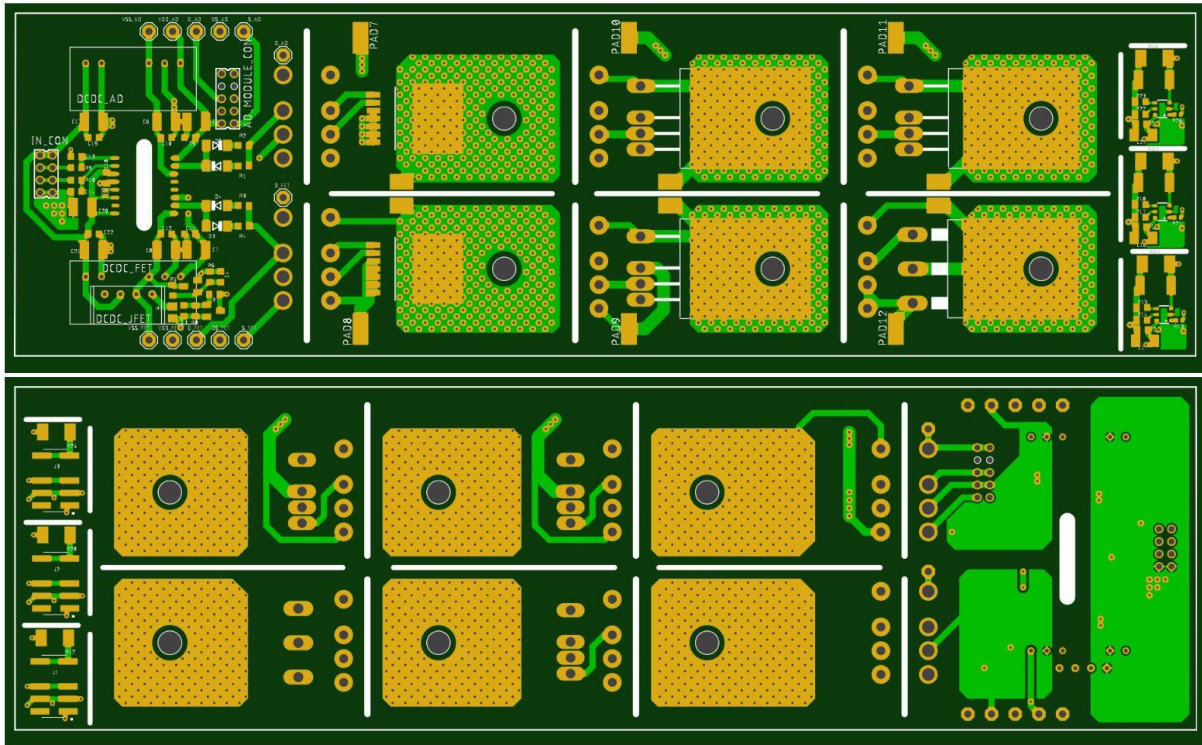


Abbildung 62: Layout der Testplattenen TOP (oben) und BOTTOM (unten)

3-phasiger Umrichter (einzelne Halbbrücke)

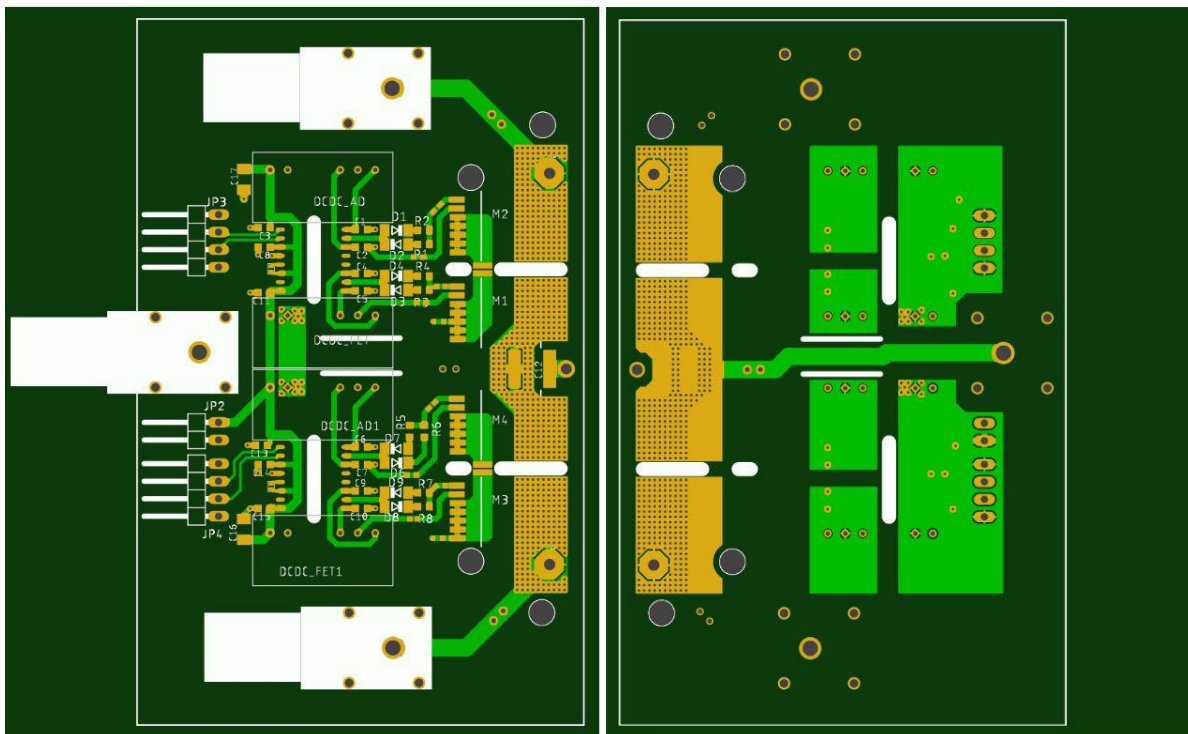


Abbildung 63: Layout einer Halbbrücke des 3-phasigen Umrichters TOP (links) und BOTTOM (rechts)

Umrechnungs- und Überlappungslogik

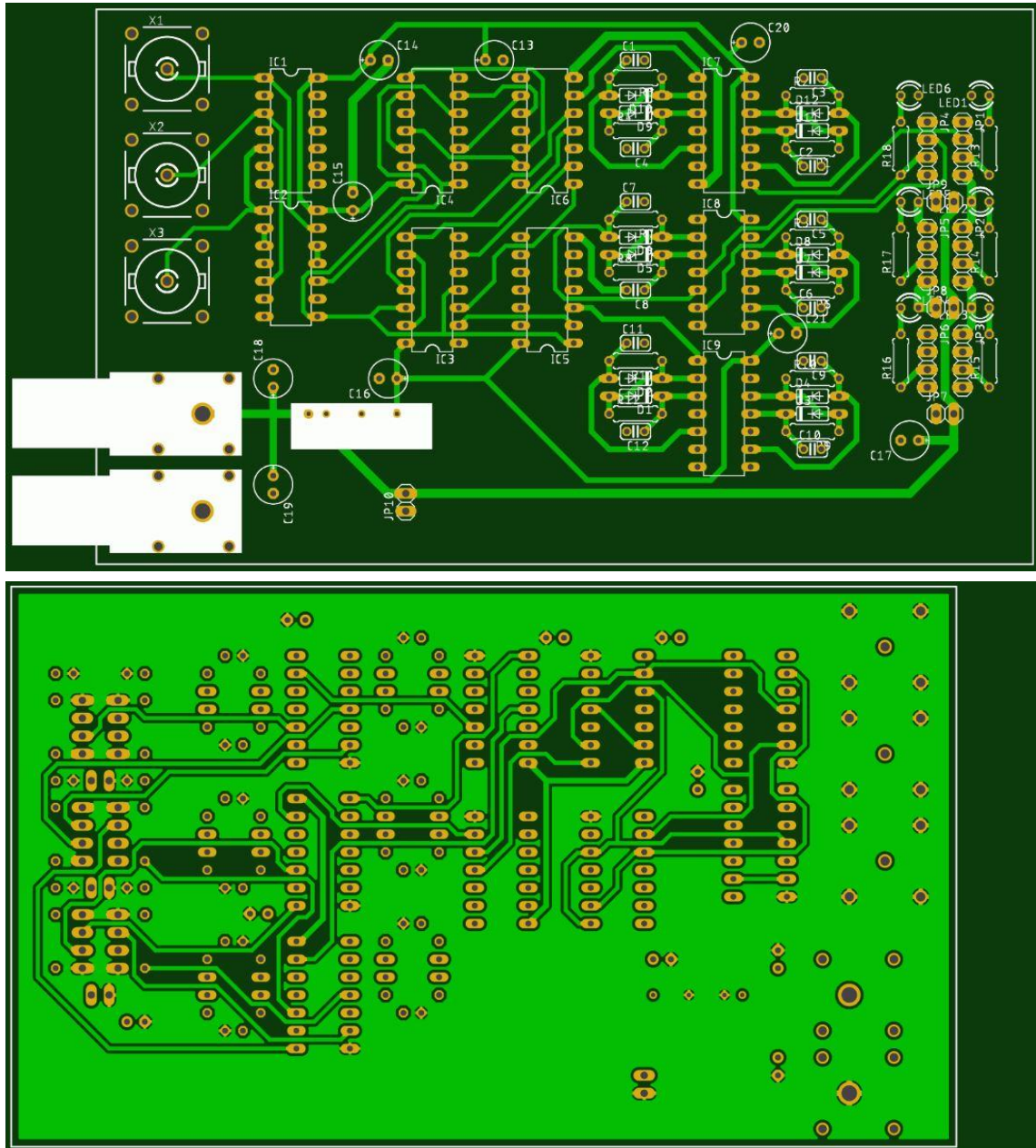


Abbildung 64: Layout Umrechnungs- und Überlappungslogik TOP (oben) und BOTTOM (unten)

8 Abbildungsverzeichnis

Abbildung 1: Pulswechselrichters mit Stromzwischenkreis und Ohmsch-Induktiver Last	7
Abbildung 2: Limit of Silicon [3].....	9
Abbildung 3: Standard MOSFET und Superjunction MOSFET [5].....	11
Abbildung 4: Eigenschaften von Wide-Bandgap Materialien [7]	11
Abbildung 5: Schaltungskonzept mit J-FETs als Primärschaltelemente und MOSFETs als "aktive Dioden"	12
Abbildung 6: Verlustleistung verschiedener JFETs über der Frequenz aufgetragen	17
Abbildung 7: Verlustleistung verschiedener MOSFETs über der Frequenz aufgetragen	17
Abbildung 8: Packages der ausgewählten Transistoren. a) Infineon IMZ120R045M1 (TO-247-4) [9]; b) Cree CS3M0065090J (T0-263-7) [10]; c) USiC UJ3N120070K3S (TO-247-3) [11]	18
Abbildung 9: Kommutierungszelle zur messtechnischen Betrachtung der Halbleiterbauelemente	19
Abbildung 10: Schematische Darstellung einer Testplatine.....	20
Abbildung 11: Beschaltung des Gate-Treibers	22
Abbildung 12: Schaltung zur Aufteilung der Spannung des gewählten 24V DCDC Wandlers	24
Abbildung 13: Beschaltung des Synchrongleichrichter Treibers.....	25
Abbildung 14: Kommutierungszelle	26
Abbildung 15: Gesamter Umrichter mit ohmscher Last	28
Abbildung 16: Signalverläufe mit MOSFET von Cree als Schalter ($R_g = 4.7\Omega$)	29
Abbildung 17: Darstellung der Schwingungen mit und ohne zusätzlicher Kapazität parallel zu D1	30
Abbildung 18: Bemaßter Kommutierungskreis der aufgebauten Kommutierungszelle	32

Abbildung 19: Rückstromspitze im passiven Zweig, bedingt durch Sperrverzögerungsladung	34
Abbildung 20: Vergleich des Sperrverzögerungsverhaltens der Bodydioden der verschiedenen Transistoren (nicht angesteuert)	35
Abbildung 21: Vergleich des Sperrverzögerungsverhaltens der Bodydioden der verschiedenen Transistoren (angesteuert)	36
Abbildung 22: Vergleich der Vorwärtsspannungen der Bodydioden der verschiedenen Transistoren (nicht angesteuert)	37
Abbildung 23: Vergleich der Vorwärtsspannungen der Bodydioden der verschiedenen Transistoren (angesteuert)	38
Abbildung 24: Darstellung der Verluste für verschiedene Transistoren als Diode aufgetragen über die Schaltfrequenz	40
Abbildung 25: Darstellung der Verluste für verschiedene Transistoren als Diode aufgetragen über die Schaltfrequenz (hochgerechnet)	41
Abbildung 26 Darstellung der Verluste (gelb), die beim Ein- bzw. Ausschalten im aktiven Transistor umgesetzt werden.....	42
Abbildung 27: Darstellung der Verluste für verschiedene Transistoren als Schalter aufgetragen über die Schaltfrequenz bei 4A Zwischenkreisstrom.....	44
Abbildung 28: Ansteuerung der „aktive Diode“ mittels des „aktive Diode“-Moduls ...	45
Abbildung 29 Schaltung des 3-phasigen Pulswechselrichters.....	46
Abbildung 30: Leistungsteil des Wechselrichters in planarem Aufbau.....	47
Abbildung 31: Aufbau des 3-phasigen Pulswechselrichters	48
Abbildung 32: Definition der der Ströme I_A , I_B , I_C	49
Abbildung 33: Darstellung des Stromraumzeigers für eine Periode des modulierten Signals (links), sowie für einen Teilsektor (rechts) [13]	50
Abbildung 34: Pulsmuster einer Periode von einem Modulierten Sinus Signal mit 50Hz ($m_i = 0.5$)	51
Abbildung 35: Gegenüberstellung der Raumzeigerdarstellungen von UZK (links) bzw. IZK (rechts) Umrichter	52

Abbildung 36: Logikschaltung zur Umrechnung der Schaltzustände von Spannungszwischenkreis zu Stromzwischenkreis.	53
Abbildung 37: Tastverhältnisse für IZK und UZK Umrichter über einer Periode ($m_u=1$)	55
Abbildung 38: Überlappingslogik und Dioden-Ansteuerung	56
Abbildung 39: Wärmeableitung von DIE zu Kühlkörper (Der Chip (DIE) ist auf der Kupferfahne aufgelötet, Der Transistor ist auf der Platine aufgelötet)	58
Abbildung 40: Bearbeiteter Kühlkörper	60
Abbildung 41: Lüfter für erzwungene Konvektion an den Kühlkörpern	60
Abbildung 42: Zwischenstück zwischen Lüfter und Platinen (links: Ansicht oben, rechts: Ansicht unten).....	61
Abbildung 43: Aufbau des gesamten Wechselrichters inklusive Kühlung.....	62
Abbildung 44: Messschaltung des 3-phasigen Wechselrichters	63
Abbildung 45: Zeigt die Ausgangsströme.	66
Abbildung 46: Zeigt die Spannung im Zwischenkreis.	66
Abbildung 47: Schaltverhalten im passiven Zweig (obere Transistoren)	68
Abbildung 48: Wirkungsgradmessung bei maximaler Aussteuerung.....	70
Abbildung 49: Wirkungsgradmessung bei verschiedenen Modulationsfrequenzen (30Hz – 5kHz)	71
Abbildung 50: Wirkungsgradmessung bei verschiedenen Modulationsindizes.....	71
Abbildung 51: Wirkungsgradmessung bei zwei verschiedenen Schaltfrequenzen (50kHz und 100kHz).....	73
Abbildung 52: Wärmebild von oben.....	73
Abbildung 53: Wärmebild von der Seite	74
Abbildung 54: In Messschleife induzierte Spannung	77
Abbildung 55: Abbildung 56: Beschaltung der DCDC Converter und Treiber einer Testplatine.....	80
Abbildung 57: Beschaltung der verschiedenen Transistoren.....	81

Abbildung 58: Beschaltung des „aktive Diode“-Moduls	81
Abbildung 59: Beschaltung der DCDC Converter und Treiber einer der drei Platinen	82
Abbildung 60: Beschaltung der Transistoren einer Halbbrücke.....	83
Abbildung 61: Logikschaltung zur Pulsmustergenerierung (links) inklusive Überlappingslogik und Dioden-Ansteuerung (rechts).....	84
Abbildung 62: Layout der Testplatinen TOP (oben) und BOTTOM (unten)	85
Abbildung 63: Layout einer Halbbrücke des 3-phasigen Umrichters TOP (links) und BOTTOM (rechts).....	85
Abbildung 64: Layout Umrechnungs- und Überlappingslogik TOP (oben) und BOTTOM (unten).....	86

9 Literaturverzeichnis

- [1] D. Schröder, Leistungselektronische Schaltungen, 3., überarbeitete und erweiterte Auflage, Berlin Heidelberg: © Springer-Verlag, 2012.
- [2] I. R. Carl Blake and Chris Bull, „infineon.com,“ 19 November 2018. [Online]. Available: https://www.infineon.com/dgdl/Infineon-IGBT_or_MOSFET_Choose_Wisely-ART-v01_00-EN.pdf?fileId=5546d462533600a40153574048b73edc.
- [3] Infineon Technologies AG, „infineon.com,“ 2016. [Online]. Available: https://www.infineon.com/dgdl/Infineon-ApplicationNote_600V_650V_700V_800V_CoolMOS_CE-AN-v01_01-EN.pdf?fileId=5546d46249cd10140149e27f91fa5ede.
- [4] Infineon Technologies AG, „infineon.com,“ 16 November 2015. [Online]. Available: https://www.infineon.com/dgdl/Infineon-ApplicationNote_650V_CoolMOS_CFDA-AN-v05_00-EN.pdf?fileId=db3a304340155f3d014034da2d844b41. [Zugriff am 20 November 2018].
- [5] J. Hancock, F. Stueckler und E. Vecino, „infineon.com,“ 25 April 2013. [Online]. Available: https://www.infineon.com/dgdl/Infineon-ApplicationNote_650V_CoolMOS_C7_Mastering_the_Art_of_Quickness-AN-v01_00-EN.pdf?fileId=db3a30433e5a5024013e6a966779640b. [Zugriff am 11 November 2018].
- [6] D. G. Deboy und D. H. Kapels, „www.elektroniknet.de,“ 24 Juni 2009. [Online]. Available: <https://www.elektroniknet.de/halbleiter/coole-mosfets-1436-Seite-2.html>. [Zugriff am 2018 November 21].
- [7] P. W. Obermayr, „Bye-bye Silizium,“ Graz, 2017.
- [8] W. R. Wiltberger, „Pulswechselrichter mit Stromzwischenkreis,“ in *Masterarbeit*, Graz, 2013, p. 8.

- [9] Produktbild, „Infineon,“ [Online]. Available: <https://www.infineon.com/cms/en/product/packages/PG-TO247/PG-TO247-4-1/>. [Zugriff am 15 April 2019].
- [10] Cree, „Datenblatt Cree C3M0065090J,“ Cree, Juni 2015. [Online]. Available: <https://www.wolfspeed.com/downloads/dl/file/id/145/product/1/c3m0065090j.pdf>. [Zugriff am 29 März 2019].
- [11] Produktbild, „DigiKey,“ [Online]. Available: <https://www.digikey.ca/product-detail/en/cree-wolfspeed/C3M0065090J/C3M0065090J-ND/5253284>. [Zugriff am 14 April 2019].
- [12] D. T. I. UCC21521, „www.ti.com,“ [Online]. Available: <https://www.ti.com/lit/ds/symlink/ucc21521.pdf>. [Zugriff am 2019 Mai 01].
- [13] Recom, „Datenblatt Recom RO-1524S,“ März 2019. [Online]. Available: <https://recom-power.com/pdf/Econoline/RO.pdf>. [Zugriff am 18 Juni 2019].
- [14] USiC, „Datenblatt USiC UJ3N120070K3S,“ Dezember 2018. [Online]. Available: https://unitedsic.com/datasheets/DS_UJ3N120070K3S.pdf. [Zugriff am 03 März 2019].
- [15] E. B. Rosa, „The Self and Mutual Inductances of Linear Conductors,“ *Bulletin of the Bureau of Standards*. 4, Nr. 2, p. 301–344, 1908.
- [16] OnSemi, „Datenblatt OnSemi NCP4306,“ Dezember 2018. [Online]. Available: <https://www.onsemi.com/pub/Collateral/NCP4306-D.PDF>. [Zugriff am 2019 Juni 11].
- [17] L. N. u. A. Magyar, „Modelling a Three-Phase Current Source Inverter,“ *Hungarian Journal of Industry and Chemistry*, pp. 105-111, 2016.
- [18] A. Schweitzer, „Temperatur Management bei Leiterplatten,“ Fine Line, Fine Line Gesellschaft für Leiterplattentechnik mbH 40724 Hilden DE, 2017.
- [19] D. S.-P. 1800ST, „tds.henkel.com,“ November 2018. [Online]. Available: <http://tds.henkel.com/tds5/Studio/ShowPDF/BERGQUIST%20SIL%20PAD%20TSP%201800ST-EN?pid=BERGQUIST%20SIL%20PAD%20TSP%201800ST&format=MTR&subformat=HYS&language=EN&plant=WERCS>. [Zugriff am 2 Mai 2019].

- [20] „Admess.de,“ 2019. [Online]. Available: <https://www.admess.de/leser/grundlagen-rogowskispulen.html>. [Zugriff am 2019 Juni 04].