



Martin Posch, BSc

Erstellung eines Demonstrators zur Impedanzmessung von Lithium-Ionen-Akkumulatoren

MASTERARBEIT

zur Erlangung des akademischen Grades

Diplom-Ingenieur

Masterstudium Telematik

eingereicht an der

Technischen Universität Graz

in Zusammenarbeit mit

Infineon Technologies Austria AG

Begutachter: Ass.Prof. Dipl.-Ing. Dr.techn. Peter Söser

Institut für Elektronik

Leiter: Univ.-Prof. Dipl.-Ing. Dr.techn. Bernd Deutschmann

Betreuer (Infineon): Dipl.-Ing. Clemens Kain

Graz, Mai 2018



Eidesstattliche Erklärung

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt, und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe. Das in TUGRAZonline hochgeladene Textdokument ist mit der vorliegenden Masterarbeit identisch.

Datum

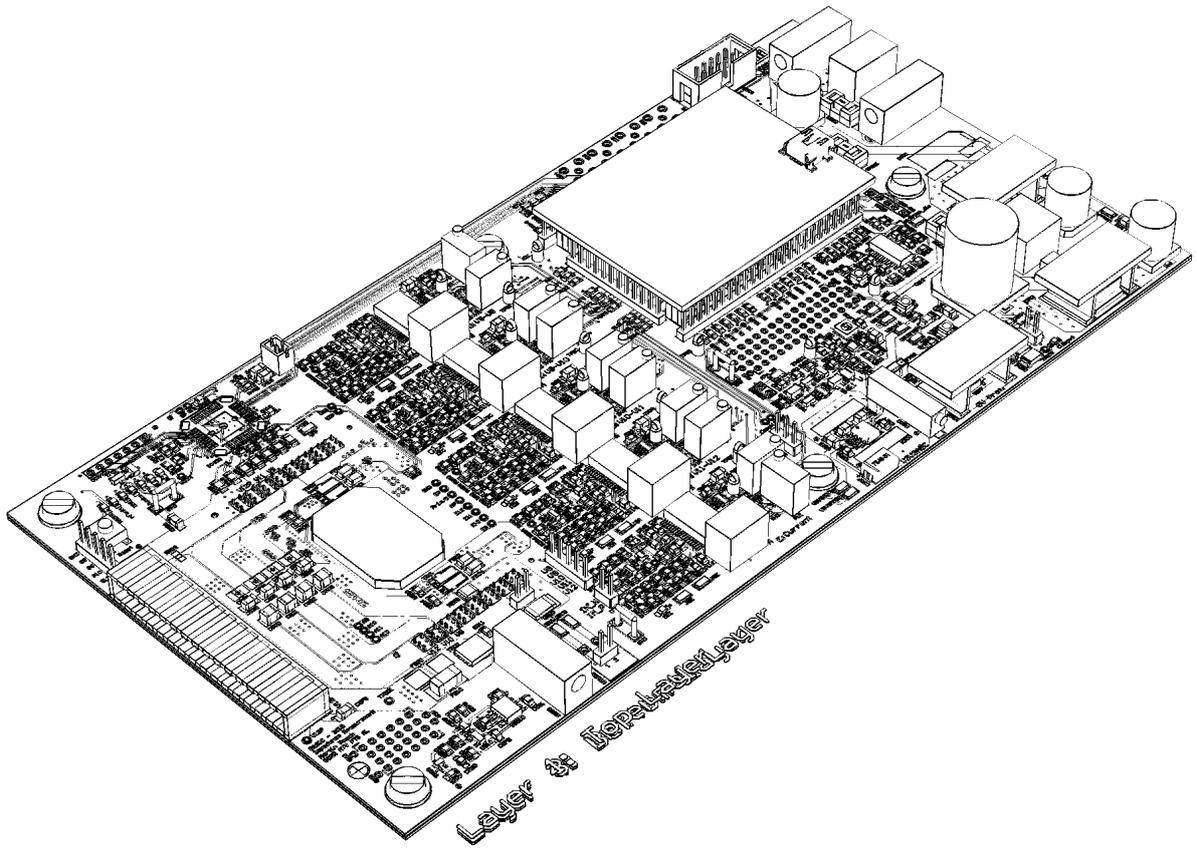
Unterschrift

Kurzfassung

Eine zentrale Komponente für elektrisch angetriebene Autos ist deren Energiespeicher in Form von Lithium-Ionen-Akkumulatoren. Für eine optimale Leistung wird ein Batteriemanagementsystem (BMS) benötigt. Ein solches System ist bei Infineon Technologies Austria AG derzeit in Entwicklung und bietet unter anderem die Möglichkeit, über das „Active Balancing“ genannte Verfahren einen effizienten Ladungsausgleich verschieden geladener Zellen zu vollziehen. Im Zuge dieser Masterarbeit soll ein diskreter Demonstrator-Aufbau entwickelt werden, der basierend auf diesem Balancing-Verfahren eine Erregung der Batterie mit sinusförmigen Strömen erzielt. Dies ist die Voraussetzung für die Bestimmung der Impedanz einer Zelle mit der elektrochemischen Impedanzspektroskopie (EIS). Damit steht eine Grundlage zur Verfügung, anhand der beispielsweise eine Aussage über den Lade- und Alterungszustand der Batterie getroffen werden kann. Die Integration dieses Konzeptes in den BMS-Chip würde verglichen mit dem Stand der Technik eine kostengünstige, alleinstehende Lösung für eine solche Bestimmung darstellen. Die vorliegende Arbeit befasst sich mit der Konzipierung und Simulation des Projekts, beschreibt im Detail dessen Umsetzung in Form eines Demonstrator-Boards sowie präsentiert abschließend die erzielten Ergebnisse.

Abstract

A central part of an electric vehicle is its energy storage in the form of a lithium-ion battery. A battery management system is required for an optimal performance. Such a system is currently in development at Infineon Technologies Austria AG and offers, among other things, the option to use a procedure called “active balancing” to harmonize the state of charge between imbalanced cells. Over the course of master’s thesis a discrete demonstrator setup should be developed, which aims to create a sinusoidal current excitation based on this balancing method. This is the prerequisite to determine the impedance of a cell via the electrochemical impedance spectroscopy (EIS). This provides a basis by which for example a determination of the state of charge and state of health of a battery can be made. The integration of this concept into the BMS chip would be compared to the state of the art an inexpensive, standalone solution for such evaluations. The work in hand presents the conceptual design and simulation of this project, describes in detail its implementation in form of a demonstrator board and concludes by showing its findings.



Inhaltsverzeichnis

Kurzfassung	iii
Akronyme	vii
1. Einleitung	1
1.1. Motivation	1
1.2. Ziel der Arbeit	2
2. Grundlagen	3
2.1. Lithium-Ionen-Akkumulator	3
2.1.1. Grundlagen	3
2.1.2. Alterung	4
2.2. Balancing	6
2.2.1. Grundlagen	6
2.2.2. Implementierung	7
2.3. Impedanz	10
2.3.1. Elektrochemische Impedanzspektroskopie	11
2.3.2. Darstellung und Analyse	13
2.4. TLE8000 Batteriemanagement Chip	14
3. Konzept	19
3.1. Vorgaben	19
3.1.1. Hardware	19
3.1.2. Software	22
3.2. Demonstrator Konzept	22
3.2.1. Komponenten	24
3.2.2. Schaltplan und Layout	26
4. Implementierung	29
4.1. Simulation der Schaltung	29
4.1.1. Schaltplan	29
4.1.2. Simulation	31

Inhaltsverzeichnis

4.1.3.	Ergebnisse	32
4.2.	Schaltplan	34
4.2.1.	Top Level	34
4.2.2.	Versorgung	35
4.2.3.	Transformator	37
4.2.4.	TLE8000	39
4.2.5.	ADC	40
4.2.6.	FPGA	42
4.3.	Layout	43
4.3.1.	Transformator	44
4.3.2.	ADCs und TLE8000	46
4.3.3.	Digitalteil und Spannungsversorgung	47
4.4.	FPGA Design	47
4.4.1.	ADC Modul	47
4.4.2.	PWM Modul	48
5.	Ergebnisse und Analyse	50
5.1.	Inbetriebnahme und Kalibrierung	50
5.1.1.	ADC	50
5.1.2.	Balancing	51
5.1.3.	Sinus-Modulation	52
5.1.4.	Messungen	53
5.1.5.	Vergleichsmessungen	57
6.	Zusammenfassung und Ausblick	62
A.	Fotos	65
	Literatur	68

Akronyme

<i>ADC</i>	Analog to Digital Converter
<i>BMS</i>	Battery Management System
<i>DC</i>	Direct Current; Gleichspannung
<i>FFT</i>	Fast Fourier Transform
<i>FPGA</i>	Field Programmable Gate Array
<i>GPIO</i>	General Purpose Input Output
<i>IBCB</i>	Inter Block Communication Bus
<i>IC</i>	Integrated Circuit
<i>LDO</i>	Low Drop Out; Spannungs-Längsregler
<i>MOSFET</i>	Metal Oxide Semiconductor Field Effect Transistor
<i>OCV</i>	Open Circuit Voltage
<i>PCB</i>	Printed Circuit Board
<i>SAR – ADC</i>	Successive Approximation Register ADC; Art von Analog-Digital Wandler
<i>SMU</i>	Source Measure Unit; Kombiniert Strom-/Spannungs-Netzteil mit Multimeter in einem Gerät
<i>SOC</i>	State Of Charge
<i>SOH</i>	State Of Health
<i>SPI</i>	Serial Peripheral Interface
<i>SPICE</i>	Simulation Program with Integrated Circuit Emphasis; Simulationssoftware
<i>TLE8000</i>	Infineon-Interne Bezeichnung eines BMS Chips

Abbildungsverzeichnis

2.1.	Entladecharakteristik einer Lithium-Eisenphosphat Zelle	4
2.2.	Beispiel für eine kapazitive Balancing Methode	7
2.3.	Induktive Balancing Methode nach dem "Flyback" Prinzip	9
2.4.	Prinzip des Top und Bottom Balancings	10
2.5.	Vereinfachtes Ersatzschaltbild einer Batteriezelle	11
2.6.	Phasenversatz des Stromes	12
2.7.	Nyquist Plot eines RC-Gliedes	14
2.8.	Ideales Impedanzspektrum einer Li-Ionen Zelle mit Warburg-Element (Andre u. a., 2011)	15
2.9.	Mögliche Rückschlüsse aus verschiedenen Impedanzkurven (Werte in Anlehnung an Buller u. a., 2005; Savvidis u. a., 2015)	16
2.10.	Vereinfachtes TLE8000 Blockdiagramm	17
2.11.	Externe Balancing-Schaltung für eine Zelle	18
3.1.	Blockdiagramm des Demonstrators	20
3.2.	Batteriesimulator	21
3.3.	PWM Signal mit moduliertem Sinus	23
3.4.	FPGA Modul Blockdiagramm	25
3.5.	FPGA Modul Ober- und Unterseite	26
3.6.	Trafo	27
3.7.	Anordnung der Funktionsblöcke am PCB	28
4.1.	Batteriemodell für die Simulationsschaltung	29
4.2.	Schaltplan für die Simulation des Demonstrators	31
4.3.	Simulationsergebnis links verglichen mit theoretischer Berechnung rechts, dargestellt als Nyquist- und Bode-Diagramme	33
4.4.	Hierarchie und Übersicht des Schaltplanes	35
4.5.	Spannungsversorgungen und Schutzbeschaltung	36
4.6.	Schaltplan zum Transformator	38
4.7.	Beschaltung des TLE8000	39
4.8.	Schaltplan einer der ADC-Kanäle	41
4.9.	FPGA	43

Abbildungsverzeichnis

4.10. Einzelansicht der Ebenen (nur linke Hälfte der Platine)	45
4.11. Layout der gesamten Platine (1., 3. und 4. Ebene dargestellt in rot, gelb und blau respektive)	46
4.12. Blockdiagramm der Sinus-Modulierung der PWM im FPGA	49
5.1. Drain-Spannungsverlauf beim Balancing	51
5.2. Signale der Komparatorschaltung	52
5.3. Lückenhafte Sinus-Modulation	52
5.4. Diskrete Sinus-Nachbildung	53
5.5. Demonstrator mit Li-Ionen Block	54
5.6. ADC-Messung von Strom und Spannung bei 1 Hz	55
5.7. Nyquist-Plot einer der Zellen des Li-Ionen-Blocks	56
5.8. Zusätzliches RC-Glied in Serie zu einer Zelle	57
5.9. Nyquist-Plot mit zusätzlichem RC-Glied als Impedanz	58
5.10. Bode-Diagramm der Messungen mit und ohne RC-Glied in Serie	59
5.11. Nyquist-Plot der Zelle mit externer Anregung, Ergebnis von Oszilloskop und ADC Messung	60
5.12. Nyquist-Plot der Zelle mit externer Anregung und RC-Glied, Ergebnis von Oszilloskop und ADC Messung	61
A.1. Batteriesimulator mit aufgesetztem Demonstrator	65
A.2. Platinenoberseite	66
A.3. Platinenunterseite	67

1. Einleitung

1.1. Motivation

Seit Henry Ford zu Beginn des 20. Jahrhunderts mit der Einführung seines „Model T“ der Welt gezeigt hat, wie ein gutes und zugleich leistbares Automobil auszusehen hat, war der enorme Erfolg des Autos nicht mehr aufzuhalten. 15 Millionen Stück konnte er damals weltweit umsetzen - ein Rekord, der erst Jahrzehnte später mit dem Volkswagen Käfer überboten werden konnte. Über viele Generationen hin hat sich das Auto weiterentwickelt, in Hinblick auf Aussehen, Komfort, Funktionen, Leistung, und vieles mehr. (Parissien, 2013)

Was aber vom Prinzip immer gleich geblieben ist, ist die Art des Antriebes. Erst in den letzten Jahren, zunehmend motiviert durch schwindende Ölreserven und erhöhte Schadstoffbelastung, erfährt die Automobilbranche ein Umdenken was den Einsatz des Verbrennungsmotors betrifft. Alternative Energieformen und Antriebe werden gesucht, und eine der vielversprechendsten Lösungen scheint die Elektromobilität zu sein. Immer mehr Hersteller investieren in die Entwicklung von elektrifizierten Autos, sei es als Form des Hybridantriebes, oder mit rein elektrischem Antrieb.

Dieses Umdenken öffnet den Weg für die Entwicklung von innovativen Produkten, die zum langfristigen Erfolg dieser aufkommenden Technologie essentiell beitragen werden. Ein zentrales Element dabei ist der Lithium-Ionen-Akkumulator als primär verwendete Art der Energiespeicherung. Dank seiner hohen Energiedichte und flexiblen Bauformen ist dessen Einsatz in einer Vielzahl von Produkten bereits etabliert, jedoch ergeben sich mit der Verwendung im Automobilbereich noch neue Herausforderungen. So müssen eine große Menge einzelner Zellen in Serie geschaltet werden, um die benötigten hohen Spannungen zu erreichen, was wiederum ein Batteriemangement unumgänglich macht. (Gianfranco Pistoia, 2018)

In Hinblick auf die fortschreitende Entwicklung zu voll autonomen Automobilen, wird der Energiespeicher eine zunehmend sicherheitskritische Komponente. Um

1. Einleitung

daher die Zuverlässigkeit maximieren zu können sowie auch dessen optimale Nutzung zu erzielen, wird eine Lösung zur genauen Überwachung des Zustandes eines solchen Akkus erforderlich. Mit einer spezifischen Art einer solchen Überwachung beschäftigt sich nun diese Arbeit, der sogenannten elektrochemischen Impedanzspektroskopie.

1.2. Ziel der Arbeit

Basierend auf einem bei Infineon in Entwicklung befindlichen BMS-Mikrochip¹ soll ein diskreter Aufbau konzipiert und umgesetzt werden, um damit bei einem 4-Zellen Lithium-Ionen-Akkumulator ein Impedanzspektrum aufnehmen zu können.

Dazu muss es ermöglicht werden, über das Prinzip des „Active Balancing“ einen sinusförmigen Erregerstrom an den Zellen zu erzeugen, um dann Strom und Spannung an den Zellen messen zu können. Über eine Anzahl von verschiedenen Frequenzen gemessen lässt sich daraus schließlich ein Impedanzspektrum bilden.

Der Einsatz der Impedanzspektroskopie in kommerziellen Produkten, wo eine Beurteilung des Zustandes der Batterien einen Nutzen haben könnte, wurde bisher auf Grund der hohen Zusatzkosten eher gemieden. Ein wesentliches Ziel dieser Arbeit ist es daher zu zeigen, dass eine solche Messung mit der bereits für den Einsatz des „Active Balancings“ benötigten externen Beschaltung möglich ist.

Die Qualität dieser Ergebnisse soll schließlich eine Beurteilungsgrundlage für die Entscheidung liefern, diese Funktionalität in zukünftige Entwicklungen des BMS-Chips zu integrieren. Damit würde den Kunden dieses Produktes ein zusätzlicher Nutzen bei minimalen Zusatzkosten geboten werden können.

¹BMS: „Batteriemanagementsystem“

2. Grundlagen

2.1. Lithium-Ionen-Akkumulator

Es gibt grundsätzlich zwei Arten von Batterien - die einmal verwendbare Primärzelle und die wiederaufladbare Sekundärzelle. Im folgenden wird nur die Sekundärzelle - auch Akkumulator genannt - betrachtet, somit ist auch bei Verwendung des Überbegriffes „Batterie“ in diesem Kontext stets die Sekundärzelle gemeint.

2.1.1. Grundlagen

Seit den 1970er Jahren wird an Batterien auf Lithium Basis geforscht, und seit der kommerziellen Markteinführung im Jahr 1991 hat sich deren Anwendung auf die unterschiedlichsten Gebiete ausgeweitet. Eine einzelne Zelle hat eine typische Nennspannung von 3,7 V, was im Vergleich zu bisher üblichen Batterietypen eine deutliche Steigerung ist. Diese Eigenschaft erleichtert den Einsatz in vielen Applikationen, da somit weniger Zellen in Serie geschlossen werden müssen, um höhere Spannungen zu erzielen.

Allerdings sind Li-Ionen Akkus wiederum sehr empfindlich bezüglich zu hoher oder zu niedriger Spannung. Die je nach Zellchemie definierte Ladeschlussspannung soll möglichst nicht überschritten werden, andernfalls kann es eine stark reduzierte Lebensdauer zur Folge haben. Ebenso empfindlich wird auf Tiefentladung reagiert. So hat beispielsweise die häufig verwendete Lithiumcobaltoxid-Zelle eine Ladeschlussspannung von 4,2 V und eine Entladeschlussspannung von 2,5 V. Ein positiver Aspekt ist dafür hingegen, dass die Batterie über eine große Bandbreite von Ladezuständen eine nur wenig abfallende Spannungskurve aufweist, wie in Abbildung 2.1 anhand einer Lithium-Eisenphosphat Zelle dargestellt ist. (Gianfranco Pistoia, 2018)

Der vermutlich wichtigste Grund für den Einsatz von Li-Ionen Batterien ist die im Vergleich zu anderen Batterietypen hohe Energiedichte. Damit wird das Energiespeichervermögen einer Zelle definiert, welches entweder als spezifische Energie

2. Grundlagen

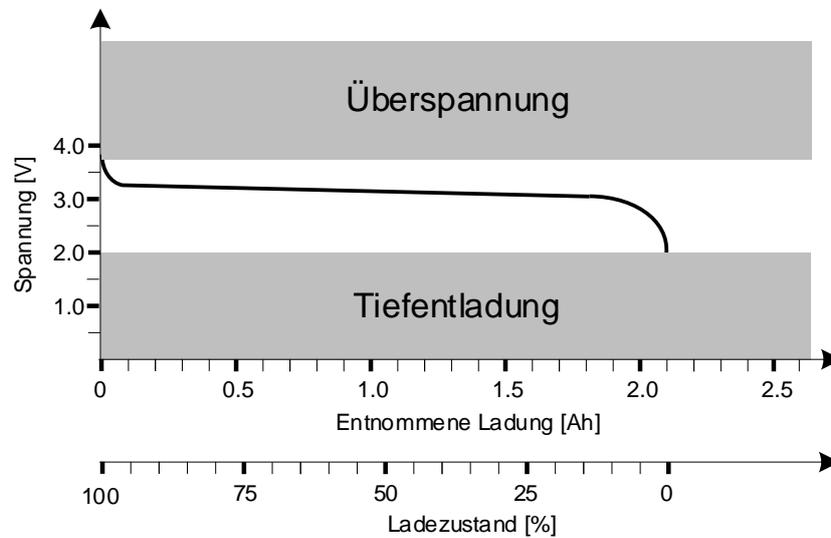


Abbildung 2.1.: Entladecharakteristik einer Lithium-Eisenphosphat Zelle

in Watt-Stunden pro Kilogramm (Wh/kg) oder als volumetrische Energiedichte in Watt-Stunden pro Volumen (Wh/l) angegeben wird. In beiden Metriken übersteigt die Li-Ionen Zelle die Werte einer Nickel-Metallhydrid Zelle um einen Faktor von zwei bis vier, je nach Zellchemie.

Bei Elektroautos spielt jede Ersparnis an Gewicht und Volumen eine wichtige Rolle, um diese in Hinblick auf Reichweite, Baugröße und Kosten optimieren zu können. Eine bei Autos im Zusammenhang mit Performance ausschlaggebende Größe ist die Leistungsdichte - hierbei gibt es analog wiederum die Unterscheidung in auf Gewicht oder Volumen bezogene Größenangabe. Damit wird die zu erreichende Höhe von Lade- und Entladeströmen spezifiziert, was für den Einsatz von leistungsstarken Elektromotoren sowie großer Rekuperation von Bremsenergie wichtig ist. (Vogel u. a., 2015)

2.1.2. Alterung

Ein für diese Arbeit wesentlicher Aspekt ist die Lebensdauer bzw. Alterung von Li-Ionen Zellen. Eine genaue Definition ist stark vom Einsatzgebiet abhängig, und wird in der Regel durch einen Prozentsatz der im Neuzustand vorhandenen Kapazität angegeben. So könnte in einem Elektroauto beispielsweise eine Restkapazität

2. Grundlagen

von 80% schon Grund für einen Austausch sein, wohingegen bei einer stationären Anwendung wie zum Beispiel der eines Pufferspeichers für Photovoltaik-Anlagen ein solcher Wert noch keinen Beanstandungsgrund darstellen würde.

Im Grunde führen zwei Umstände zu einer Verschlechterung der Kapazität einer Zelle. Dies wäre zum einen eine Alterung im direkten Sinne, also die vergangene Zeit seit der Herstellung, unabhängig davon ob die Zelle in Verwendung ist. Ungünstige Bedingungen bei der Lagerung, wie beispielsweise hohe Temperaturen, können diesen Prozess beschleunigen. Die zweite Ursache ist die Nutzung selbst, im Sinne von Lade- und Entladezyklen. Bei einer Entladung auf 0% und darauffolgender Ladung auf 100% Ladezustand spricht man von einem Vollzyklus, im Unterschied zu einem Teilzyklus. Die Lebensdauer einer Zelle kann wesentlich gesteigert werden, wenn bewusst die Bandbreite der nutzbaren Ladezustände auf 20% bis 80% beschränkt wird, wobei diese Limitierung dem allgemeinen Bestreben entgegen wirkt, ein Maximum an Energiedichte bereitstellen zu können. (Karden u. a., 2007; Vogel u. a., 2015)

Der Einsatz von Lithium-Ionen Batterien im Fahrzeug erfordert einen Zusammenschluss vieler Zellen in Serie, um die benötigten Spannungen für den elektrischen Antrieb zu erzielen. Üblicherweise wird zu diesem Zweck ein aus beispielsweise 12 Zellen bestehender Block gebildet, der wiederum in mehrfacher Anzahl in Serie geschaltet wird, um damit schließlich Spannungen von deutlich über 100 V zu erreichen.

Eine solche Konfiguration hat aber den Nachteil, dass beim Laden und Entladen eines Blocks die einzelnen Zellen nie genau gleich belastet werden, durch Unterschiede in Fertigungsgüte, Temperatur und Alter. Daher ist es für einen effizienten Einsatz notwendig, ein sogenanntes Batteriemanagementsystem (BMS) einzusetzen. Dieses führt in der Regel eine Überwachung der Spannung jeder einzelnen Zelle durch, womit in erster Linie ein Schutz vor Überladen und Tiefentladen ermöglicht wird. Weitere Funktionen eines solchen Systems können sein eine Temperaturüberwachung, Ladezustandsabschätzung sowie ein Ausgleichen von unterschiedlichen Ladeständen der Zellen, was in der Literatur als „Balancing“ bezeichnet wird.

Die Ermittlung des SOC¹ kann über mehrere Methoden erfolgen, wie zum Beispiel durch Messung der Leerlaufspannung (OCV²) oder durch eine fortlaufende Überwachung der ein- und ausfließenden Ströme (Coulomb-Counting). Eine aussagekräftige OCV-Messung setzt aber voraus, dass die Batterie zuvor für einige

¹State of Charge (Ladezustand)

²Open Circuit Voltage

2. Grundlagen

Stunden in Ruhe gewesen ist, was diese Methode für manche Anwendungsgebiete wenig interessant macht. Eine Kombination mehrerer Methoden liefert oft die besten Ergebnisse. (Cheng u. a., 2011)

2.2. Balancing

2.2.1. Grundlagen

Als „Balancing“ bezeichnet man den Vorgang, einen Ausgleich unterschiedlich geladener Zellen innerhalb eines Batterieblockes zu erhalten, wobei grundsätzlich eine Unterteilung vorgenommen wird in passives und aktives Balancing. Der Unterschied besteht darin, dass beim passiven Verfahren überschüssige Ladung mit Widerständen in Abwärme gewandelt wird, wohingegen beim aktiven Verfahren versucht wird, von der Ladung soviel wie möglich zu erhalten.

Passives Balancing

Das häufiger eingesetzte weil kostengünstigere passive Balancing benötigt nur einen zuschaltbaren Lastwiderstand pro Zelle. Die Dimensionierung und Kühlung dieser Widerstände gibt dabei die maximalen Ströme vor. Ein typischer Einsatz ist beim Laden eines Zellblockes, indem jede voll geladene Zelle solange wieder minimal entladen wird, bis auch die am langsamsten ladende Zelle ihren maximalen Füllstand erreicht hat. Es kann aber auch Sinn machen, schon im Betrieb, wenn die Batteriezellen entladen werden, einen Ausgleich durchzuführen, um für den nächsten Ladevorgang durch einen gebalancierten Ausgangszustand Zeit sparen zu können. Ein Nachteil der passiven Methode kann aber sein, dass je nach physikalischem Aufbau die abgegebene Wärme der Widerstände zu einem Temperaturanstieg der Batterie beitragen kann, was wie bereits erwähnt zu einer verfrühten Alterung führt. (Bonfiglio u. a., 2009)

Aktives Balancing

Im Gegensatz dazu bietet sich der Einsatz des aktiven Balancings auch beim Entladen der Batterien an. Üblicherweise unterbricht ein Batteriemanagementsystem den Vorgang, sobald die erste der Zellen die Grenze erreicht hat, bis zu der eine Entladung stattfinden kann bevor die Zelle Schaden nimmt. An diesem Punkt ist

2. Grundlagen

aber noch potentiell verwendbare Ladung in den anderen Zellen vorhanden. Daher kann mit einer aktiven Schaltung nun diese noch vorhandene Ladung in Teilen in die schwächste Zelle verschoben werden, womit ein effektiver Reichweitengewinn bei einem Elektroauto erzielt wird. Eine weitere Eigenschaft ist außerdem, dass die Umladevorgänge je nach System mit wesentlich höheren Strömen erfolgen können - 5 A verglichen mit 200 mA wie am Beispiel des Infineon BMS Chips. Dies ist insbesondere für Batterien mit hoher Kapazität von Vorteil. Jedoch ist das aktive Balancing mit höheren Kosten verbunden, und mit steigender Qualität der Einzelzellen reduziert sich der praktisch erzielbare Effizienzgewinn zunehmend. (Bonfiglio u. a., 2009)

2.2.2. Implementierung

Verschiedene Topologien wurden über die Zeit entwickelt, wie ein aktives oder passives Balancing realisiert werden kann. Eine Reihe von Faktoren spielen bei der Auswahl einer bestimmten Implementierung eine Rolle, allen voran üblicherweise eine Kosten zu Nutzen Abschätzung, sowie Komplexität der Umsetzung und Steuerung, Flexibilität des Einsatzes bei unterschiedlichen Batteriekonfigurationen, Geschwindigkeit des Balancing Vorganges und dabei auftretende Verluste. Während beim passiven Verfahren für Li-Ionen Zellen einfach für jede Zelle ein eigener zuschaltbarer Lastwiderstand vorgesehen wird, gibt es beim aktiven Balancing eine Vielzahl an Optionen, primär bestimmt durch die Wahl der Energiespeicher. (Daowd u. a., 2011)

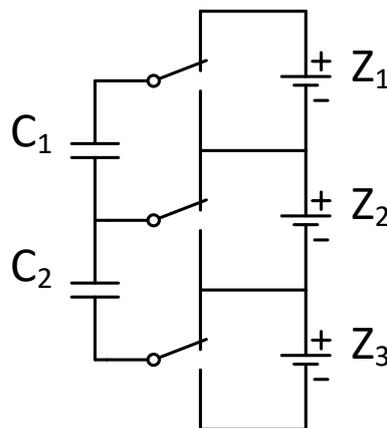


Abbildung 2.2.: Beispiel für eine kapazitive Balancing Methode

2. Grundlagen

Kapazitive Methode

Bei kapazitiven Balancing Methoden wird eine Anzahl an Kondensatoren verwendet, um Ladungen zwischen den Zellen zu verteilen. Eine einfache Umsetzung davon sieht $n-1$ Kondensatoren für n Zellen vor, die jeweils mit einer von zwei benachbarten Zellen abwechselnd verbunden werden können und damit eine Ladungsverschiebung bewirken wie in Abbildung 2.2 dargestellt. Die Größe der verwendeten Kapazitäten spielt dabei für das Ergebnis keine Rolle, hat aber einen Einfluss auf die Dauer des Vorganges. Somit tritt dem Vorteil der trivialen Ansteuerlogik sowie der geringen Kosten ein langsamer Balancing Vorgang entgegen, da es viele Durchläufe benötigt, bis weit auseinander gelegene Zellen abgeglichen werden können. Ein zweiter Ansatz ist die Verwendung eines einzelnen Kondensators, um diesen mit einer Matrix an Schaltern zu jeder der Zellen abwechselnd zu verbinden. Ein allgemeiner Nachteil dieser kapazitiven Methode ist außerdem, dass nur ein Spannungsbalancing durchgeführt werden kann, wohingegen bei der induktiven Methode ein Ladungsbalancing möglich ist. (Pascual u. a., 1997)

Induktive Methode

Bei Verwendung einer Induktivität als Energiespeicher ergeben sich ebenfalls eine Vielzahl an Möglichkeiten. So kann analog zur kapazitiven Methode eine Spule einzeln zu den Zellen verbunden werden, oder mehrere Spulen zwischen benachbarte Zellen geschaltet werden, mit ähnlichen Vor- und Nachteilen wie oben beschrieben.

Eine erweiterte Auswahl an Optionen ergibt sich durch die Verwendung von Transformatoren. Die grundsätzlichen Vorteile sind dabei, durch höhere Ströme ein deutlich schnelleres Balancing erreichen zu können sowie je nach Methode eine flexible Verschiebung der Ladungen zu erhalten. Dem gegenüber stehen hohe Kosten und eine komplexere Ansteuerung. In Daowd u. a., 2011 wird eine gute Übersicht über die verschiedenen Varianten geliefert.

Exemplarisch soll an dieser Stelle der „Flyback“ Transformator genauer beschrieben werden, da diese Konfiguration für den TLE8000 und somit für diese Arbeit relevant ist. Wie in Abbildung 2.3 abgebildet, wird ein Transformator mit einer Primärwicklung sowie der Zellenanzahl entsprechenden Menge an Sekundärwicklungen eingesetzt. Die Primär- wie Sekundärseite kann zum Batterieblock sowie zu den einzelnen Zellen geschaltet werden. Somit ergibt sich die Möglichkeit, über zwei verschiedene Methoden Ladungen zu transferieren.

2. Grundlagen

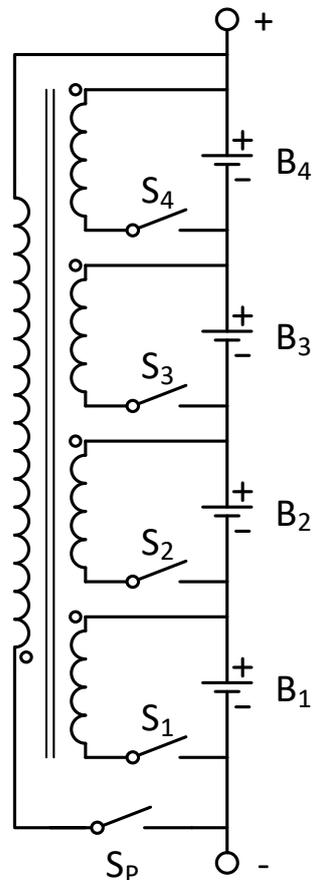


Abbildung 2.3.: Induktive Balancing Methode nach dem "Flyback" Prinzip

Beim „Top Balancing“ genannten Verfahren wird zunächst mit Hilfe der Sekundärseite aus einer Zelle - vorzugsweise der mit dem höchsten Ladezustand - Energie entnommen und dann in einem zweiten Schritt dem gesamten Block zugeführt, indem die Primärseite des Transformators mit diesem verbunden wird. Dies ermöglicht beispielsweise beim Laden der Batterien, die am schnellsten voll werdenden Zellen wieder geringfügig zu entladen, bevor deren Ladeschluss-Spannung erreicht ist und somit der Ladevorgang gestoppt werden müsste. Das umgekehrte Verfahren wird als „Bottom Balancing“ bezeichnet und ermöglicht das Aufladen von jenen Zellen, die im Betrieb sich am schnellsten entleert haben. Siehe Abbildung 2.4 für eine grafische Darstellung dieser Methoden. (Infineon Technologies AG, 2012)

2. Grundlagen

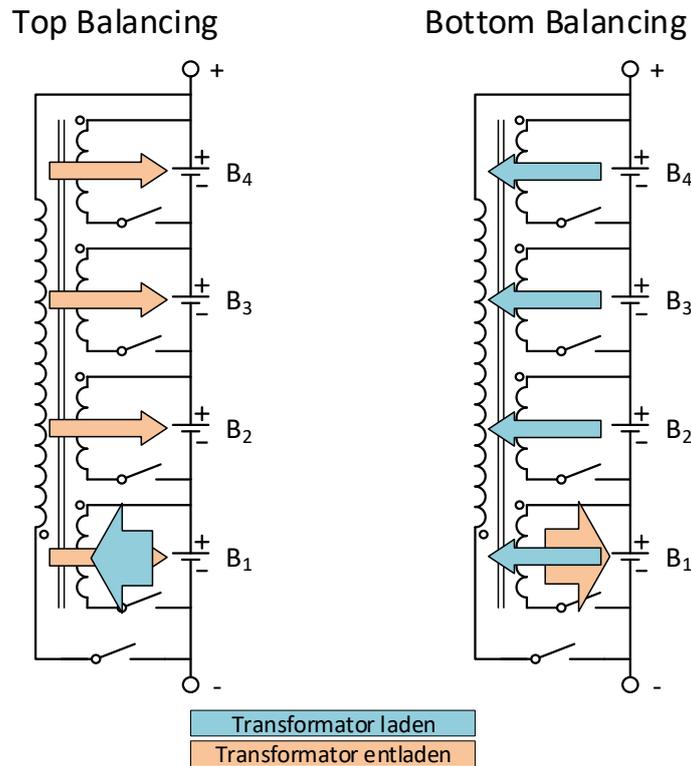


Abbildung 2.4.: Prinzip des Top und Bottom Balancings

2.3. Impedanz

Der frequenzabhängige Widerstand, der sich dem Stromfluss in einem Schaltkreis zeigt, wird als Wechselstromwiderstand oder Impedanz bezeichnet. Wenn Strom durch eine Batteriezelle fließt, befinden sich in diesem Pfad eine Reihe von verschiedenen Materialien, die eine solche Eigenschaft aufweisen. Die Summe dieser Elemente sowie die in einem Messsystem verwendeten Anschlüsse und Zuleitungen ergeben schließlich eine Impedanz, die über verschiedene Methoden ermittelt werden kann.

Ein grundlegendes Ersatzschaltbild einer Zelle ist in Abbildung 2.5 zu sehen. Dabei entspricht R_1 dem rein ohmschen Widerstand des Elektrolyts und der Elektroden, wohingegen R_2 als Polarisations- und Durchtrittswiderstand sowie C als Doppelschicht-Kapazität ein frequenzabhängiges Verhalten der Zelle widerspiegeln. Üblicherweise werden aber komplexere Modelle betrachtet, um die

2. Grundlagen

vielen Effekte einer realen Zelle so gut wie möglich approximieren zu können. Beispielsweise bildet ein „CPE“³ ein nicht-ideales kapazitives Verhalten nach, was durch Porositäten auftritt, oder ein „Warburg-Element“, welches einen Diffusionsprozess bei der Elektrode modelliert. Während eine ideale Induktivität oder Kapazität eine Phasenverschiebung zwischen Spannung und Strom von plus oder minus 90 Grad verursacht, ergibt ein Warburg-Element typischerweise einen 45 Grad Versatz. Mit Hilfe dieser erweiterten Elemente lässt sich somit ein Netzwerk bilden, in dem jede spezifische Eigenschaft der elektrochemischen Zelle mit einem separaten Element nachgebildet wird. (Gabrielli, 1997; Thanapalan u. a., 2014)

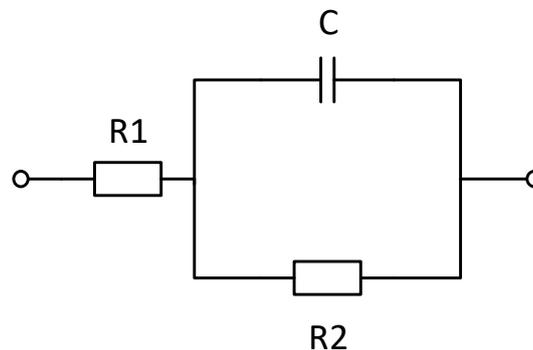


Abbildung 2.5.: Vereinfachtes Ersatzschaltbild einer Batteriezelle

2.3.1. Elektrochemische Impedanzspektroskopie

Verschiedene Verfahren stehen zur Auswahl, um die Impedanz einer elektrochemischen Zelle zu bestimmen. Der ohmsche Anteil ist mit einer DC-Messung relativ einfach zu erhalten, liefert aber keine Aussage über die Zeitkonstanten des Systems. Dazu wäre eine Messung der Sprungantwort besser geeignet, wobei das System über einen Strom- oder Spannungssprung angeregt wird. Allerdings sollte eine sehr genaue Messmethode gewählt werden, um eine aussagekräftige Antwort zu erhalten.

Eine weit verbreitete Methode stellt die Anregung des Systems mit sinusförmigen Signalen dar. Dabei können über die Wahl der Frequenz die Einflüsse der verschiedenen Zeitkonstanten gut voneinander isoliert werden, was deren Bestimmung wesentlich vereinfacht. Über die Art der Erregung, die Bandbreite und

³Constant Phase Element

2. Grundlagen

Anzahl der verwendeten Frequenzen sowie die Dauer der Messungen lässt sich die Genauigkeit der Auswertung beeinflussen, was einen Vorteil gegenüber der Sprungantwort-Methode darstellt.

Üblicherweise wird dabei das System im Bereich zwischen mehreren Kilohertz und wenigen Millihertz angeregt. Es können neben der Verwendung einer einzelnen Sinus-Frequenz auch ein Spektrum überlagerter Frequenzen zur Anregung eingesetzt werden, was den Zeitaufwand für eine Messung wesentlich verkürzt, dafür aber für ein vergleichbares Ergebnis den Einsatz komplexerer Messmethoden erfordert. Ausgewertet kann eine solche Messung dann über die Fourier Transformation werden. (Evgenij Barsoukov, 2018)

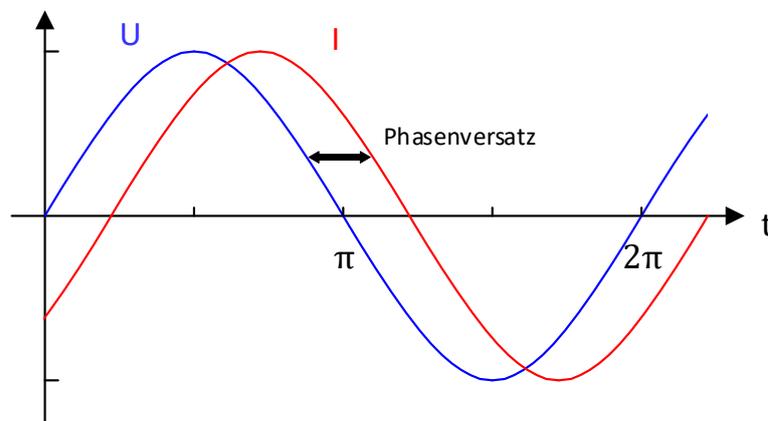


Abbildung 2.6.: Phasenversatz des Stromes

Diese Arbeit konzentriert sich auf das Prinzip der elektrochemischen Impedanzspektroskopie mit diskreten Frequenzen. Das System wird angeregt mit einem Sinus-Strom einer bestimmten Frequenz, wodurch die Reaktion darauf ein ebenfalls sinusförmiger aber phasenversetzter Spannungsverlauf ist, wie in Abbildung 2.6 dargestellt. Durch eine in der Amplitude kleine Anregung hat das Verfahren ein annähernd lineares Verhalten, im Gesamten betrachtet ist eine Batteriezelle nämlich ein deutlich nicht-lineares System. (Gamry Instruments, 2010)

Die Anregung in Form einer Spannung sowie der darauf folgende phasenverschobene Strom werden ausgedrückt durch Gleichung 2.1 und Gleichung 2.2.

$$U_t = U_0 \sin(\omega t) \quad (2.1)$$

2. Grundlagen

$$I_t = I_0 \sin(\omega t + \phi) \quad (2.2)$$

Die Impedanz Z ergibt sich somit durch Verwendung des Ohm'schen Gesetzes wie in Gleichung 2.3 dargestellt.

$$Z = \frac{U_t}{I_t} = \frac{U_0 \sin(\omega t)}{I_0 \sin(\omega t + \phi)} = Z_0 \frac{\sin(\omega t)}{\sin(\omega t + \phi)} \quad (2.3)$$

Anhand der Euler'schen Formel kann dies in komplexer Schreibweise angegeben werden wie in Gleichung 2.4.

$$Z(\omega) = Z_0 (\cos\phi + j \sin\phi) \quad (2.4)$$

2.3.2. Darstellung und Analyse

Für eine grafische Veranschaulichung können der Realteil auf der X-Achse und der Imaginärteil auf der Y-Achse dargestellt werden. Jeder einzelne Wert entlang der dadurch entstehenden Kurve repräsentiert den Impedanzwert bei einer bestimmten Frequenz. Eine solche Darstellung wird als Nyquist-Diagramm bezeichnet.

In Abbildung 2.7 ist als Beispiel ein solches Diagramm dargestellt, welches das Impedanzspektrum eines RC-Gliedes zeigt. Üblicherweise wird die Y-Achse in negativer Richtung nach oben gezeichnet, um die primär vorkommenden kapazitiven Bereiche „aufrecht“ darstellen zu können. Bei einem Nyquist Diagramm eines komplexeren Modells oder einer echten Zelle kommt es dann zu einer Aneinanderreihung mehrerer dieser Impedanzbögen, da bei verschiedenen Frequenzen unterschiedliche Effekte dominieren, wie in Abbildung 2.8 idealisiert abgebildet ist.

Ein Nachteil an dieser Ansicht ist allerdings, dass die Information, welche Stelle der Kurve welche Frequenz repräsentiert, nicht ersichtlich ist. Daher kann zur Vervollständigung noch ein Bode-Diagramm angegeben werden, in dem der Amplituden- und Phasenverlauf in Abhängigkeit der Frequenz in logarithmischer Form dargestellt wird. Ein weiteres Beispiel dieser Diagramme ist zu sehen in Abbildung 4.3. (Gamry Instruments, 2010)

2. Grundlagen

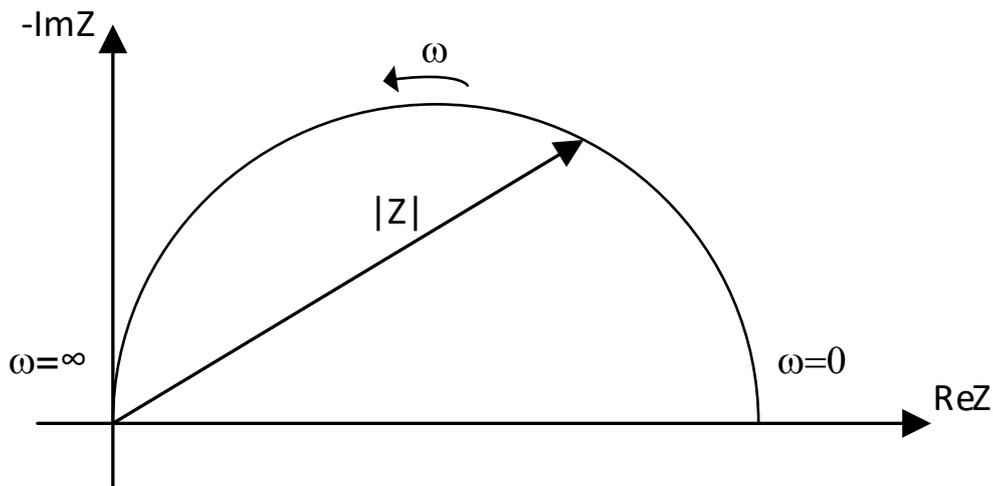


Abbildung 2.7.: Nyquist Plot eines RC-Gliedes

Die genaue Form dieser als Nyquist Diagramm dargestellten Impedanzspektren lässt nun Rückschlüsse zu über gewisse Charakteristiken und Zustände der gemessenen Zelle. Wenn beispielsweise ein bereits sehr detailliertes Ersatzschaltungsmodell vorliegt, kann über eine Kurvenanpassung zwischen Messergebnis und Simulation relativ gut ermittelt werden, welche Effekte den momentanen Zustand beeinflussen. Dies betrifft den Ladezustand der Zelle, dessen Temperatur, Alterungserscheinung durch Ladezyklen und vieles mehr. (Gabrielli, 1997; Zenati u. a., 2010)

Die genaue Vorgehensweise für eine robuste Bewertung und Interpretation dieser Parameter ist ein komplexes Unterfangen und aktives Forschungsgebiet, welches jedoch den Umfang dieser Arbeit übersteigt. Ein stark verallgemeinertes Schema zeigt Abbildung 2.9, um von der Art einer solchen Analyse einen Eindruck gewinnen zu können. Die dort dargestellten Kurven entsprechen aber keinen realen Daten und sollen nur zur Illustration dienen.

2.4. TLE8000 Batteriemanagement Chip

Der TLE8000 ist ein Mikrochip für die Überwachung und das Balancing eines im Automobilbereich eingesetzten Lithium-Ionen Batterieblockes mit bis zu 12 Zellen,

2. Grundlagen

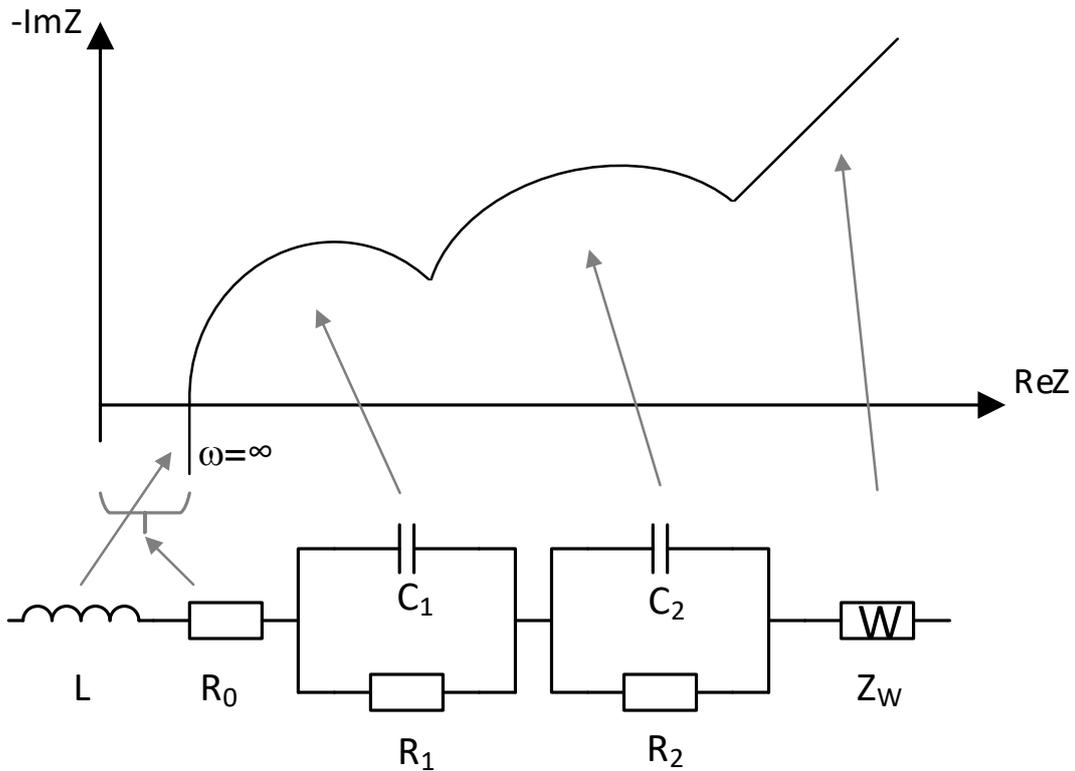


Abbildung 2.8.: Ideales Impedanzspektrum einer Li-Ionen Zelle mit Warburg-Element (Andre u. a., 2011)

der zur Zeit bei Infineon in Graz in Entwicklung ist.

Der Chip bietet eine Reihe von Funktionen und Eigenschaften, die den Rahmen für die Konzipierung dieser Arbeit bilden sowie Verwendung bei der Implementierung finden. Abbildung 2.10 gibt einen vereinfachten Überblick über die einzelnen Komponenten des Chips. Gewisse Aspekte des Produktes können an dieser Stelle aber nicht näher erläutert werden, da zu diesem Zeitpunkt noch nicht alle Details veröffentlicht sind.

Der TLE8000 bietet eine hochgenaue parallele Spannungsmessung aller 12 Zellen mittels Delta-Sigma ADCs⁴ sowie eine redundante sekundäre Messung mit einem SAR-Wandler. Die Primär-ADCs haben dabei eine Auflösung von 13 Bit und eine Genauigkeit von 1.5 mV. Eine genaue Temperaturmessung wird über fünf Sensor-Eingänge ermöglicht. Die Versorgung des Chips erfolgt über die angeschlossene

⁴Analog zu Digital Wandler

2. Grundlagen

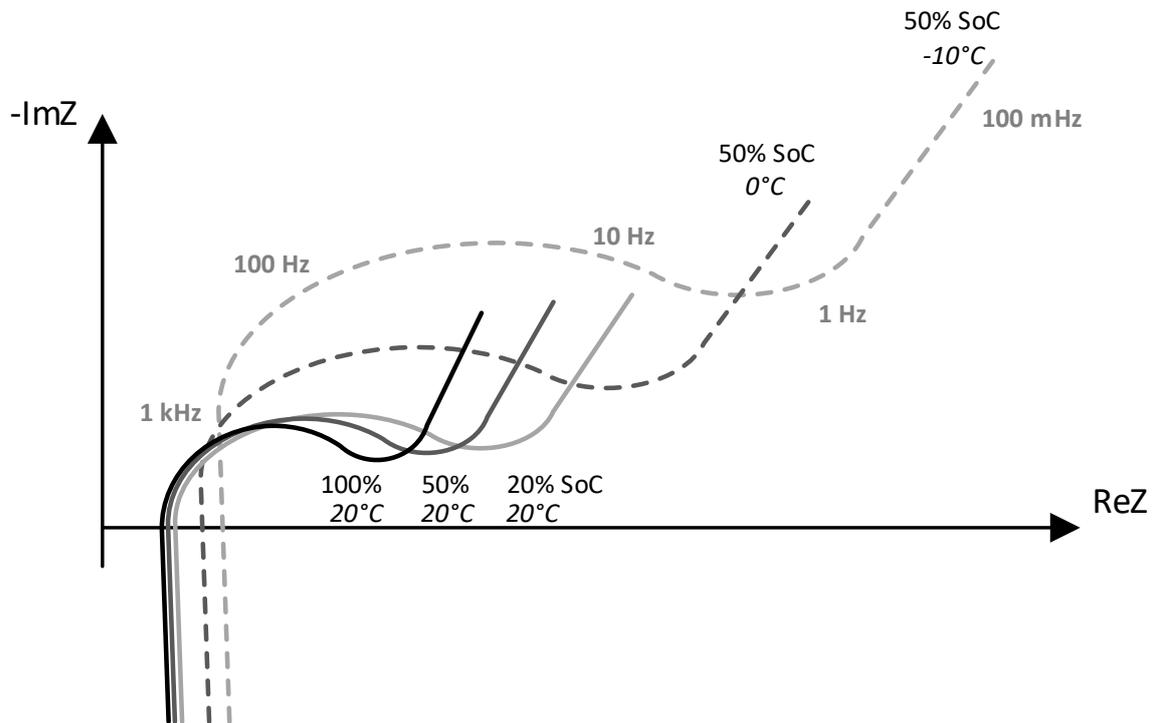


Abbildung 2.9.: Mögliche Rückschlüsse aus verschiedenen Impedanzkurven (Werte in Anlehnung an Buller u. a., 2005; Savvidis u. a., 2015)

Batterie selbst, es ist also keine externe Lösung notwendig.

Eine SPI Schnittstelle dient zur Kommunikation mit einem Steuergerät oder Mikrocontroller. Um mehrere Blöcke überwachen zu können, besteht die Möglichkeit einer „Daisy Chain“, also der Reihenschaltung mehrerer TLE8000 Module. Diese werden über ein eigens entwickeltes Interface, dem sogenannten „IBCB“⁵, miteinander verbunden. Damit erfolgt eine kapazitive Kopplung mit differentiellen Spannungssignalen, welche die nötige Robustheit für den Einsatz im Auto bietet und gleichzeitig die Notwendigkeit von kostenintensiven digitalen Isolatoren umgeht. Für erhöhte Ausfallsicherheit ist eine Kommunikationsrichtung beginnend mit dem ersten oder letzten Modul möglich. Die maximale Gesamtlänge einer Kette beträgt dabei 10 Meter und bietet eine Übertragungsrate von 1 Mbit/s.

Als für diese Arbeit im Besonderen relevante Funktion bietet der TLE8000 die Möglichkeit des passiven und aktiven Balancings. Die dazu benötigte Steuer-

⁵Inter Block Communication Bus

2. Grundlagen

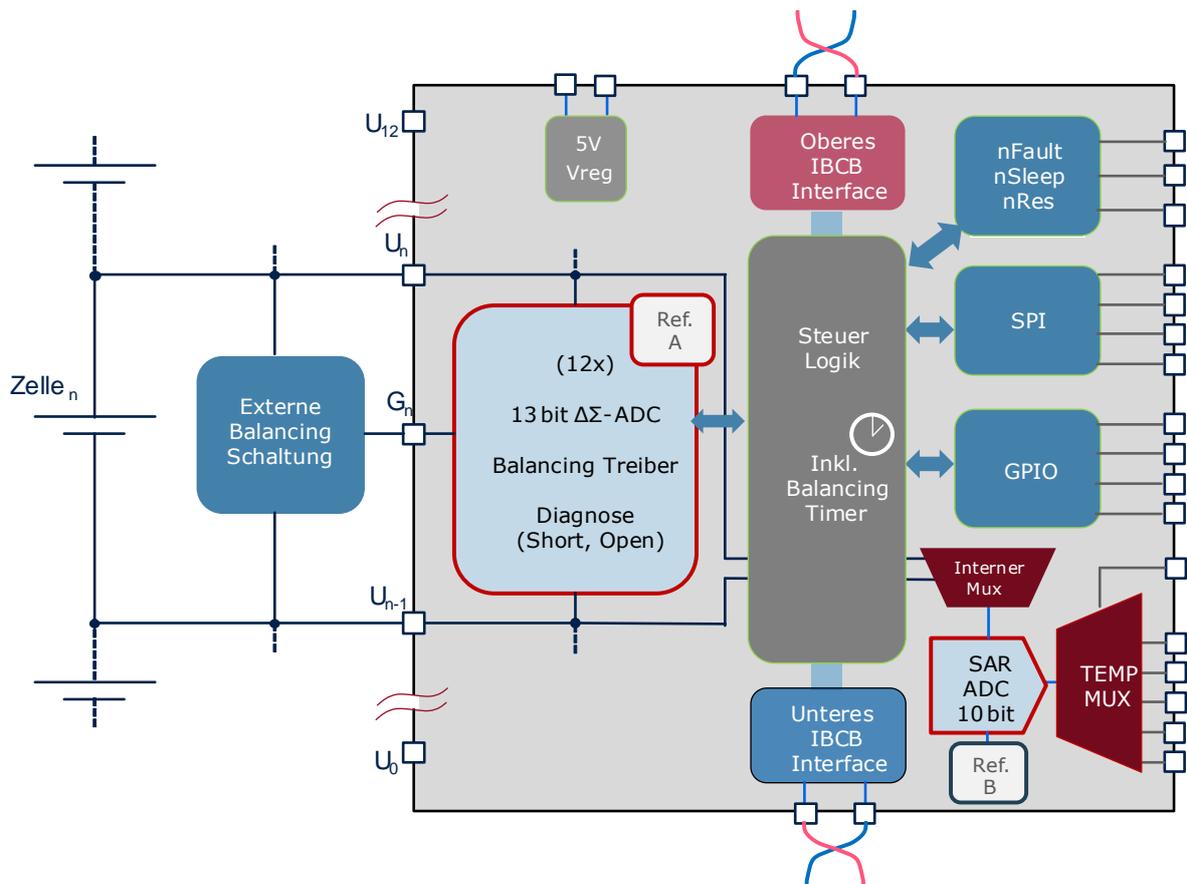


Abbildung 2.10.: Vereinfachtes TLE8000 Blockdiagramm

Logik ist bereits im Chip integriert, womit der Mikrocontroller entlastet wird. Für das passive Verfahren gibt es die Option, den Lastwiderstand direkt über einen internen Transistor zu schalten mit bis zu maximal 200mA Balancing-Strom, oder einen externen Transistor für einen höheren Strom dafür einzusetzen.

Das „Active Balancing“ wiederum wird über die in Abschnitt 2.2.2 erwähnte Methode des Einsatzes eines „Flyback“ Transformators ermöglicht. Zusätzlich werden dabei externe Transistoren für jede Sekundärwicklung (also für jede Zelle) sowie für die Primärwicklung benötigt, womit der Bauteileaufwand im Vergleich zu den erwähnten passiven Optionen am größten ist. In Abbildung 2.11 ist die Beschaltung für eine Zelle dargestellt.

Sowohl „Top Balancing“ wie auch „Bottom Balancing“ werden unterstützt, für

2. Grundlagen

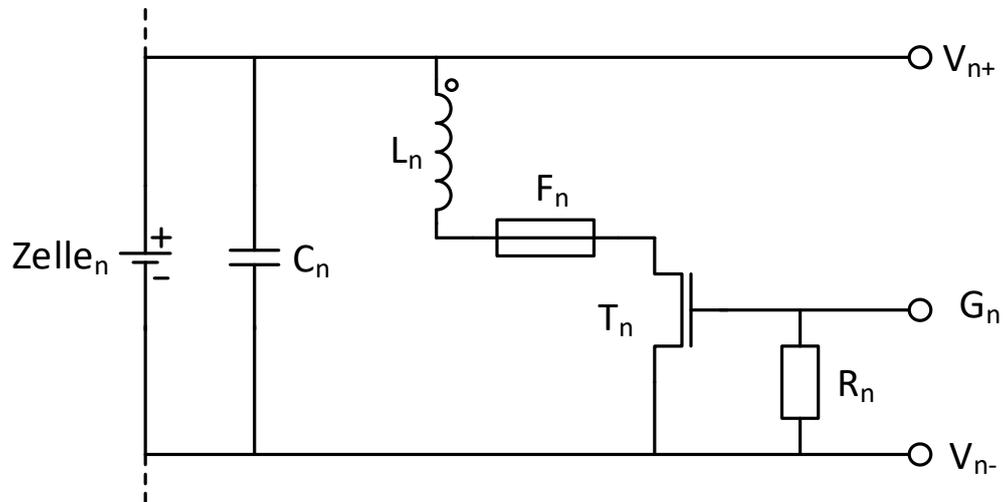


Abbildung 2.11.: Externe Balancing-Schaltung für eine Zelle

die Implementierung dieser Arbeit relevant ist dabei nur das „Top Balancing“. Der Grund dafür ist, dass nach der Ladungsentnahme aus einer der Zellen die anschließende Anregung auf den gesamten Batterieblock erfolgt, wodurch über die Einzelanschlüsse der übrigen Zellen keine signifikanten Ströme fließen, und somit diese als „Sense“ Leitungen die Impedanzmessung nicht verfälschen können.

3. Konzept

In diesem Kapitel sollen die Überlegungen und Entscheidungen erläutert werden, die im Vorfeld zum Konzept dieses Demonstrators geführt haben. Da diese Arbeit eng verknüpft ist mit der hierzu parallelen Entwicklung des TLE8000 Produktes, sind einige Aspekte der Konzeption aus diesem Zusammenhang heraus vorgegeben, wie in Abschnitt 3.1 näher beschrieben wird.

Abbildung 3.1 zeigt ein Blockdiagramm des Aufbaus, der die einzelnen Komponenten untereinander in Relation bringen soll. Einige der wichtigen Signale sind ebenfalls dargestellt, die Beschreibung des Schaltplanes selbst erfolgt in Abschnitt 4.2.

Es ist vorgesehen, dass dieser Demonstrator als Plattform für über dieses Projekt hinauslaufende Entwicklungen verwendet werden soll, insbesondere als Testumgebung für bestimmte Aspekte des Digitaldesigns. Mit Hilfe des Sockels für den TLE8000 sowie durch den Einsatz des leicht austauschbaren FPGA Moduls mit einigen Testpunkten für ungenutzte Pins, soll die zukünftige Verwendung erleichtert werden. Im Layout ist darüber hinaus ein Bereich mit 2,54 mm Lochrasterung versehen, um potentielle Hardware-Modifikationen und Ergänzungen zu vereinfachen.

3.1. Vorgaben

3.1.1. Hardware

Bestimmte Komponenten für diese Arbeit sind dadurch vorgegeben, dass sie bereits bei der Entwicklung des TLE8000 zum Einsatz kommen. So zum Beispiel wird der selbe planare Transformator verwendet, obwohl dessen Geometrie für 12 Zellen ausgelegt ist. Dies kann aber mit geänderter Verschaltung der Wicklungen an die Bedürfnisse für dieses Projekt angepasst werden. Damit ist trotzdem

3. Konzept

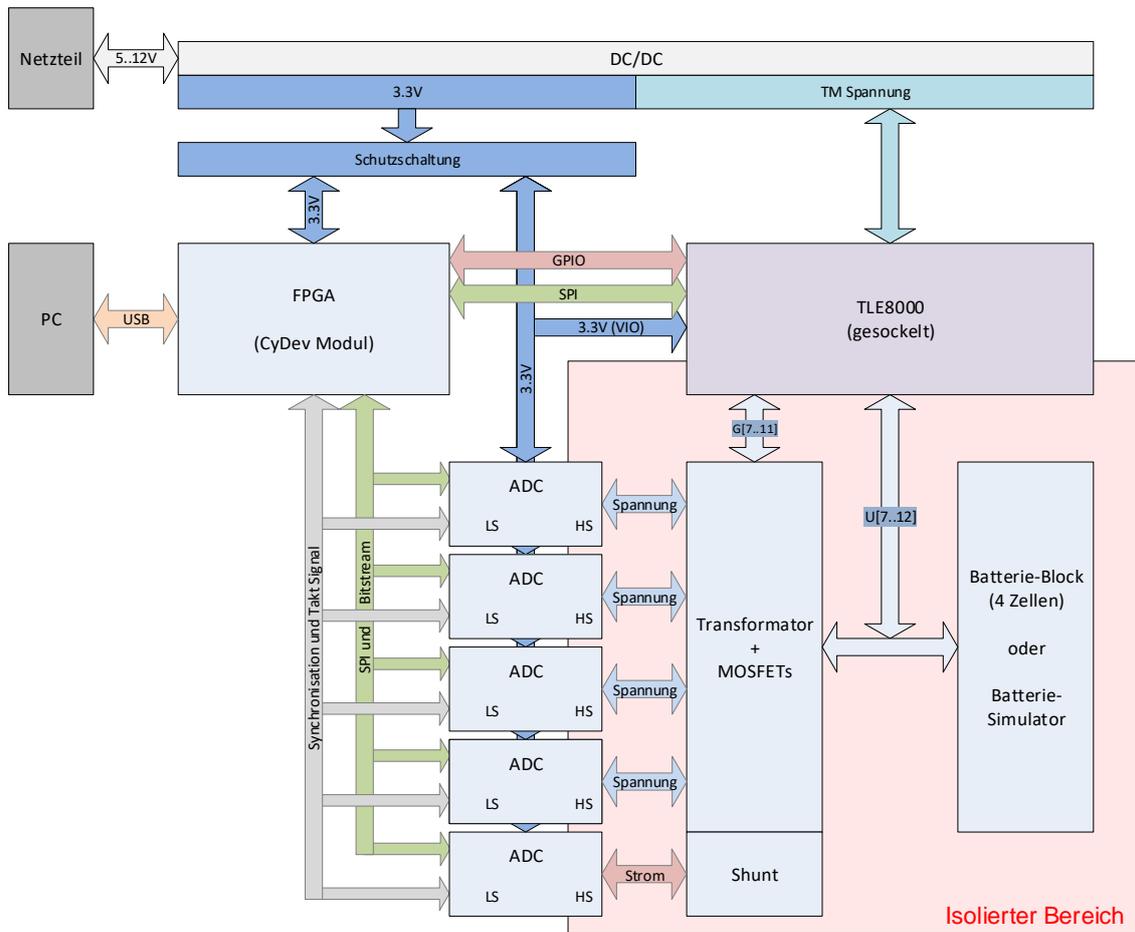


Abbildung 3.1.: Blockdiagramm des Demonstrators

gewährleistet, dass gewisse Metriken wie beispielsweise der Strom beim Kommutieren vergleichbar bleiben.

Der TLE8000-Chip selbst wird ebenfalls eingesetzt in dieser Arbeit, allerdings nur in beschränktem Ausmaß. In erster Linie werden die Gate-Treiber für vier Zellen verwendet, wobei deren Ansteuerung durch externe Signale über vorhandene GPIO Pins erfolgt. Der Chip wird aber trotzdem soweit verdrahtet, dass auch die Option bestehen bleibt, weitere seiner Funktionen zu verwenden. So kann zum Beispiel dessen aktive Balancing Funktionalität eingesetzt werden, um die Performance der Transformator Beschaltung beurteilen zu können.

Diskrete ADCs sind für das Messen der Zellspannungen sowie des Stromes vor-

3. Konzept

gesehen. Deren Auswahl erweist sich allerdings als schwierig, da die Spannungen der Zellen potentialgetrennt gemessen werden müssen. Eine weitere Anforderung ist außerdem, dass diese ADCs einen Bitstream¹ Ausgang haben sollen. Damit soll es möglich sein, diesen Bitstream im FPGA flexibel verarbeiten und synchronisieren zu können sowie in weiterer Folge digitale Filter implementieren zu können.

Als FPGA soll ein vorhandenes Modul verwendet werden, welches im Haus entwickelt wurde und bereits bei anderen Projekten eingesetzt wird. Somit kann auf die daraus gewonnene Erfahrung zurückgegriffen werden und dadurch ein möglichst effizienter Einsatz für diese Arbeit erzielt werden.

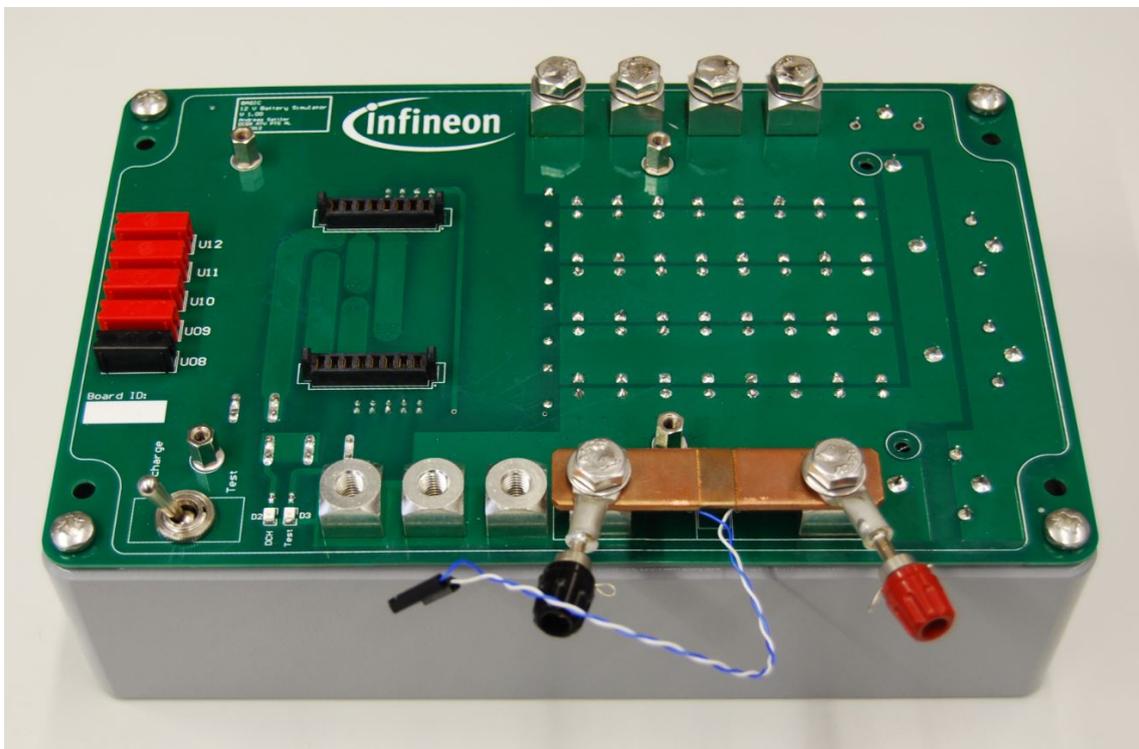


Abbildung 3.2.: Batteriesimulator

Ein in Abbildung 3.2 dargestellter vorhandener Batteriesimulator, der im Zuge einer vorangegangenen Arbeit (Sattler, 2013) konstruiert wurde, soll bei diesem Projekt eingesetzt werden können. Dazu sind in erster Linie Layout-technische Aspekte zu berücksichtigen. Dieser ist aus einer Parallel- und Serienschaltung von

¹Bitseriellles Signal

3. Konzept

Kondensatoren („Supercaps“) aufgebaut und bildet damit einen 4-Zellen-Block nach. Somit kann in einem ersten Schritt der Demonstrator auf seine Funktionen getestet werden, ohne dabei bei unerwartetem Verhalten den Gefahren von echten Lithium-Ionen Zellen ausgesetzt zu sein.

3.1.2. Software

Um den Demonstrator sinnvoll verwenden zu können, bedarf es einer geeigneten Software Lösung. In erster Linie muss die Kontroll-Logik im FPGA konfiguriert werden und die Ergebnisse der Messungen abgeholt werden.

Im FPGA wird jeweils eine SPI Implementierung zur Kommunikation mit dem TLE8000 sowie mit den ADCs benötigt. Des Weiteren muss die Generierung der sinusförmig modulierten PWM Signale für die Gate-Treiber erfolgen, wobei gewisse Parameter zur Konfiguration vorzusehen sind. Und schließlich sollen die ADC Bitstreams gefiltert und integriert werden, um ganzzahlige Werte zu erhalten. Register zur internen Trimmung von Offset und Gain sowie Auswahl der Filterlänge sind ebenso geplant.

Ein Windows-PC wird über USB zum FPGA verbunden, um mit diesem zu kommunizieren. Für eine effiziente Verwendung der Register ist eine dafür angepasste GUI vorgesehen, die sowohl den FPGA direkt als auch den TLE8000 ansprechen kann. Eine Mess-Automatisierung soll schließlich die Aufzeichnung der Ergebnisse sowie deren Auswertung unterstützen.

3.2. Demonstrator Konzept

Die primäre Funktion des Demonstrators ist, die Methode des aktiven Balancing so zu verwenden, dass damit sinusförmige Ladeströme für die Zellen erzeugt werden. Dazu muss anstatt der regulären Art des Balancings, bei dem eine konstante PWM² als Steuersignal verwendet wird um einen DC-Strom fließen zu lassen, ein modulierte PWM Signal erzeugt werden. Dafür wird die „Ein“ Zeit t_{on} in einer Form variiert, dass ein überlagertes Sinus-Signal zustande kommt. Abbildung 3.3 zeigt eine Darstellung dieser Modulation. Nach dem Konzept des „Top“ Balancings wird einer der vier Zellen Energie entnommen, um sie in einem zweiten Schritt dem gesamten Block wieder zuzuführen.

²Pulsweitenmodulation

3. Konzept

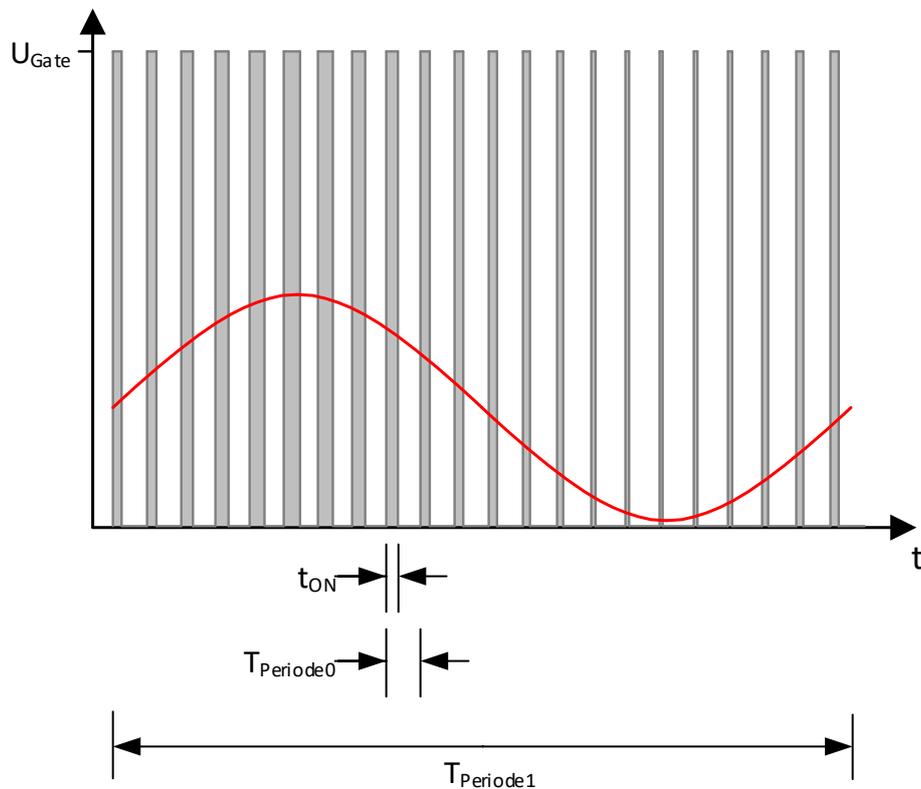


Abbildung 3.3.: PWM Signal mit moduliertem Sinus

Dabei ist zu berücksichtigen, dass für die Messung der Spannung nur Zellen verwendet werden können, die nicht direkt benachbart liegen zu der aktiv gebalanceten Zelle. Da keine 4-Draht-Messung über separate „Sense“ Leitungen zu jeder Zelle vorgesehen ist, kommen daher nur jene Zellanschlüsse für die Spannungsmessung in Frage, über die kein Balancingstrom fließt, da sonst zusätzliche Impedanzen gemessen werden würden.

Die niedrigste mögliche Frequenz des PWM Signales wird in erster Linie durch die Kennwerte des Transformators bestimmt und liegt in diesem Fall bei rund 20 kHz. Eine Approximation des Sinus-Signals ist somit bis in den niedrigen Kilohertz Bereich möglich, wobei im konkreten Fall die Abtastrate der verwendeten ADCs der limitierende Faktor ist.

Eine derart gepulste Form der Erregung einer Batteriezelle unterscheidet sich von der üblichen Art, wie eine Impedanzspektroskopie durchgeführt wird. Ein Teil der Aufgabe dieser Arbeit ist es somit zu zeigen, dass dieser Umstand keine

3. Konzept

Nebeneffekte in Bezug auf die Durchführbarkeit einer solchen Messung bringt.

3.2.1. Komponenten

Einige der zentralen Komponenten dieses Aufbaus sollen im Folgenden genauer beschrieben werden. Wie bereits erwähnt ist die Auswahl in vielen Fällen bestimmt worden durch das Bestreben, das Verhalten und die Funktionalität des TLE8000 nachzubilden.

ADC

Die Kategorie von ADC, die hier gewählt wird, ist die des Delta-Sigma Wandlers. Dieser eignet sich durch dessen lange Integrationszeiten speziell für langsame Frequenzen. Da die zu messenden Frequenzen unterhalb von 1 kHz liegen, soll ein Tiefpassfilter höhere Frequenzen unterdrücken und Aliasing-Effekte verhindern.

Für die Auswahl eines geeigneten ADCs gilt es, einige Kriterien zu beachten. Um die Topologie, wie sie im TLE8000 verwendet wird, hier nachzustellen, müssen die Mess-Strukturen des ADCs isoliert sein vom Kommunikationsinterface, da die Zellen differenziell gemessen werden müssen. Hinzu kommt die Notwendigkeit eines Bitstream-Ausganges, was die Auswahl an am Markt verfügbaren Produkten relativ stark einschränkt.

Die Wahl ist auf einen isolierten Delta-Sigma ADC von Infineon gefallen, der zur Zeit noch in Entwicklung ist und somit an dieser Stelle keine allzu detaillierte Beschreibung möglich ist. Dieser ADC bietet neben dem galvanisch isolierten Mess-Interface noch den gewünschten Bitstream-Ausgang sowie einen sehr kleinen Messbereich von nur 35 mV, was sich gut für die Strommessung eignet, da hier ein möglichst kleiner Mess-Shunt verwendet werden soll. Als Nachteil ist allerdings anzusehen, dass der ADC nur mit maximal 8 MHz Sample-Rate betrieben werden kann, und hier als noch nicht finales Produkt die Gefahr besteht, dass die Performance am Ende nicht ganz den Werten aus dem Datenblatt entspricht.

Aus diesen Gründen wird die Entscheidung getroffen, als Alternative eine zweite Version von ADC vorzusehen. Ein „Analog Devices AD7401A“ wird dazu ausgewählt, der als isolierter Delta-Sigma Modulator ebenfalls die Grundvoraussetzungen erfüllt, dafür aber mit 20 MHz betrieben werden kann. Dessen 250 mV Eingangsbereich würde dann einen größeren Shunt-Widerstand erfordern.

3. Konzept

Auf weitere Unterschiede in Bezug auf die Implementierung wird in Unterabschnitt 4.2.5 eingegangen.

FPGA

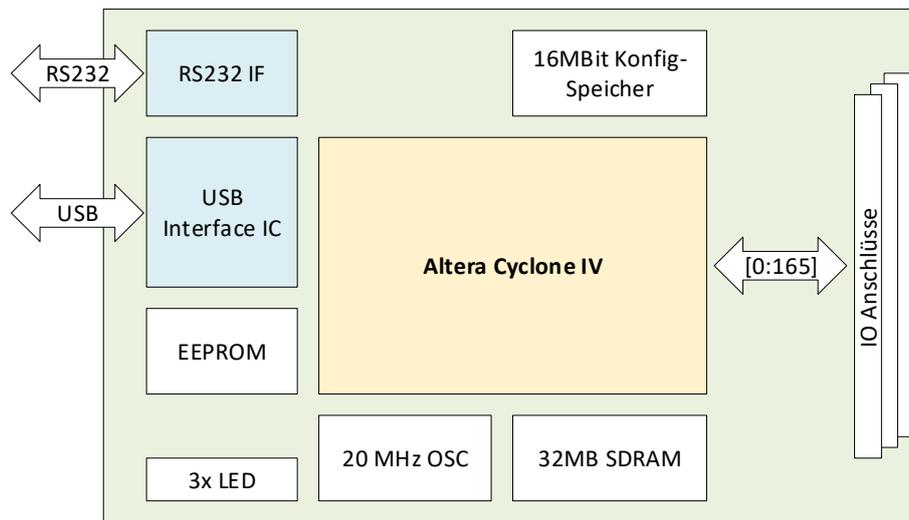


Abbildung 3.4.: FPGA Modul Blockdiagramm

Das verwendete FPGA Modul ist ein platzsparend konzipiertes kleines PCB, welches über vier 2,54 mm Stiftleisten auf die Demonstratorplatine aufgesetzt wird. Abbildung 3.5 zeigt die Ober- und Unterseite des Moduls, und in Abbildung 3.4 ist dessen Aufbau schematisch skizziert.

Es kommt ein „Altera Cyclone IV E“ zum Einsatz, welcher in der hier verwendeten Version mit 28 848 Logik-Zellen und 594 kBit Speicher ausgestattet ist. Das vorhandene USB2.0 Interface ist in diesem Fall von großem Vorteil, da somit eine sehr schnelle Übertragung der Messdaten zum PC möglich ist.

Da dieses Modul bereits seit längerer Zeit für Projekte bei Infineon eingesetzt wird, steht mittlerweile ein umfangreiches Software Framework zur Verfügung, womit sich die Implementierung der benötigten Funktionen zügig hat umsetzen lassen. Gleiches gilt auch für die Unterstützung durch vorhandene PC Steuersoftware, wodurch nur mehr leichte Anpassungen vorzunehmen waren, um diese verwenden zu können für diese Arbeit.

3. Konzept

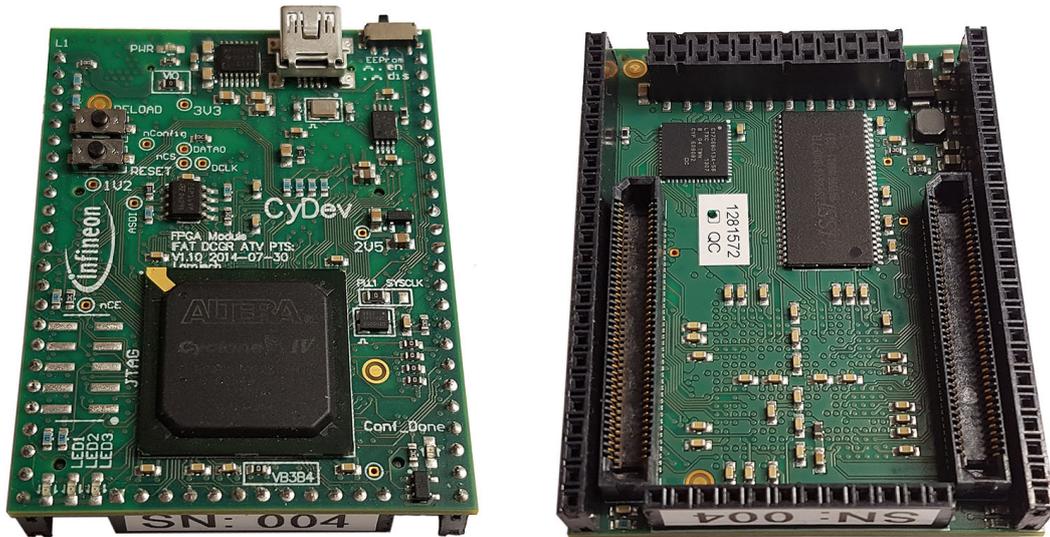


Abbildung 3.5.: FPGA Modul Ober- und Unterseite

Transformator

Der Transformator wird bereits für Applikations-Boards bei der Entwicklung des TLE8000 verwendet und ist speziell auf die Leistungsdaten des Chips ausgelegt. Er ist in einer planaren Bauweise gefertigt, indem Bahnen auf einer Leiterplatte als Wicklungen agieren, wie in Abbildung 3.6 zu sehen ist. Ein flacher Spulenkern führt schließlich dazu, dass sich damit relativ kompakte Lösungen entwickeln lassen. Der von der Firma „Sumida“ hergestellte Transformator hat eine nominelle Induktivität von 35 μH bei 10 kHz.

3.2.2. Schaltplan und Layout

Die Erfassung des Schaltplanes sowie das Layout der Platine wird mit der Software „Altium Designer“³ erfolgen. Dieses Tool bietet eine Vielzahl an Funktionen und Möglichkeiten, um Projekte unterschiedlicher Größe und Komplexität zu realisieren. Eine bei Infineon aufgebaute und gepflegte Bauteile-Datenbank soll genutzt werden, um die Chance von Fehlern im Design durch die Nutzung von geprüften und bereits verwendeten Komponenten zu reduzieren. Für dieses

³Altium Designer 2018.

3. Konzept

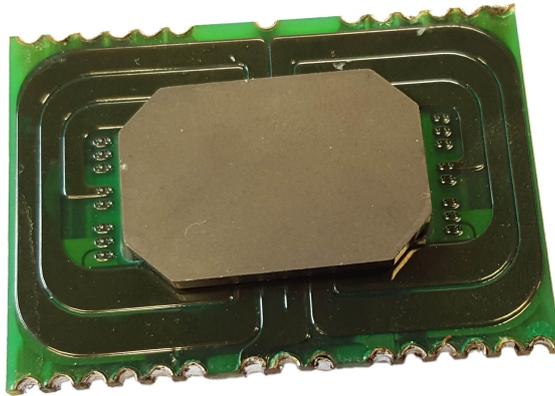


Abbildung 3.6.: Trafo

Projekt soll ein vierlagiges PCB entstehen, welches auf Grund der hohen Ströme mit eine Kupferlagendicke von $70\ \mu\text{m}$ gefertigt werden wird.

Wie bereits in Unterabschnitt 3.1.1 erwähnt muss der Demonstrator zu einem existierenden Batteriesimulator kompatibel entworfen werden. Dies bedeutet im Konkreten, dass eine Aufsteckmontage über zwei entsprechend platzierte Hochstrom-Steckerleisten ermöglicht werden muss. (Siehe die zwei schwarzen 8-poligen Stecker in Abbildung 3.2.) Die Anordnung der Komponenten für das Balancing haben in direkter Nähe zu diesem Anschluss zu erfolgen, um die spätere Verdrahtung zu erleichtern sowie deren Leitungslängen minimieren zu können. Dies gilt im Besonderen für den Transformator, da auf Grund der für vier Zellen abgeänderten Konfiguration die Anschlusspunkte für die einzelnen Wicklungen nicht mehr ideal verteilt sind. Dadurch wird ein Auskreuzen notwendig, was bei auf 20 Ampere Stromführung dimensionierten und damit entsprechend breiten Leitungen schnell zu Platzproblemen führen kann.

Eine weitere Einschränkung betrifft die maximalen Ausmaße des PCBs, die ebenso von der Beschaffenheit des Batteriesimulators bestimmt sind. Wie in Abbildung 3.2 zu erkennen ist, limitieren Bauteile an drei Seiten - oben und unten die geschraubten Anschlüsse, links die roten und schwarzen 4 mm Buchsen - die Größe der aufzunehmenden Platine. Somit kann eine Ausbreitung nur in eine Dimension erfolgen.

3. Konzept

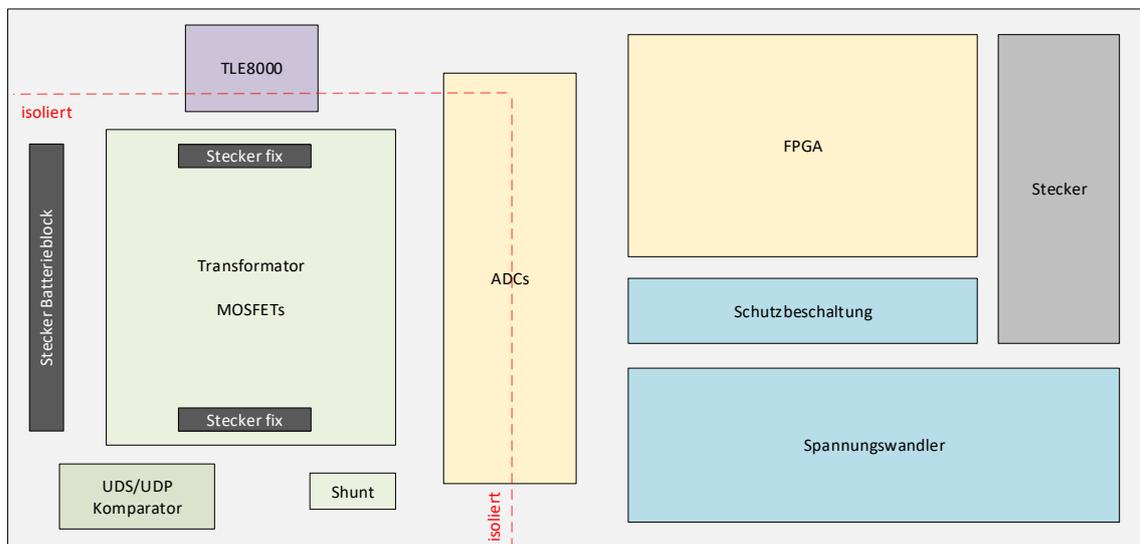


Abbildung 3.7.: Anordnung der Funktionsblöcke am PCB

4. Implementierung

4.1. Simulation der Schaltung

Zu Beginn der Implementierungsphase der Arbeit soll über Simulationen einer Ersatzschaltung des Aufbaus überprüft werden, wie weit die zuvor aufgestellten Annahmen in Hinblick auf die Messergebnisse schlussendlich zutreffen werden. Verwendet wird dazu das Softwarepaket „Virtuoso Analog Design Environment“¹ vom Anbieter „Cadence Design Systems“. Diese Design-Umgebung bietet eine Auswahl an professionellen Werkzeugen zur Entwicklung eines integrierten Mikrochips und wird bei Infineon bereits seit langem eingesetzt. Der Nutzen für diese Arbeit beschränkt sich auf die Schaltplanerstellung und die Verwendung des als „Virtuoso Spectre“ bezeichneten Simulators.

4.1.1. Schaltplan

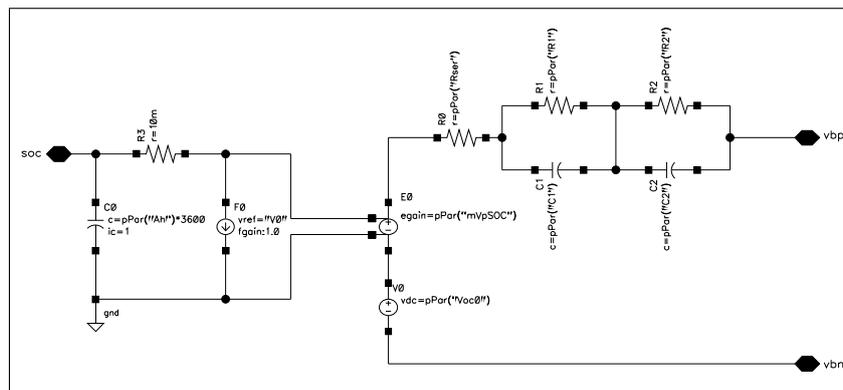


Abbildung 4.1.: Batteriemodell für die Simulationsschaltung

¹„Virtuoso ADE“

4. Implementierung

In Abbildung 4.1 ist das verwendete Batteriemodell dargestellt. Diese Schaltung soll in vereinfachter Form das Verhalten einer Lithium-Ionen Zelle repräsentieren. Die Literatur gibt zu diesem Zweck eine Fülle von Modellen in unterschiedlicher Komplexität zur Auswahl, welche versuchen, die Impedanzspektren verschiedener Zellchemien so gut wie möglich zu approximieren. Für die Anforderungen dieser Arbeit wird eines der Standardmodelle gewählt, bestehend aus einem resistiven Glied und zwei RC-Gliedern in Serie. Ersteres beschreibt das Verhalten für höhere Frequenzen, und das zweite für niedrigere Frequenzen. Damit lässt sich laut Andre u. a., 2011 in dem für diese Arbeit gewählten Frequenzbereich eine gute Abbildung erzielen. Die Impedanz dieses Systems wird durch Gleichung 4.1 beschrieben.

$$\underline{Z}_{RC} = R_0 + \frac{1}{\frac{1}{R_1} + j\omega C_1} + \frac{1}{\frac{1}{R_2} + j\omega C_2} \quad (4.1)$$

Durch den auf der linken Seite in Abbildung 4.1 dargestellten Teil der Schaltung wird über C_0 die Kapazität der Zelle und über R_3 die Selbstentladung simuliert. Die mit E_0 bezeichnete spannungsgesteuerte Spannungsquelle gibt damit eine dem Ladezustand der Zelle äquivalente Spannung aus. (Lam u. a., 2011)

Die wichtigsten Aspekte der Funktionsweise des Demonstrators werden schließlich für die zu simulierende Schaltung nachgebildet, wie in Abbildung 4.2 zu sehen ist. Der links in der Schaltung platzierte Batterieblock wird durch vier Instanzen des oben beschriebenen Zellen-Modells gebildet. Der Transformator besteht aus gekoppelten Induktivitäten, die auf der Sekundärseite mittels Schaltern zu den Zellen verbunden werden können. Rechts davon befindet sich schließlich noch das Filternetzwerk. Ursprünglich war die Verwendung von simulierten Analog-Digital Wandlern vorgesehen, dies wurde aber durch die dargestellten Tiefpassfilter vereinfacht, um die Zeitdauer der Simulationsdurchläufe verringern zu können.

Eine weitere Vereinfachung wird auf der Primärseite des Transformators vorgenommen, indem nicht - wie eigentlich vorgesehen - ein Transistor als Schalter verwendet wird, sondern die Stromflussrichtung nur über eine Diode festgelegt wird. Dies vereinfacht die Ansteuerung des Balancing-Vorganges, welche mit der in Abbildung 4.2 rechts oben dargestellten Komparatorschaltung diskret erfolgt ist. Damit wird die Sekundärseite in jenem Moment sofort wieder eingeschaltet, in dem die Spannung des Abkommutierens der Primärseite unter einen vorgegebenen Wert gesunken ist. Der zu modulierende Sinus wird ebenfalls an dieser Stelle

4. Implementierung

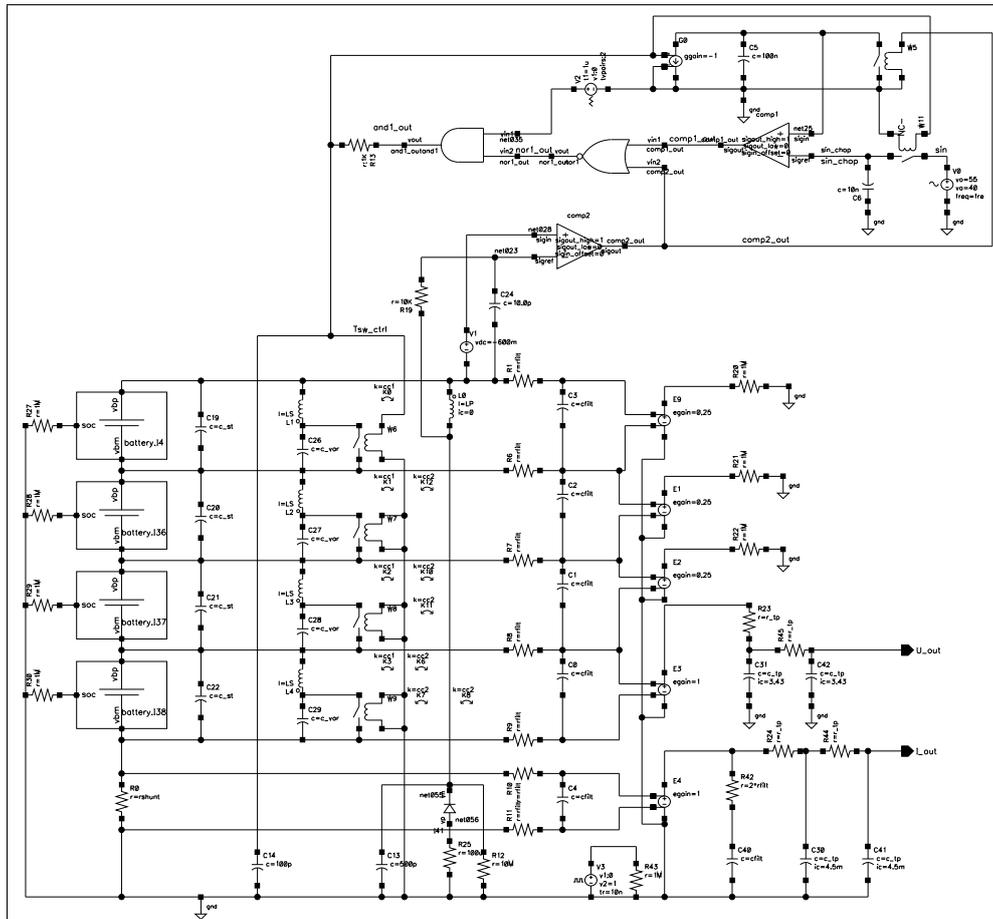


Abbildung 4.2.: Schaltplan für die Simulation des Demonstrators

erzeugt, indem durch Vorgabe einer Sinus-Spannung die Einschaltzeit-Dauer entsprechend variiert wird.

4.1.2. Simulation

Das Simulations-Tool „Spectre“ basiert nicht auf der üblicherweise verwendeten Simulationssoftware „SPICE“. Die zugrundeliegenden Algorithmen sind aber die gleichen, wobei in der Implementierung dieser dann die Unterschiede zu finden sind. Der Hersteller verspricht dadurch eine höhere Simulationsgeschwindigkeit,

4. Implementierung

Batteriemodell		Demonstrator	
R ₀	40 mΩ	L ₀	6,9 uH
R ₁	30 mΩ	L ₁ - L ₄	2,2 uH
R ₂	40 mΩ		
C ₁	0,6 F		
C ₂	3500 F		

Tabelle 4.1.: Parameterwerte für die Simulation

bessere Genauigkeit der Ergebnisse sowie flexiblere und zuverlässigere Anwendung. So wird beispielsweise angegeben, dass Probleme bei der Konvergenz der Newton-Raphson Algorithmen praktisch ausgeschlossen sind, zumindest so lange die für die Transienten-Simulation zu definierenden Anfangsparameter gut gewählt wurden. (Cadence Design Systems, 2004)

Die gemachten Erfahrungen im Zusammenhang mit diesem Simulator waren anfangs geprägt von der steilen Lernkurve sowie einigem Raten und Probieren, um gewisse Probleme in den Griff zu bekommen. Die Fülle an Optionen und Parametern stellt für Anwender ohne Erfahrung in diesem Arbeitsbereich eher ein Hindernis dar.

Hinzu kommt, dass für dieses Projekt eine zu simulierende Zeitdauer bis in den Sekundenbereich gewünscht ist, um am Ende ein Impedanzspektrum zu erhalten. Trotz potenter Linux-Rechenmaschinen, auf denen die Software ausgeführt wird, waren Wartezeiten von mehreren Minuten bis hin zu einigen Stunden üblich, was das Erkunden von Parametervariationen relativ zeitintensiv gemacht hat.

4.1.3. Ergebnisse

Das Ziel der Simulation ist es, ein Impedanzspektrum aufzuzeichnen, indem für mehrere Frequenzen des modulierten Sinus-Signals der Spannungs- und Stromverlauf an der Batteriezelle ermittelt wird. Damit kann über den Betrag dieser Signale sowie deren Phasenversatz schließlich das Impedanzspektrum als Nyquist-Diagramm dargestellt werden. In Tabelle 4.1 sind einige der Parameter aufgelistet, die für diese Messung verwendet wurden.

In dieser Konfiguration sind schließlich 15 Simulationsdurchläufe gemacht worden, mit einer Auswahl an Frequenzen von 1,1 Hz bis 500 Hz mit annähernd logarithmisch verteilten Zwischenwerten.

4. Implementierung

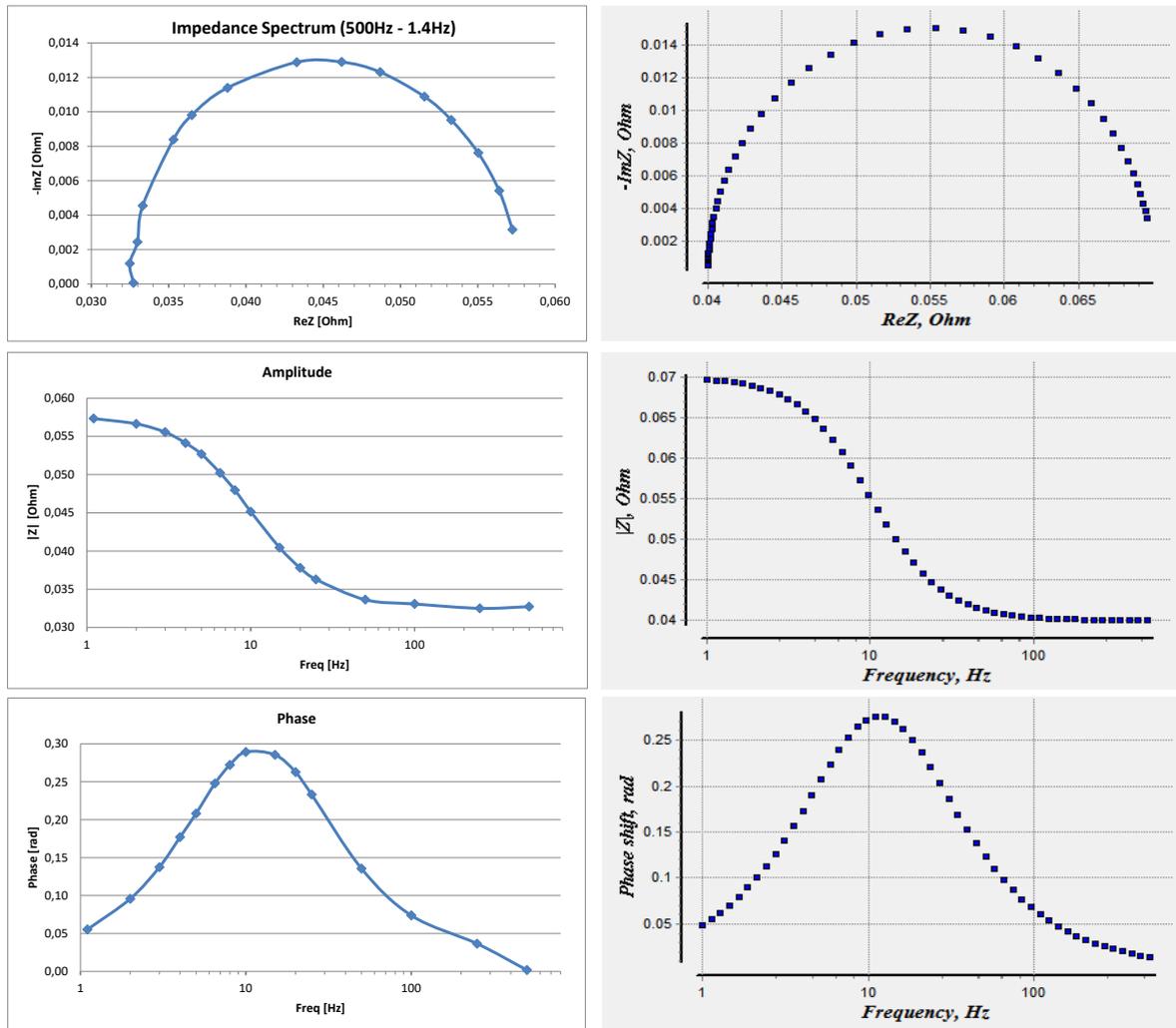


Abbildung 4.3.: Simulationsergebnis links verglichen mit theoretischer Berechnung rechts, dargestellt als Nyquist- und Bode-Diagramme

4. Implementierung

Das Ergebnis ist in Abbildung 4.3 zu sehen - auf der linken Seite jeweils die simulierten Werte, und auf der rechten Seite als Vergleich die anhand der Software „EIS Spectrum Analyzer“ (Bondarenko A. S., 2013) berechneten theoretischen Kurven.

4.2. Schaltplan

In diesem Abschnitt wird auf die einzelnen Blöcke des Schaltungsdesigns sowie dessen Layout-Umsetzung eingegangen. Gewisse Details sollen dabei näher erläutert werden, die für die Performance der Implementierung als wichtig erachtet werden.

Altium Designer

Für die Umsetzung dieser Arbeit wird das Programm „Altium Designer“ (*Altium Designer* 2018) verwendet. Es handelt sich dabei um eine Entwicklungsumgebung zum Erfassen von Schaltplänen und Routen von Platinen, und bietet darüber hinaus noch viele weitere Features wie etwa eine Schaltungssimulation, eine Bauteile-Bibliothek, eine hierarchische Schaltplan-Struktur, eine optisch ansprechende 3D-Ansicht und vieles mehr.

Seit einigen Jahren bereits bei Infineon in Verwendung, hat insbesondere dessen umfangreiches und intuitives Bedienkonzept Anklang gefunden. Aufgrund der vielen Funktionen erfordert das Programm dennoch eine gewisse Einarbeitungszeit.

4.2.1. Top Level

Der Schaltplan ist hierarchisch aufgebaut, um zum einen eine einfache Unterteilung in Funktionsblöcke vornehmen zu können, und zum anderen um dadurch ein sehr hilfreiches Feature verwenden zu können, nämlich das Mehrkanaldesign. Damit lässt sich in Altium ein Schaltplan-Dokument mehrfach instanzieren, um dann beim PCB das Layout von einem Kanal auf alle anderen übertragen zu können. In Abbildung 4.4 ist dies beim ADC Block durch die Verwendung des „REPEAT“ Schlüsselwortes zu erkennen. Ebenfalls gut ersichtlich ist in dieser Abbildung die Interaktion des FPGAs als zentrales Steuerelement mit den ADCs

4. Implementierung

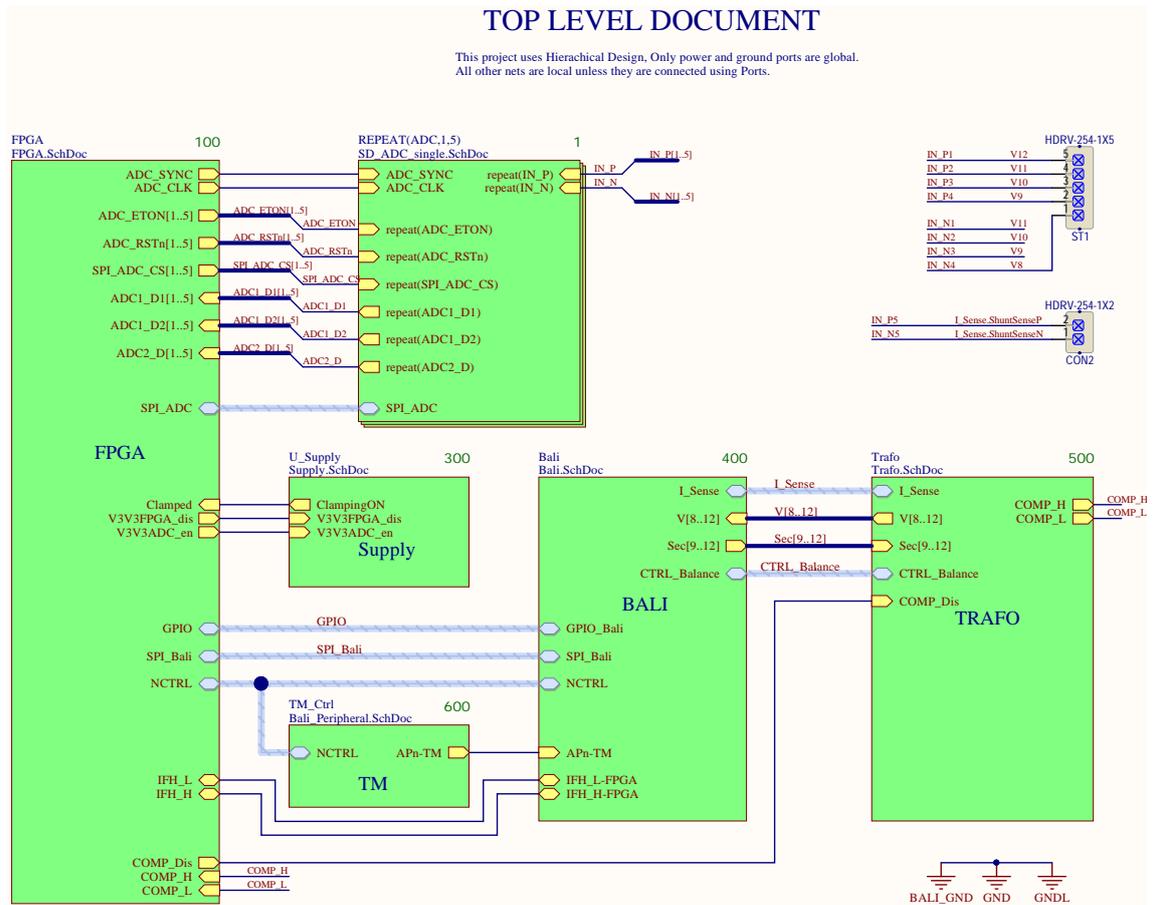


Abbildung 4.4.: Hierarchie und Übersicht des Schaltplanes

und dem TLE8000, der wiederum die Kontrolle über die einzelnen MOSFETs beim Transformator hat.

4.2.2. Versorgung

Der Demonstrator soll mit einem handelsüblichen Stecker-Schaltnetzteil mit 12 V betrieben werden können. Für den FPGA muss eine 3,3 V Versorgung vorhanden sein, die ausreichend Strom liefern kann, um den erhöhten Bedarf beim Einschalten sowie die Anforderungen bei komplexeren FPGA Designs bedienen zu können. Dazu wird ein Abwärtswandler verwendet, der mit bis zu 3 A ausreichend Strom

4. Implementierung

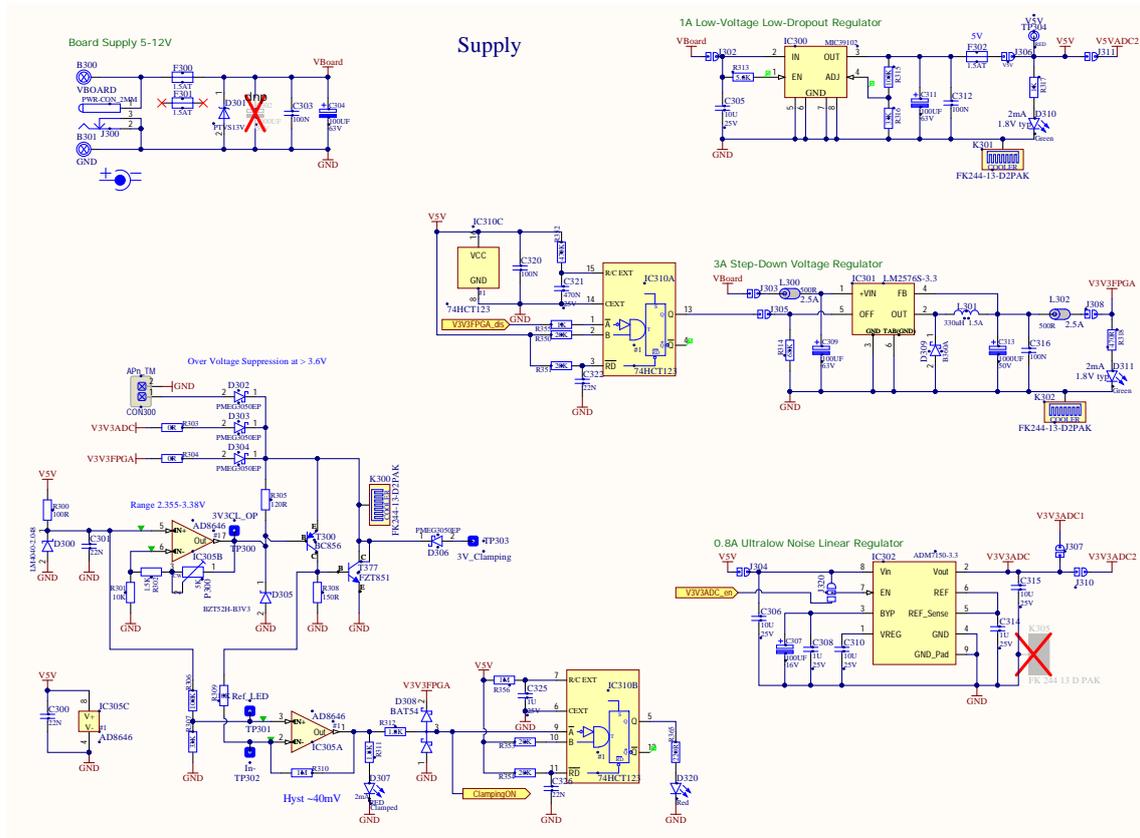


Abbildung 4.5.: Spannungsversorgungen und Schutzbeschaltung

liefern kann. Wie in Abbildung 4.5 zu erkennen ist, wird an den Reset Eingang dieses Wandlers ein monostabiler Multivibrator verbunden. Dies ermöglicht dem FPGA, mit einem kurzen Signalimpuls seine eigene Versorgung für eine gewisse Zeitdauer zu deaktivieren, um somit einen sauberen Reset durchführen zu können.

Die Versorgung der ADCs wird über zwei Spannungsregler umgesetzt. Der Infineon ADC benötigt nur eine 3,3V Versorgung, während der Analog Devices ADC zwingend eine 5V Spannung sowie eine weitere Spannung zwischen 3,3V und 5V benötigt. Für beide Wandler wird jeweils ein rauscharmer Low-Drop-Längsregler (LDO²) gewählt, wobei diese kaskadiert geschaltet werden, damit die Verlustleistung am 3,3V Regler bei hoher Betriebsspannung nicht ein limitierender

²“Low Drop Out”

4. Implementierung

Faktor ist. Vorsichtshalber werden bei allen Reglern Kühlkörper vorgesehen und auch teilweise bestückt. (An dieser Stelle sei erwähnt, dass die in Abbildung 4.5 und auch in nachfolgenden Abbildungen vorkommenden mit einem roten Kreuz markierten Bauteile damit als „nicht zu bestücken“ gekennzeichnet sind.)

Eine aktive Schutzschaltung, welche die 3,3 V Versorgungen schützen soll, ist in Abbildung 4.5 auf der linken Seite abgebildet. Durch Anwenderfehler oder anderweitig beschädigte Komponenten hervorgerufene Überspannungen sollen damit verhindert werden, um Schäden vor allem am FPGA und den ADCs zu verhindern, wobei ein Fehlstrom von 3 A dabei abgeleitet werden kann. Über eine Verstärkerschaltung wird dazu eine mittels Potentiometer einstellbare Referenzspannung vorgegeben, über deren Differenz zu den Versorgungspegeln dann eine Komplementär-Darlington-Stufe die aufkommenden Überspannungen begrenzt. Ein Komparator soll schließlich noch bei aktivierter Funktion der Schutzschaltung den Hinweis an den Benutzer über eine LED geben können, sowie ein entsprechendes Signal dem FPGA liefern.

4.2.3. Transformator

In Abbildung 4.6 ist die Schaltung für die Ansteuerung des Transformators zu sehen. Wie bereits erwähnt wird eine für 12 Zellen konzipierte Variante verwendet, die für vier Zellen somit neu konfiguriert werden muss. Dazu werden vier Sekundärwindungen zu einer somit neuen Primärseite zusammengeschlossen, weitere vier Sekundärwindungen werden als solche für die Einzelzellen verwendet, wohingegen die restlichen vier Windungen sowie die ursprüngliche Primärwindung ungenutzt bleiben. Die im Schaltbild in Grün dargestellte neue Primärseite wird so gewählt, dass beim Layout die Anschlüsse möglichst optimal gelegen sind. Die Steckeranschlüsse der Batterie beziehungsweise des Batteriesimulators sind mit den in Blau gekennzeichneten Sekundärwindungen verbunden. Im Zellen-Minus Pfad sind 20 Ampere Sicherungen sowie N-Kanal Leistungstransistoren platziert, um über diese „Low-Side“ Schalter schließlich die Zellen einzeln zuschalten zu können. Im Speziellen wird hierfür ein Infineon OptiMOS-T2 Power-Transistor verwendet, der mit seinem 65 Watt Verlustleistungsbudget und 20 A kontinuierlichem Drain-Strom gut für diese Anwendung geeignet ist. Zum Schalten der Primärseite zum Batterieblock wird ebenfalls ein Infineon OptiMOS eingesetzt, wobei dieser auf Grund der im Vergleich zur Sekundärseite vierfachen Spannung entsprechend höher dimensioniert ist. Die Gate-Signale für alle diese Transistoren werden vom TLE8000 geliefert.

4. Implementierung

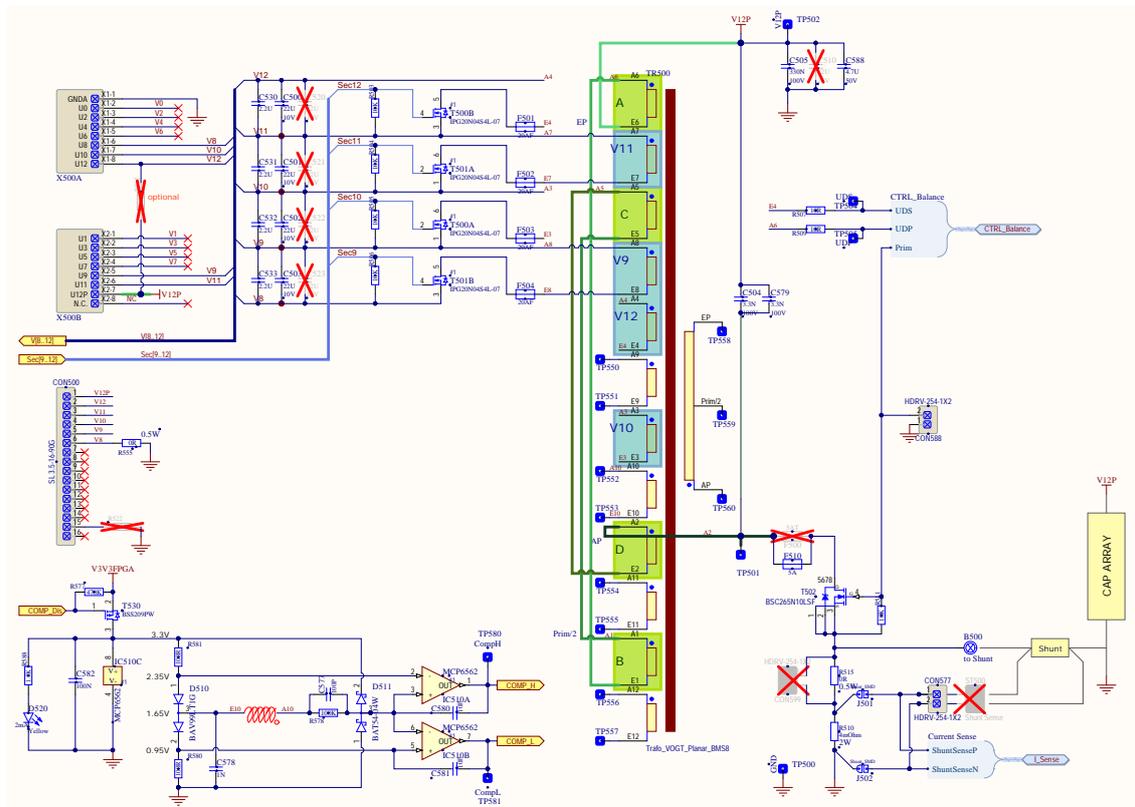


Abbildung 4.6.: Schaltplan zum Transformator

Ein Shunt mit $4\text{ m}\Omega$ Widerstand ist in den Erdungspfad der Primärseite verbunden, worüber „Sense“ Abgriffsleitungen zum dafür vorgesehenen ADC führen. Optional besteht die Möglichkeit, einen externen Shunt über eine 4 mm Buchse zu verwenden. Dies ist in Abbildung 4.6 auf der rechten Seite schematisch dargestellt und ist insbesondere für den am Batteriesimulator verbauten Shunt vorgesehen. Die Lötbrücken sowie der $0\ \Omega$ Widerstand müssen hierfür geöffnet werden, um den Strompfad zu ändern. Ein Anschluss für die Sense Leitungen des externen Shunts ist ebenso zu verbinden.

Links unten in Abbildung 4.6 dargestellt ist eine Komparatorschaltung, die einen unbenutzten Transformator-Abgriff nutzt, um eine Erkennung der Kommutierzeit zu ermöglichen. Die zwei Ausgänge werden dabei gegengleiche Signale an den FPGA liefern, der damit die Entscheidung treffen kann, wann der nächste Balancing Zyklus gestartet werden kann, ohne dabei Gefahr zu laufen, durch ein

4. Implementierung

zu kurzes Intervall den Transformator in Sättigung zu bringen und potentiell Schaden anzurichten.

4.2.4. TLE8000

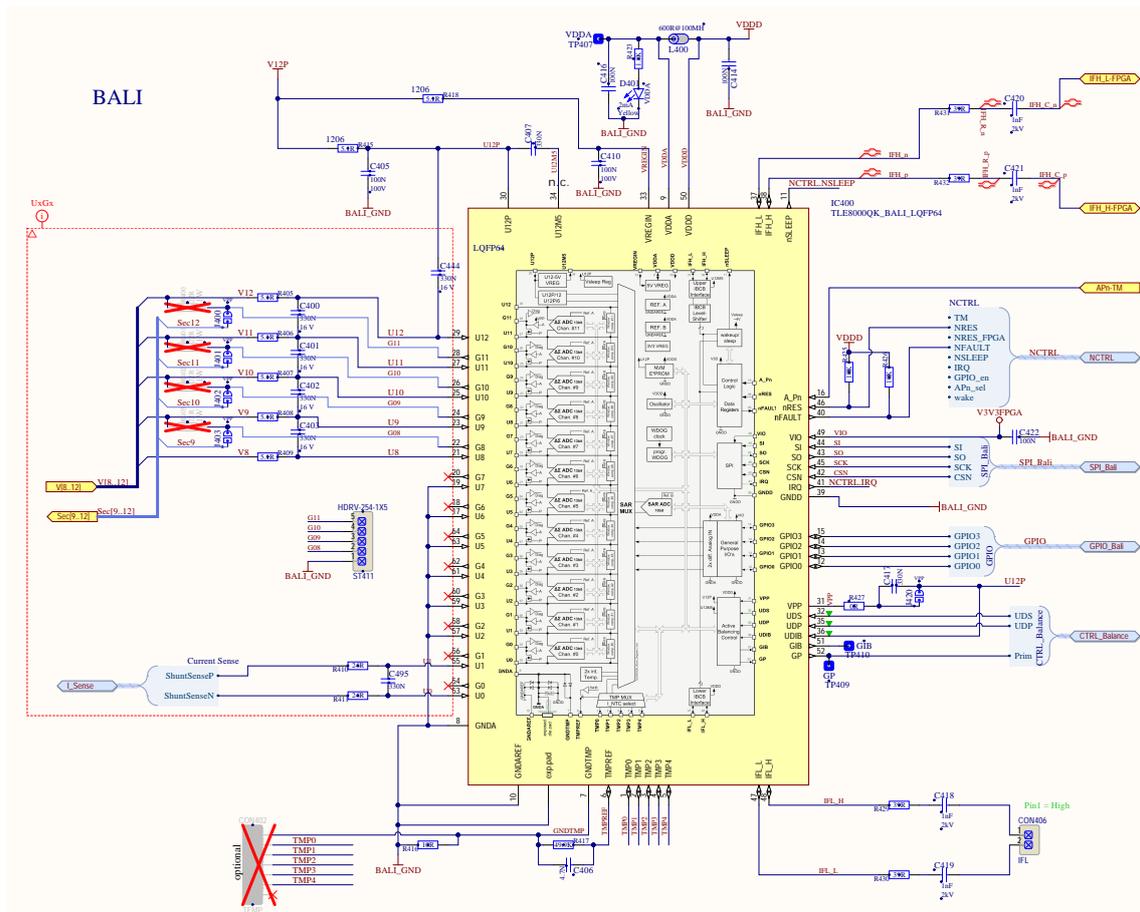


Abbildung 4.7.: Beschaltung des TLE8000

Für diese Arbeit wird nur ein gewisser Teil der Funktionalität des TLE8000 benötigt, dennoch ist die Beschaltung dessen trotzdem in einem solchen Ausmaß erfolgt, dass für weiterführende Projekte die Möglichkeit einer anderweitigen Verwendung bestehen bleibt. So sind beispielsweise die für passives Balancen benötigten Lastwiderstände vorhanden, ebenso die Anschlüsse für das kapazitive

4. Implementierung

Interface zur Verkettung weiterer Chips und die Eingänge für die Temperaturmessungen können genutzt werden (siehe dazu Abbildung 4.7). Durch die Verwendung eines Sockels für die Aufnahme des TLEs kann dieser einfach getauscht werden, beispielsweise bei neuen Chipversionen oder Defekten.

Wie bereits erwähnt werden die GPIO Pins am Chip genutzt, um über einen speziellen Modus damit die Treiberstufen zur Ansteuerung der Transistoren am Transformator direkt zu nutzen, ohne die eigentliche Balancing-Steuerlogik des TLE8000 zu verwenden. Da die U12P Spannung gleichzeitig die Spannungsversorgung des Chips darstellt, müssen bei weniger als 12 Zellen stets die obersten Kanäle verwendet werden. Neben den Gate Signalen G9 bis G12 werden auch noch die entsprechenden Sense-Leitungen U8 bis U12 verbunden, um die Spannungsmessung des Chips für Vergleichszwecke zur Verfügung zu haben, und um damit auch die aktive Balancing Funktion nutzen zu können. Damit soll in erster Linie die Korrektheit des Designs getestet werden können, aber gleichzeitig auch die praktische Option erhalten werden, dadurch einen Batterieblock wieder automatisch balancieren lassen zu können, nachdem ein solcher bei Versuchen mit dem Aufbau von Zeit zu Zeit aus dem Gleichgewicht kommen kann.

4.2.5. ADC

In Abbildung 4.8 ist die Beschaltung der zwei ADCs dargestellt. Diese wird fünfmal instanziiert, um den Aufwand vor allem beim Layout verringern zu können. Die rote gestrichelte Linie markiert die Trennung zwischen der digitalen, auf Platinen-Ground bezogenen linken Seite und der isolierten analogen Seite rechts.

Die Beschaltung der beiden ADC Typen unterscheidet sich deutlich voneinander. Der im oberen Bereich der Abbildung zu sehende Infineon ADC benötigt keine externe Versorgung für die isolierte Seite, da neben der Daten- auch eine Energieübertragung intern stattfindet. Dafür müssen für dieses Verfahren zwei Potentiometer vorgesehen werden, um die Güte dieser Übertragungen trimmen zu können. Eine ungünstige Einstellung dieser Trimmung kann schnell dazu führen, dass keine oder stark verrauschte Werte der Messung erhalten werden. Das Bauteil beinhaltet zwei Wandler, nur sind diese voneinander leider nicht isoliert, so dass für jede Batteriezelle ein separater Chip verwendet werden muss. Es werden dennoch alle Signale für beide verbunden, um später die Möglichkeit zum Experimentieren zu haben.

4. Implementierung

$$f_c = \frac{7500 + 56}{2\pi * 7500 * 56 * 0.00000034} = 8470 \text{ Hz} \quad (4.3)$$

Der Spannungsteiler bringt die zu messenden Zellspannungen auf den 35 mV Eingangsbereich des ADCs. Für den fünften ADC, der die Strommessung durchführt, wird der Spannungsteiler entfernt (R31 überbrückt, R32 offen), da hierzu der Shunt bereits entsprechend gewählt wurde, um den Eingangsbereich des ADCs gut auszunutzen. Der Tiefpass muss dadurch dann über die Widerstände R27 und R28 erfolgen, um einen gleichen Phasenverlauf wie bei den restlichen Kanälen zu erhalten.

Da der Spannungsteiler bei den Zellen eine permanente Last darstellt, worüber diese langsam aber stetig entleert werden würden, wird als Lösung dazu eine Transistorschaltung vorgesehen, die den Teiler erst zuschaltet, sobald die isolierte ADC Seite versorgt wird. Über eine eigene Steuerleitung kann dies individuell erfolgen, somit muss nicht der ADC selbst deaktiviert werden für diesen Vorgang. Als Option vorgesehen ist außerdem noch die Möglichkeit, die Messergebnisse über einen Hochpass zu verbessern versuchen, indem der Gleichspannungsanteil der Eingänge entfernt wird. Dies ist zu diesem Zeitpunkt aber noch nicht versucht worden.

Der zweite verwendete ADC ist kein vollständiger Wandler, sondern ein Delta-Sigma-Modulator, der im Gegensatz zum Infineon ADC keine dezimierten Werte liefert sondern nur direkt den Bitstream. Dies ist für diese Arbeit aber ohnehin gewünscht, da die Dezimation im FPGA erfolgen soll, um flexibler und einfacher synchronisiert die Messungen durchführen zu können. Allerdings muss für diesen ADC eine externe Versorgung auf der isolierten Seite zur Verfügung gestellt werden. Dies erfolgt mit einem DC-DC-Wandler, der eine isolierte 5 V Spannung liefert. Die eingangsseitige Beschaltung erfolgt analog zum Infineon ADC, nur auf den größeren Eingangsbereich angepasst, der in diesem Fall 250 mV beträgt.

4.2.6. FPGA

Nachdem der FPGA als zentrales Steuerelement eingesetzt wird, sind an diesen eine große Anzahl an Signalen angeschlossen, wie in Abbildung 4.9 zu sehen ist. Neben den zwei SPI Bussen und einigen Steuersignalen des TLE8000 sind die meisten Pins für die Vielzahl an Leitungen zu den ADCs in Verwendung. Die restlichen noch zur Verfügung stehenden Pins werden zu Testpunkten und einem Stecker verbunden, um im Zuge der FPGA Entwicklung davon Gebrauch machen zu können.

4. Implementierung

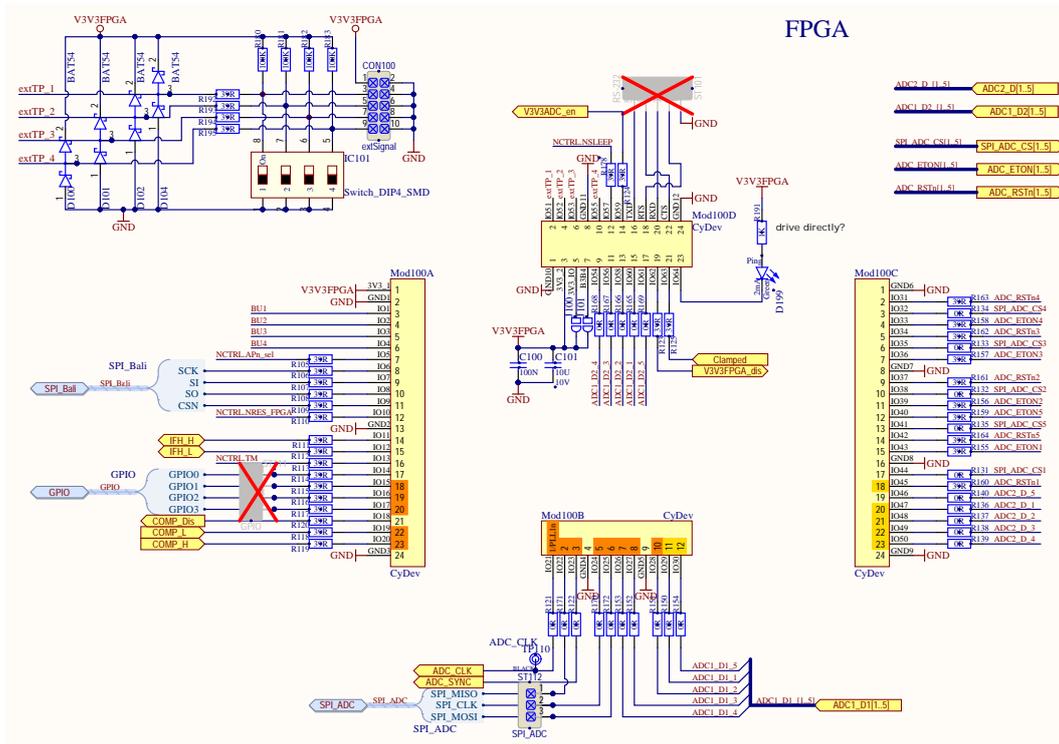


Abbildung 4.9.: FPGA

4.3. Layout

Wie bereits in Unterabschnitt 3.2.2 erläutert und in Abbildung 3.7 schematisch dargestellt, sind die Freiheiten für das Layout der Platine durch die dort erwähnten Vorgaben gewissermaßen eingeschränkt. Aufgrund dessen ist bei einigen Funktionsgruppen wie dem Transformator und den ADCs eine gut durchdachte und kompakte Anordnung der Komponenten von großer Bedeutung.

Am Ende dieser Arbeit unter Anhang A sind Bilder des Demonstrators zu sehen, die eine bessere Begutachtung der hier beschriebenen Aspekte erlauben sollen.

4. Implementierung

4.3.1. Transformator

In Abbildung 4.10 sind die vier Lagen eines Ausschnittes der Platine getrennt dargestellt, um einen Einblick zu ermöglichen, wie dieser kritische Teil der Schaltung im PCB umgesetzt worden ist.

In der Mitte der jeweiligen Abbildungen befindet sich der Transformator, zu erkennen an der achteckigen Aussparung für den Transformator Kern. Die MOSFETs zur Schaltung der Primär- und Sekundärseite sind direkt oberhalb und unterhalb dieses Loches platziert. Die Leitungen, die die Batteriezellen mit den Transistoren und den Anschlüssen des Transformators verbinden, müssen auf Grund der hohen Ströme entsprechend breit geführt werden. Dazu werden einige Maßnahmen ergriffen, um dies so weit wie möglich zu erreichen.

Die Kupferdicke der einzelnen Lagen wird mit $70\ \mu\text{m}$ in Auftrag gegeben, was dem doppelten des üblichen Wertes entspricht. Weiters werden alle Leitungen zweifach geführt, wie in Abbildung 4.10 gut zu erkennen ist, wenn man die Lagen 1 und 2 sowie 3 und 4 miteinander vergleicht. Soweit es die Platzverhältnisse erlaubt haben, werden die Bahnen so breit wie möglich gemacht und an allen möglichen Stellen durchkontaktiert. Im Durchschnitt ließ sich eine Breite von etwas mehr als 4 mm erreichen.

Aus den Informationen nach IPC-2152, 2009 sind Tabellen entstanden, die eine Abschätzung der Strombelastbarkeit zulassen. Bei einer Gesamtbreite von 8 mm, einer maximalen Länge von etwa 10 cm und der erwähnten Kupferdicke ergibt sich somit ein Strom von 16,5 A bei $10\ ^\circ\text{C}$ Temperaturanstieg beziehungsweise für die maximal zu erwartenden 20 A im Sekundärkreis erfolgt eine Erwärmung von $15\ ^\circ\text{C}$. Damit sollte die Belastbarkeit mehr als gegeben sein, insbesondere nachdem ohnehin keine durchgehende Dauerbelastung dieser Leitungen vorgesehen ist.

4. Implementierung

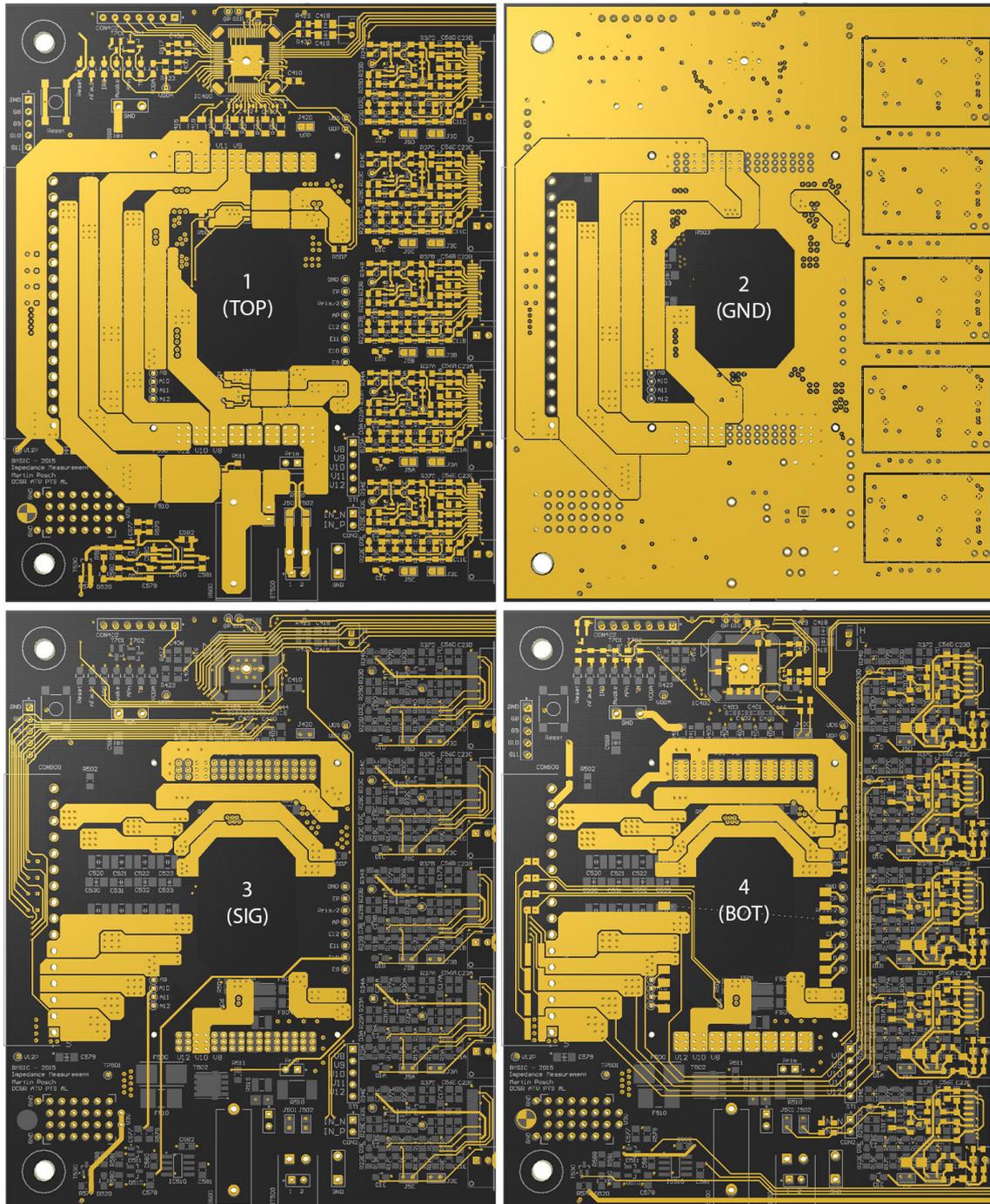


Abbildung 4.10.: Einzelansicht der Ebenen (nur linke Hälfte der Platine)

4. Implementierung

4.3.2. ADCs und TLE8000

Das Layout der isolierten Seite der ADCs ist ebenfalls in Abbildung 4.10 ersichtlich, direkt am rechten Rand der Einzelbilder. Durch die kompakte Anordnung ist es dabei gelungen, die fünf Stück der Infineon Version auf der Oberseite und die fünf Analog Devices ADCs direkt darunter auf der Unterseite der Platine zu platzieren. Insbesondere der Platzbedarf des isolierten Spannungswandlers war dabei ein Hindernis.

Schließlich konnte erreicht werden, diese fünf Gruppierungen exakt gleich zu routen, wofür das verwendete Layout-Tool eine praktische Methodik bietet, dies zu unterstützen. In der zweiten Ebene der Abbildung sind die isolierten Masse-Inseln der ADCs gut zu erkennen. Alle Digitalsignale, die vom FPGA zum TLE8000 und der Komparatorschaltung führen, verlaufen links und rechts an den ADC Gruppen vorbei, um möglichst wenig Störeinflüsse auf die analogen Signale zu erhalten.

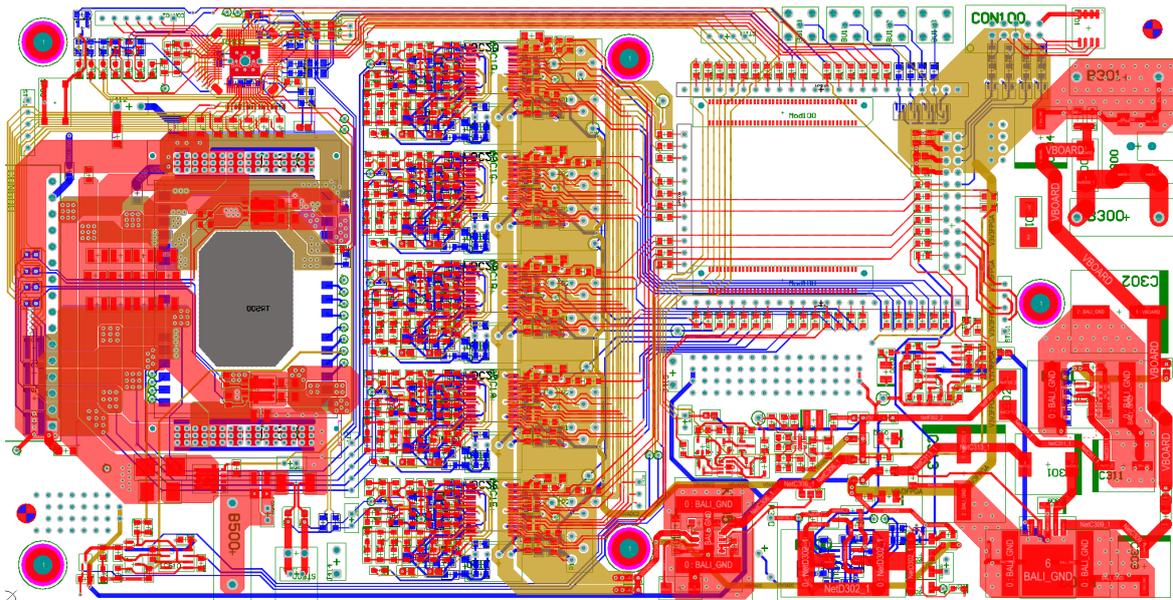


Abbildung 4.11.: Layout der gesamten Platine (1., 3. und 4. Ebene dargestellt in rot, gelb und blau respektive)

4. Implementierung

4.3.3. Digitalteil und Spannungsversorgung

Die rechte Seite der Platine umfasst die nicht-isolierten Bereiche der ADCs sowie den FPGA und die Versorgung. Das Ziel dabei war, mit durchdachter Anordnung die Gesamtlänge des PCBs nicht zu sehr anwachsen zu lassen sowie bei den Spannungswandlern die korrekte Platzierung der Stützkondensatoren für eine saubere Performance zu beachten. In Abbildung 4.11 ist die gesamte Platine mit den drei Signalebenen überlagert dargestellt. Gut zu erkennen sind die drei Spannungsregler im rechten unteren Bereich anhand der großen Masse-Flächen auf der ersten Lage, um die Funktion der Kühlkörper zu unterstützen. Der Bereich für das FPGA Modul ist durch die vier als Rechteck angeordnete Steckerleisten zu erkennen. In der Mitte zwischen FPGA und Wandler sind noch die Schutzschaltung zu sehen sowie ein Bereich mit als Raster angeordneten Löchern, um für eventuelle Modifikationen einen vorgesehenen Platz zu haben.

4.4. FPGA Design

Dank der Wahl des verwendeten FPGA Moduls und dessen Code Bibliothek, kann für viele Aspekte auf bereits vorhandene Implementierungen zurückgegriffen werden. Zum Einsatz kommt dafür ein modulares Framework, bei dem beispielsweise die Umsetzung von Lese- und Schreibzugriff über die USB Schnittstelle auf den Registersatz im FPGA bereits vorhanden ist. Ebenso verfügbar ist ein SPI Modul, das bei der Entwicklung und Verifikation des TLE8000 eingesetzt wird und somit direkt übernommen werden kann. Für die Implementierung der modulierten Balancing-Steuerung sowie der ADC Bitstream Dezimierung wird die Unterstützung der Kollegen in Anspruch genommen, die schon Erfahrung mit dem Konzept dieses Frameworks haben.

4.4.1. ADC Modul

Folgende Register sind für die Konfiguration und Verwendung der fünf ADCs verfügbar:

<i>ADC_CTRL_0</i>	Auswahl der Dezimierlänge zwischen 12 und 16 Bit, sowie ein Bitfeld zum Einschalten des ADC Spannungswandlers.
<i>ADC_CTRL_1</i>	Je ein ADC Reset Bit.

4. Implementierung

<i>ADC_CTRL_2</i>	Je ein Bit zum Einschalten der Energieübertragung zur isolierten ADC Seite.
<i>ADC_Offset_X</i>	Pro ADC ein Register für die Offset-Trimmung.
<i>ADC_Dec_Length_X</i>	Pro ADC drei Register für die Gain-Trimmung.
<i>ADC_Result_X</i>	Pro ADC zwei Register für den maximal 16 Bit breiten Ergebniswert.

4.4.2. PWM Modul

Um die Gate-Treiber des TLE8000 über dessen GPIO Kanäle in jener Form anzusteuern die dem Ziel entspricht, werden zwei PWM Module verwendet - entsprechend als *PWM0* und *PWM1* bezeichnet.

Die *PWM0* gibt die Form des hochfrequenten Ein- und Ausschaltens der MOSFETs vor, bei konstanter Periodenzeit, worauf die *PWM1* über eine Tabelle den gewünschten Sinus auf dieses Signal aufmoduliert, indem die „Ein“-Zeitdauer der *PWM0* mit einem Faktor zwischen 0 und 1 multipliziert wird, entsprechend der aktuellen Position im Sinusverlauf. Dazu stehen die folgenden Register zur Konfiguration zur Verfügung:

<i>PWM0_Control</i>	Ein- bzw. Ausschalten der gesamten Balancing-Funktion.
<i>PWM0_OnTime</i>	Maximale Zeit die das Steuersignal auf „hoch“ ist in einer Periode. Der Wertebereich liegt zwischen 0,16 μ s und 40,8 μ s.
<i>PWM0_Period</i>	Periodenzeit mit möglichen Werten zwischen 0,32 μ s und 81,6 μ s.
<i>PWM1_Control</i>	Ein- bzw. Ausschalten der modulierten Sinusfunktion.
<i>PWM1_Period_X</i>	Zwei Register für eine 16 Bit breite Sinus-Periodenzeit in Millisekunden. Dies ergibt einen theoretischen Bereich von 15,26 μ Hz bis 1 kHz.
<i>PWM1_Offset</i>	Offset-Wert für die <i>PWM0_OnTime</i> , da bei zu kleinen Werten kein Balancing-Strom mehr fließt.

4. Implementierung

In Abbildung 4.12 ist schematisch der Ablauf dargestellt, wie im FPGA diese Sinus-Modulierung der *PWM0* erfolgt.

Ein Zähler (*PWM1_CNT*) läuft dazu mit der 200-fachen Frequenz des Maximums von *PWM1* (also 200 kHz) und zählt bis zum eingestellten *PWM1*-Periodenwert, um dann wieder bei 0 zu beginnen. Dieser Zählerwert wird durch den Periodenwert geteilt („geschiftet“), um somit den Wertebereich auf 0 bis 199 zu skalieren.

Dies dient nun als Index, um in einer vorab generierten Sinus-Wertetabelle einen Amplitudenwert zum aktuellen Zähler nachzuschauen. Mit diesem Wert, der im Bereich von 0 bis 255 liegt, wird nun der *ON*-Wert der *PWM0* skaliert und abschließend mit dem zweiten Zähler, der bis zur Periodendauer der *PWM0* läuft, verglichen, um zum Schluss die modulierte *PWM0* zu erhalten.

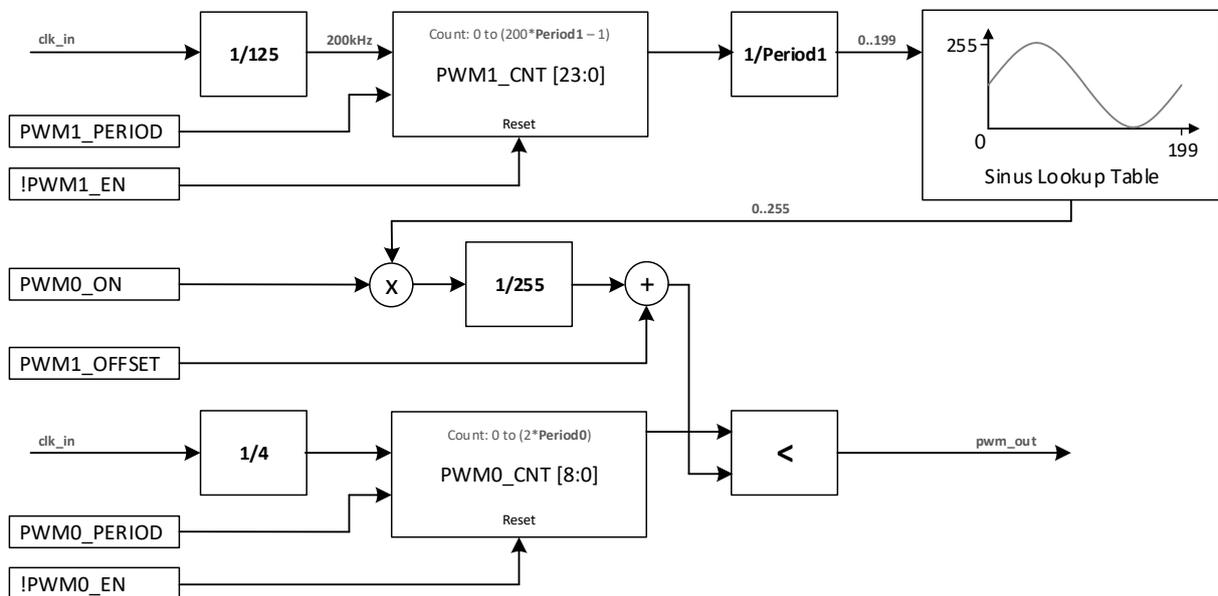


Abbildung 4.12.: Blockdiagramm der Sinus-Modulierung der PWM im FPGA

5. Ergebnisse und Analyse

5.1. Inbetriebnahme und Kalibrierung

Zu Beginn ist eine Überprüfung aller Versorgungsspannungen am Board durchzuführen, um dann durch Schließen der Lötbrücken den FPGA und die ADCs in Betrieb zu nehmen. Auf Seite des Transformators wird vorerst mit einem Labornetzteil eine Spannung angelegt, um damit den TLE8000 versorgen zu können. Mit programmiertem FPGA kann dieser nun aufgeweckt und konfiguriert werden, um die externe Kontrolle der Gate-Anschlüsse über einen speziellen Modus zu aktivieren. Ab diesem Moment ist der Demonstrator vollständig einsatzbereit für erste Versuche.

5.1.1. ADC

Als Voraussetzung für die Inbetriebnahme der ADCs ist zunächst eine gute Trimmung der Potentiometer erforderlich, welche die Güte der Energie- und Datenübertragung zur isolierten Seite regeln. Eine visualisierte Überwachung des ADC-Ergebnis-Registers hilft dabei, eine Einstellung zu finden, bei der das gemessene Signal ein möglichst geringes Rauschen aufweist. Der an der isolierten Seite erzeugte Spannungspegel wird über ein Multimeter beobachtet, um auch die zweite Einstellung optimieren zu können.

Die Kalibrierung der vier ADCs, welche die Zellspannungen messen, erfolgt mit einer gleichzeitigen Multimeter-Messung und Aufnahme der ADC Werte. Dazu wird am Batterieanschluss eine über Spannungsteiler aufgespannte Simulation der Zellspannungen durch ein Labornetzteil angelegt, um an nahe der ADCs gelegenen Abgriffen der Sense-Leitungen die tatsächlichen Spannungen zu messen, welche die ADCs letztlich bestimmen sollen. Der Fokus der Kalibrierung wird dabei in den Bereich zwischen 2 V und 4 V gelegt, um für diesen Wertebereich die bestmöglichen Ergebnisse zu erzielen. Analog dazu wird auch der Strom-ADC

5. Ergebnisse und Analyse

kalibriert, nur dass dafür eine SMU¹ verwendet wird, um über den Shunt einen genauen Strom fließen lassen zu können. Über Aufnahme mehrerer Messpunkte können schließlich durch Korrelation die gesuchten Offset- und Gainwerte bestimmt werden.

5.1.2. Balancing

Für einen ersten Test der Balancing Funktion wird der Demonstrator auf den Batteriesimulator aufgesetzt, um im Fall von Problemen nicht den Gefahren von Lithium-Ionen Zellen ausgesetzt zu sein. Im Anhang ist in Abbildung A.1 dieser Aufbau abgebildet. Die integrierte Balancing Funktionalität des TLE8000 wird ebenso erfolgreich getestet wie die über den FPGA vorgegebene externe Ansteuerung. Ein Ausschnitt mit einigen Schaltvorgängen ist in Abbildung 5.1 zu sehen. Das im oberen Bereich dargestellte Signal ist die Drain-Spannung eines sekundärseitigen MOSFETs, und darunter die des primären MOSFETs. Die Nummern 1 und 2 markieren die zwei Zustände des Top-Balancings, nämlich das Entladen einer Zelle und das darauffolgende Laden der gesamten Batterie.

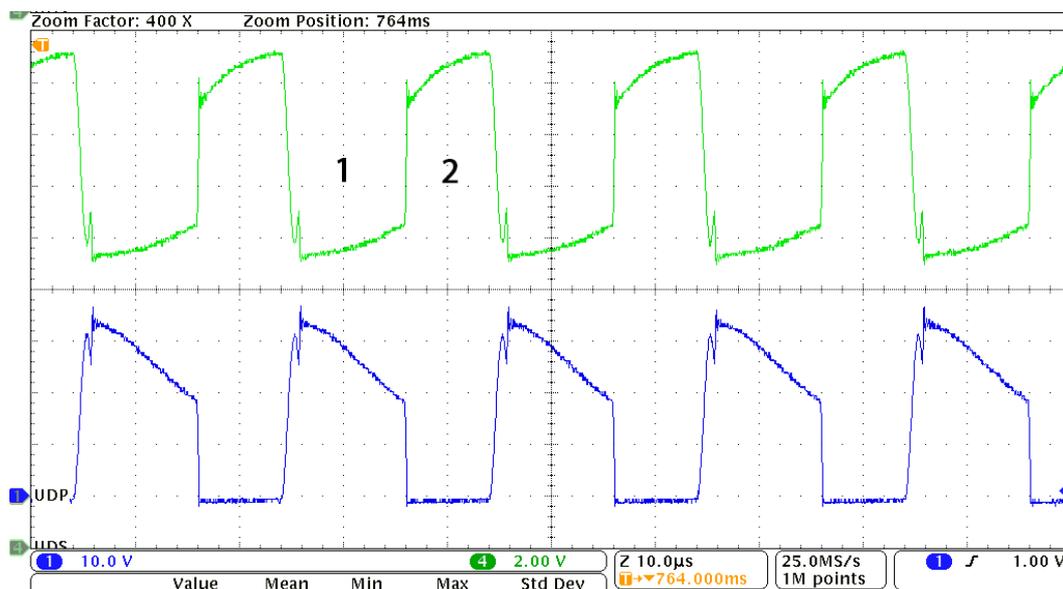


Abbildung 5.1.: Drain-Spannungsverlauf beim Balancing

¹Source Measure Unit

5. Ergebnisse und Analyse

Die Abbildung 5.2 zeigt zusätzlich noch die Signale der Komparatorschaltung, die eine Detektion der jeweiligen Zustände ermöglichen soll. In diesem Fall wird eine wesentlich kürzere T_{ON} Zeit verwendet, wodurch ein durch die Wechselwirkung zwischen den Induktivitäten und Kapazitäten verursachtes Oszillieren zu sehen ist.

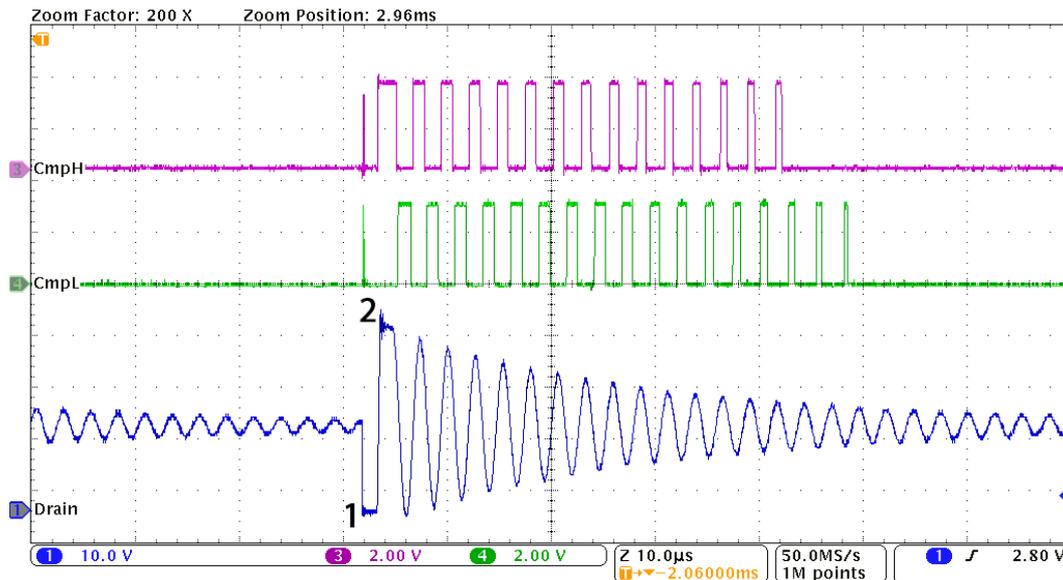


Abbildung 5.2.: Signale der Komparatorschaltung

5.1.3. Sinus-Modulation

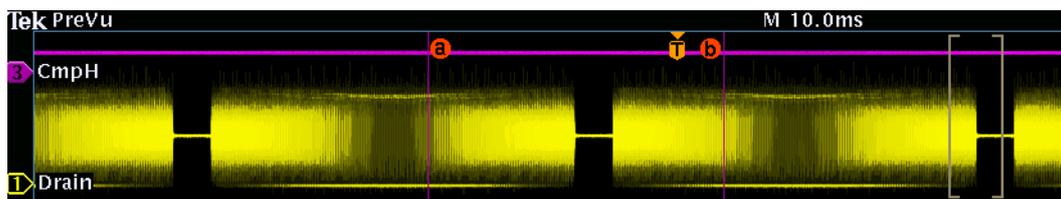


Abbildung 5.3.: Lückenhafte Sinus-Modulation

Die sinusförmige Modulation des Balancing Signals erfolgt in diskreten PWM-Stufen. Zur Überprüfung dieser Implementierung wird dieses Steuersignal auf-

5. Ergebnisse und Analyse

gezeichnet, mit MATLAB ausgewertet und in Abbildung 5.4 dargestellt. In einer ersten Version wird der T_{ON} Wert im untersten Punkt der Sinus-Amplitude bis hinunter auf 0 gesetzt, was aber zur Folge hat, dass in diesem Bereich das Balancing keinen Strom mehr treiben kann. Diese dadurch entstandene Lücke im Verlauf ist in Abbildung 5.3 gut zu sehen. Als Lösung wird daher ein Offset für die T_{ON} Zeit gesetzt, wie bereits in Abbildung 5.4 zu erkennen ist.

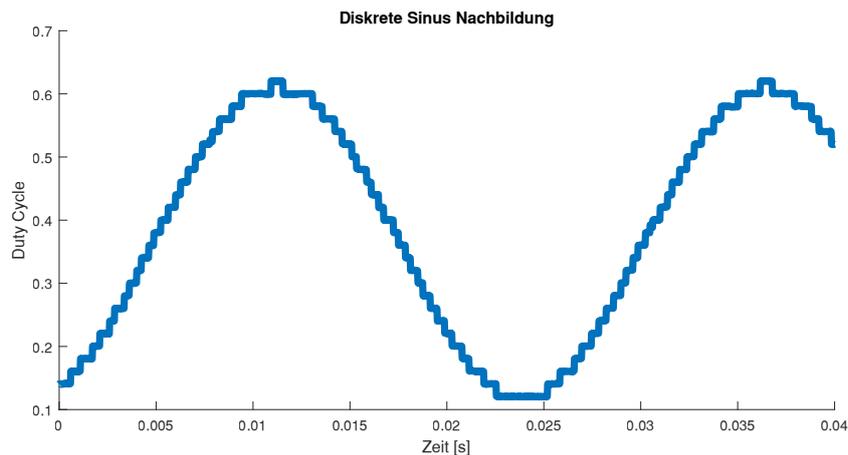


Abbildung 5.4.: Diskrete Sinus-Nachbildung

5.1.4. Messungen

Für die folgenden Messungen wird nun anstatt des Batteriesimulators ein Lithium-Ionen Block angeschlossen. Es handelt sich dabei um 18650-Zellen der Marke „Samsung“ mit der Bezeichnung „ICR18650-26F“ und einer Kapazität von 2600 mAh. Die Konstruktion des Blockes ist dabei - wie in Abbildung 5.5 zu sehen ist - so gewählt, dass zwischen jeder Zelle auftrennbare Verbindungen bestehen, um in der Verwendung dieses Aufbaus flexibel zu sein.

Durch den typischerweise geringen Innenwiderstand der Batteriezellen muss ein Strom von bis zu 600 mA erzeugt werden, um im Spannungsverlauf der Messung eine ausreichend große Sinus-Auslenkung zu erhalten. In Abbildung 5.6 ist das Ergebnis einer solchen Messung zu sehen. Zur besseren Beurteilung der Sinus-Form sind die reinen AC-Signale im unteren Diagramm dargestellt. Die maximale Auslenkung der Spannung beträgt in diesem Fall rund 70 mV. Der ADC mit

5. Ergebnisse und Analyse

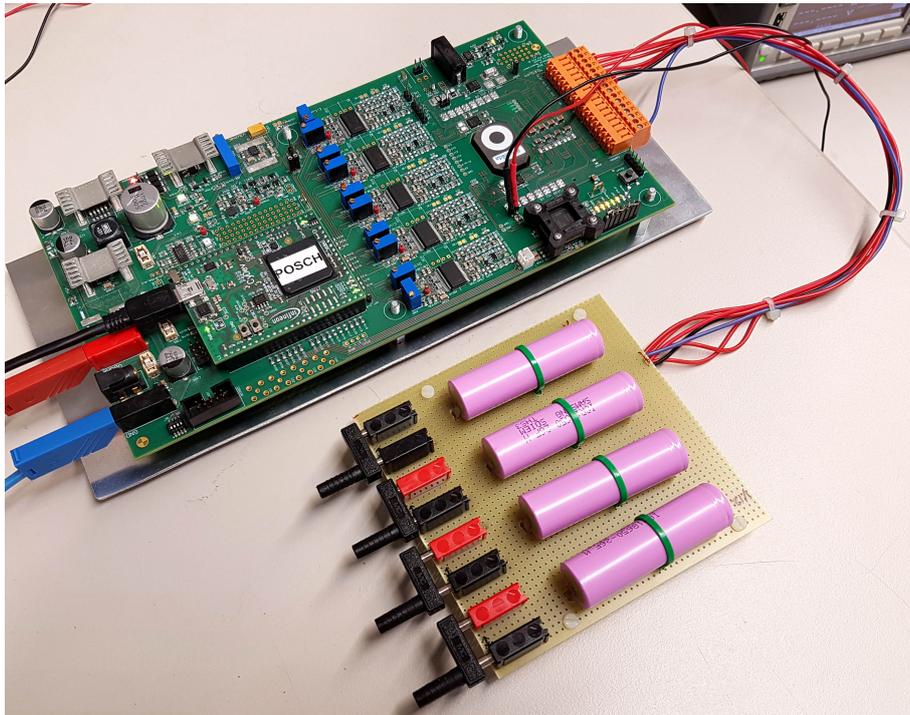


Abbildung 5.5.: Demonstrator mit Li-Ionen Block

16-Bit Auflösung würde so bei einem LSB von 0,153 mV theoretisch noch rund 460 Abstufungen in diesem Bereich unterscheiden können.

Innenwiderstand

Um einen Eindruck von der Genauigkeit der ADC-Trimmung zu gewinnen, wird zunächst eine Messreihe durchgeführt, um den DC-Zelleninnenwiderstand zu bestimmen. Anhand mehrerer eingepprägter Stromwerte wird die Spannung gemessen, um eine Widerstandskennlinie aufzuzeichnen.

Dazu werden zwei Methoden verwendet, um die Ströme vorzugeben. Zum einen direkt mit dem Demonstrator über das Balancing, in dem eine Variation von fixen Duty Cycles der PWM verwendet wird, um im Durchschnitt dann die gewünschten DC-Ströme zu erzeugen. Zum anderen über eine extern verbundene SMU², mit der die Ströme direkt in die Batterie eingepprägt werden. In beiden

²Source Measure Unit

5. Ergebnisse und Analyse

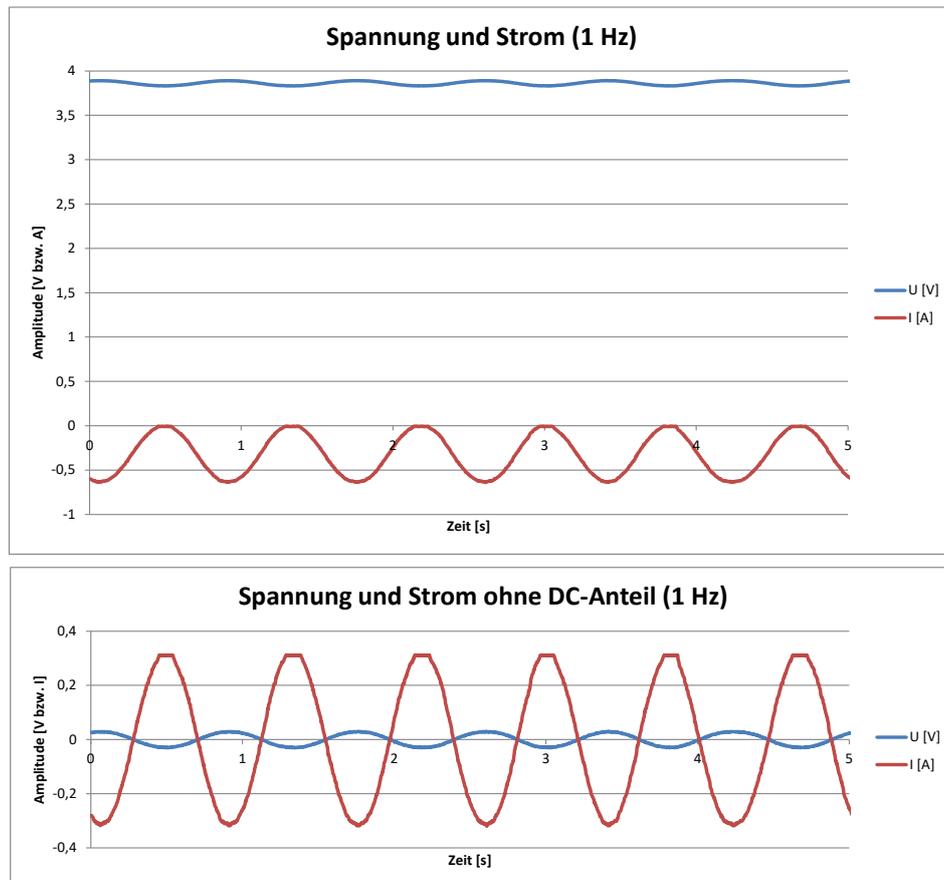


Abbildung 5.6.: ADC-Messung von Strom und Spannung bei 1 Hz

Fällen werden sowohl mit den ADCs als auch mit Labor-Multimetern die Spannung und der Strom gemessen, um auch darüber einen Vergleich zu erhalten. In Tabelle 5.1 sind die Ergebnisse dargestellt.

Die Werte zwischen der Messung durch die ADCs und dem Multimeter unterscheiden sich maximal um 2%, während die Unterschiede zwischen der Balancing und SMU Messung geringfügig größer sind, teilweise auch dadurch bedingt, dass diese Messungen zeitlich versetzt durchgeführt wurden und so auch Abweichungen von Ladezustand und Temperatur eine Rolle spielen. (Im konkreten Fall wurde die Zelle 1 zwischen den beiden Messungen für einen Testlauf verwendet und damit mehr entladen als die übrigen Zellen. Dies wurde zu dem Zeitpunkt übersehen.)

5. Ergebnisse und Analyse

		Innenwiderstand [Ohm]			
		Zelle 1	Zelle 2	Zelle 3	Zelle 4
<i>Balancing</i>	ADC	0,1214	0,129	0,1314	0,1207
	Multimeter	0,1213	0,1274	0,132	0,1183
<i>SMU</i>	ADC	0,1135	0,1285	0,1289	0,1225
	Multimeter	0,1146	0,1266	0,1286	0,1199

Tabelle 5.1.: Ergebnisse der Widerstandsmessungen

Impedanz

Mit Hilfe der Sinus Modulation wird nun über mehrere Frequenzen eine Messung gemacht. Um den Ladezustand der Zellen über die Messdauer relativ konstant halten zu können, werden immer alle vier Zellen nacheinander gebalanced pro Frequenzschritt. Wie bereits erwähnt wird dabei immer jene Zelle gemessen, die von der aktuell verwendeten Zelle zwei Plätze entfernt liegt. Der Frequenzbereich wird in den meisten Fällen zwischen 100 Hz und 50 mHz gewählt. Schnellere Frequenzen sind von der Erzeugung her möglich, aber die zeitliche Auflösung der ADC-Messung reicht dann nicht mehr für eine zuverlässige Sinus-Rekonstruktion aus.

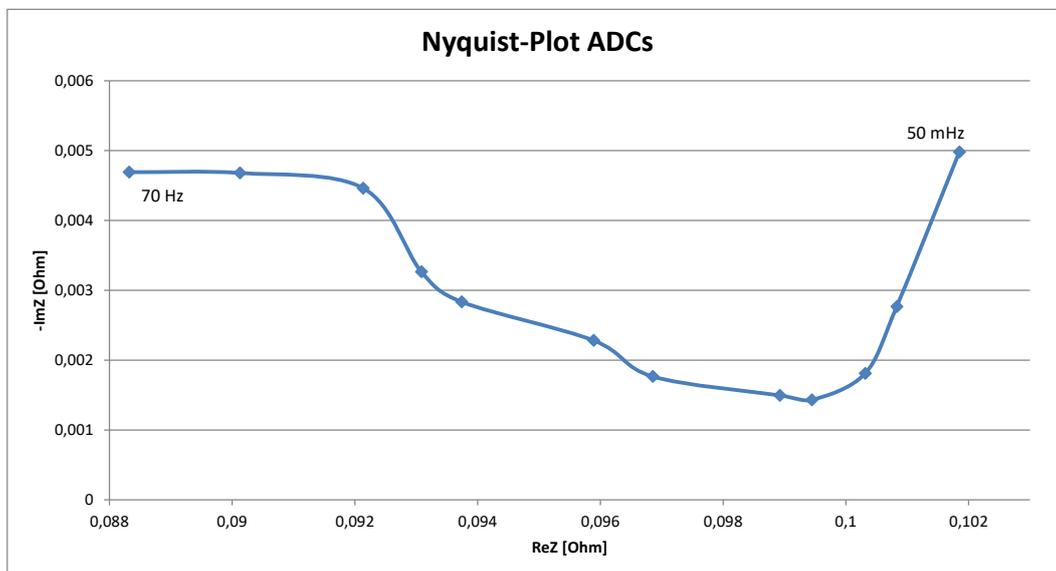


Abbildung 5.7.: Nyquist-Plot einer der Zellen des Li-Ionen-Blocks

5. Ergebnisse und Analyse

Ausgewertet werden die Messdaten mit MATLAB, indem mit Hilfe der FFT³ die Signale auf deren Phasenverschub analysiert werden. Die Darstellung erfolgt in Form eines Nyquist Diagrammes, um somit auf die markante Form, die bei Lithium-Ionen Zellen auftritt, prüfen zu können. Ein solches Ergebnis ist in Abbildung 5.7 dargestellt.

Wie zu sehen ist, unterscheidet sich die Kurve deutlich von der in Unterabschnitt 2.3.2 diskutierten Form, wobei alle vier Zellen ein vergleichbares Bild liefern. Auch der Versuch mit unterschiedlich gewählten Parametern wie Periodendauer oder maximaler Einschaltzeit der Balancing-PWM haben keine signifikanten Auswirkungen auf das Ergebnis erzielt. Somit muss untersucht werden, ob das Messprinzip an sich, oder andere Umstände der Grund sind für dieses Resultat.

5.1.5. Vergleichsmessungen

Als erstes wird versucht, eine zusätzliche Impedanz an die Zelle zu schließen. Dadurch soll überprüft werden, ob durch die somit signifikant erhöhte Gesamtimpedanz ein Ergebnis erzielt werden kann, das eher den Simulationsergebnissen entspricht. Ein RC-Glied mit den Werten $0,2\Omega$ und $3F$ wird dazu in Serie mit einer Zelle geschaltet, wie in Abbildung 5.8 dargestellt ist.

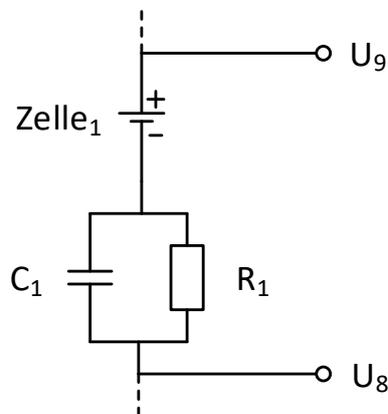


Abbildung 5.8: Zusätzliches RC-Glied in Serie zu einer Zelle

³Fast Fourier Transform

5. Ergebnisse und Analyse

Das Ergebnis dazu zeigt Abbildung 5.9. Die charakteristische Kurvenform ist in diesem Fall gegeben, was die Frage aufwirft, weshalb bei einer Messung der Zelle ohne Zusatzbeschaltung dies nicht der Fall ist.

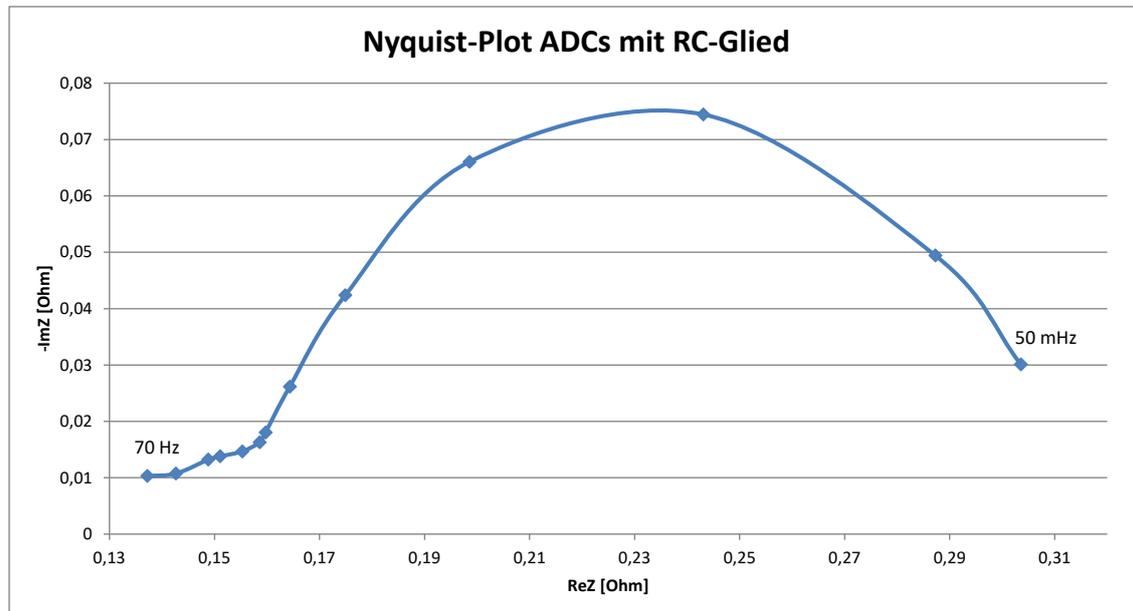


Abbildung 5.9.: Nyquist-Plot mit zusätzlichem RC-Glied als Impedanz

Eine andere Betrachtungsweise liefert das Bode-Diagramm, wie in Abbildung 5.10 zu sehen ist. Die Messungen mit und ohne Zusatzimpedanz werden dort verglichen, wodurch erneut ersichtlich ist, dass markante Unterschiede bestehen, insbesondere beim Phasenverlauf.

Um den Einfluss des Balancings und dessen hochfrequenten Schaltens herauszufinden, wird als nächstes eine Anregung der Batterie mit externen Geräten unternommen. Dazu wird ein Funktionsgenerator für die Erzeugung des Sinus-Signals verwendet, ein leistungsstarker Operationsverstärker multipliziert das Kleinsignal auf Bereiche über der Batterieblockspannung, um schließlich über einen strombegrenzenden Widerstand die gewünschte sinusförmige Stromerregung zu erhalten. Die dabei fließenden Ströme sind vom Betrag her vergleichbar zu den bisherigen Messungen gewählt worden.

Diese Messungen werden mit den ADCs sowie zusätzlich mit einem Oszilloskop aufgezeichnet, um somit auch gleichzeitig den Einfluss der Filterbeschaltung

5. Ergebnisse und Analyse

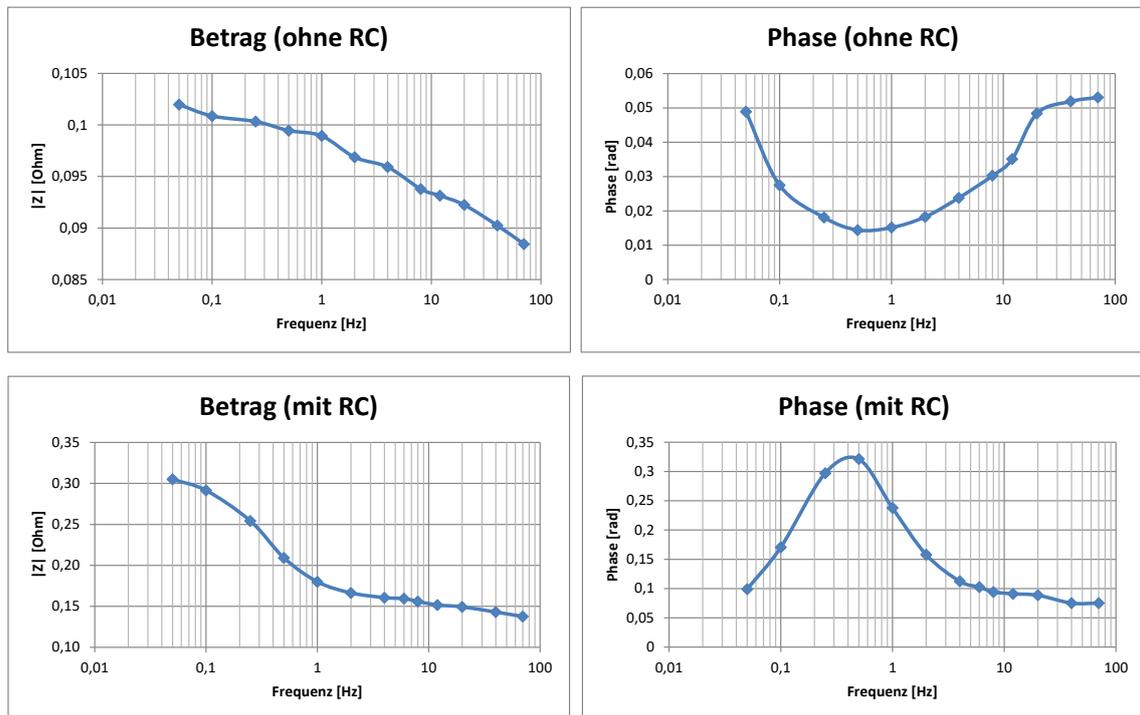


Abbildung 5.10.: Bode-Diagramm der Messungen mit und ohne RC-Glied in Serie

an den ADCs sowie der digitalen Verarbeitung durch den FPGA überprüfen zu können. Beide Ergebnisse sind in Abbildung 5.11 abgebildet, wobei auch in diesem Versuch eine „ähnliche“ Kurvenform zustande gekommen ist. Die Werteabweichung des Realteiles ist darauf zurückzuführen, dass die Oszilloskop-Probe direkt an der Zelle angeschlossen wurde und somit keine weiteren Leitungswiderstände mitgemessen hat.

Ein abschließender Versuch wird noch mit diesem Aufbau durchgeführt, indem erneut das RC-Glied als zusätzliche Impedanz angeschlossen wird. Diese Ergebnisse sind in Abbildung 5.12 zu sehen und zeigen abermals eine gute Übereinstimmung.

Es wäre denkbar, dass nur ein zu klein gewählter Frequenzbereich für den vorliegenden Typ an Lithium-Ionen Zelle der Grund ist, warum die charakteristischen Impedanzkurven nicht erzielt werden konnten, wie zum Beispiel ein Vergleich mit Ergebnissen aus Savvidis u. a., 2015 vermuten lassen könnten.

5. Ergebnisse und Analyse

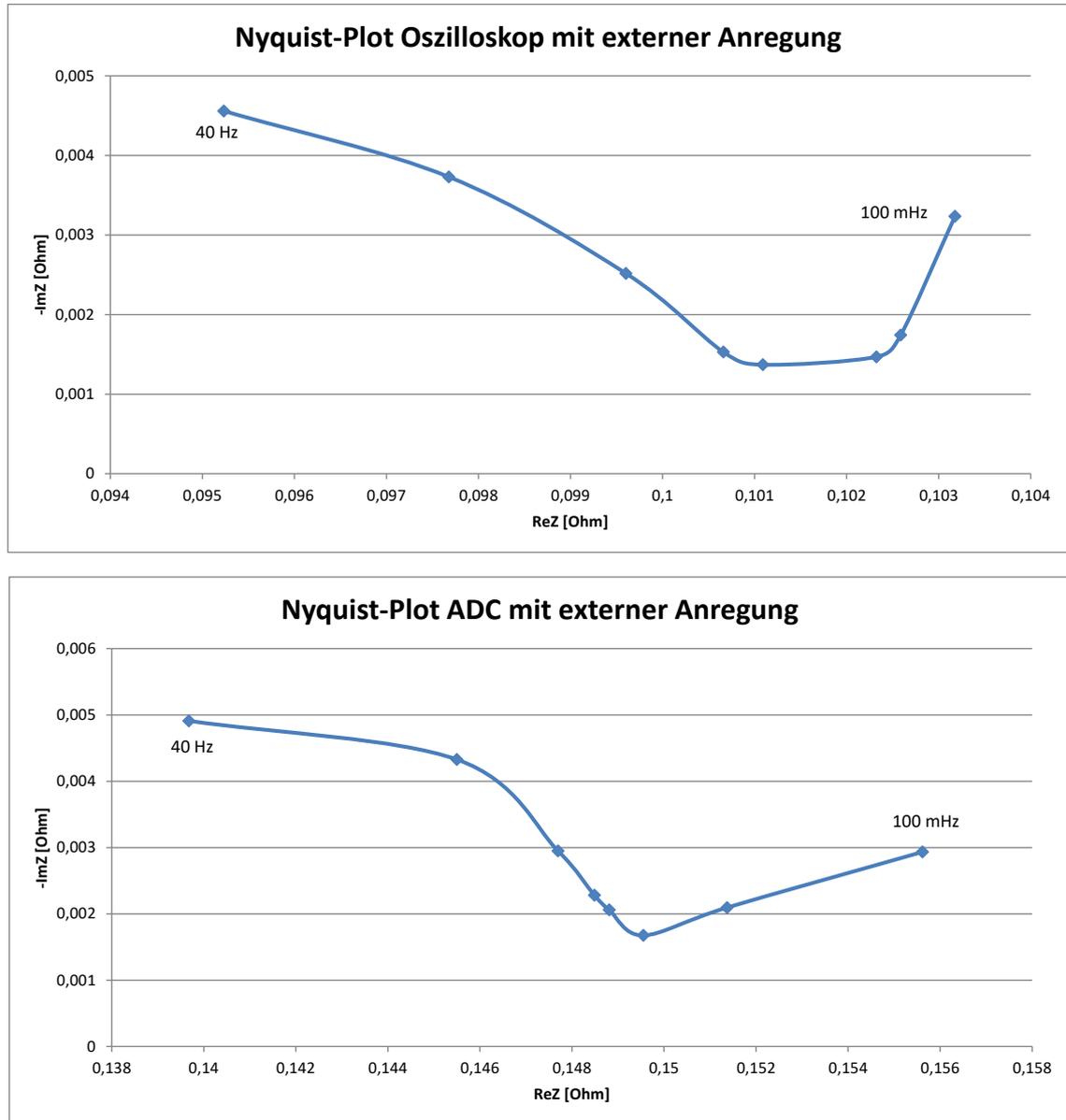


Abbildung 5.11.: Nyquist-Plot der Zelle mit externer Anregung, Ergebnis von Oszilloskop und ADC Messung

5. Ergebnisse und Analyse

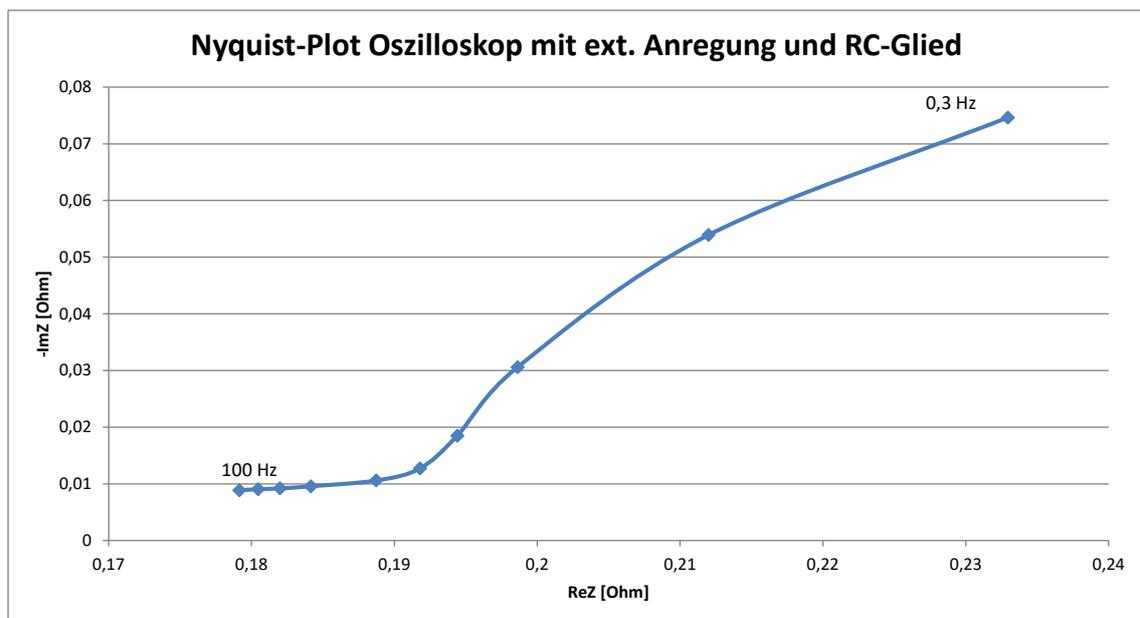
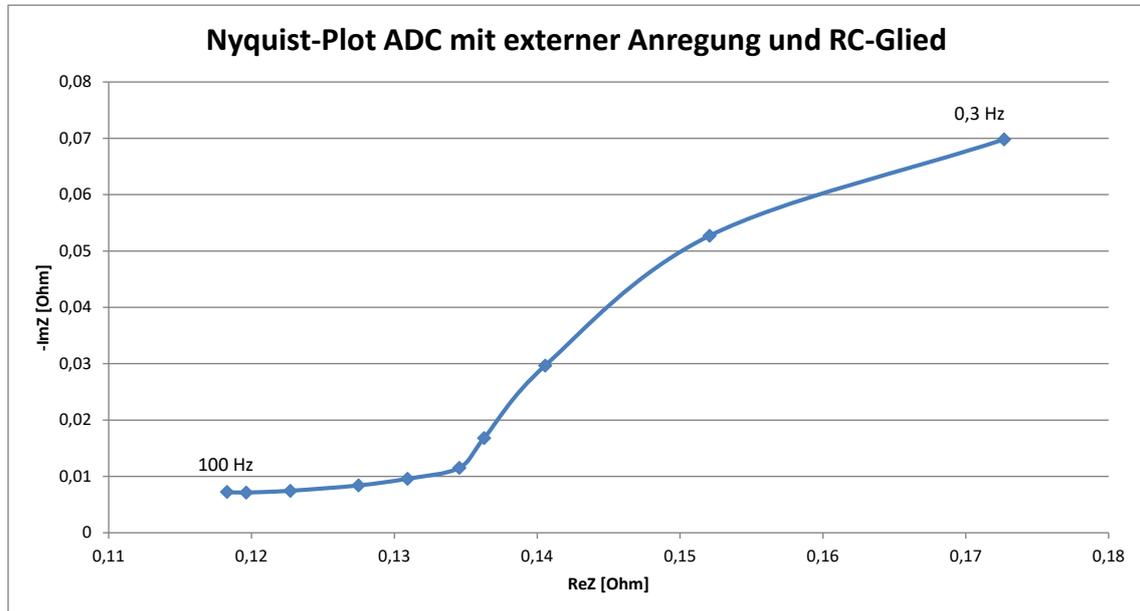


Abbildung 5.12.: Nyquist-Plot der Zelle mit externer Anregung und RC-Glied, Ergebnis von Oszilloskop und ADC Messung

6. Zusammenfassung und Ausblick

In Zusammenarbeit mit dem Grazer Standort der Infineon Technologies Austria AG wurde für einen Batteriemanagementchip ein diskreter Aufbau entworfen und implementiert, um eine sinusförmige Stromanregung eines Lithium-Ionen-Akkumulators zu ermöglichen. Die Ergebnisse der Messungen sollen schließlich die Aufnahme einer elektrochemischen Impedanzspektroskopie ermöglichen. Die Arbeit umfasste dabei die Konzeption, Simulation, Dimensionierung und Realisierung einer Demonstrator-Platine, um damit eine Aussage zu erhalten, wie leistungsfähig ein solches System ist und worin die möglichen Probleme liegen können.

Das Hauptziel der vorliegenden Arbeit - einen funktionierenden Demonstrator unter Verwendung des Infineon BMS Chips sowie dessen „Active Balancing“ Funktion zu entwickeln - konnte zur Gänze erfüllt werden. Damit ist es in Zukunft möglich, im Sinne des „Rapid Prototyping“ durch den FPGA diverse digitale Filter- und Steuerungskonzepte erproben zu können.

Wie die Ergebnisse in Kapitel 5 gezeigt haben, ergibt sich eine gute Übereinstimmung der gemessenen DC-Anteile mit den Vergleichswerten eines Labor-Messgerätes, was ebenso auf die mit Sinus-Anregung durchgeführten Messungen mit zusätzlich eingefügtem RC-Glied zutrifft. Jedoch besteht noch der Bedarf, genauere Untersuchungen anzustellen und den Grund zu finden, warum die Messungen an der Batterie nicht die erwarteten Ergebnisse geliefert haben.

Ein nächster Schritt wäre, durch die Verwendung eines professionellen Batterie-Testsystems eine Impedanzspektroskopie der hier eingesetzten Zellen aufzuzeichnen, um damit einen besseren Anhaltspunkt zu erlangen, in welchem Bereich die Unterschiede zustande kommen. Leider stand ein solches Gerät nicht unmittelbar zur Verfügung. Die Verwendung von Zellen mit bereits bekanntem Impedanzverlauf wäre ebenso denkbar.

Weitere Ansätze betreffen eine Optimierung der Messmethode. So könnte der Temperaturverlauf bei der Messung beobachtet werden, um das Ausmaß dieser Einflüsse auf das Ergebnis beurteilen zu können. Ebenso ist eine erneute Betrachtung der gewählten Balancing-Frequenz sowie der analogen und digitalen Filter

6. Zusammenfassung und Ausblick

notwendig. Eine Abschätzung, wie weit eine Integration dieses Demonstrator-Systems in den BMS-Chip den für potentielle Kunden gewünschten Mehrwert erzielen könnte, kann somit noch nicht endgültig getroffen werden.

Appendix

Anhang A. Fotos

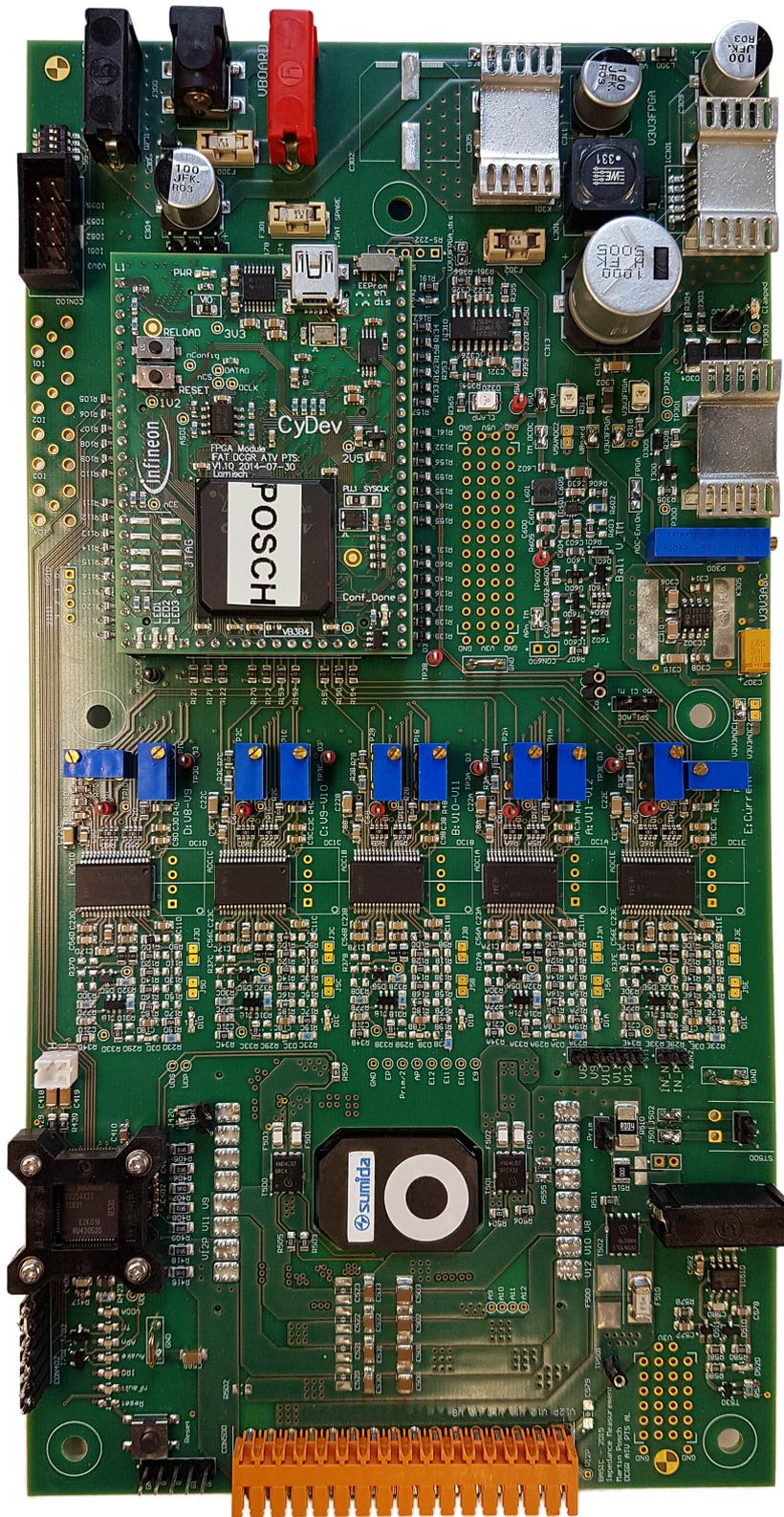


Abbildung A.2.: Platinenoberseite
66

Anhang A. Fotos

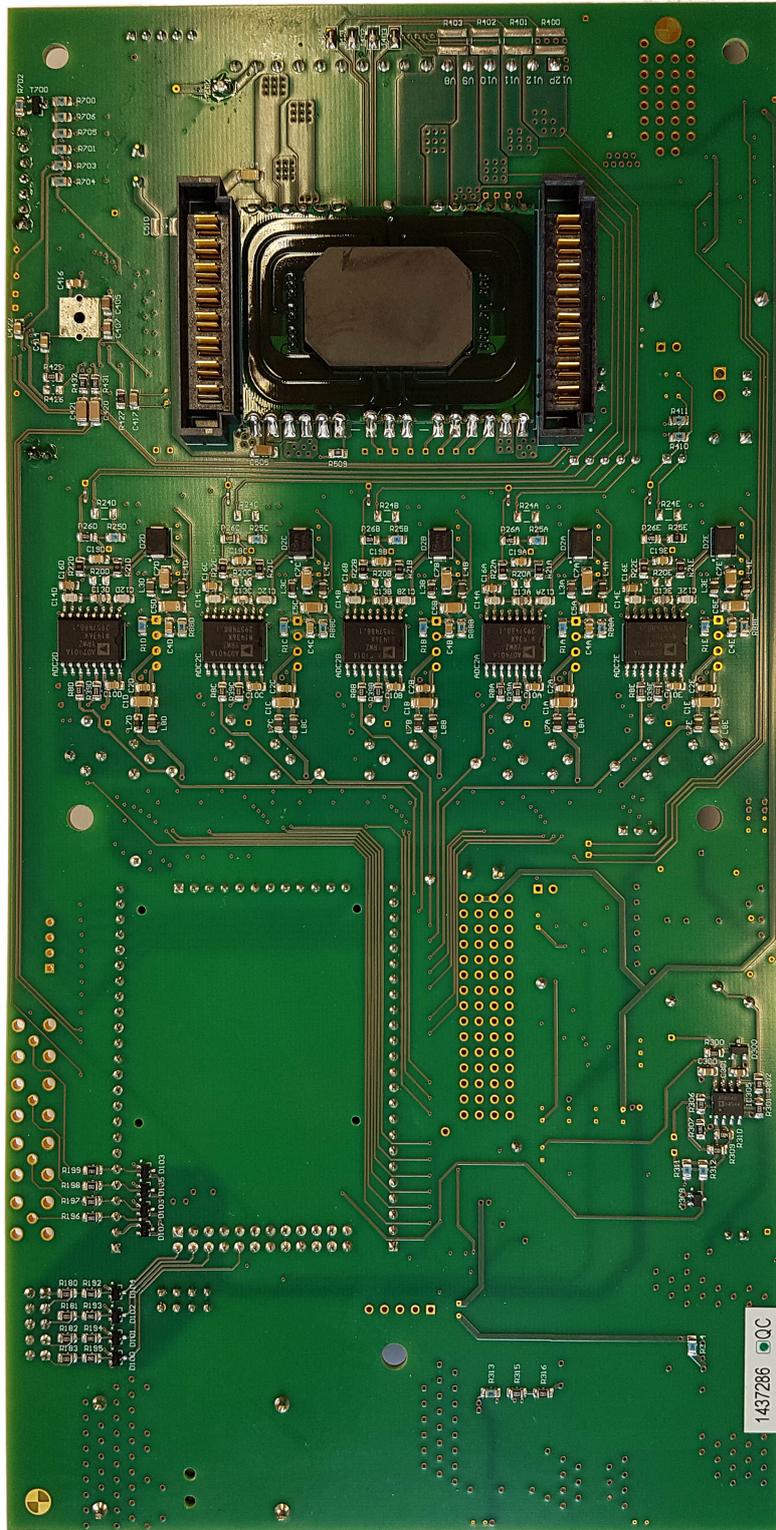


Abbildung A.3.: Platinenunterseite
67

Literatur

- Altium Designer* (2018). URL: <https://www.altium.com/altium-designer/de> (besucht am 25.04.2018) (siehe S. 26, 34).
- Andre, D. u. a. (2011). »Characterization of high-power lithium-ion batteries by electrochemical impedance spectroscopy. II: Modelling«. In: *Journal of Power Sources* 196.12. Selected papers presented at the 12th Ulm ElectroChemical Talks (UECT):2015 Technologies on Batteries and Fuel Cells, S. 5349–5356. ISSN: 0378-7753 (siehe S. 15, 30).
- Bondarenko A. S., Ragoisha G. A. (2013). *EIS Spectrum Analyzer*. URL: <http://www.abc.chemistry.bsu.by/vi/analyser/> (siehe S. 34).
- Bonfiglio, C. und W. Roessler (Sep. 2009). »A cost optimized battery management system with active cell balancing for lithium ion battery stacks«. In: *2009 IEEE Vehicle Power and Propulsion Conference*, S. 304–309 (siehe S. 6, 7).
- Buller, S. u. a. (Mai 2005). »Impedance-based simulation models of supercapacitors and Li-ion batteries for power electronic applications«. In: *IEEE Transactions on Industry Applications* 41.3, S. 742–747. ISSN: 0093-9994 (siehe S. 16).
- Cadence Design Systems (2004). *Virtuoso Spectre Circuit Simulator Reference*. Techn. Ber. (siehe S. 32).
- Cheng, K. W. E. u. a. (Jan. 2011). »Battery-Management System (BMS) and SOC Development for Electrical Vehicles«. In: *IEEE Transactions on Vehicular Technology* 60.1, S. 76–88. ISSN: 0018-9545 (siehe S. 6).
- Daowd, M. u. a. (Sep. 2011). »Passive and active battery balancing comparison based on MATLAB simulation«. In: *2011 IEEE Vehicle Power and Propulsion Conference*, S. 1–7 (siehe S. 7, 8).
- Evgenij Barsoukov, J. Ross Macdonald (2018). *Impedance Spectroscopy: Theory, Experiment, and Applications*. 3rd. Wiley. ISBN: 9781119074083 (siehe S. 12).
- Gabrielli, Claude (1997). *Use and Application of Electrochemical Impedance Techniques*. Techn. Ber. "Technical Report Number 24, Issue B". Centre National de la Recherche Scientifique (siehe S. 11, 14).
- Gamry Instruments (2010). *Basics of Electrochemical Impedance Spectroscopy*. Application Note (siehe S. 12, 13).
- Gianfranco Pistoia, Boryann Liaw (eds.) (2018). *Behaviour of Lithium-Ion Batteries in Electric Vehicles: Battery Health, Performance, Safety, and Cost*. 1. Aufl. Green

Literatur

- Energy and Technology. Springer International Publishing. ISBN: 978-3-319-69949-3 (siehe S. 1, 3).
- Infineon Technologies AG (2012). *Active Battery Cell Balancing*. Application Note (siehe S. 9).
- IPC-2152 (Sep. 2009). *Standard for Determining Current-carrying Capacity in Printed Board Design Released*. Standard. IPC — Association Connecting Electronics Industries (siehe S. 44).
- Karden, Eckhard u. a. (2007). »Energy storage devices for future hybrid electric vehicles«. In: *Journal of Power Sources* 168.1. 10th European Lead Battery Conference, S. 2–11. ISSN: 0378-7753 (siehe S. 5).
- Lam, Long, P. Bauer und E. Kelder (Okt. 2011). »A practical circuit-based model for Li-ion battery cells in electric vehicle applications«. In: *2011 IEEE 33rd International Telecommunications Energy Conference (INTELEC)*, S. 1–9 (siehe S. 30).
- Parissien, S. (2013). *The Life of the Automobile: A New History of the Motor Car*. Atlantic Books. ISBN: 9781848877054 (siehe S. 1).
- Pascual, C. und P. T. Krein (Feb. 1997). »Switched capacitor system for automatic series battery equalization«. In: *Proceedings of APEC 97 - Applied Power Electronics Conference*. Bd. 2, 848–854 vol.2 (siehe S. 8).
- Sattler, Andreas (2013). *Konzept und Design einer Schutzbeschaltung für eine Ladestromlimitierung für Batterieschaltungen*. Techn. Ber. Technische Universität Graz (siehe S. 21).
- Savvidis, C. und Z. Geng (2015). *Onboard impedance diagnostics method of Li-ion traction batteries using pseudo-random binary sequence*. Techn. Ber. Department of Electrical Engineering, Linköping University (siehe S. 16, 59).
- Thanapalan, K. u. a. (2014). »Advanced EIS Techniques for Performance Evaluation of Li-ion Cells«. In: *IFAC Proceedings Volumes* 47.3. 19th IFAC World Congress, S. 8610–8615. ISSN: 1474-6670 (siehe S. 11).
- Vogel, Moritz, Kerstin Sann und Ehsan Rahimzei (Juli 2015). *Kompendium: Li-Ionen-Batterien*. URL: <https://www.digitale-technologien.de/DT/Redaktion/DE/Downloads/Publikation/IKT-EM/ikt2-komp-lithium-ionen.pdf> (siehe S. 4, 5).
- Zenati, A., P. Desprez und H. Razik (2010). »Estimation of the SOC and the SOH of li-ion batteries, by combining impedance measurements with the fuzzy logic inference«. In: *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, S. 1773–1778 (siehe S. 14).