

Diplomarbeit

Analyse von analogen Frontends und Gleichrichterstrukturen für passive Transponder

Dipl.-Ing. Hannes Reinisch

Technische Universität Graz

Institut für Elektronik

Vorstand: Univ.-Prof. Dipl.-Ing. Dr.techn. Wolfgang Bösch

Begutachter: Univ.-Prof. Dipl.-Ing. Dr.techn. Wolfgang Pribyl



unterstützt durch Infineon Technologies Austria AG

Graz, im November 2012



Diese Diplomarbeit wurde unterstützt von
Infineon Technologies Austria AG
Development Center Graz
Abteilung Contactless and RF Exploration
Leitung Dipl.-Ing. Gerald Holweg
technischer Betreuer Dipl.-Ing. Günter Hofer

Eidesstattliche Erklärung

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe.

Statutory decleration

I declare that I have authored this thesis independently, that I have not used other than the declared sources / resources and that I have explicitly marked all material which has been quoted either literally or by content from the used sources.

Hannes Reinisch

Abstract

This thesis presents a project in the field of analog frontends for passive Ultra High Frequency (UHF) as well as Multi Frequency (MF) Radio Frequency Identification (RFID) transponders. In recent years, passive RFID transponders have attracted more and more interest due to their increasing complexity and falling costs. Nowadays the use of RFID is almost everywhere in our lives. From tags used for access control, to those implanted in the family pet or embedded in the e-passport, to tracking systems and supply chain management - the list goes on and on and on. One of the most important advantages of passive RFID is the fact that a battery is not needed which leads to cheaper, smaller, environment friendly and maintenance free devices. However, if no battery is present, the energy necessary for operation has to be extracted from the electro-magnetic field of the base station. This is done by an integrated alternating current (AC)/direct current (DC) converter that rectifies the impinging signal and supplies the chip with power. The higher the efficiency of the AC/DC conversion, the lower the necessary input power is. That means, the performance of the circuit is related to the communication range.

Depending on the application different input structures are utilized. From the acquired knowledge of a rectifier circuit operating at High Frequency (HF) as well as UHF it is possible to design 11 different rectifier structures that are employed in 18 chips to analyze how the circuit designs and the devices available in the used semiconductor process effect the performance of the rectifier circuits.

A particular challenge of this project is the development of suitable contact based and affordable measurement setups for frequencies in the range of 900 MHz. These setups are exploited to measure the 18 developed chips. The acquired results are processed and interesting dependencies are graphed and analyzed with the outcome that the performance of an integrated rectifier structure depends mainly on the devices available in the used semiconductor process and their parasitics.

Kurzfassung

Die vorliegende Diplomarbeit beschäftigt sich mit analogen Frontends und Gleichrichterstrukturen für Ultra High Frequency (UHF)- und Multi Frequency (MF)-Radio Frequency Identification (RFID)-Transpondern. Diese passiven Transponder haben aufgrund steigender Komplexität und sinkender Marktpreise in den letzten Jahren stark an Attraktivität gewonnen und sind mittlerweile in vielen Bereichen des täglichen Lebens etabliert. Ganz egal ob es sich um Zutrittskontrollen oder Ortungssysteme, die Tieridentifikation, den elektronischen Reisepass sowie das Waren- und Bestandsmanagement handelt, RFID erleichtert diese und viele anderen Aufgaben. Der Vorteil liegt auf der Hand, durch den Wegfall der Batterie sind die Transponder klein, wartungsfrei, umweltfreundlich und darüber hinaus auch noch billig. Ist jedoch keine Batterie vorhanden, muss die benötigte Energie aus dem elektromagnetischen Feld der Basisstation gewonnen werden. Diese Aufgabe übernimmt ein integrierter Alternating Current (AC)/Direct Current (DC)-Wandler, der aus der hochfrequenten Eingangsspannung eine Gleichspannung erzeugt. Je höher die Effizienz dieser Spannungsgleichrichtung, desto kleiner ist die benötigte Eingangsleistung der integrierten Schaltung, wodurch sich ein direkter Zusammenhang zwischen Schaltungsperformance und Transponderreichweite ergibt.

Abhängig von den Betriebsbedingungen der RFID-Transponder sind verschiedene Eingangsstrukturen notwendig. Ausgehend von einer Tripel-Band-Schaltung für High Frequency (HF) und UHF werden mit elf unterschiedlichen Gleichrichterstrukturen 18 Chips entwickelt, um die Auswirkungen der Schaltungsstruktur, der Schaltungsdimensionierung und der im Halbleiterprozess verfügbaren Bauelemente auf die Performance der Schaltungen zu analysieren. Dabei liegt eine der Herausforderungen darin, geeignete kontaktbasierende und kostengünstige Messaufbauten für den 900 MHz-Frequenzbereich zu entwickeln. Mit diesen Messaufbauten werden die 18 Chips vermessen, um interessante Daten aufzunehmen und grafisch auszuwerten. Bei den Untersuchungen im Rahmen dieser Diplomarbeit wurde unter anderem bestätigt, dass die Performance der Gleichrichterstruktur wesentlich von den im Halbleiterprozess verfügbaren Elementen und deren Parasiten abhängt.

Danksagung

Die vorliegende Diplomarbeit entstand mit Unterstützung der Firma Infineon Technologies AG im Development Center Graz am Ende meines Elektrotechnikstudiums an der Technischen Universität Graz. Wie eigentlich immer im Leben, wurde auch dieses Studium von guten und schlechten Zeiten begleitet. Dank der Menschen, die mich während all dieser Zeiten unterstützt haben, konnte ich auch dieses Studium erfolgreich durchführen.

Meinem Betreuer Herrn Univ.-Prof. Dipl.-Ing. Dr.techn. Wolfgang Pribyl, Geschäftsführer von JOANNEUM RESEARCH, gilt mein besonderer Dank.

Für die technische und fachliche Unterstützung, das hervorragende Arbeitsklima und die vielen fruchtbaren Gespräche gilt mein Dank Dipl.-Ing. Günter Hofer, Dr.techn. Stefan Gruber, Dipl.-Ing. Martin Wiessflecker und Dipl.-Ing. Hartwig Unterassinger. Ich danke Herrn Dipl.-Ing. Gerald Holweg für das entgegengebrachte Vertrauen und die dadurch entstandene Anstellung in der Abteilung *Contactless and RF Exploration*.

Auch Dipl.-Ing. Peter Amreich bin ich für das genaue und schnelle Korrekturlesen zu Dank verpflichtet.

Abschließend möchte ich meinen besonderen Dank meinem Vater Franz und meiner Freundin Elisabeth für das in mich gesetzte Vertrauen, jegliche Unterstützung und den seelischen Rückhalt aussprechen.

Hannes Reinisch

Inhaltsverzeichnis

1	Einleitung	1
1.1	Analyse der Schaltungsstrukturen	2
1.2	HF-, UHF- und MF-Transponder	3
1.3	Gliederung der Arbeit	4
2	Tripel-Band-Schaltung	5
2.1	Unterschied zwischen HF- und UHF-Struktur	5
2.1.1	HF-Gleichrichter	6
2.1.2	UHF-Gleichrichter	7
2.2	Vereinigung der HF- und UHF-Struktur	8
2.3	Interne Spannungskompensation	9
2.4	Schaltungsstruktur	10
2.5	Shunt	12
2.6	Modulator	12
3	AC/DC-Wandler	15
3.1	RFID-Transponder	15
3.1.1	Performance	17
3.2	UHF-Strukturen	18
3.3	MF-Strukturen	18
3.4	Wirkungsgrad	18
3.5	Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID- Transponder	19
3.5.1	SBD	20
3.5.2	SBDD	21
3.5.3	IVC	22
3.5.4	IVCD	22
3.5.5	CTSRECT	23
3.5.6	RECTSS	24
3.5.7	AGR	24
3.5.8	AGRD	27

Inhaltsverzeichnis

3.5.9	BLV	27
3.5.10	CRE0	30
3.5.11	CRE1	30
3.5.12	CRE2	30
3.5.13	CRE3	32
3.5.14	CRE4	33
3.5.15	CRE5	33
3.5.16	CRE6	33
3.5.17	CRE91	36
3.5.18	CRE92	37
4	Messaufbau	39
4.1	Messgrundlagen	39
4.1.1	Testfixture	40
4.1.2	Ersatzschaltbilder	41
4.1.3	Messung von Single-ended Strukturen	42
4.1.4	Messung von differentiellen Strukturen	43
4.2	Messszenarios	44
4.2.1	Messszenario 1	45
4.2.2	Messszenario 2	45
4.2.3	Messszenario 3	46
4.2.4	Messszenario 4	46
4.2.5	Messszenario 5	47
4.2.6	Messszenario 6	48
4.2.7	Messszenario 7	49
4.2.8	Messszenario 8	51
4.2.9	Messszenario 9	52
4.2.10	Messszenario 10	53
4.2.11	Messszenario 11	54
4.2.12	Messszenario 12	54
4.3	Verluste durch Tuner und Messaufbau	55
4.4	Fazit	56
5	Messungen	57
5.1	Messung der Performance	57
5.1.1	Messung der DC-Stromaufnahme	58
5.1.2	Messung der minimalen Eingangsleistung	58
5.1.3	Typischer Messaufbau und Vorgehensweise	59
5.2	Messschaltungen und Messergebnisse	60

5.2.1	SBD	60
5.2.2	SBDD	62
5.2.3	IVC	63
5.2.4	IVCD	64
5.2.5	CTSRECT	71
5.2.6	RECTSS	72
5.2.7	AGR	72
5.2.8	AGRD	77
5.2.9	BLV	79
5.2.10	CRE0	81
5.2.11	CRE1	83
5.2.12	CRE2	84
5.2.13	CRE3	85
5.2.14	CRE4	86
5.2.15	CRE5	87
5.2.16	CRE6	88
5.2.17	CRE91	88
5.2.18	CRE92	89
5.3	Schlussfolgerungen aus den Messergebnissen	91
5.4	Fazit	94
6	Zusammenfassung und Ausblick	95
A	Pinbelegungen und Bondpläne	97
A.1	SBD	98
A.2	SBDD	99
A.3	IVC	100
A.4	IVCD	101
A.5	CTSRECT	102
A.6	RECTSS	103
A.7	AGR	104
A.8	AGRD	105
A.9	BLV	106
A.10	CRE0	107
A.11	CRE1	108
A.12	CRE2	109
A.13	CRE3	110
A.14	CRE4	111
A.15	CRE5	112

Inhaltsverzeichnis

A.16 CRE6	113
A.17 CRE91	114
A.18 CRE92	115
Literaturverzeichnis	117

Abbildungsverzeichnis

2.1	HF-Gleichrichterstruktur	6
2.2	Einstufige UHF-Gleichrichterstruktur	7
2.3	Zweistufige UHF-Gleichrichterstruktur	7
2.4	Konzept der Tripel-Band-Schaltung	8
2.5	Transistoren für den Einsatz als Gleichrichterdiode	9
2.6	Verringerung der Durchlassspannung durch interne Spannungskompensation	10
2.7	Tripel-Band-Schaltung im Detail	11
2.8	Auswirkung von Shunt und Modulator	12
3.1	MF-Transponder	16
3.2	Blockschaltbild des analogen Frontends	17
3.3	Eingangsstruktur des SBD-AC/DC-Wandlers	20
3.4	Eingangsstruktur des SBDD-AC/DC-Wandlers	21
3.5	Eingangsstruktur des IVC-AC/DC-Wandlers	21
3.6	Eingangsstruktur des IVCD-AC/DC-Wandlers	22
3.7	Eingangsstruktur des CTSRECT-AC/DC-Wandlers	23
3.8	Eingangsstruktur des RECTSS-AC/DC-Wandlers	25
3.9	Eingangsstruktur des AGR-AC/DC-Wandlers	26
3.10	Eingangsstruktur des AGRD-AC/DC-Wandlers	26
3.11	Eingangsstruktur des BLV-AC/DC-Wandlers und des CRE92-Frontends	27
3.12	Im Shunt umgesetzte Leistung bei unterschiedlicher Windungszahl N der Transponderspule im HF-Betrieb	28
3.13	Frontend der RFID-Transponder: CRE0 und CRE4	29
3.14	Frontend des CRE1-RFID-Transponders	31
3.15	Frontend des CRE2-RFID-Transponders	31
3.16	Frontend des CRE3-RFID-Transponders	32
3.17	Frontend des CRE5-RFID-Transponders	34
3.18	Frontend des CRE6-RFID-Transponders	35
3.19	Frontend des CRE91-AC/DC-Wandlers	36
3.20	Schaltung zur Generierung der negativen Spannungsversorgung	37
3.21	Blockschaltbild des CRE92-Chips	37

Abbildungsverzeichnis

4.1	Prinzipschaltbild des Messaufbaus	39
4.2	Verbindung des Chips mit dem Messequipment	40
4.3	Ersatzschaltbilder	41
4.4	Erzeugung eines Single-ended Signals	42
4.5	Erzeugung eines differentiellen Signals	43
4.6	Ersatzschaltbild des Netzwerkanalysators und des Chips mit Umsetzung des Single-ended zu einem differentiellen Signal	43
4.7	Messscenario 1: Netzwerkanalysator direkt mit dem Chip verbunden	45
4.8	Messscenario 2: Netzwerkanalysator mittels Tuner mit dem Chip verbunden	45
4.9	Messscenario 3: Netzwerkanalysator mittels Serienkapazität mit dem Chip verbunden	46
4.10	Messscenario 4: Netzwerkanalysator mittels Tuner und Serienkapazität mit dem Chip verbunden	47
4.11	Messscenario 5: Netzwerkanalysator mittels Serieninduktivität mit dem Chip verbunden	47
4.12	Messscenario 6: Netzwerkanalysator mittels Tuner und Serieninduktivität mit dem Chip verbunden	48
4.13	Messscenario 7: Netzwerkanalysator mittels Serieninduktivität (und Tuner) bei Verwendung einer AC-Kopplung mit dem Chip verbunden	49
4.14	Messscenario 8: Netzwerkanalysator mit pseudo-differentieller Ansteuerung des Chips	51
4.15	Messscenario 9: Netzwerkanalysator mit differentieller Ansteuerung des Chips mittels Serieninduktivitäten (und Tuner) bei Verwendung einer AC-Kopplung	52
4.16	Messscenario 10: Netzwerkanalysator mit pseudo-differentieller Ansteuerung des Chips durch eine Serieninduktivität	53
4.17	Messscenario 11: Netzwerkanalysator mit differentieller Ansteuerung des Chips durch eine Serieninduktivität bei Verwendung des Tuners und einer AC-Kopplung	54
4.18	Messscenario 12: DC-Verbindung zwischen L_A und L_B	54
4.19	Verluste durch Messaufbau und Tuner	55
5.1	Messschaltung zur Bestimmung des DC-Stromes I_{DC}	58
5.2	Typischer Messaufbau zur Vermessung der Testchips	59
5.3	Messschaltung der AC/DC-Wandler: SBD, SBDD, IVC und IVCD	60
5.4	Abhängigkeit der Ausgangsspannung von der Eingangsleistung der AC/DC- Wandler: SBD, SBDD, IVC, IVCD, AGR und AGRD	61
5.5	Abhängigkeit des Wirkungsgrades von der Eingangsleistung der AC/DC- Wandler: SBD, SBDD, IVC, IVCD, AGR und AGRD	61
5.6	Abhängigkeit des Wirkungsgrades von der Ausgangsleistung der AC/DC- Wandler: SBD, SBDD, IVC, IVCD, AGR und AGRD	62

5.7	Abhängigkeit der Ausgangsspannung von der Eingangsleistung des IVCD-AC/DC-Wandlers bei unterschiedlichen Lastströmen	65
5.8	Abhängigkeit des Wirkungsgrades von der Eingangsleistung des IVCD-AC/DC-Wandlers bei unterschiedlichen Lastströmen	65
5.9	Abhängigkeit des Wirkungsgrades von der Ausgangsleistung des IVCD-AC/DC-Wandlers bei unterschiedlichen Lastströmen	66
5.10	Messschaltung der AC/DC-Wandler: CTSRECT und RECTSS	68
5.11	Abhängigkeit der Ausgangsspannung von der Eingangsleistung der AC/DC-Wandler: CTSRECT, RECTSS, BLV, CRE91 und CRE92	68
5.12	Abhängigkeit des Wirkungsgrades von der Eingangsleistung der AC/DC-Wandler: CTSRECT, RECTSS, BLV, CRE91 und CRE92	69
5.13	Abhängigkeit des Wirkungsgrades von der Ausgangsleistung der AC/DC-Wandler: CTSRECT, RECTSS, BLV, CRE91 und CRE92	69
5.14	Abhängigkeit der Ausgangsspannung von der Eingangsleistung des CTSRECT-AC/DC-Wandlers bei unterschiedlichen Lastströmen	70
5.15	Abhängigkeit des Wirkungsgrades von der Eingangsleistung des CTSRECT-AC/DC-Wandlers bei unterschiedlichen Lastströmen	70
5.16	Abhängigkeit des Wirkungsgrades von der Ausgangsleistung des CTSRECT-AC/DC-Wandlers bei unterschiedlichen Lastströmen	71
5.17	Messschaltungen der AC/DC-Wandler: AGR und AGRD	74
5.18	Abhängigkeit der Ausgangsspannung von der Eingangsleistung des AGRD-AC/DC-Wandlers bei unterschiedlichen Lastströmen	75
5.19	Abhängigkeit des Wirkungsgrades von der Eingangsleistung des AGRD-AC/DC-Wandlers bei unterschiedlichen Lastströmen	76
5.20	Abhängigkeit des Wirkungsgrades von der Ausgangsleistung des AGRD-AC/DC-Wandlers bei unterschiedlichen Lastströmen	76
5.21	Messschaltungen der AC/DC-Wandler: BLV, CRE91 und CRE92	80
5.22	Messschaltung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3 und CRE4	81
5.23	Abhängigkeit der Versorgungsspannung von der Eingangsleistung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6	81
5.24	Abhängigkeit des Wirkungsgrades von der Eingangsleistung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6	82
5.25	Abhängigkeit des Wirkungsgrades von der Ausgangsleistung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6	82
5.26	Abhängigkeit des DC-Stromes von der Versorgungsspannung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6	83
5.27	Messschaltung der RFID-Transponder: CRE5 und CRE6	87
5.28	Minimale Eingangsleistung aller Strukturen bei einer DC-Spannung von 1 V .	91

Abbildungsverzeichnis

A.1	Pinbelegung und Bondplan des SBD	98
A.2	Pinbelegung und Bondplan des SBDD	99
A.3	Pinbelegung und Bondplan des IVC	100
A.4	Pinbelegung und Bondplan des IVCD	101
A.5	Pinbelegung und Bondplan des CTSRECT	102
A.6	Pinbelegung und Bondplan des RECTSS	103
A.7	Pinbelegung und Bondplan des AGR	104
A.8	Pinbelegung und Bondplan des AGRD	105
A.9	Pinbelegung und Bondplan des BLV	106
A.10	Pinbelegung und Bondplan des CRE0	107
A.11	Pinbelegung und Bondplan des CRE1	108
A.12	Pinbelegung und Bondplan des CRE2	109
A.13	Pinbelegung und Bondplan des CRE3	110
A.14	Pinbelegung und Bondplan des CRE4	111
A.15	Pinbelegung und Bondplan des CRE5	112
A.16	Pinbelegung und Bondplan des CRE6	113
A.17	Pinbelegung und Bondplan des CRE91	114
A.18	Pinbelegung und Bondplan des CRE92	115

Tabellenverzeichnis

1.1	Frequenzbereiche der RFID-Systeme und deren Einsatzgebiet	3
3.1	Übersicht der Testchips	19
3.2	Bezeichnung der Formelzeichen der Gleichungen (3.5.1) und (3.5.2)	29
4.1	Messszenarios und ihre Einsatzbereiche	44
5.1	Messergebnisse des SBD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz . .	63
5.2	Messergebnisse des SBDD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz .	63
5.3	Messergebnisse des IVC-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz . .	64
5.4	Messergebnisse des IVCD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz .	67
5.5	Messergebnisse des CTSRECT-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz	73
5.6	Messergebnisse des RECTSS-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz	74
5.7	Messergebnisse des AGR-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz .	75
5.8	Messergebnisse des AGRD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz	79
5.9	Messergebnisse des BLV-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz . .	80
5.10	Messergebnisse des CRE0-RFID-Transponders beim Betrieb mit $f = 900$ MHz	84
5.11	Messergebnisse des CRE1-RFID-Transponders beim Betrieb mit $f = 900$ MHz	84
5.12	Messergebnisse des CRE2-RFID-Transponders beim Betrieb mit $f = 900$ MHz	85
5.13	Messergebnisse des CRE3-RFID-Transponders beim Betrieb mit $f = 900$ MHz	86
5.14	Messergebnisse des CRE4-RFID-Transponders beim Betrieb mit $f = 900$ MHz	86
5.15	Messergebnisse des CRE5-RFID-Transponders beim Betrieb mit $f = 900$ MHz	87
5.16	Messergebnisse des CRE6-RFID-Transponders beim Betrieb mit $f = 900$ MHz	88
5.17	Messergebnisse des CRE91-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz	90
5.18	Messergebnisse des CRE92-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz	90

Symbol- und Abkürzungsverzeichnis

Abkürzungen

AC	Alternating Current
CMOS	Complementary Metal Oxide Semiconductor
DC	Direct Current
DUT	Device Under Test
EPC	Electronic Product Code
HF	High Frequency
MF	Multi Frequency
MV	Mittelvolt
NMOS	N-Type Metal Oxide Semiconductor
NV	Niedervolt
NVM	Non Volatile Memory
PMOS	P-Type Metal Oxide Semiconductor
RFID	Radio Frequency Identification
SMA	Sub-Miniature-A
UHF	Ultra High Frequency
UART	Universal Asynchronous Receiver Transmitter

Symbole

η	Wirkungsgrad
ω	Kreisfrequenz
f	Frequenz
GND	chassis ground
IL	Insertion Loss
L_A	Eingangsleitung des Chips, Frontends, Gleichrichters
L_B	Eingangsleitung des Chips, Frontends, Gleichrichters

Symbol- und Abkürzungsverzeichnis

L	Kanallänge des Transistors
$P_{\text{In,min}}$	minimale Eingangsleistung des Chips, Gleichrichters
P_{In}	Eingangsleistung des Chips, Gleichrichters
P_{Out}	Ausgangsleistung des Chips, Gleichrichters
P_{Q}	Ausgangsleistung des Netzwerkanalysators
S_{11}	S-Parameter, Reflexionsfaktor
V_{DD}	positive Gleichrichterausgangsspannung
V_{SS}	interner Bezugspunkt, Potential des Chipsubstrats
V_{Th}	Schwellspannung des Transistors
W	Kanalweite des Transistors

Kapitel 1

Einleitung

Aufgrund des ständig wachsenden Integrationsgrades von Halbleitertechnologien und der sinkenden Marktpreise von Siliziumchips haben RFID-Transponder im letzten Jahrzehnt stark an Attraktivität gewonnen. Laut einer jüngsten Studie von IDTechEX wuchs im Jahr 2011 der Wert des gesamten RFID-Marktes (Transponder, Lesegeräte, Software und Services) global auf 6,51 Milliarden Dollar, es wurden weltweit 2,93 Milliarden RFID-Transponder in diesem Jahr verkauft. Für das Jahr 2012 wird ein Marktwert von 7,67 Milliarden Dollar vorhergesagt. Die Studie rechnet, dass die Stückzahl der verkauften RFID-Transponder auf 3,98 Milliarden steigt. Für die Bekleidungsindustrie alleine sollen 1 Milliarde und zur Tieridentifikation 294 Millionen Transponder benötigt werden. Das größte Wachstum ist jedoch, trotz dem für die Hersteller geringen Profits, bei passiven UHF-RFID-Transpondern zu verzeichnen [12].

Passive Transponder sind in vielen Bereichen des täglichen Lebens zu finden. Dies nicht zuletzt aufgrund der Tatsache, dass das Wegfallen der Batterie die passiven Transponder noch billiger und darüber hinaus auch kleiner, wartungsfrei und umweltfreundlich macht. Da jeder integrierte Schaltkreis jedoch Energie benötigt um die gewünschten Funktionen auszuführen, wird aus diesem Grund eine Schaltung benötigt, die aus dem emittierten elektromagnetischen Feld des RFID-Readers (Lesegerät, Basisstation) eine Gleichspannung erzeugt, welche als Versorgungsspannung für den passiven Transponder dient. Dazu wird eine Gleichrichterschaltung benötigt, welche eine AC/DC-Wandlung durchführt. Diese AC/DC-Wandlung kann durch unterschiedliche Schaltungsstrukturen erfolgen.

Eine der wichtigsten Kenngrößen von passiven UHF-Transpondern ist die minimale Eingangsleistung, welche sich in der Reichweite (maximal möglicher Abstand zwischen Reader und Transponder) des Transponders widerspiegelt.

Die minimale Eingangsleistung ist bei vorgegebener Last (Digitalteil und diverse Schaltungsblöcke) abhängig vom Schaltungsdesign der Gleichrichterstruktur. Aus diesem Grund werden

in dieser Diplomarbeit unterschiedliche Gleichrichterstrukturen und analoge Frontends* mit dem Ziel, Schaltungen mit hoher Performance im UHF-RFID-Frequenzbereich zu erreichen, untersucht. Weiters wird das gesamte Frontend betrachtet, um die Auswirkungen der relevanten Teilkomponenten auf die Gleichrichterstruktur zu erfassen.

1.1 Analyse der Schaltungsstrukturen

Je effizienter die Umwandlung der hochfrequenten Eingangsspannung, desto geringer ist die minimale Eingangsleistung des RFID-Transponders [23]. Das heißt, die Qualität des Schaltungsdesigns spiegelt sich in der minimalen Ansprechenergie[†] wider. Die Ansprechenergie ist wiederum ein Maß für die Kommunikationsreichweite des Transponders.

Da mit voranschreitender Technik die Kommunikationsreichweiten von RFID-Systemen immer größer werden, sind Transponder mit hocheffizienten analogen Frontends immer wichtiger. Einen großen Einfluss auf die Effizienz des Frontends haben alle Bauteile, die parallel zu den Chipeingängen L_A und L_B liegen. Vor allem die parasitären Effekte zwischen den Chipeingängen und Chipsubstrat verursachen hohe Verluste.

Um eine hohe Performance zu erreichen und die negativen Einflüsse gering zu halten, werden für den jeweiligen Einsatzbereich des Transponders geeignete Gleichrichterstrukturen verwendet. Je komplexer der Einsatzbereich des RFID-Transponders, desto komplizierter ist die Entwicklung des Frontends.

Die Erkenntnisse und entwickelten Schaltungsstrukturen aus der Arbeit „Entwicklung und Verifikation einer Tripel-Band-Schaltung zur Energiegewinnung für passive Transponder“ [23] dienen als Ausgangspunkt für die Untersuchungen im Rahmen der vorliegenden Diplomarbeit. Vor allem die Einflüsse der HF-Struktur auf die UHF-Struktur und die damit verbundenen Performanceeinbußen sollen untersucht werden. Dazu werden ähnliche Strukturen entwickelt, um die Unterschiede der einzelnen Strukturen untereinander und jene der reinen UHF-Strukturen zu den MF-Strukturen zu analysieren. Da die Auswirkung der UHF-Struktur auf die HF-Struktur in der Tripel-Band-Schaltung vernachlässigbar ist, werden in dieser Diplomarbeit die in Kapitel 3 vorgestellten Gleichrichterstrukturen im UHF-Frequenzbereich untersucht. Dabei werden die Auswirkungen der verschiedenen Schaltungsstrukturen und Schaltungskonstellationen auf die Qualität der Spannungsgleichrichtung analysiert.

* Das analoge Frontend eines passiven UHF-RFID-Transponders bildet die Schnittstelle zwischen der Antenne und dem Digitalteil [9].

† Die Ansprechenergie ist jene Energie, die an der Transponderantenne zur Verfügung stehen muss, um die Funktion des Transponders zu gewährleisten.

RFID-Frequenz	Einsatzländer	Einsatzbereiche
13, 56 MHz	international	Logistik, Zutrittskontrolle,...
868 MHz	Europa	Logistik, Automotive, Produktion,...
915 MHz	USA, Korea	Logistik, Automation, Produktion,...
956 MHz	Japan	Logistik, Produktion,...
2, 45 GHz	international	Logistik, Automotive,...

Tabelle 1.1: Frequenzbereiche der RFID-Systeme und deren Einsatzgebiet

Interessante Daten sind:

- minimale Eingangsleistung $P_{\text{In_min}}$
- Eingangsleistung P_{In}
- Ausgangsleistung P_{Out}
- Wirkungsgrad η
- Ausgangsspannung V_{Out}
- Stromaufnahme der Gleichrichterstruktur beziehungsweise des Chips

1.2 HF-, UHF- und MF-Transponder

Derzeit weit verbreitete RFID-Transponder sind sogenannte Single Frequency-Transponder. Diese arbeiten in nur einem Frequenzbereich. Passive RFID-Systeme sind häufig im HF-Frequenzbereich von 13, 56 MHz und in den UHF-Frequenzbereichen 900 MHz- und 2, 45 GHz im Einsatz. Grund dafür sind unterschiedliche gesetzliche Bestimmungen für die Nutzung von Hochfrequenzgeräten in den verschiedenen Ländern. In Europa sind HF-RFID-Systeme weit verbreitet, in den USA sind vermehrt Systeme im UHF-Frequenzbereich im Einsatz (siehe Tabelle 1.1).

Zur Steigerung der Kompatibilität passiver RFID-Transponder wurde in der Diplomarbeit „Entwicklung und Verifikation einer Tripel-Band-Schaltung zur Energiegewinnung für passive Transponder“ [23] eine Schaltung entwickelt, die aus einem magnetischen und elektromagnetischen Feld im 13, 56 MHz-, 900 MHz- und im 2, 45 GHz-Frequenzbereich eine Gleichspannung für den Betrieb von passiven Transpondern erzeugt.

Die Definition der minimalen Eingangsleistung und weitere Informationen zur Tripel-Band-Schaltung sind [23] zu entnehmen. Wissenswertes zu RFID kann in [7] nachgeschlagen werden.

1.3 Gliederung der Arbeit

Ausgangspunkt für die Entwicklung und Untersuchung von den Gleichrichterstrukturen in dieser Diplomarbeit ist die Tripel-Band-Schaltung, welche in Kapitel 2 vorgestellt wird. Dabei werden die HF- und die UHF-Gleichrichterstruktur, deren Vereinigung und eine Schaltung zur Verringerung des Spannungsabfalls der als Dioden geschalteten Transistoren in Vorwärtsrichtung kurz erläutert.

Aufbauend auf diesen Erkenntnissen wurden verschiedene Gleichrichterstrukturen und analoge Frontends für RFID-Transponder entwickelt, deren Aufbau und Funktionsweise in Kapitel 3 beschrieben werden. Dabei wird auch auf die Komponenten eingegangen, die die Eingangsstrukturen beeinflussen.

Um die in Kapitel 3 vorgestellten Schaltungen vermessen zu können, sind geeignete Messaufbauten notwendig. Deshalb werden in Kapitel 4 die Messgrundlagen und die Ersatzschaltbilder der Komponenten des Messaufbaus und des Messobjektes erläutert. Außerdem werden in diesem Kapitel unterschiedliche Messszenarios und deren Eigenschaften vorgestellt.

Den Messungen der einzelnen Chips ist das Kapitel 5 gewidmet. Beginnend mit dem typischen Aufbau und der Vorgehensweise der Messung werden unter Anwendung des jeweils geeigneten Messszenarios aus Kapitel 4 die Messschaltungen für die in Kapitel 3 beschriebenen Chips vorgestellt. Die Messergebnisse und deren Analyse inklusive grafischer Auswertung befinden sich ebenfalls in diesem Kapitel. Der Vergleich der Messergebnisse aller Chips untereinander und die Schlussfolgerungen daraus sind in Kapitel 5.3 zu finden.

In Kapitel 6 erfolgt abschließend eine Zusammenfassung der durchgeführten Untersuchung gefolgt von der Idee neuer Strukturen, um noch mehr Information über die Einflüsse der Bauelemente auf die analogen Frontends zu erlangen.

Kapitel 2

Tripel-Band-Schaltung

In diesem Kapitel wird die Tripel-Band-Schaltung mit ihren wesentlichen Schaltungsdesignmerkmalen vorgestellt. Sie dient als Ausgangspunkt für die Entwicklung ähnlicher Schaltungsstrukturen mit dem Ziel, den Einfluss des Schaltungsdesigns und der Schaltungsdimensionierung auf die Performance der Gleichrichterstrukturen zu untersuchen.

Wie bereits in Kapitel 1 erwähnt, wurde die Tripel-Band-Schaltung im Rahmen der Diplomarbeit „Entwicklung und Verifikation einer Tripel-Band-Schaltung zur Energiegewinnung für passive Transponder“ [23] entwickelt. Die Tripel-Band-Schaltung ist, wie der Name bereits verrät, eine Schaltung für drei Frequenzbänder. Zur Realisierung stand ein Standard CMOS-Prozess zur Verfügung. Die Schaltung wurde ohne Schottky-Dioden [26] realisiert, da sie in einem „low-cost“-Produkt im Einsatz ist. Somit wurden als gleichrichtende Bauteile Transistoren eingesetzt.

Das Besondere an der Tripel-Band-Schaltung ist, dass sie an nur zwei Pins sowohl mit HF- als auch mit UHF-Frequenzen betrieben werden kann. Außerdem findet sie in einem Prototypen eines passiven MF-RFID-Transponders Einsatz und ist mittlerweile patentiert.

2.1 Unterschied zwischen HF- und UHF-Struktur

Untersuchungen haben ergeben, dass die Performance einer Energiegewinnungsschaltung gesteigert werden kann, wenn für den HF- und den UHF-Betrieb unterschiedliche Gleichrichterschaltungen eingesetzt werden. Um dem Stand der Technik zu entsprechen, wurden somit eine geeignete HF- und UHF-Gleichrichterstruktur entwickelt.

Der HF-Gleichrichter wurde im Differential Mode, der UHF-Gleichrichter im Single-ended Mode gebaut. Der Name Differential Mode kommt davon, dass die beiden Gleichrichtereingänge L_A und L_B symmetrisch um einen internen Bezugspunkt V_{SS} schwingen. Das heißt, die

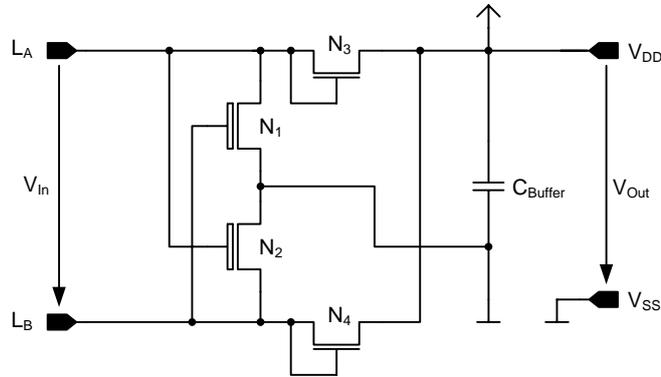


Abbildung 2.1: HF-Gleichrichterstruktur

Signale L_A und L_B bezogen auf V_{SS} sind um 180° zueinander phasenverschoben. Beim Single-ended Mode wird ein Gleichrichtereingang mit dem internen Bezugspotential V_{SS} verbunden. Das interne Bezugspotential ist mit Chipsubstrat gleichzusetzen.

2.1.1 HF-Gleichrichter

Um eine zufriedenstellende Kommunikationsreichweite zu erreichen, wird an den Chipeingängen eine Spannung von zirka 2 V bis 5 V benötigt.

Abbildung 2.1 zeigt die typische Struktur des HF-Gleichrichters in der Tripel-Band-Schaltung. Die kreuzgekoppelten NMOS-Transistoren N_1 und N_2 erzeugen eine interne Bezugsmasse V_{SS} . N_1 und N_2 arbeiten als Kurzschlusschalter. Dadurch wird erreicht, dass V_{SS} immer mit dem niedrigsten Potential, das in der Schaltung auftritt, verbunden ist. Somit werden ungewollte Ströme ins Substrat verhindert. Außerdem ist die Spannung zwischen L_A und V_{SS} beziehungsweise zwischen L_B und V_{SS} nur halb so groß, wie die Spannung zwischen L_A und L_B . Dadurch können Kurzschlusschalter mit geringerer Spannungsfestigkeit eingesetzt werden.

Mittels der als Dioden geschalteten NMOS-Transistoren N_3 und N_4 wird eine Zweiweggleichrichtung durchgeführt. Somit wird die Ladekapazität C_{Buffer} sowohl während der positiven als auch während der negativen Halbwelle des Eingangssignals geladen. Die genaue Schaltungsfunktion und weitere Informationen sind [23] zu entnehmen.

2.1 Unterschied zwischen HF- und UHF-Struktur

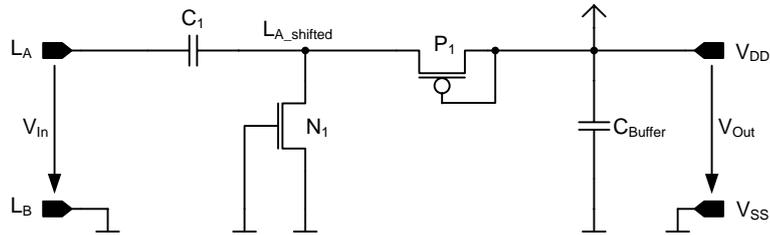


Abbildung 2.2: Einstufige UHF-Gleichrichterstruktur

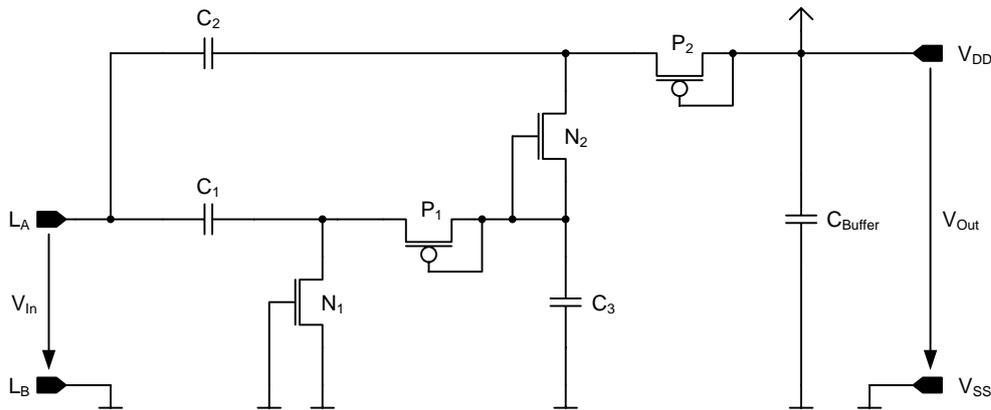


Abbildung 2.3: Zweistufige UHF-Gleichrichterstruktur

2.1.2 UHF-Gleichrichter

Die UHF-Gleichrichterstruktur der Tripel-Band-Schaltung liefert bereits ab einer Eingangsspannung von zirka 600 mV genügend Ausgangsspannung zur Versorgung eines RFID-Transponders. Aus diesem Grund wird eine Single-ended Struktur verwendet.

Abbildung 2.2 zeigt das Prinzip des UHF-Gleichrichters. Die Schaltung besteht aus einer Ladungspumpe mit nachfolgender Einweggleichrichtung und ist zweistufig aufgebaut. Die zweistufige Ausführung entstand aus dem Tradeoff zwischen Performance und Chipfläche. Über den NMOS-Transistor N_1 wird die Kapazität C_1 vorgeladen. Somit stellt sich ein Potential an $L_{A_shifted}$ ein. Ist dieses höher als die Schwellspannung des als Diode geschalteten PMOS-Transistors P_1 , wird die Ladekapazität C_{Buffer} geladen. Somit steht an C_{Buffer} die gleichgerichtete Spannung zur Verfügung.

Bei der zweistufigen Ausführung in Abbildung 2.3 wird die zweite Stufe aus der Ausgangsspannung der ersten Stufe gespeist, um eine höhere Gleichspannung zu erzielen. Die Koppelkapazität C_2 wird wie in [3, 13] direkt mit L_A verbunden. Die grundsätzliche Funktion der zweiten Stufe ist gleich mit der Funktion der ersten Stufe. Details können in [23] nachgelesen werden.

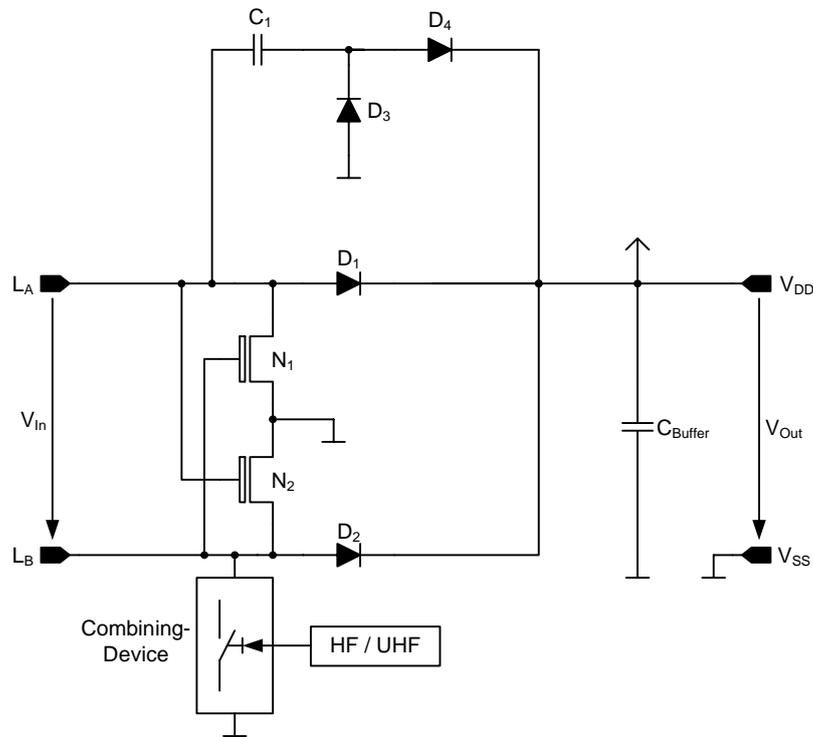
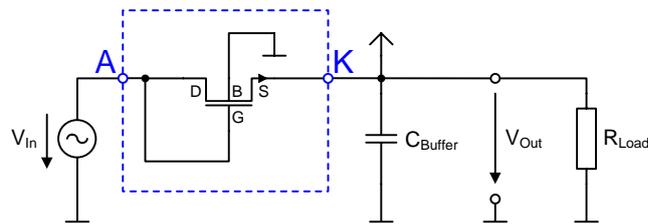


Abbildung 2.4: Konzept der Tripel-Band-Schaltung

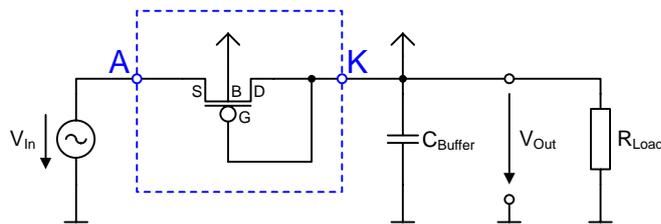
2.2 Vereinigung der HF- und UHF-Struktur

In der Tripel-Band-Schaltung ist eine HF-Gleichrichterstruktur mit einer UHF-Gleichrichterstruktur zusammengeschlossen (siehe Abbildung 2.4). Es wurden die zwei Strukturen über ein Combining-Device [23, 24] vereinigt. Durch das Combining-Device und den Einsatz geeigneter Bauteile ist es trotz der im HF-Betrieb zirka zehn mal so hohen Eingangsspannungen wie im UHF-Betrieb möglich, die Schaltung mit nur zwei Eingangspins zu betreiben.

Der L_A -Eingang des HF-Gleichrichters ist direkt mit dem L_A -Eingang des UHF-Gleichrichters verbunden. Der L_B -Eingang des HF-Gleichrichters ist über das Combining-Device mit V_{SS} verbunden. Durch die geeignete Wahl des Kapazitätswertes des Combining-Devices, wirkt das Combining-Device fast wie ein Schalter, der im HF-Betrieb offen und im UHF-Betrieb geschlossen ist. Das als 2,4 pF große Combining-Device weist beim Betrieb mit $f = 900$ MHz eine Reaktanz von zirka 74Ω auf. Wird die Schaltung mit $f = 13,56$ MHz betrieben, so beträgt die Reaktanz zirka $4,9 \text{ k}\Omega$. Diese berechnet sich nach Gleichung (2.2.1).



(a) Beschaltung des NMOS-Transistors für den Einsatz als Gleichrichterdiode



(b) Beschaltung des PMOS-Transistors für den Einsatz als Gleichrichterdiode

Abbildung 2.5: Transistoren für den Einsatz als Gleichrichterdioden

$$X_C = \frac{1}{\omega C} \quad (2.2.1)$$

$$\omega = 2 \cdot \pi \cdot f \quad (2.2.2)$$

Im HF-Betrieb wird der Bezugspunkt, wie in Kapitel 2.1.1 beschrieben, durch die NMOS-Transistoren N_1 und N_2 generiert. Im UHF-Betrieb ist der Bezugspunkt über 74Ω mit L_B verbunden. Dadurch entsteht ein Potentialunterschied zwischen L_B und V_{SS} , der bei Standard-UHF-Gleichrichtern nicht vorhanden ist. L_B liegt höher als V_{SS} und somit wird ein zusätzlicher Levelshift generiert, der sich positiv auf die Ausgangsspannung auswirkt.

2.3 Interne Spannungskompensation

Um den Spannungsabfall der in Abbildung 2.4 ersichtlichen Dioden D_3 und D_4 zu verringern, wird die interne Spannungskompensation eingesetzt. Als Dioden kommen NMOS-

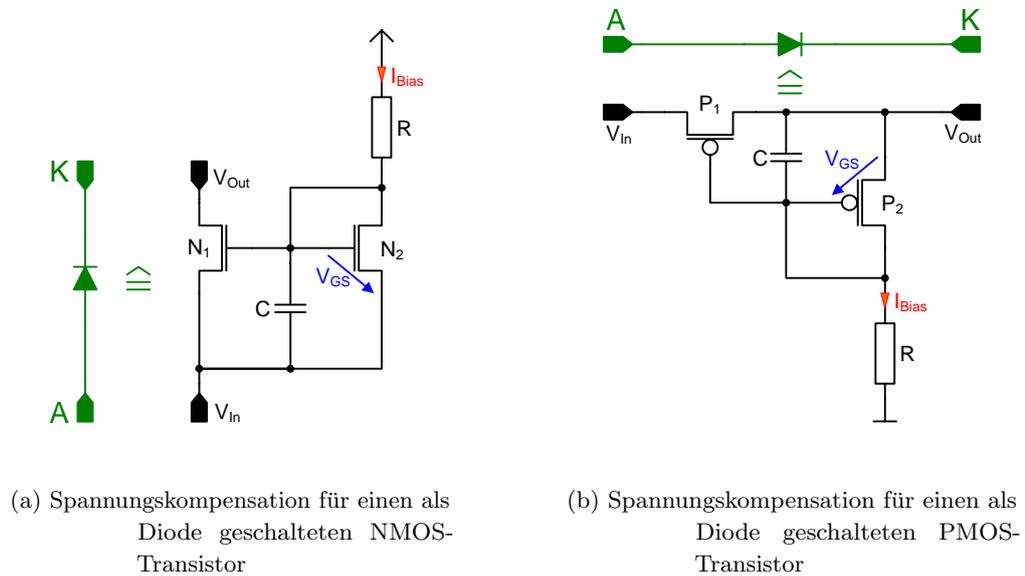


Abbildung 2.6: Verringerung der Durchlassspannung durch interne Spannungskompensation

und PMOS-Transistoren zum Einsatz, deren Source-, Gate- und Drainanschlüsse so geschaltet werden, dass sie als Dioden arbeiten. Dies ist in Abbildung 2.5 ersichtlich. Bei der Beschaltung der Transistoren nach Abbildung 2.5 sind die Spannungsabfälle in Durchlassrichtung zu groß. Kommt die Spannungskompensation nach Abbildung 2.6 zum Einsatz, so verringert sich der Spannungsabfall in Durchlassrichtung, die Auswirkung des Substratstereffektes und der Strom, der über die Bulkanschlüsse der PMOS-Transistoren ins Substrat fließt.

2.4 Schaltungsstruktur

Die Tripel-Band-Schaltung verfügt über einen HF-Gleichrichter nach dem Prinzip aus Abbildung 2.1 und einem zweistufigen UHF-Gleichrichter, wie in Abbildung 2.3 ersichtlich ist. Bei der UHF-Struktur kommt die interne Spannungskompensation aus Kapitel 2.3 zum Einsatz. Die entworfene Schaltungsstruktur zeigt Abbildung 2.7. In dieser Abbildung ist auch ersichtlich, dass der Shunt und der Modulator bereits in der Tripel-Band-Schaltung integriert sind. Weitere Informationen und die Gründe, die zu dieser Struktur geführt haben, können in [23] nachgelesen werden.

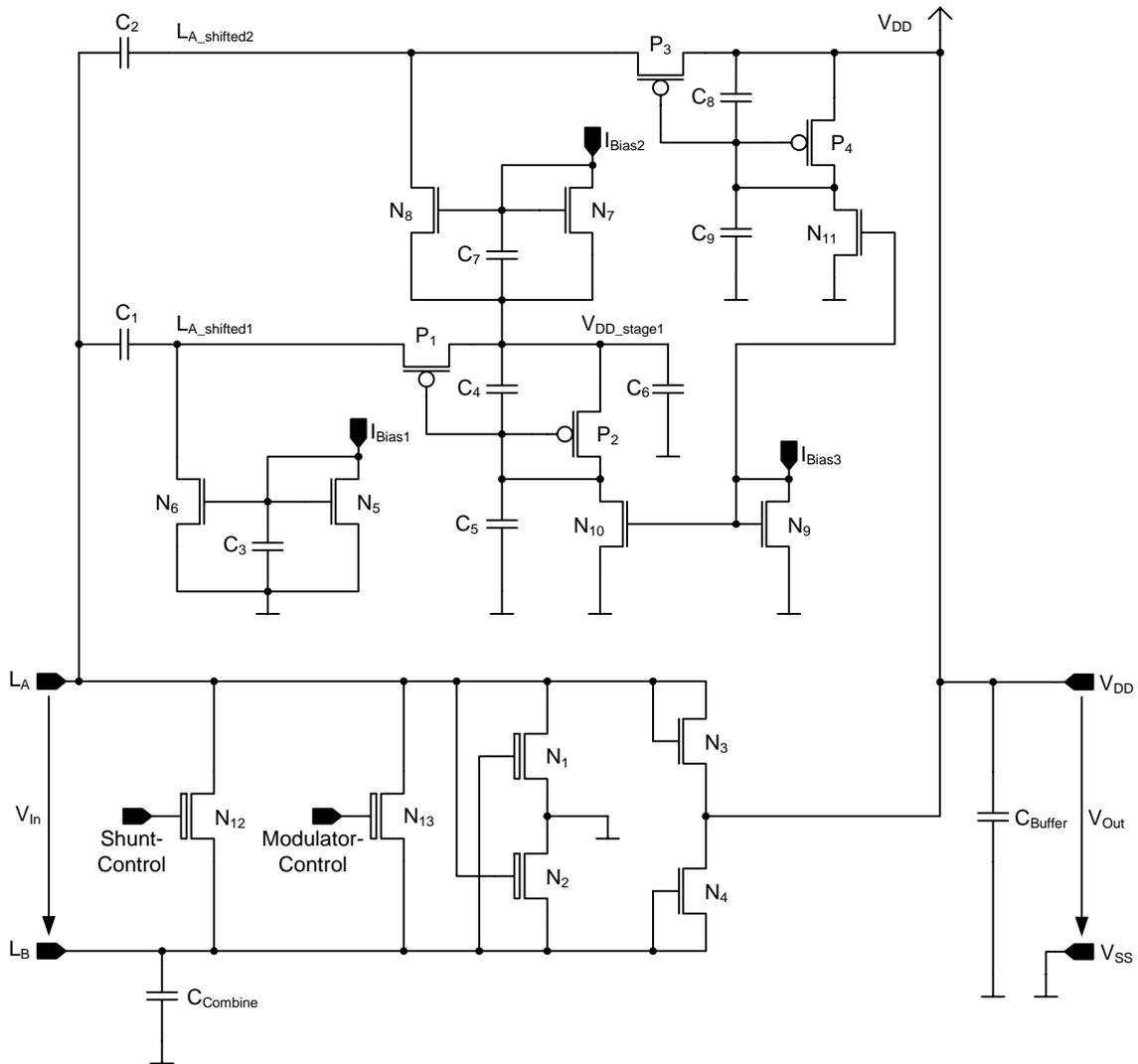


Abbildung 2.7: Tripel-Band-Schaltung im Detail

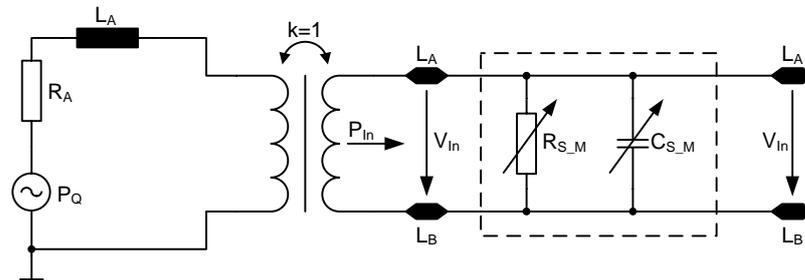


Abbildung 2.8: Auswirkung von Shunt und Modulator

2.5 Shunt

Der Shunt dient sowohl zur Begrenzung der AC-Eingangsspannung als auch der DC-Gleichspannung. Eine Regelschaltung greift die Gleichspannung ab und steuert je nach Höhe der Gleichspannung das Gate des Shunttransistors an. Somit wird die Ausgangsspannung durch eine Begrenzung der Amplitude an den Gleichrichtereingängen geregelt. Wird der Shunttransistor leitend, so verkleinert sich sein On-Widerstand. Dadurch wird auch die Anpassung des Chips auf die Antenne verändert und ein Teil der ankommenden Leistung wird reflektiert. Der Shunt wandelt nicht nur überflüssige Leistung in Wärme um, sondern verringert auch die ankommende Leistung durch Reflexion.

2.6 Modulator

Der Modulator dient zur Kommunikation des Transponders mit dem Lesegerät. Dies geschieht im HF-Betrieb durch Lastmodulation, im UHF-Betrieb durch Backscatter-Modulation. Bei der Lastmodulation werden die Chipeingänge L_A und L_B durch den Drain-Source-Widerstand des Modulationstransistors miteinander verbunden. L_A und L_B dürfen im HF-Betrieb nicht kurzgeschlossen werden, da die Clock-Recovery* eine Spannung von mindestens 600 mV zwischen L_A und L_B benötigt.

Bei der Backscatter-Modulation wird die elektromagnetische Welle mit möglichst großem Rückstreuquerschnitt reflektiert [29].

Bei der Schaltung aus Abbildung 2.7 wirkt der Modulator wie der Shunt. Die Impedanz des Modulationstransistors ändert sich abhängig von dessen Gate-Spannung. Dadurch wird, wie beim Shunt, die Anpassung zwischen Chip und Antenne verändert und somit wird

* Diese Schaltung extrahiert aus dem Eingangssignal den Takt für den Digitalteil im HF-Betrieb.

ein Teil der Leistung des Lesegerätes reflektiert. Abbildung 2.8 illustriert diese Auswirkung.

Je nach Arbeitsfrequenz und Norm kann der Modulationsindex variieren. Die Information des Nutzsignals befindet sich bei der Rückmodulation in den Seitenbändern. Sie ist proportional zum Modulationsindex (siehe [6, 28]). Das heißt, je größer das Spannungsdelta zwischen moduliertem und unmoduliertem Signal, desto größer ist auch der Anteil der reflektierten Leistung in den Seitenbändern.

Kapitel 3

AC/DC-Wandler

Dieses Kapitel behandelt verschiedene Gleichrichterstrukturen, die hauptsächlich für den Einsatz in passiven Transpondern entwickelt wurden. Es werden sowohl Strukturen untersucht, die zur Gleichspannungserzeugung bei nur einer Frequenz dienen, als auch jene, die bei unterschiedlichen Arbeitsfrequenzen die Eingangswchelspannung gleichrichten.

Um die Einflüsse und Auswirkungen der einzelnen Komponenten auf die Funktion beziehungsweise die Performance des Frontends zu ermitteln, wurden verschiedene Versionen von Gleichrichterchips und RFID-Transponder-Prototypen entwickelt und gefertigt. Dabei werden auch jene Schaltungsteile der analogen Frontends genau untersucht, welche wesentlichen Einfluss auf die Eingangsstruktur haben.

3.1 RFID-Transponder

Abbildung 3.1 gibt eine grobe Übersicht eines MF-Transponders. Herz des MF-Transponders ist die in Kapitel 2 beschriebene Schaltung. Der MF-Transponders vereint die Funktionen eines HF- und eines UHF-Transponders [23]. Selbstverständlich wird auch eine geeignete Antenne benötigt, die jeweils entsprechend den verschiedenen Frequenzen auf den Chip angepasst ist. Deshalb wurden im Rahmen des Forschungsprojekts Comprehensive Transponder System (CTS) verschiedene kombinierte HF- und UHF-Antennen entwickelt [17, 18]. Eine weitere Struktur einer Multi-Band-Antenne ist in [11] vorgestellt.

Die Bestandteile des analogen Frontends zeigt Abbildung 3.2. Alle Bauteile zwischen den Chipeingängen L_A und L_B verändern das Verhalten und die Performance des analogen Frontends. Wie in Abbildung 3.2 ersichtlich, sind Shunt, Modulator, Demodulator und Clock-Recovery direkt mit dem Chipeingang L_A verbunden. Dabei beeinflussen Shunt und Modulator das analoge Frontend am stärksten.

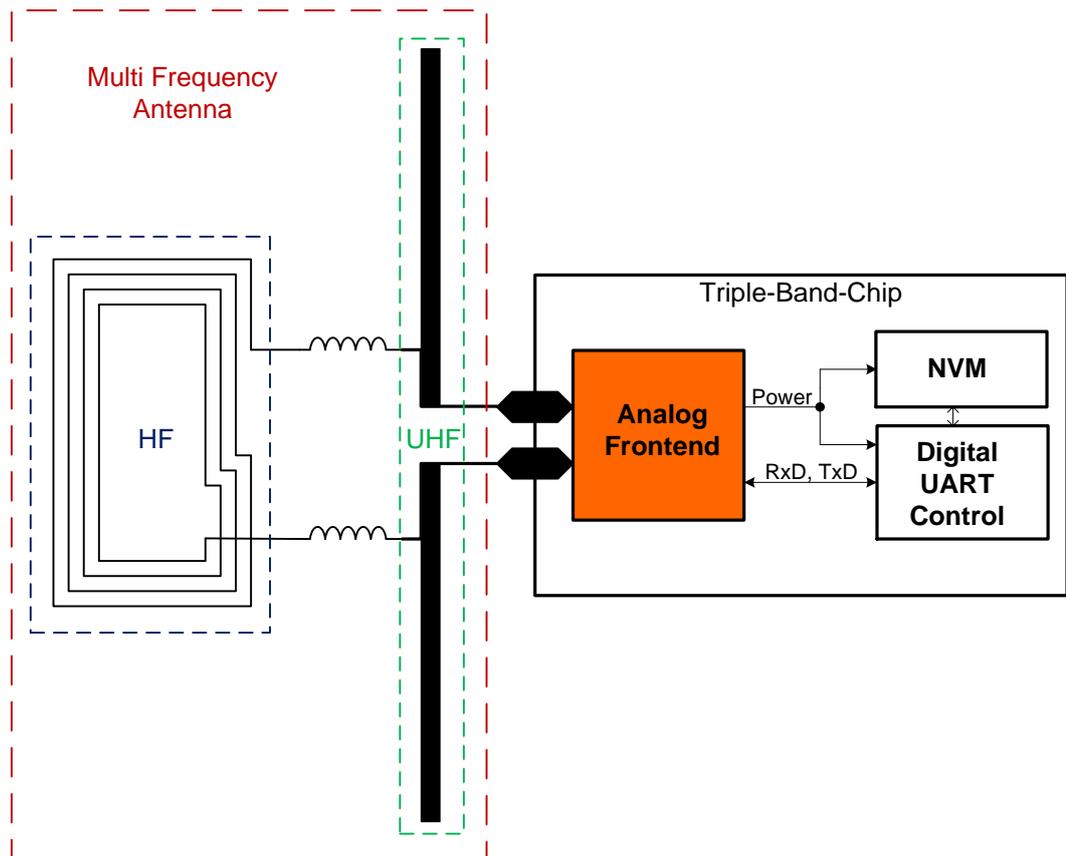


Abbildung 3.1: MF-Transponder

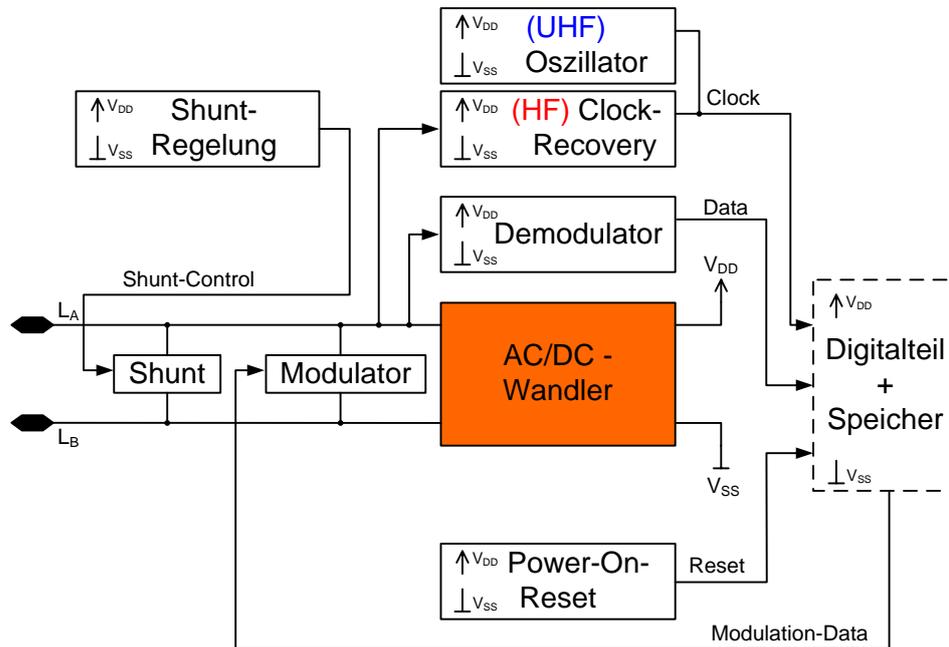


Abbildung 3.2: Blockschaltbild des analogen Frontends

Das analoge Frontend ist mit dem Digitalteil verbunden. Dieser EPC [5, 4] kompatible Digitalteil wurde von J. Heyszl [10] und T. Andrejka [2] zur Verfügung gestellt und kommt in den RFID-Transpondern zum Einsatz.

3.1.1 Performance

Die Performance eines RFID-Transponders wird bestimmt durch den Wirkungsgrad des Frontends, durch die Qualität der Rückmodulation und durch die Leistungsaufnahme des Chips. Die Gesamtleistungsaufnahme des RFID-Chips setzt sich aus der Leistungsaufnahme der notwendigen Anlogschaltungen und der des Digitalteils zusammen. Einen weiteren wesentlichen Einfluss auf die Performance des RFID-Transponders haben die Qualität des Schaltungsdesigns der Gleichrichterschaltung und vor allem die Größe und die Lage der Anschlusspunkte des Shunts und Modulators.

Um die Performance zu optimieren, soll vor allem der Einfluss von Shunt und Modulator auf die Gleichspannungserzeugung verkleinert werden. Weiterführend werden die Auswirkungen der Koppelkapazitäten untersucht. Abhängig von der Größe dieser Bauteile sind auch deren Parasiten.

3.2 UHF-Strukturen

UHF-Gleichrichterstrukturen dienen zur Gleichspannungserzeugung aus einem elektromagnetischen Feld in den UHF-Frequenzbereichen 900 MHz und 2,45 GHz. Je nach Aufbau der Struktur kann diese entweder nur für einen oder auch für beide Frequenzbereiche eingesetzt werden.

3.3 MF-Strukturen

MF-Gleichrichterstrukturen dienen zur Gleichspannungserzeugung in den UHF-Frequenzbereichen 900 MHz und 2,45 GHz und im HF-Frequenzbereich 13,56 MHz. Genauere Information zu den Frequenzbereichen kann in [7] nachgeschlagen werden. Aufgrund der zirka 10 mal so hohen Eingangsspannungen im HF-Betrieb müssen geeignete Schaltungsstrukturen verwendet werden. Vor allem der Shunt muss größer ausgeführt sein um bei starkem magnetischen HF-Feld die überschüssige Eingangsspannung in Wärme umsetzen und abführen zu können ohne dabei Schaden zu nehmen. Für die Gleichrichtung im HF-Betrieb werden zusätzliche Bauteile benötigt. Durch diese Maßnahmen wird das Frontend beeinflusst. Wie bereits in [23] erklärt, ist die Bandbreite der Antenne des RFID-Tags abhängig von der Chipimpedanz. Die Chipimpedanz ist wiederum abhängig von den Bauteilen der Gleichrichterstruktur und den dadurch auftretenden Widerständen und Kapazitäten.

3.4 Wirkungsgrad

Der Wirkungsgrad η ist definiert durch das Verhältnis aus DC-Ausgangsleistung zu (U)HF-Eingangsleistung und berechnet sich nach Gleichung (3.4.1) (siehe [23]).

$$\eta = \frac{P_{\text{Out_DC}}}{P_{\text{In_}(U)\text{HF}}} \quad (3.4.1)$$

Er ist abhängig von:

- der an den Chipeingängen zur Verfügung stehenden Leistung,
- der Last am Gleichspannungsausgang,
- der Qualität des Schaltungsdesigns,
- der Struktur der Gleichrichterschaltung (einstufige, mehrstufige Ausführung,...),
- den Verlusten der Gleichrichterschaltung,

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

- dem Einfluss von Shunt und Modulator
- und parasitären Verlusten.

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

Bezeichnung	Aufbau	Frequenz	Shunt	Modulator	Design	Seite
SBD	AC/DC	UHF	nein	nein	Reinisch	20
SBDD	AC/DC	UHF	nein	nein	Reinisch	21
IVC	AC/DC	UHF	nein	nein	Reinisch	22
IVCD	AC/DC	UHF	nein	nein	Reinisch	22
CTSRECT	AC/DC	HF&UHF	MV	nein	Reinisch	23
RECTSS	AC/DC	HF&UHF	MV	nein	Reinisch	24
AGR	AC/DC	UHF	NV	nein	Reinisch	24
AGRD	AC/DC	UHF	NV	nein	Reinisch	27
BLV	AC/DC	HF&UHF	NV	nein	Missoni	27
CRE0	RFID-TP	UHF	NV	NV	Hofer/Reinisch	30
CRE1	RFID-TP	UHF	NV	NV	Hofer/Reinisch	30
CRE2	RFID-TP	UHF	NV	NV	Hofer/Reinisch	30
CRE3	RFID-TP	UHF	DC-MV	NV	Gruber	32
CRE4	RFID-TP	UHF	NV	NV	Hofer/Reinisch	33
CRE5	RFID-TP	HF&UHF	NV	NV	Hofer/Reinisch	33
CRE6	RFID-TP	HF&UHF	MV	MV	Hofer/Reinisch	33
CRE91	AC/DC	HF&UHF	MV	nein	Reinisch	36
CRE92	AC/DC+ DC/DC-CP	HF&UHF	NV	nein	Missoni	37

Tabelle 3.1: Übersicht der Testchips

In diesem Kapitel werden die Eingangsstrukturen der AC/DC-Wandler und analogen Frontends vorgestellt. Dabei werden die wesentlichen Unterschiede erklärt und interessante Details aufgezeigt.

Bei gegebener Arbeitsfrequenz, Eingangsleistung, DC-Last und definiertem Betriebszustand des Chips ist die Chipimpedanz abhängig vom Aufbau der Eingangsstruktur. Die minimale Eingangsleistung $P_{In,min}$ ist abhängig von der Chipimpedanz und der Qualität des Schaltungsdesigns. Um die maximale Kommunikationsreichweite des Transponders zu erreichen,

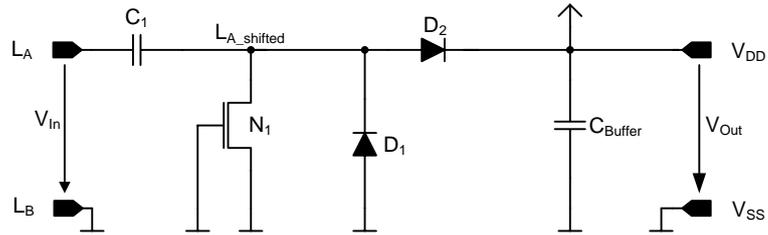


Abbildung 3.3: Eingangsstruktur des SBD-AC/DC-Wandlers

muss P_{In_min} minimiert werden.

Dazu wurden einige vielversprechende Gleichrichterstrukturen und analoge Frontends im Rahmen dieser und der davor entstandenen Diplomarbeit „Entwicklung und Verifikation einer Tripel-Band-Schaltung zur Energiegewinnung für passive Transponder“ [23] entwickelt und gefertigt.

Um die Auswirkungen der Bauteile und der Lage ihrer Anschlusspunkte zu analysieren, werden die Eingangsstrukturen der Testchips, welche in Tabelle 3.1 aufgelistet sind, analysiert.

Das Schaltungsdesign vieler analoger Schaltungsblöcke der RFID-Transponder sowie ein Großteil des Layouts der Testchips wurden mit großer Unterstützung von G. Hofer durchgeführt. Des weiteren wurde die Struktur des BLV-AC/DC-Wandlers, welche im CRE92-Chip verwendet wird, von A. Missoni [20, 19] entwickelt. S. Gruber hat den CRE3-Chip entworfen.

3.5.1 SBD

Die in Abbildung 3.3 gezeigte Struktur ist ein AC/DC-Wandler für den UHF-Frequenzbereich, der nach dem einstufigen einpulsigen Greinacher-Konzept [8, 23] entwickelt ist. Die Schaltung ist als Single-ended Struktur aufgebaut. Ein Gleichrichtereingang ist somit mit dem Bezugspunkt V_{SS} verbunden. Zum Einsatz kommen Schottky-Dioden. Die Erzeugung der Gleichspannung erfolgt durch eine Ladungspumpe mit nachfolgender Einweggleichrichtung. Der Wert der internen Koppelkapazität beträgt 400 fF. Der Transistor N_1 dient als ESD-Schutz bis zirka 1 kV. Die Struktur besitzt keinen Shunt-Transistor. Zwischen den Chip-eingängen, also zwischen L_A und V_{SS} , verursachen der Parasit der AC-Kopplung (zirka 10% von C_1) und die Kapazität des ESD-Transistors Verluste. Die Kapazität des Transistors steigt proportional zu seiner effektiven Weite und Länge und ist abhängig vom Betriebszustand (siehe [1, 27]).

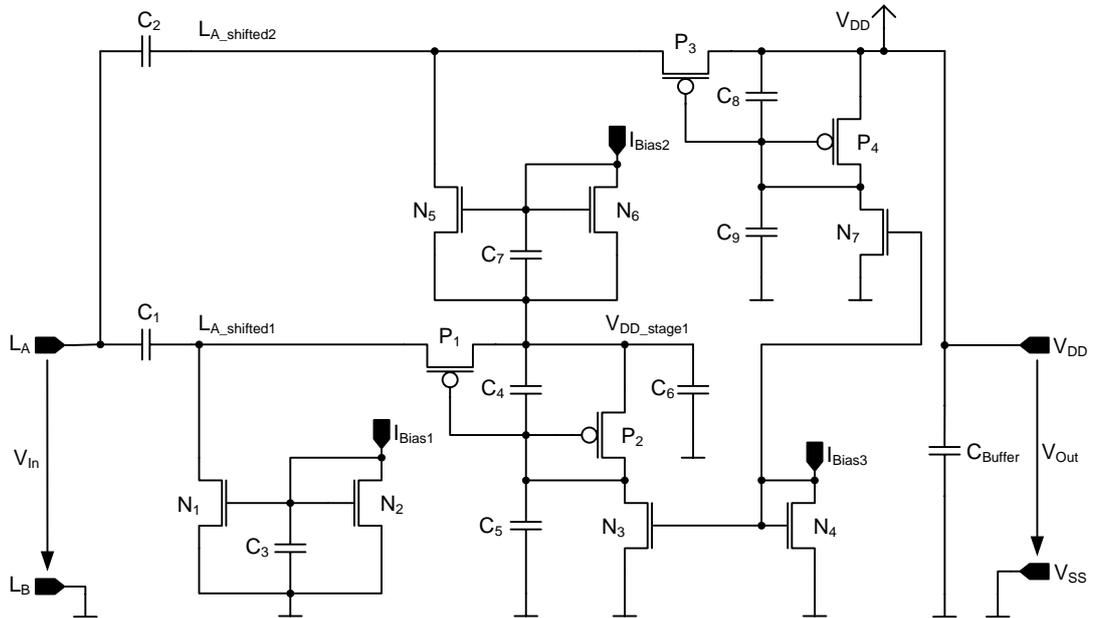


Abbildung 3.6: Eingangsstruktur des IVCD-AC/DC-Wandlers

3.5.3 IVC

Die IVC-Schaltung aus Abbildung 3.5 funktioniert analog zu der SBD-Schaltung aus Abbildung 3.3. Anstelle der Schottky-Dioden kommen NMOS- und PMOS-Transistoren zum Einsatz, bei denen der Spannungsabfall in Durchlassrichtung durch den Einsatz der internen Spannungskompensation (siehe Kapitel 2.3) verringert wird. Die AC-Kopplung ist gleich groß gewählt wie bei der Schottky-Struktur (SBD-Schaltung).

3.5.4 IVCD

Abbildung 3.6 zeigt die zweistufige einpulsige Schaltung mit interner Spannungskompensation. Im Vergleich zur einstufigen Ausführung werden die parasitären Verluste größer. Das bedeutet jedoch nicht, dass die Ausgangsspannung bei selber Last und Eingangsleistung kleiner wird als bei der einstufigen Version. Besitzt die Schaltung einen höheren Wirkungsgrad, dann kann trotz erhöhter Verluste die Ausgangsspannung größer sein, als jene der IVC-Schaltung. Der Wirkungsgrad ist, wie bereits im Kapitel 3.4 angemerkt, unter anderem abhängig von der Ausgangsspannung und der Last. Jedoch ist er im Ausgangsleistungsbereich von zirka $6 \mu\text{W}$ bis $15 \mu\text{W}$ annähernd gleich und zirka 1,5 mal so groß als bei der IVC-Schaltung (siehe Kapitel 5.2.3 und Kapitel 5.2.4).

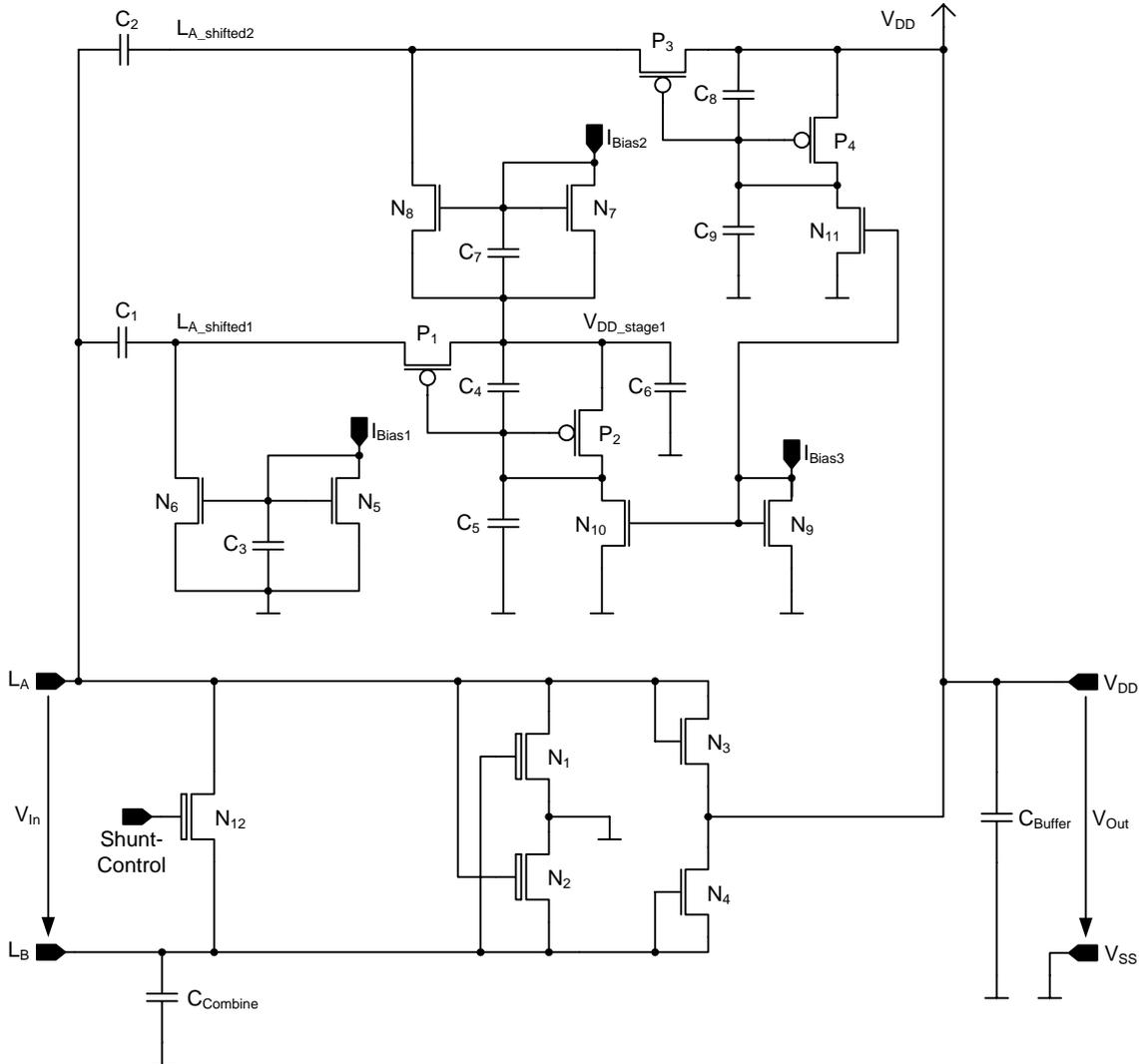


Abbildung 3.7: Eingangsstruktur des CTSRECT-AC/DC-Wandlers

3.5.5 CTSRECT

Die Gleichrichterstruktur aus Abbildung 3.7 wurde für den Einsatz im HF- und im UHF-Frequenzbereich entwickelt. Sie kann in einem MF-Transponder eingesetzt werden. Die Struktur ist nach dem Prinzip der Tripel-Band-Schaltung in Abbildung 2.7 aufgebaut. Die Gleichrichtung des UHF-Eingangssignals geschieht durch eine Gleichrichterschaltung, welche dieselbe Struktur wie die Schaltung in Kapitel 3.5.4 aufweist. Die Gleichrichtung des HF-Signals wird mit Hilfe der Transistoren N_1 bis N_4 bewerkstelligt. Der Transistor N_{12} ist der

Shunt. Der Shunt ist im Gegensatz zu reinen UHF-Strukturen als Mittelvoltbauteil ausgeführt, da er über eine höhere Spannungsfestigkeit verfügen muss. Außerdem ist der Strom durch den Shunt im HF-Betrieb größer als im UHF-Betrieb. Dadurch wird ein geometrisch größerer Shunt benötigt, was zu zusätzlichen Verlusten führt. Der Mittelvoltshunttransistor in dieser Schaltung hat ein $\frac{W}{L}$ von 214 bei einer Länge von L_{\min} .

3.5.6 RECTSS

Der AC/DC-Wandler aus Abbildung 3.8 ist fast gleich wie die CTSRECT-Schaltung aus Abbildung 3.7 aufgebaut. Lediglich die Kurzschlusschalter der HF-Struktur wurden durch einen Transistor plus Spannungskompensation ersetzt. Der Transistor N_4 bildet mit der Kapazität $C_{Combine}$ eine Ladungspumpe. Dies war ein Testversuch, um die HF-Struktur in einem pseudo Single-ended Mode zu betreiben. Durch die etwas andere Eingangsstruktur verändert sich die Chipimpedanz geringfügig. Die Auswirkungen dieser Veränderungen sind jedoch vernachlässigbar klein, wie aus den Messergebnissen (siehe Kapitel 5.2.6 auf Seite 72) ersichtlich ist.

3.5.7 AGR

Diese Gleichrichterstruktur wurde entwickelt, um die ungewollten Substratströme bei Single-ended Strukturen noch weiter zu verringern. Diese Substratströme treten bei der negativen Halbwelle an L_A auf, sobald ihr Potential zirka eine V_{Th} unter V_{SS} ist.

Normalerweise ist L_B mit V_{SS} verbunden und die Eingangsspannung an L_A schwingt symmetrisch um V_{SS} . Bei der Schaltung in Abbildung 3.9 schwingt L_A ebenfalls symmetrisch um L_B , jedoch liegt das Potential von L_B höher als V_{SS} . Durch die Kapazität C_{shift} und den Transistor N_1 wird eine Mittelwertbildung und eine Potentialverschiebung des L_B -Signals hervorgerufen, sodass das Signal an L_A nicht negativer als eine V_{Th} gegenüber V_{SS} ist.

Die Gleichrichtung kann durch eine Schottky-Diode oder einen als Diode geschalteten Transistor erfolgen. Selbstverständlich kann auch die interne Spannungskompensation zur Verringerung des Spannungsabfalls in Durchlassrichtung eingesetzt werden.

Ein weiterer Vorteil dieser Struktur ist, dass keine AC-Kopplung notwendig ist. Somit entfallen die Verluste durch den Parasit der AC-Kopplung.

Weitere Informationen sind der Erfindungsmeldung „High efficiency rectifier for energy harvesting with only 4 devices“ zu entnehmen [25].

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

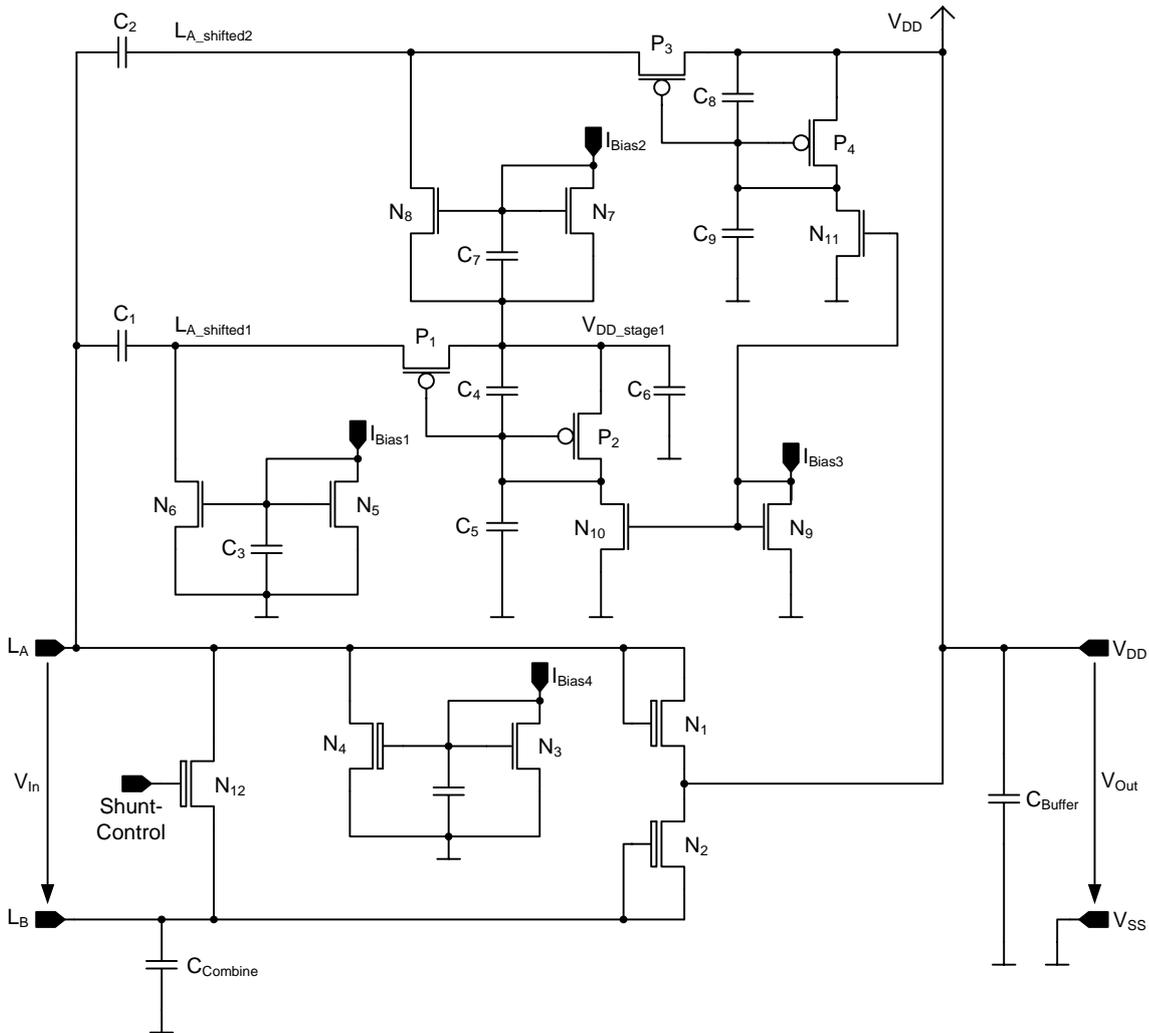


Abbildung 3.8: Eingangsstruktur des RECTSS-AC/DC-Wandlers

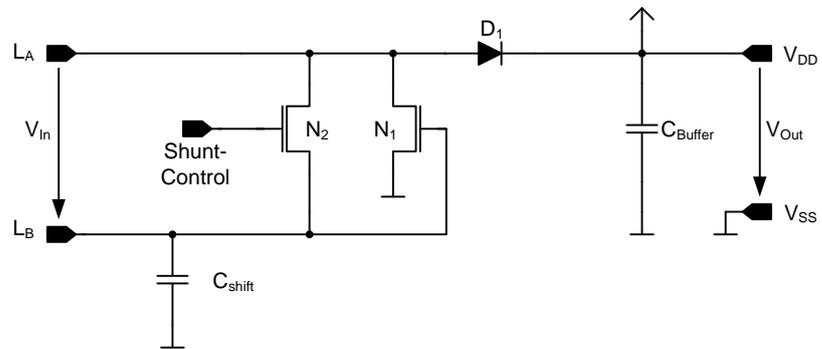


Abbildung 3.9: Eingangsstruktur des AGR-AC/DC-Wandlers

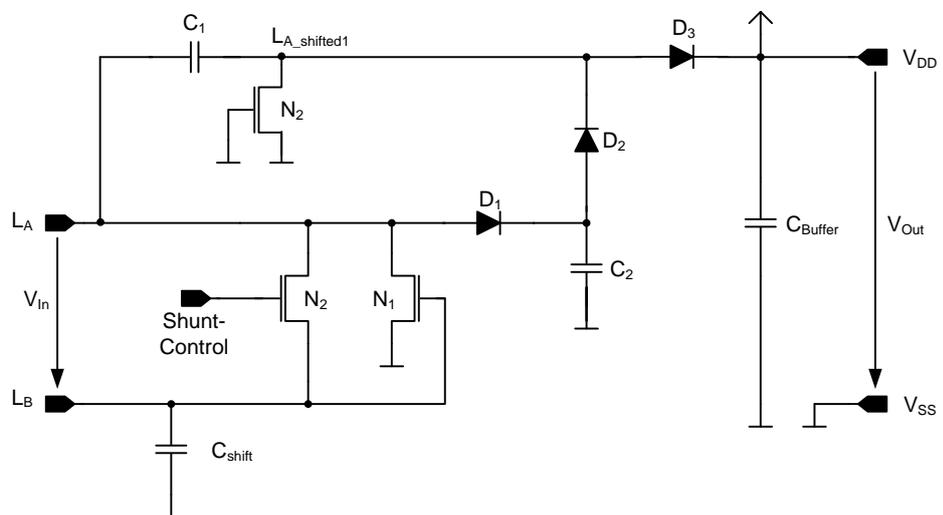


Abbildung 3.10: Eingangsstruktur des AGRD-AC/DC-Wandlers

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

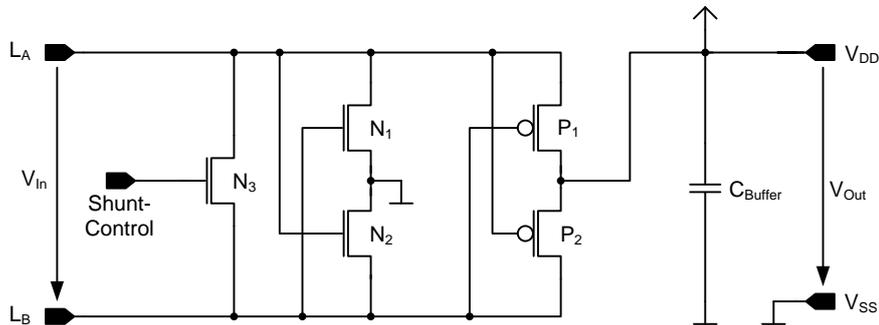


Abbildung 3.11: Eingangsstruktur des BLV-AC/DC-Wandlers und des CRE92-Frontends

3.5.8 AGRD

Um die Ausgangsspannung zu erhöhen, wird die AGR-Gleichrichterstruktur aus Kapitel 3.5.7 um eine Ladungspumpe erweitert. Es entsteht eine Schaltung, wie in Abbildung 3.10 ersichtlich ist. Die Erweiterung entspricht einer einstufigen einpulsigen Struktur wie in Kapitel 3.5.1 beschrieben. Zur Funktion der Ladungspumpe wird eine Koppelkapazität benötigt. Ihr Wert beträgt 400 fF. Durch die Parasiten der zusätzlichen Bauteile steigen die Verluste. Wider Erwarten steigt trotzdem der Wirkungsgrad der gesamten Schaltung, da die Spannungsvervielfachung im verwendeten Eingangsspannungs- und Lastbereich effizienter ist.

3.5.9 BLV

Die Schaltungsstruktur aus Abbildung 3.11 wurde von A. Missoni [20, 19] im Rahmen des CTS-Projektes entwickelt. Diese Struktur ist sowohl für den HF- als auch für den UHF-Betrieb geeignet. Wie bei CTSRECT-Schaltung aus Kapitel 3.5.5 wird V_{SS} durch die Kurzschlusschalter N_1 und N_2 generiert. Die Transistoren P_1 und P_2 dienen als Gleichrichterdioden. Der Transistor P_1 richtet die Spannung an L_A gleich und wird mit dem Signal von L_B angesteuert. Der Transistor P_2 dient zur Gleichrichtung von L_B . Er wird mittels L_A angesteuert. Daraus ergibt sich, dass diese Struktur differentiell angesteuert werden muss (siehe Kapitel 4.1.4).

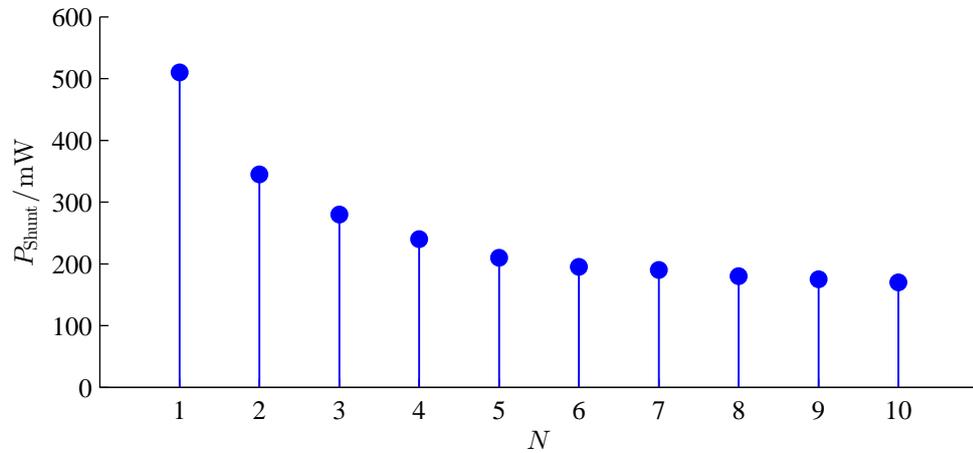


Abbildung 3.12: Im Shunt umgesetzte Leistung bei unterschiedlicher Windungszahl N der Transponderspule im HF-Betrieb [14]

3.5.9.1 Leistung im Shunttransistor

Der Shunttransistor hat ein $\frac{W}{L}$ von 150 bei einer Länge von L_{\min} . Aus diesem Grund ist für den HF-Betrieb eine Antenne mit mehreren Windungen notwendig, um den Strom durch den Shunttransistor gering zu halten.

Abbildung 3.12 zeigt die im Shunttransistor umgesetzte Leistung bei unterschiedlicher Windungszahl der Transponderspule. Die Windungszahl kann aber nicht beliebig groß gemacht werden, da die Induktivität mit der Anzahl der Windungen zunimmt. Dadurch müsste im Anpassungsfall die Chipkapazität immer kleiner werden. Dies ist aber nur bis zu einer gewissen Grenze möglich. Ebenfalls wird der dem Chip zur Verfügung stehende Strom mit steigender Windungszahl kleiner. Der Strom durch den Shunttransistor berechnet sich nach Gleichung (3.5.1), die in ihm umgesetzte Leistung nach Gleichung (3.5.2) [14]. Die Formelzeichen sind in Tabelle 3.2 beschrieben.

$$I_S = \mu_0 \cdot A \cdot N \cdot H \cdot \frac{1}{L_2} \quad (3.5.1)$$

$$P_{S\text{Verlust}} = \mu_0 \cdot A \cdot N \cdot H \cdot \frac{U_2}{L_2} \quad (3.5.2)$$

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

Formelzeichen	Beschreibung
I_S	Strom durch den Shunttransistor
$P_{S_{Verlust}}$	Verlustleistung des Shunttransistors
A	Spulenfläche
N	Windungszahl
H	magnetische Feldstärke
L_2	Induktivität der Transponderantenne
U_2	Spannung an der Transponderantenne
μ_0	magnetische Feldkonstante

Tabelle 3.2: Bezeichnung der Formelzeichen der Gleichungen (3.5.1) und (3.5.2)

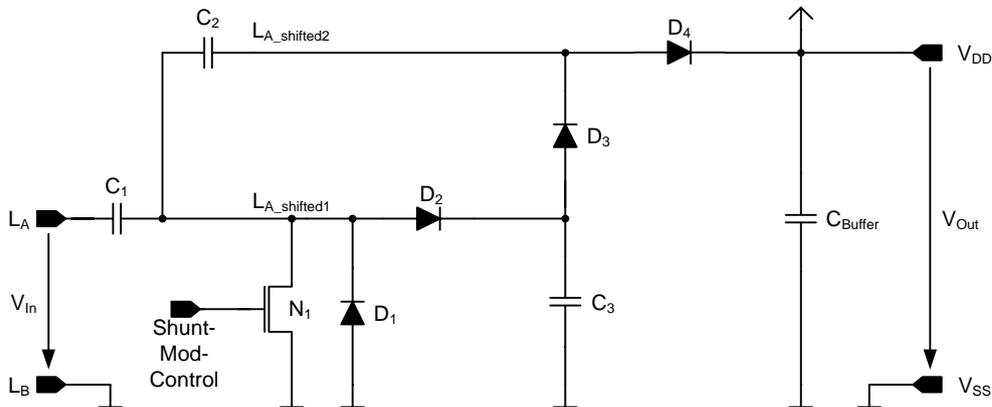


Abbildung 3.13: Frontend der RFID-Transponder: CRE0 und CRE4

3.5.10 CRE0

Der CRE0-Chip ist ein Prototyp eines UHF-RFID-Transponders. Er beinhaltet:

- eine UHF-Gleichrichterstruktur nach dem Prinzip aus Kapitel 3.5.2,
- einen Demodulator zur Demodulation der vom Lesegerät gesendeten Daten,
- einen Oszillator zur Taktgenerierung für den Digitalteil,
- den Digitalteil,
- einen Datenspeicher,
- einen Power-On-Reset,
- einen Modulator für die Rückmodulation zum Lesegerät
- und einen Shunt plus Regelung.

Die Gleichrichterschaltung aus Abbildung 3.13 unterscheidet sich ein wenig von der SBDD-Schaltung aus Abbildung 3.4. Die AC-Kopplung C_2 der zweiten Stufe ist erst nach der AC-Kopplung C_1 der ersten Stufe geschaltet. Dadurch wird nur ein Shunt benötigt. Würden C_1 und C_2 nicht in Serie geschaltet sein, würde bei starkem elektromagnetischen Feld die Spannung an $L_{A_shifted2}$ so hoch werden, dass die Schaltung zerstört werden würde. Um die Verluste durch C_1 zu verringern beträgt der Wert dieser Kapazität 1 pF anstelle der 400 fF. Shunt und Modulator sind als Niedervoltbauteile ausgeführt und haben jeweils ein $\frac{W}{L}$ von 200 bei einer Länge von L_{\min} .

3.5.11 CRE1

Der einzige Unterschied zwischen dem CRE0- und dem CRE1-Chip ist, dass beim CRE0-Chip Schottky-Dioden als gleichrichtende Elemente anstelle der Transistoren plus Spannungskompensation zum Einsatz kommen.

3.5.12 CRE2

Der CRE2-Chip ist wie der CRE0-Chip aufgebaut. Zusätzlich befindet sich direkt zwischen den Chipeingängen als erstes ein Device zum ESD-Schutz. Dieser Mittelvolttransistor ist, wie in Abbildung 3.15 ersichtlich, verschalten und hat ein $\frac{W}{L}$ von zirka 40 bei einer Länge von zirka $2 \cdot L_{\min}$. Durch den Vergleich der Ergebnisse des CRE0- und des CRE2-Chips kann somit festgestellt werden, wie stark das ESD-Device die Performance des Chips beeinflusst.

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

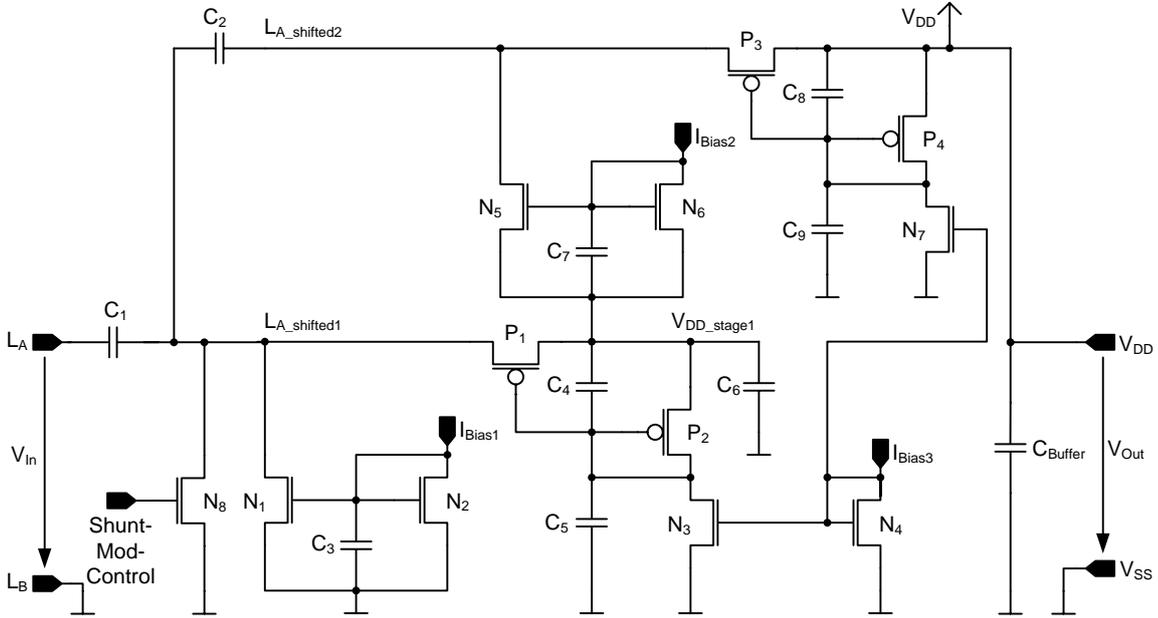


Abbildung 3.14: Frontend des CRE1-RFID-Transponders

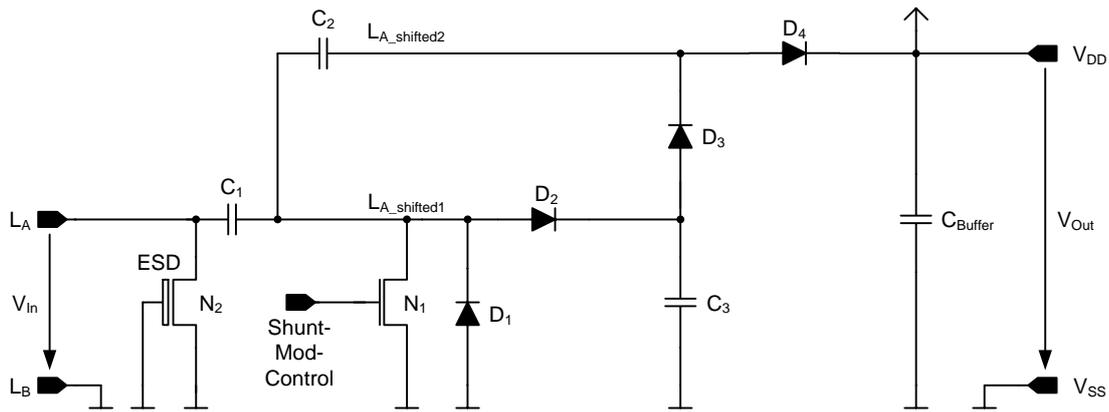


Abbildung 3.15: Frontend des CRE2-RFID-Transponders

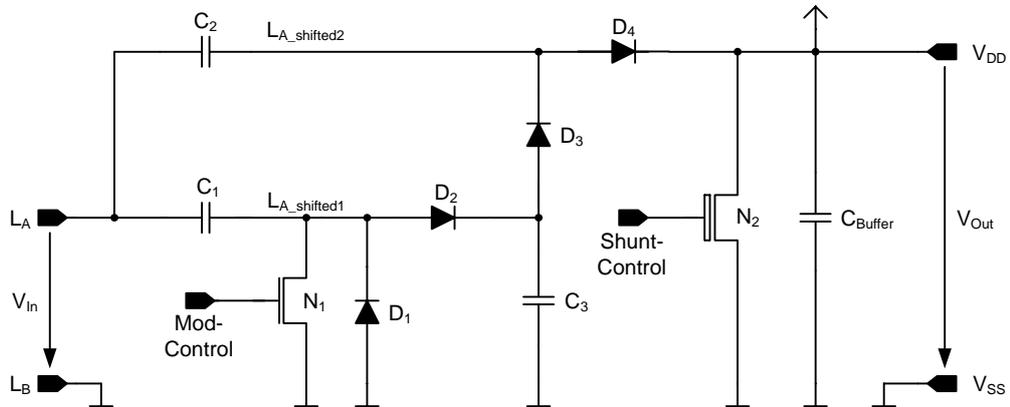


Abbildung 3.16: Frontend des CRE3-RFID-Transponders

3.5.13 CRE3

Dieser Chip ist von S. Gruber entwickelt worden und unterscheidet sich in einem wesentlichen Punkt von allen anderen Strukturen. Anstelle des sonst üblich verwendeten Shunts zwischen den Eingangspins befindet sich hier der Shunt auf der DC-Seite (Transistor N_2). Dies ist nur dann möglich, wenn die für die Gleichrichtung zuständigen Bauteile einen geringen On-Widerstand aufweisen. Aus diesem Grund werden Schottky-Dioden eingesetzt.

Die Energiegewinnungsschaltung dieses Prototyps eines UHF-RFID-Transponders ist nach dem Konzept aus Kapitel 3.5.2 aufgebaut. Der Wert der AC-Kopplung C_1 der ersten Stufe beträgt 1 pF, der der zweiten (C_2) 400 fF.

Der Modulator (Transistor N_1) befindet sich hinter C_1 und hat ein $\frac{W}{L}$ von 200 bei einer Länge von L_{\min} . Durch die geringe Weite des Transistors sind die Verluste, hervorgerufen durch die parasitären Kapazitäten an den Chipeingängen, gering.

Da durch den DC-Shunt ein hoher Strom fließen kann, beträgt sein $\frac{W}{L}$ 600 bei einer Länge von L_{\min} . Der Shunt-Transistor benötigt zwar viel Chipfläche (das heißt, seine parasitären Kapazitäten sind groß), jedoch liegen diese nun auf der DC-Seite, wo sie nur mehr sehr geringen Einfluss auf die Chipimpedanz und Performance haben, da sie auf der DC-Seite nicht mit der Arbeitsfrequenz umgeladen werden. Zusammenfassend kann gesagt werden, je geringer die Kapazitäten zwischen den Chipeingängen und je höher ihre Güte, desto geringer sind die Verluste.

3.5.14 CRE4

Der CRE4 ist ebenfalls wie der CRE0 aufgebaut und hat minimale Änderungen beim Shuntregelkreis. Diese Unterschiede sind für die Performance des Chips vernachlässigbar, wie in den Kapiteln 5.2.10 (Seite 81) und 5.2.14 (Seite 86) ersichtlich ist.

3.5.15 CRE5

Der CRE5-Chip ist ein Prototyp eines MF-RFID-Transponders. Die Energiegewinnungsschaltung ist nach dem Konzept der Tripel-Band-Schaltung aus Kapitel 2.4 aufgebaut. Um die hohen Ströme im HF-Betrieb zu bewältigen, beträgt $\frac{W}{L}$ 1000 bei einer Länge von L_{\min} . Vermutlich wurde der Shunt aber überdimensioniert.

Die Schaltung zur Rückmodulation zum Lesegerät ist so aufgebaut, dass im HF-Betrieb die Spannung an den Chipeingängen nicht komplett kurzgeschlossen wird. Durch das Konstrukt von N_{14} und N_{16} in Abbildung 3.17 bleibt bei der Modulation immer eine Restspannung von einer V_{Th} an den Chipeingängen übrig. Die Transistoren N_{14} und N_{16} werden im UHF-Betrieb über die Kondensatoren C_{10} und C_{11} kurzgeschlossen. Somit wirkt die Modulationsschaltung im UHF-Betrieb wie ein einzelner Shunt mit einem $\frac{W}{L}$ von 200 bei einer Länge von L_{\min} .

3.5.16 CRE6

Der CRE6 (siehe Abbildung 3.18) ist wie der CRE5 aufgebaut. Der Shunt und die Transistoren zur Modulation wurden geändert. Des Weiteren ist die Ansteuerung des Shunts unterschiedlich realisiert. Bei diesem Chip ist der Shuntregelkreis so realisiert, dass er sehr schnell auf Spannungsänderungen an den Eingangspins reagiert, falls ein bestimmter Level überschritten ist. In dieser Struktur werden für den Shunt und die zwei Modulationstransistoren Mittelvoltbauteile eingesetzt. Der Shunt hat ein $\frac{W}{L}$ von 106 bei einer Länge von L_{\min} . Die zwei Modulationstransistoren haben jeweils ein $\frac{W}{L}$ von 53 bei einer Länge von L_{\min} . Der Rest der Schaltung ist gleich wie beim CRE5.

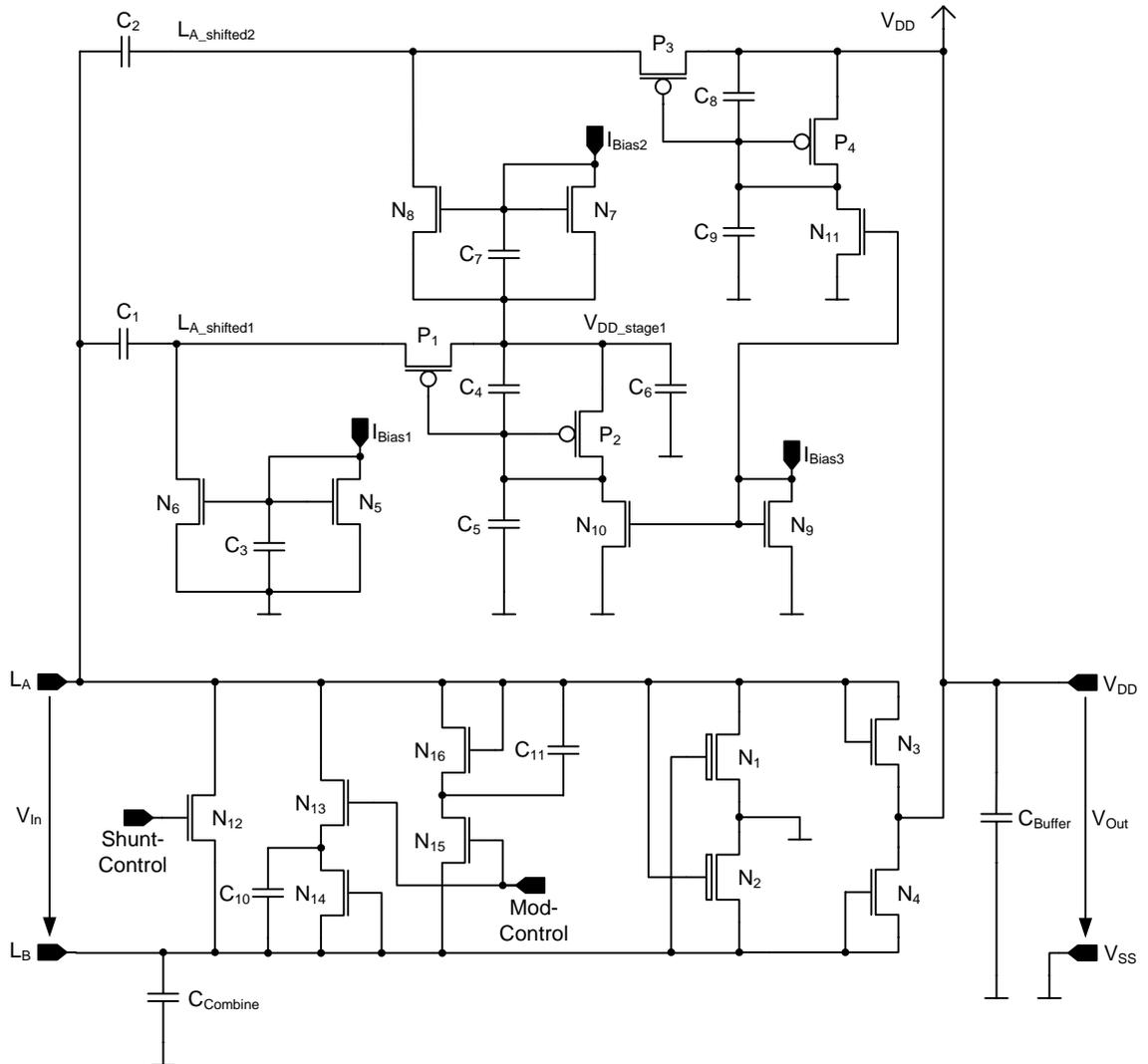


Abbildung 3.17: Frontend des CRE5-RFID-Transponders

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

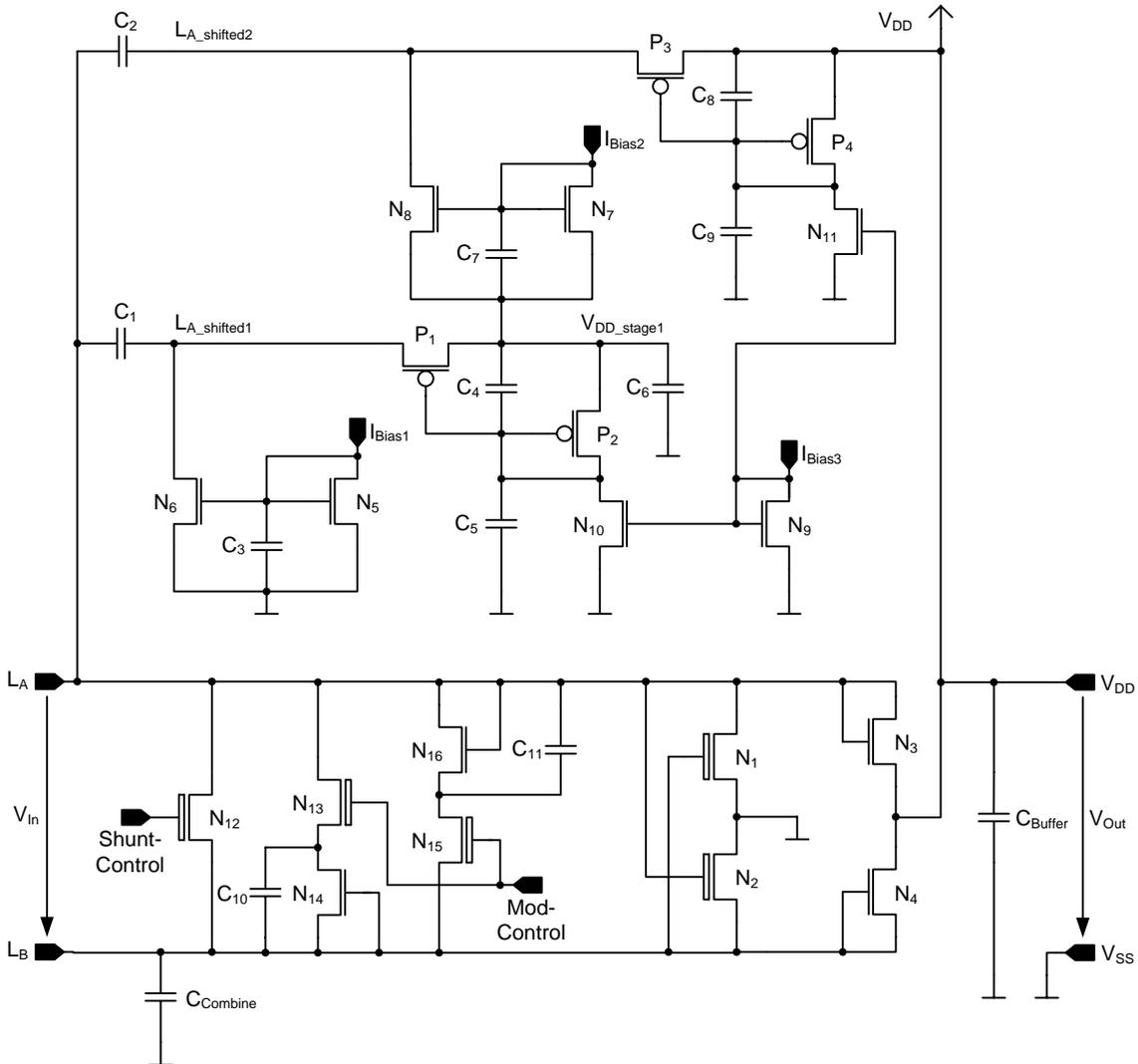


Abbildung 3.18: Frontend des CRE6-RFID-Transponders

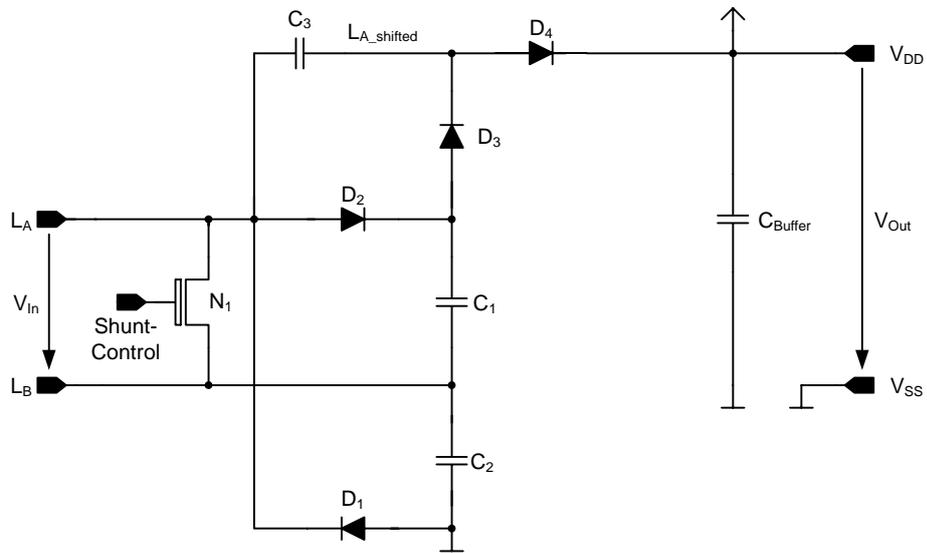


Abbildung 3.19: Frontend des CRE91-AC/DC-Wandlers

3.5.17 CRE91

Der CRE91-Chip ist ein AC/DC-Wandler, der aus einem Delon-Gleichrichter und einem einstufigen einpulsigen Greinacher-Gleichrichter besteht, wobei der Greinacher-Gleichrichter aus der Summe der Gleichspannungen von C_1 und C_2 gespeist wird. Als Gleichrichterioden kommen Schottky-Dioden zum Einsatz. Dieser Gleichrichter kann für den HF- und UHF-Betrieb eingesetzt werden.

Der Shunt bei dieser Struktur befindet sich direkt zwischen den Chipeingängen L_A und L_B . Er ist als Mittelvoltbauteil ausgeführt und hat ein $\frac{W}{L}$ von 400 bei einer Länge von L_{\min} . Das Gate des Shunttransistors ist auf ein Pad geführt, sodass bei Messungen die Gatespannung extern geregelt werden kann. Außerdem befindet sich auf diesem Testchip keine Shuntregelschaltung. Die Koppelkapazität für die Greinacher-Schaltung hat einen Wert von 500 fF und ist somit ähnlich wie bei den restlichen Strukturen mit Spannungsvervielfacherschaltungen.

3.5 Eingangsstrukturen der AC/DC-Wandler und analogen Frontends der RFID-Transponder

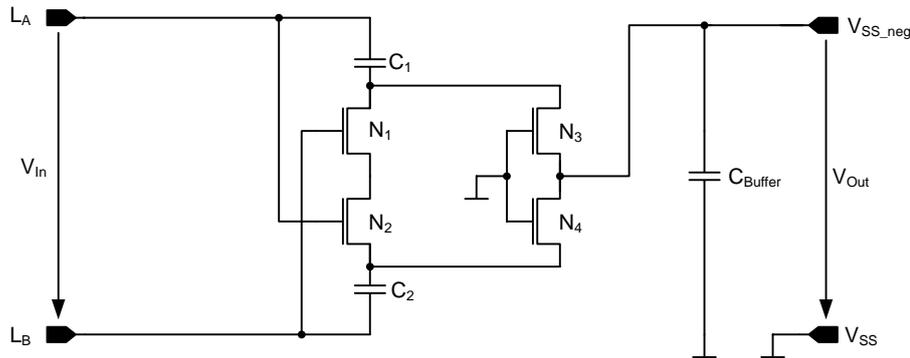


Abbildung 3.20: Schaltung zur Generierung der negativen Spannungsversorgung

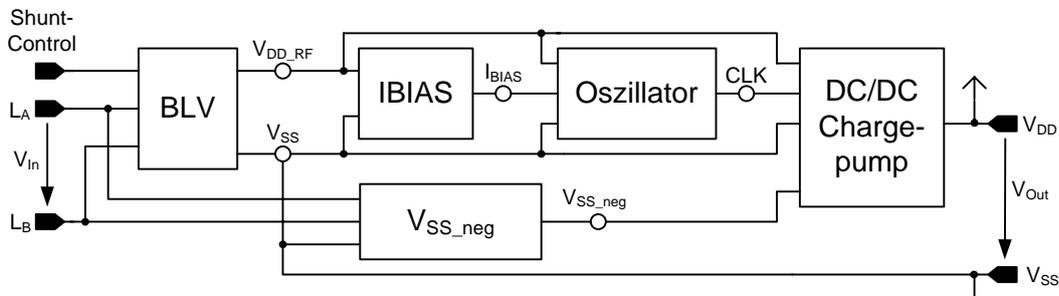


Abbildung 3.21: Blockschaltbild des CRE92-Chips

3.5.18 CRE92

Dieser Chip ist ebenfalls ein AC/DC-Wandler für den HF- und den UHF-Frequenzbereich, der von A. Missoni [20, 19] entwickelt wurde. Der CRE92 ist auf der BLV-Struktur aus Abbildung 3.11 aufgebaut. Abbildung 3.21 zeigt das Blockschaltbild des Chips. Zusätzlich verfügt dieser Chip über einen Low Power Clock Generator, der eine Ladungspumpe ansteuert. Diese Ladungspumpe benötigt eine negative Spannungsversorgung (siehe Abbildung 3.20), die mit Hilfe der Transistoren N_1 bis N_4 und der Kondensatoren C_1 und C_2 generiert wird [15]. Das Gate des Shunttransistors ist extern zugänglich, da der Chip ohne Shuntregelschaltung gefertigt wurde.

Kapitel 4

Messaufbau

Um die Einflüsse und Auswirkungen der einzelnen Bauteile der Frontends zu ermitteln, werden unterschiedliche Gleichrichterchips und Prototypen von RFID-Transpondern mit geeigneten Messaufbauten vermessen. Dabei soll die minimale Eingangsleistung P_{In} bei einer definierten Ausgangsleistung P_{Out} gemessen werden. Die verschiedenen Messaufbauten werden nach einer kleinen Einführung in die Messgrundlagen vorgestellt.

4.1 Messgrundlagen

Die Teststrukturen werden mit dem Messaufbau nach Abbildung 4.1 vermessen. Das Prinzip ist ähnlich jenem, das in [16] vorgestellt ist. Bei der Verwendung von zwei Tunern gibt es mehrere Tunereinstellungen, bei denen die Anpassung zwischen Chip und Netzwerkanalysator erreicht wird. Je nach Tunereinstellungen können die Verluste variieren. Somit sind die Verluste bei jenen Tunerstellungen, die zur Anpassung an 50Ω am Ausgang des zweiten Tuners benötigt werden, nicht identisch mit den Verlusten, die auftreten wenn das Messobjekt am Ausgang zweiten Tuners angeschlossen wird. Aus diesem Grund wird nur ein Tuner zur Anpassung verwendet.

Als Netzwerkanalysator kommt ein Single-ended Gerät zum Einsatz. Bei diesem Netzwerkanalysator wird das Eingangssignal auf Masse bezogen.

Der DC-Block, der Tuner und das Anpassnetzwerk sind nicht bei jeder Messung vorhanden. Aus diesem Grund wird auf die unterschiedlichen Messaufbauten separat eingegangen, um die Messungen nachvollziehen zu können.

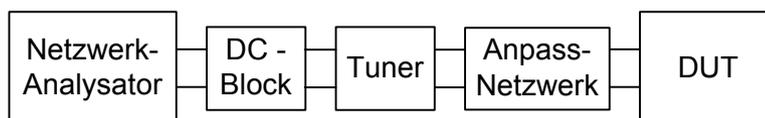
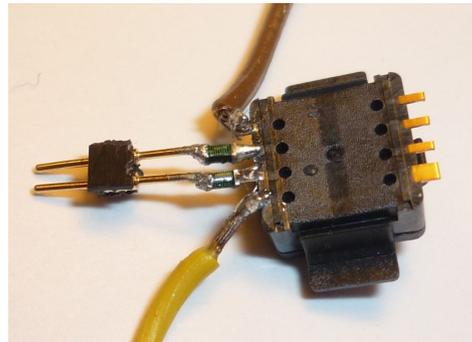


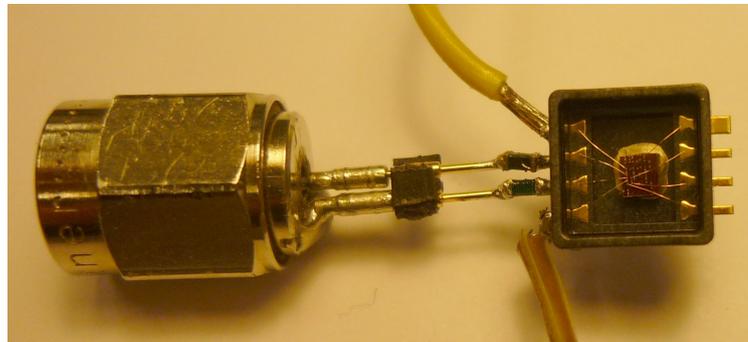
Abbildung 4.1: Prinzipschaltbild des Messaufbaus



(a) SMA-Stecker mit Buchsenleiste



(b) Chip mit Stiftleiste



(c) Chip mit SMA-Stecker verbunden

Abbildung 4.2: Verbindung des Chips mit dem Messequipment

4.1.1 Testfixture

Die Testchips sind in geeignete HF-Packages gebondet und werden über kurze Verbindungen mit dem SMA-Anschluss des Netzwerkanalysators beziehungsweise mit dem SMA-Anschluss des Tuners verbunden. Als praktikabel hat es sich erwiesen, eine 1,27 mm 2-Pin-Buchsenleiste mit einem SMA-Stecker (wie in Abbildung 4.2a ersichtlich) zu verbinden. Dadurch wird zwar nicht die beste Performance erzielt, die Handhabung wird aber enorm erleichtert. Der Chip wird daher wie in [19] mit einer 1,27 mm 2-Pin-Stiftleiste verlötet. Dies ist in Abbildung 4.2b ersichtlich. Zusätzlich sind bei diesem Chip auch zwei Serieninduktivitäten zwischen der Stiftleiste und den Eingangspins gelötet, wie in Abbildung 4.2b erkennbar ist. Diese Serieninduktivitäten dienen zur Erzeugung eines differentiellen Eingangssignals (siehe Kapitel 4.1.4). Abbildung 4.2c zeigt, wie der Chip mit dem SMA-Stecker verbunden wird. Bei diesem Foto wurde der Deckel des Gehäuses entfernt. Somit ist ersichtlich, wie der IC ins Gehäuse gebondet ist.

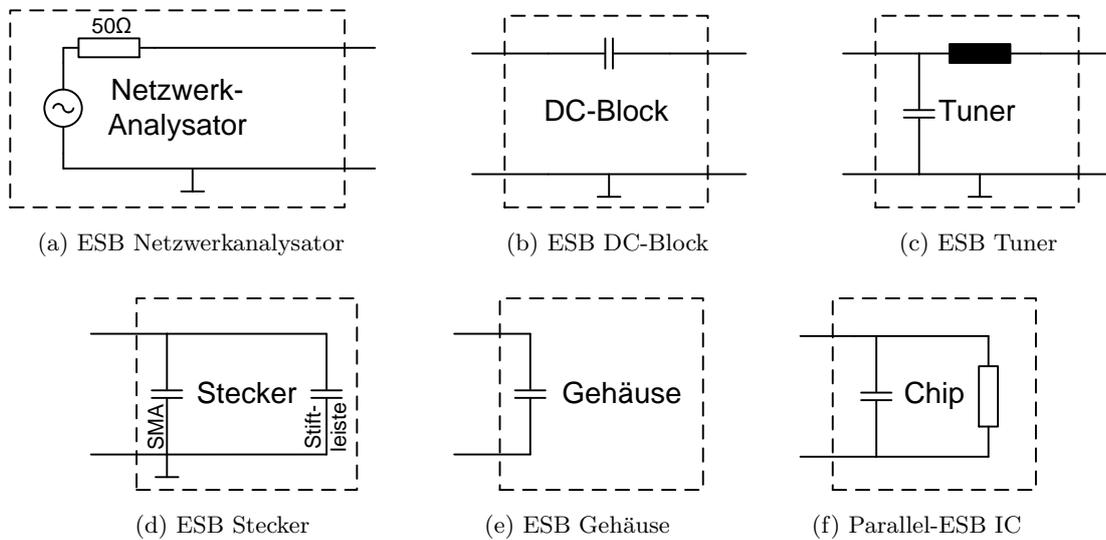


Abbildung 4.3: Ersatzschaltbilder

4.1.2 Ersatzschaltbilder

Um das Verhalten der Messaufbauten besser verstehen zu können, sind in Abbildung 4.3 die Ersatzschaltbilder des Netzwerkanalysators, des DC-Blocks, des Tuners, der Steckverbindungen, des Gehäuses und des IC's dargestellt. Bei diesen Ersatzschaltbildern wurden auf die ohmschen Verlustwiderstände verzichtet.

Der Netzwerkanalysator (Abbildung 4.3a) kann als Leistungsquelle mit einem Innenwiderstand von $50\ \Omega$ verstanden werden. Wird eine Ausgangsleistung eingestellt, dann wird diese Leistung an einer Impedanz von $50\ \Omega$ abgegeben. Weicht die Impedanz von den $50\ \Omega$ ab, dann wird ein Teil der Ausgangsleistung reflektiert. Der Reflexionsfaktor wird vom Netzwerkanalysator ermittelt und somit kann die Leistung, die in den Messaufbau fließt, ermittelt werden.

Der DC-Block (Abbildung 4.3b) entkoppelt den Netzwerkanalysator vom Rest des Messaufbaus mit Hilfe einer Serienschaltung einer Kapazität.

Der Tuner (Abbildung 4.3c) kann als T-Netzwerk aus einer Parallelkapazität und einer Serieninduktivität dargestellt werden [22].

Der SMA-Stecker, der verwendet wird um den in das Gehäuse gebundenen Chip an das koaxiale Messequipment anzuschließen, hat eine charakteristische Impedanz von $50\ \Omega$. Bei einer

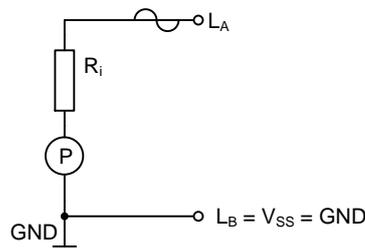


Abbildung 4.4: Erzeugung eines Single-ended Signals

charakteristischen Länge von 10 mm kann seine Induktivität vernachlässigt werden, so bleibt nur das kapazitive Verhalten übrig, welches mit einer Parallelkapazität dargestellt werden kann.

Die Verbindung zwischen SMA-Stecker und Gehäuse wird mit einer 1,27 mm 2-Pin-Stiftleiste hergestellt. Diese zwei parallel verlaufenden Kupferleitungen haben kapazitives Verhalten und können ebenfalls mit einer Parallelkapazität dargestellt werden kann. Die Gesamtkapazität der Stecker ergibt sich aus der Summe der Einzelkapazitäten. Die Kapazität des Steckers ist aufgeteilt in den Anteil des SMA-Steckers und in jenen der 2-Pin-Stiftleiste, wie in Abbildung 4.3d ersichtlich ist.

Da auch die Induktivität des Gehäuses vernachlässigbar klein ist, wird nur seine Kapazität berücksichtigt. Wie die Steckverbindung kann auch das Gehäuse (siehe Abbildung 4.3e) mit einer Parallelkapazität dargestellt werden.

Der IC (Abbildung 4.3f) weist aufgrund seiner Eingangsstruktur kapazitives Verhalten auf, welches durch die Parallelkapazität emuliert werden kann. Der Leistungsaufnahme kann als Parallelwiderstand nachgebildet werden. Je höher die Leistungsaufnahme (zum Beispiel durch den Digitalteil eines RFID-Transponders), desto kleiner ist der Widerstandswert.

4.1.3 Messung von Single-ended Strukturen

Da der Netzwerkanalysator ein Single-ended Gerät ist, können Single-ended Strukturen damit direkt angesteuert werden. Eine typische Ansteuerung ist in Abbildung 4.4 illustriert.

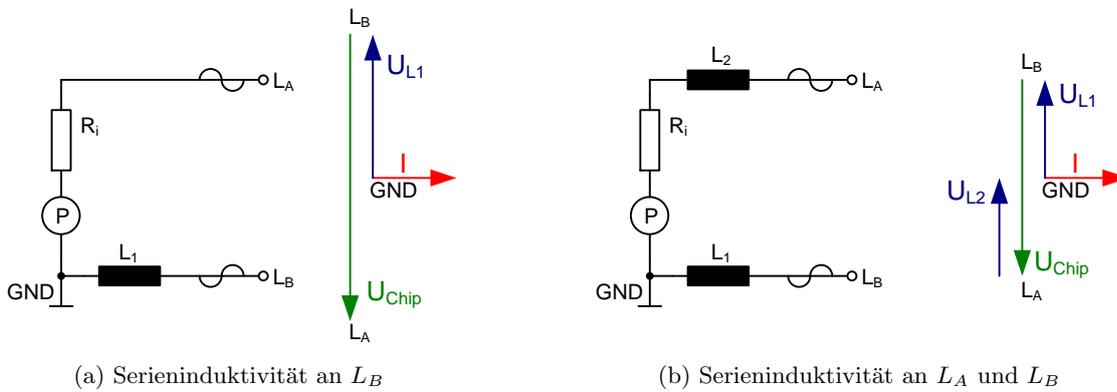


Abbildung 4.5: Erzeugung eines differentiellen Signals

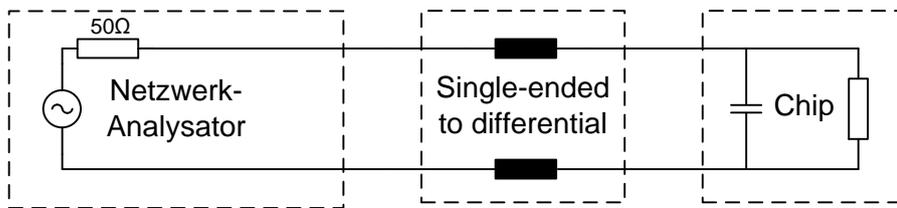


Abbildung 4.6: Ersatzschaltbild des Netzwerkanalysators und des Chips mit Umsetzung des Single-ended zu einem differentiellen Signal

4.1.4 Messung von differentiellen Strukturen

Differentielle Signale müssen durch eine geeignete Messschaltung erzeugt werden. Entweder verfügt der Netzwerkgenerator über einen True-Differential Modus, oder das differentielle Signal wird aus einem Single-ended Signal erzeugt.

Die Erfahrung hat gezeigt, dass ein differentielles Signals mit Hilfe der Schaltung in Abbildung 4.5a generiert werden kann. Ausgangspunkt ist eine Signalquelle, deren Signal um einen Bezugspunkt (bei den verwendeten Geräten um die Gerätemasse) schwingt. Zwischen der Masse der Signalquelle und einem Chipeingang wird eine Serieninduktivität L_1 geschaltet. Bei Betrachtung der Ersatzschaltung von Messaufbau und Chip (siehe Abbildung 4.6) wird ersichtlich, dass die Spannung an der Chipkapazität größer sein muss, als die Spannung an der Serieninduktivität L_1 zwischen dem L_B -Eingang des Chips und der Masse des Netz-

Messszenario	Einsatz des Tuners	Einsatzbereich
1	nein	Single-ended Struktur
2	ja	Single-ended Struktur
3	nein	Single-ended Struktur
4	ja	Single-ended Struktur
5	nein	Single-ended Struktur
6a, 6b	ja	Single-ended Struktur
7a, 7b	nein	Single-ended Struktur
7c, 7d	ja	Single-ended Struktur
8	nein	Differentielle Struktur
9	nein	Differentielle Struktur
10	ja	Differentielle Struktur
11	ja	Differentielle Struktur
12	nach Bedarf	Single-ended Struktur

Tabelle 4.1: Messszenarios und ihre Einsatzbereiche

werkanalysators. Ist dies der Fall, so ist das Signal am Chipeingang L_A um 180° gegenüber dem Eingang L_B phasenverschoben. Aus dem Zeigerdiagramm ist auch ersichtlich, dass dadurch die Spannung an L_A gegenüber L_B um 180° phasenverschoben ist. Die Amplituden an L_A und L_B sind abhängig von der Größe der Induktivität L_1 .

In Abbildung 4.5b wird die Schaltung durch eine Serieninduktivität L_2 zwischen der Signalquelle und dem L_A -Eingang des Chips erweitert. Wird der Wert von L_1 und L_2 gleich groß gewählt, ergibt sich ein differentielles Signal mit gleich großer Amplitude. Die Phasendrehung von 180° zwischen L_A und L_B bleibt dabei aufrecht erhalten. Ist $X_L = X_C^*$, wird der Imaginärteil von Chipimpedanz und Testfixture kompensiert. Hierbei gilt: $X_L = X_{L_1} + X_{L_2}$. Das heißt, L_1 und L_2 sind dabei halb so groß zu wählen wie bei der Kompensation des Imaginärteils der Chipimpedanz im Single-ended Betrieb.

4.2 Messszenarios

Abhängig von ihrer Eingangsstruktur (Single-ended oder differentielle Struktur, AC-Kopplung am Eingang) verlangen die Chips unterschiedliche Ansteuerungen. Darüber hinaus gibt es mehrere Möglichkeiten die Testchips zu vermessen. Tabelle 4.1 gibt eine Übersicht über die verschiedenen Messaufbauten und ihre Einsatzbereiche.

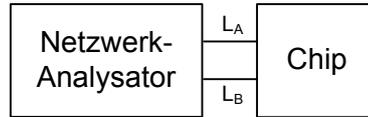


Abbildung 4.7: Messszenario 1: Netzwerkanalysator direkt mit dem Chip verbunden

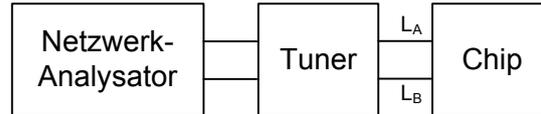


Abbildung 4.8: Messszenario 2: Netzwerkanalysator mittels Tuner mit dem Chip verbunden

4.2.1 Messszenario 1

Der Netzwerkanalysator wird direkt mit den Chipeingängen L_A und L_B verbunden (siehe Abbildung 4.7). Das heißt, der L_B -Eingang des Chips wird direkt mit der Masse des Netzwerkanalysators verbunden. Deshalb ist diese Methode für Single-ended Strukturen geeignet. Aufgrund der Impedanz von Chip, Gehäuse und Messaufbau ergibt sich eine Resonanzfrequenz des Gesamtgebildes. Wird der Chip mit dieser Resonanzfrequenz angeregt, dann wird der vom Netzwerkanalysator gemessene Imaginärteil zu Null. Dadurch verringert sich der Reflexionsfaktor S_{11} und am Chip kommt der prozentual höchste Teil der am Netzwerkanalysator eingestellten Leistung an. Jedoch erweist es sich als sinnvoll, alle Chips mit der selben Arbeitsfrequenz (bei den Messungen wurden 900 MHz gewählt) zu vermessen, um die Chips untereinander vergleichen zu können. Weicht die Resonanzfrequenz des Gesamtgebildes von den 900 MHz ab, wird S_{11} wieder größer. Hierbei ist zu beachten, dass der Messfehler nicht zu groß wird. Die Eingangsleistung des Chips berechnet sich nach Gleichung (4.2.1). P_{Verlust} kennzeichnet die Verluste des Messaufbaus. Hierbei ist zu bemerken, dass die Verluste des Messaufbaus nur bedingt festgestellt werden können.

$$P_{\text{In}} = (1 - S_{11}^2) \cdot P_{\text{Q}} - P_{\text{Verlust}} \quad (4.2.1)$$

4.2.2 Messszenario 2

Der Netzwerkanalysator wird wie in Abbildung 4.8 über einen Tuner mit dem Chip verbunden. Der L_B -Eingang wird durch den Tuner ebenfalls mit der Masse des Netzwerkanalysators

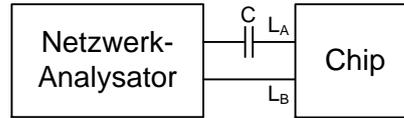


Abbildung 4.9: Messszenario 3: Netzwerkanalysator mittels Serienkapazität mit dem Chip verbunden

verbunden. Durch den Tuner wird der Chip auf den Netzwerkanalysator ($50\ \Omega$) bei einer Frequenz von 900 MHz angepasst. Der Reflexionsfaktor S_{11} wird dadurch vernachlässigbar klein (nahezu Null). Dadurch liegt die vom Netzwerkanalysator generierte Leistung abzüglich der Verluste des Messaufbaus am Chip an. Die am Chip anliegende Leistung berechnet sich nach Gleichung (4.2.2). Wie vorher können auch hier die Verluste des Messaufbaus nur bedingt festgestellt werden.

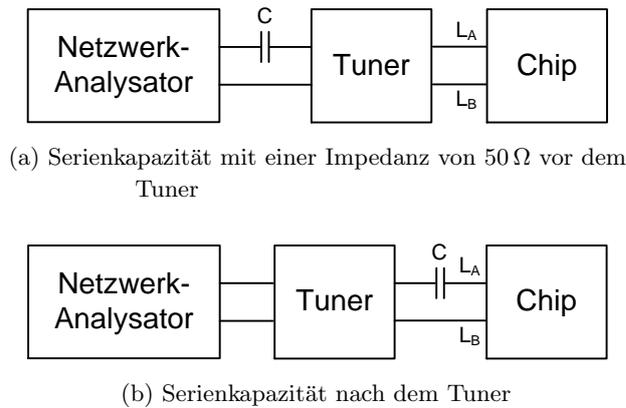
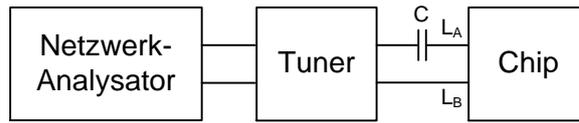
$$P_{\text{In}}|_{S_{11}=0} = P_{\text{Q}} - P_{\text{Verlust}} \quad (4.2.2)$$

4.2.3 Messszenario 3

In den Signalpfad vom Netzwerkanalysators zum L_A -Eingang des Chips wird eine Serienkapazität geschaltet (siehe Abbildung 4.9). Der L_B -Eingang wird direkt mit der Masse des Netzwerkanalysators verbunden. Dies ist bei Strukturen notwendig, die eine Koppelkapazität zwischen Chip und Netzwerkanalysator benötigen. Bei einigen Strukturen wird diese Koppelkapazität für die Funktion der Ladungspumpe benötigt. Die Eingangsleistung des Chips berechnet sich ebenfalls nach Gleichung (4.2.1).

4.2.4 Messszenario 4

Der Netzwerkanalysator wird mit dem Tuner verbunden. Zusätzlich wird in den Signalpfad vom Netzwerkanalysators zum L_A -Eingang des Chips eine Serienkapazität geschaltet. Der L_B -Eingang wird durch den Tuner mit der Masse des Netzwerkanalysators verbunden. Die Serienkapazität dient der in Kapitel 4.2.3 beschriebenen Funktion und kann zwischen Netzwerkanalysator und Tuner (siehe Abbildung 4.10a) oder zwischen Tuner und Chip (siehe Abbildung 4.10b) geschaltet werden. Ein DC-Block weist das selbe Verhalten auf, wie eine Serienkapazität mit einer Impedanz von $Z = 50\ \Omega$. Aus diesem Grund empfiehlt es sich, den DC-Block zwischen Netzwerkanalysator und Tuner zu schalten. Die Kalibrierebene befindet sich nämlich direkt vor dem Tuner. Somit können die Verluste bis zum Tuner einfach

(a) Serienkapazität mit einer Impedanz von $50\ \Omega$ vor dem Tuner

(b) Serienkapazität nach dem Tuner

Abbildung 4.10: Messszenario 4: Netzwerkanalysator mittels Tuner und Serienkapazität mit dem Chip verbunden

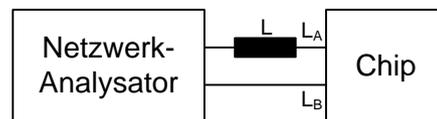
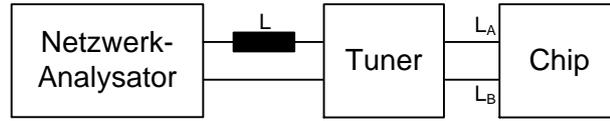


Abbildung 4.11: Messszenario 5: Netzwerkanalysator mittels Serieninduktivität mit dem Chip verbunden

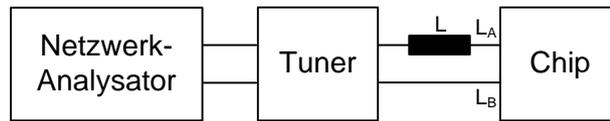
ermittelt werden. Wird der DC-Block zum Beispiel durch einen SMD-Kondensator ($Z \neq 50\ \Omega$) nachgebildet, wird die Serienkapazität zwischen Tuner und Chip angebracht. Jegliche Verluste zwischen Tuner und Chip können nur durch aufwändige Methoden bestimmt werden. Die am Chip anliegende Leistung berechnet sich nach Gleichung (4.2.2).

4.2.5 Messszenario 5

Der Netzwerkanalysator wird über eine Serieninduktivität mit dem L_A -Eingang des Chips verbunden. Der L_B -Eingang wird direkt mit der Masse des Netzwerkanalysators verbunden (siehe Abbildung 4.11). Die Serieninduktivität dient zur Anpassung. Die Eigenresonanz von Serieninduktivität und Chip soll zirka 900 MHz sein. Ist dies der Fall, wird der Imaginärteil der Chipimpedanz bei Anregung mit 900 MHz kompensiert. Aufgrund der Normreihenwerte der Induktivitäten weicht jedoch meist die Resonanzfrequenz von den 900 MHz ab. Durch diese Anpassung erreicht der Reflexionsfaktor S_{11} einen Wert, der eine vernachlässigbare Auswirkung auf den Messfehler hat. Die am Chip anliegende Leistung berechnet sich nach Gleichung (4.2.2).



(a) Serieninduktivität vor dem Tuner



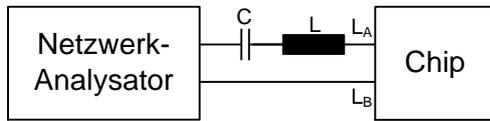
(b) Serieninduktivität nach dem Tuner

Abbildung 4.12: Messszenario 6: Netzwerkanalysator mittels Tuner und Serieninduktivität mit dem Chip verbunden

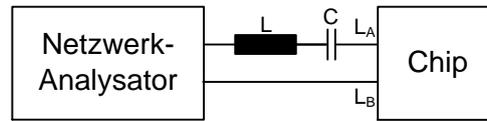
4.2.6 Messszenario 6

Der Netzwerkanalysator wird mit dem Tuner verbunden. Zusätzlich wird in den Signalpfad vom Netzwerkanalysators zum L_A -Eingang des Chips eine Serieninduktivität geschaltet. Der L_B -Eingang wird durch den Tuner mit der Masse des Netzwerkanalysators verbunden. Die Serieninduktivität dient zur Kompensation des Imaginärteils des Chips, wie in Kapitel 4.2.5 beschrieben. Die Induktivität kann zwischen Netzwerkanalysator und Tuner (siehe Abbildung 4.12a) oder zwischen Tuner und Chip (siehe Abbildung 4.12b) geschaltet werden.

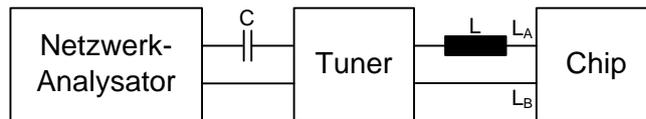
Die Serieninduktivität dient, wie der Tuner, zur Anpassung des Chips auf den Netzwerkanalysator. Mit der Serieninduktivität wird nur der Imaginärteil der Chipimpedanz kompensiert. Aufgrund der Normreihenwerte der Induktivitäten kann natürlich die Chipimpedanz nicht perfekt kompensiert werden. Um dieses Problem zu lösen, kann der Tuner, wie in Abbildung 4.12 ersichtlich, verwendet werden. Das Verhalten des Messaufbaus aus Abbildung 4.12 ist grundsätzlich identisch mit jenem des Messaufbaus aus Abbildung 4.8 (siehe Kapitel 4.2.2). Weicht jedoch die Güte der Serieninduktivität von jener des Tuners ab, wird das Verhalten sehr wohl beeinflusst. Abhängig von der Chipimpedanz kann die hohe Güte des Tuners die Anpassung schwierig und störanfällig machen. Abhilfe schafft die zusätzliche Serieninduktivität mit geringerer Güte, welche den Messaufbau breitbandiger macht. Aufgrund der Kalibrationsebene empfiehlt es sich die Serieninduktivität erst nach dem Tuner anzuschließen, wie Abbildung 4.12b gezeigt.



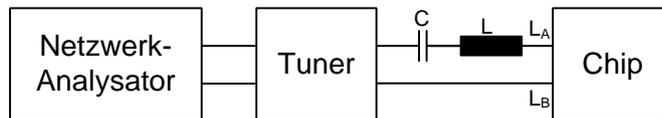
(a) Anordnung bei Verwendung einer Serienkapazität mit einer Impedanz von $50\ \Omega$ und einer Serieninduktivität



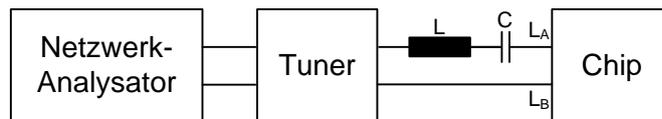
(b) Anordnung bei Verwendung einer Serieninduktivität und einer Serienkapazität ($Z \neq 50\ \Omega$)



(c) Serienkapazität mit einer Impedanz von $50\ \Omega$ vor dem Tuner



(d) Serienkapazität ($Z \neq 50\ \Omega$) nach dem Tuner



(e) Serienkapazität ($Z \neq 50\ \Omega$) vor dem Chip

Abbildung 4.13: Messszenario 7: Netzwerkanalysator mittels Serieninduktivität (und Tuner) bei Verwendung einer AC-Kopplung mit dem Chip verbunden

4.2.7 Messszenario 7

In den Signalpfad vom Netzwerkanalysator zum L_A -Eingang des Chips werden eine Serienkapazität und eine Serieninduktivität geschaltet. Der L_B -Eingang ist auch hier wieder mit der Masse des Netzwerkanalysators verbunden. Wird ein DC-Block, der eine typische Impedanz von $50\ \Omega$ aufweist, als Serienkapazität verwendet, dann ist es sinnvoll den DC-Block direkt an den Netzwerkanalysator (siehe Abbildung 4.13a) anzuschließen. Erstens ist dies aufgrund der vorhandenen Steckverbindungen praktikabler, zweitens bleiben dadurch die Verluste des Messaufbaus geringer und drittens kann so nach dem DC-Block noch kalibriert werden. Die Erfahrung hat gezeigt, dass unabhängig davon, ob die Serienkapazität eine Impedanz von $50\ \Omega$ aufweist oder nicht (vergleiche Kapitel 4.2.4), die besseren Ergebnisse erzielt werden,

Kapitel 4 Messaufbau

wenn die Serieninduktivität näher beim Chip angebracht wird (siehe Abbildung 4.13a, 4.13c und 4.13d).

Die Serienkapazität dient als DC-Block. Werden Strukturen mit Ladungspumpen vermessen, die ohne Koppelkapazität der ersten Stufe aufgebaut sind, dann wird die Serienkapazität als Ladungsspeicher für die erste Ladungspumpe verwendet. Würde die Serienkapazität nicht vorhanden sein, dann würde die erste Stufe der Ladungspumpe nicht funktionieren, die Spannung könnte in dieser Stufe nicht erhöht werden. Mit der Serieninduktivität wird der Prüfling auf den Netzwerkanalysator ($Z = 50\ \Omega$) angepasst. Dabei wird zwar nur der Imaginärteil der Chipimpedanz kompensiert, jedoch genügt dies in den meisten Fällen um akzeptable Reflexionsfaktoren zu erhalten.

Selbstverständlich kann, wie in Abbildung 4.13c, 4.13d und 4.13e ersichtlich, auch noch zusätzlich der Tuner verwendet werden. Der resultierende Messaufbau hat aber dann die gleiche Funktion wie in Kapitel 4.2.4 beschrieben. Die zusätzliche Serieninduktivität sollte lediglich verwendet werden, wenn die Güte des Messaufbaus verringert werden soll (siehe Kapitel 4.2.6).

Abhängig von der Güte der Serieninduktivität und der des Tuners verändern sich die Verluste. Ist die Güte der Serieninduktivität höher als die des Tuners können sich die Verluste verringern. Da sich aber aufgrund der zusätzlichen Steckverbindungen die Verluste erhöhen, sind zusätzliche Bauteile meistens nicht zu empfehlen. Die am Chip anliegende Leistung berechnet sich abhängig von der Verwendung des Tuners nach Gleichung (4.2.1) beziehungsweise nach Gleichung (4.2.2).

[Dieser Bereich ist absichtlich freigelassen.]

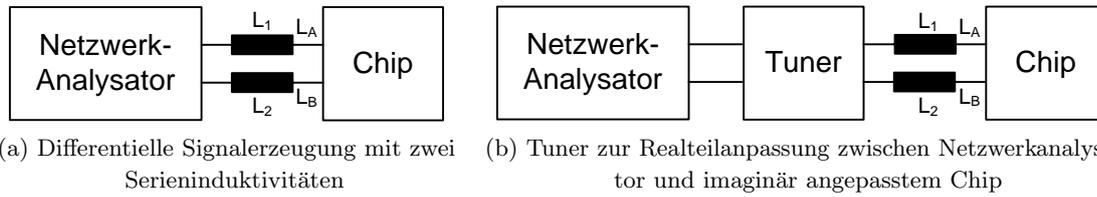


Abbildung 4.14: Messszenario 8: Netzwerkanalysator mit pseudo-differentieller Ansteuerung des Chips

4.2.8 Messszenario 8

In einigen Anwendungsfällen wird jedoch versucht, den Signalweg vom Tuner zum Chip so symmetrisch wie möglich auszuführen und somit kommen dann Messszenarios nach Abbildung 4.14 zum Einsatz.

Wie in Abbildung 4.14a gezeigt, wird der Signalpfad des Netzwerkanalysators mit dem L_A -Eingang des Chips über eine Serieninduktivität verbunden. Der L_B -Eingang des Chips wird ebenfalls über eine Serieninduktivität mit der Masse des Netzwerkanalysators verbunden. Durch diese Beschaltung entsteht bis zur Resonanzfrequenz der Gesamtschaltung ein differentielles Eingangssignal an den Chipeingängen L_A und L_B . Das heißt, das Eingangssignal an L_A ist zu dem Eingangssignal an L_B um 180° phasenverschoben. Dies wird bei differentiellen Eingangsstrukturen benötigt.

Für die Messung werden nun die zwei Serieninduktivitäten so gewählt, dass der Imaginärteil bei der gewünschten Arbeitsfrequenz kompensiert wird. Dadurch ist die Spannung an der Chipkapazität größer als an der Serieninduktivität vor dem L_B -Eingang. Ist der Wert der beiden Serieninduktivitäten L_1 und L_2 gleich, sind auch die Amplituden zwischen L_A und Masse und L_B und Masse gleich.

Es kann auch ein Tuner verwendet werden (siehe Abbildung 4.14b). Der Einsatz des Tuners ermöglicht eine genaue Anpassung des Chips auf den Netzwerkanalysator. Ist der Imaginärteil des Chips bereits durch die Serieninduktivitäten kompensiert, so wird der Realteil des Chips durch den Tuner auf 50Ω angepasst. Dies bringt auch hier die selben Vor- und Nachteile wie in Kapitel 4.2.7 beschrieben. Darüber hinaus sind bei Verwendung des Tuners die Amplituden an L_A und L_B nicht mehr exakt gleich groß. Auch bei der differentiellen Ansteuerung kann die Eingangsleistung des Chips mit Hilfe der Gleichung (4.2.1) berechnet werden.

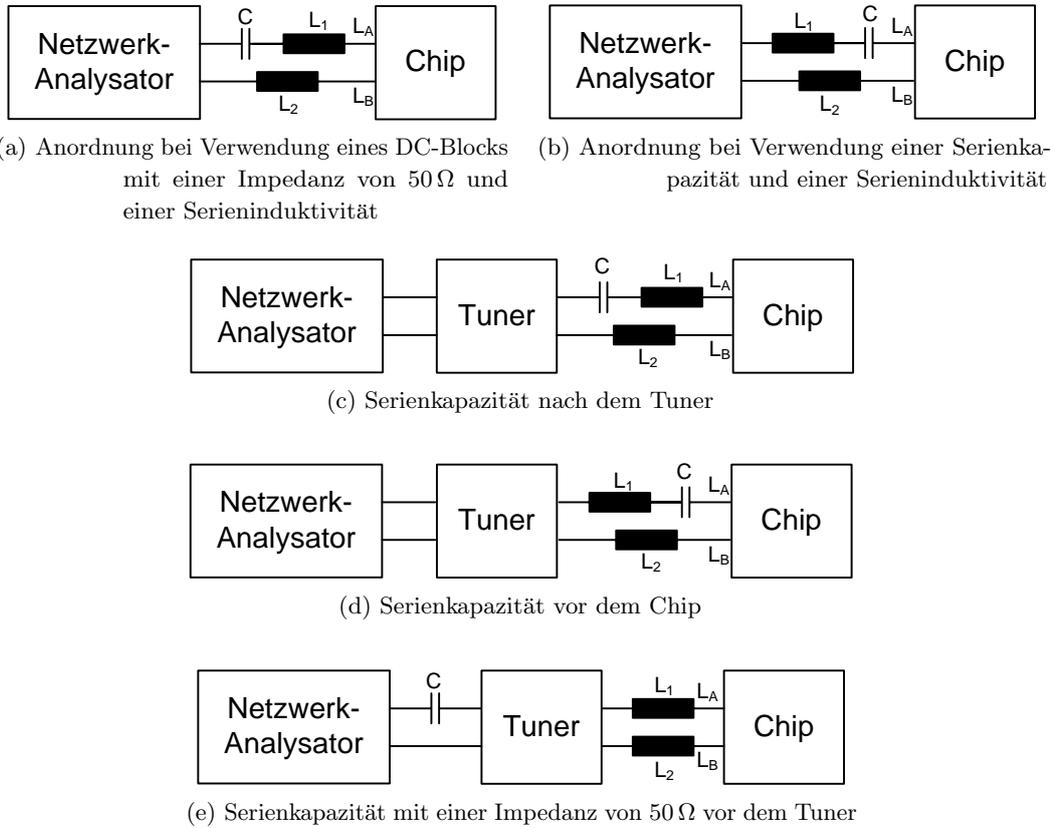


Abbildung 4.15: Messszenario 9: Netzwerkanalysator mit differentieller Ansteuerung des Chips mittels Serieninduktivitäten (und Tuner) bei Verwendung einer AC-Kopplung

4.2.9 Messszenario 9

Der Netzwerkanalysator wird mit dem L_A -Eingang des Chips wie in Kapitel 4.2.7 verbunden. Der L_B -Eingang wird wie in Kapitel 4.2.7 über eine Serieninduktivität mit der Masse des Netzwerkanalysators verbunden. Es kann auch die Position von C und L_1 vertauscht oder ein Tuner verwendet werden (siehe Abbildung 4.15). Durch den Einsatz des Tuners können sich die Verluste, wie in Kapitel 4.2.7 beschrieben, verändern.

Diese Konstellation wird für differentielle Eingangsstrukturen angewendet, die eine AC-Kopplung zum Netzwerkanalysator benötigen. Die Eingangsleistung des Chips berechnet sich ebenfalls nach Gleichung (4.2.1).

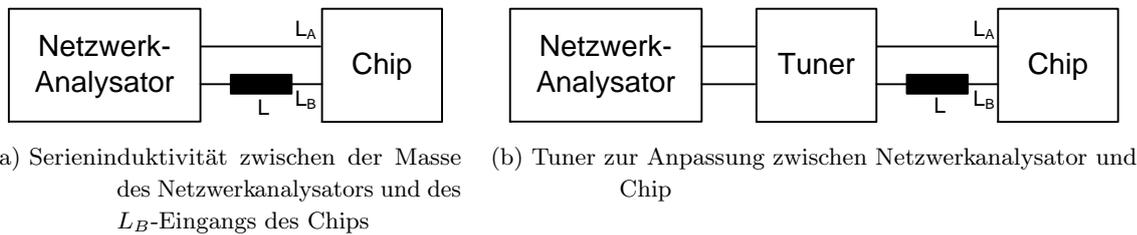


Abbildung 4.16: Messszenario 10: Netzwerkanalysator mit pseudo-differentieller Ansteuerung des Chips durch eine Serieninduktivität

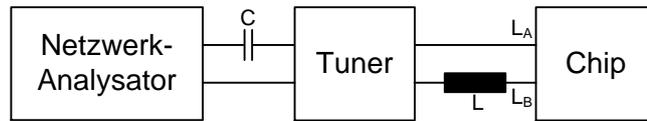
4.2.10 Messszenario 10

Zur Erzeugung eines pseudo-differentiellen Signals stehen mehrere Möglichkeiten zur Verfügung. Die einfachste ist in Abbildung 4.16a gezeigt. Der Netzwerkanalysator wird wie in Kapitel 4.2.1 direkt mit dem L_A -Eingang des Chips verbunden. Zwischen dem L_B -Eingang des Chips und der Masse des Tuners wird eine Serieninduktivität geschaltet.

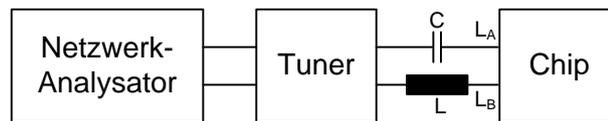
Wie bereits in Kapitel 4.1.4 erklärt, kann ein Signal, das am Chipeingang L_A um 180° gegenüber dem Eingang L_B phasenverschoben ist, generiert werden, indem zwischen der Masse der Signalquelle und einem Chipeingang eine Serieninduktivität geschaltet wird. Wie aus Abbildung 4.16a offensichtlich, ist dieser Messaufbau unsymmetrisch und somit sind die Amplituden zwischen L_A und der Masse der Signalquelle und zwischen L_B und der Masse der Signalquelle nicht gleich groß. Dadurch wird der Chip nicht optimal angesteuert und es verringert sich auch sein Wirkungsgrad.

Symmetrische Ansteuerungen wurden bereits in den Kapiteln 4.2.8 und 4.2.9 erläutert. Grund für die Anführung des Messaufbaus nach Abbildung 4.16a ist, dass bei Erweiterung dieser Schaltung durch den Tuner jener Messaufbau (siehe Abbildung 4.16b) erzeugt werden kann, der für die meisten differentielle Strukturen, die keine AC-Kopplung benötigen, die geringsten Verluste erzeugt. Der Netzwerkanalysator wird wie in Kapitel 4.2.2 über einen Tuner mit dem Chip verbunden. Zusätzlich wird zwischen dem L_B -Eingang des Chips und der Masse des Tuners die Serieninduktivität geschaltet. Hiermit ist es möglich, den Chip genau auf den Netzwerkanalysator ($50\ \Omega$) anzupassen. Der Reflexionsfaktor S_{11} wird dadurch fast Null.

Die Berechnung der Chipeingangsleistung erfolgt nach Gleichung (4.2.2).

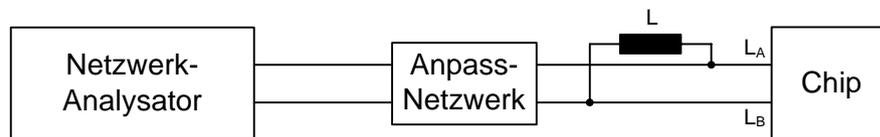


(a) Serienkapazität mit einer Impedanz von $50\ \Omega$ vor dem Tuner

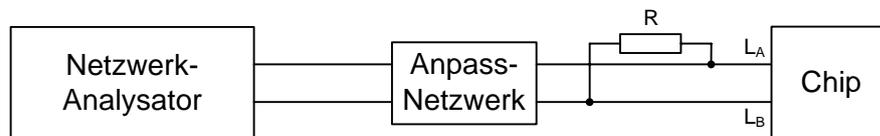


(b) Serienkapazität ($Z \neq 50\ \Omega$) nach dem Tuner

Abbildung 4.17: Messszenario 11: Netzwerkanalysator mit differentieller Ansteuerung des Chips durch eine Serieninduktivität bei Verwendung des Tuners und einer AC-Kopplung



(a) Widerstand zwischen L_A und L_B



(b) Spule zwischen L_A und L_B

Abbildung 4.18: Messszenario 12: DC-Verbindung zwischen L_A und L_B

4.2.11 Messszenario 11

Benötigt die Schaltungsstruktur eine AC-Kopplung zum Netzwerkanalysator, ist der in Kapitel 4.2.10 beschriebene Messaufbau entsprechend Abbildung 4.17 zu erweitern. Alle weiteren Eigenschaften sind analog zu Kapitel 4.2.10.

4.2.12 Messszenario 12

Wird am Eingang der Schaltungsstruktur eine DC-Verbindung benötigt, so kann diese durch einen Widerstand (siehe Abbildung 4.18a) oder durch eine Spule (siehe Abbildung 4.18b) zwischen den Chipeingängen L_A und L_B realisiert werden. Die Verbindung von L_A und L_B

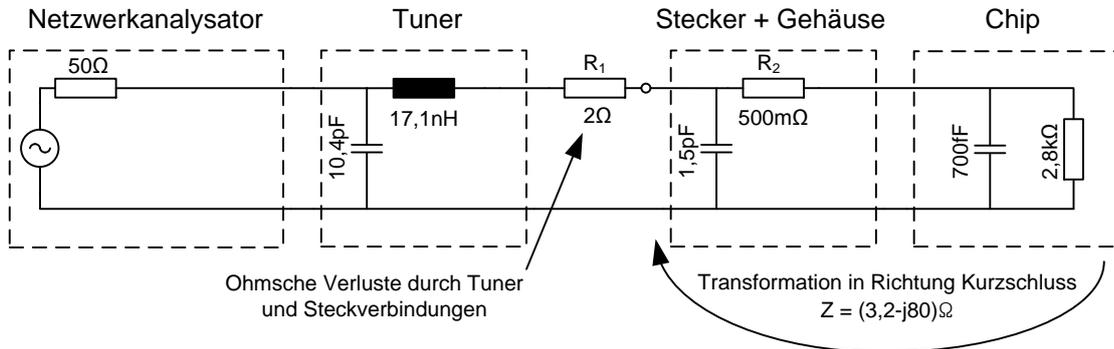


Abbildung 4.19: Verluste durch Messaufbau und Tuner

mit dem Netzwerkanalysator kann wie in den oben genannten Messszenarien für Single-ended Ansteuerungen erfolgen.

4.3 Verluste durch Tuner und Messaufbau

Abhängig von der zu vermessenden Schaltungsstruktur wird ein geeignetes Messszenario ausgewählt. Es empfiehlt sich darauf zu achten, dass so wenig Bauteile wie möglich zwischen dem Netzwerkanalysator und dem Chip vorhanden sind. Ebenfalls sollen die Zuleitungen so kurz wie möglich sein. Die Verluste bis zum Tuner, sprich im 50Ω-System, können verifiziert werden, jene nach dem Tuner (kein 50Ω-System mehr) mit den zur Verfügung stehenden Mitteln nicht. Das heißt, die Verluste der Zuleitungen im 50Ω-System bis zum Tuner können ermittelt werden. Selbstverständlich treten auch bei den Steckverbindungen und dem Gehäuse ohmsche Verluste auf. Diese können zum Beispiel mit einem Multimeter an einem leeren Gehäuse mit aufgelöteten Steckverbindungen gemessen werden, jedoch treten auch hierbei Messfehler auf.

Aufgrund der Werte der Chipimpedanz wirken sich die Verluste des Messaufbaus stark aus. Dies soll an folgendem Beispiel illustriert werden:

Die typische Chipimpedanz liegt im Bereich von: $Z_C = R_C + jX_C = 30\Omega - j250\Omega @ f = 900\text{ MHz}$. Dies entspricht einer Chipkapazität von zirka 700 fF. Das Gehäuse, die Leitungen vom Gehäuse zum SMA-Stecker und der SMA-Stecker selbst besitzen eine Kapazität von zirka 1,5 pF. Die ohmschen Verluste betragen zirka 500 mΩ. Durch die Impedanz der Verbindung wird die Chipimpedanz in Richtung Kurzschluss zu einer Impedanz von $Z = 3,2\Omega - j80\Omega @ f = 900\text{ MHz}$ transformiert. Zur Anpassung auf die 50Ω vom Netzwerkanalysator wird somit eine Serieninduktivität von 17,1 nH und eine Parallelkapazität von

10,4 pF benötigt.

Die Verluste des Tuners sind im Datenblatt mit $IL = 0,2$ dB max. angegeben. Bei der Messung war die IL nie größer als 0,18 dB. Sie berechnet sich nach Gleichung (4.3.1).

$$IL = 10 \cdot \lg \frac{S_{21}^2}{1 - S_{11}^2} \quad (4.3.1)$$

Bei der Umrechnung der IL in einen äquivalenten ohmschen Ersatzwiderstand beträgt dieser Verlustwiderstand zirka 2Ω . Die vom Netzwerkanalysator kommende Wirkleistung teilt sich somit auf den Verlustwiderstand und den Realteil der transformierten Chipimpedanz auf. Je größer der Verlustwiderstand beziehungsweise je kleiner der Realteil der Chipimpedanz wird, desto größer wirken sich die Verluste im Tuner und im Testfixture aus. Abbildung 4.19 zeigt die Ersatzschaltung eines typischen Messaufbaus mit berücksichtigtem Verlustwiderstand des Tuners. Die Auswirkungen der Widerstände R_1 und R_2 auf die IL sind:

$$R_1 \{100 \text{ m}\Omega \dots 2 \Omega\} \rightarrow IL = \{0,36 \text{ dB} \dots 2,8 \text{ dB}\}$$

$$R_2 \{100 \text{ m}\Omega \dots 2 \Omega\} \rightarrow IL = \{1,70 \text{ dB} \dots 2,0 \text{ dB}\}$$

Somit verringert sich die am Chip ankommende Leistung abhängig von der Größe der IL .

4.4 Fazit

Je nach Schaltungsstruktur wird eine geeignete Messschaltung zur Ansteuerung der Gleichrichterchips und RFID-Prototypen verwendet. Die Messszenarios 1 bis 12 umfassen die wichtigsten Ansteuerkombinationen.

Natürlich kann auch eine Messschaltung mit AC-Kopplung zwischen Signalpfad des Netzwerkanalysators und L_A -Eingang des Chips für eine Schaltungsstruktur verwendet werden, die über eine interne AC-Kopplung verfügt.

Außerdem ist es möglich, die geometrische Lage von L und C bei den Messszenarios zu vertauschen. Meist werden die Auswirkungen gering sein. Bei Verwendung eines Tuners ergeben sich die in Kapitel 4.3 beschriebenen Verluste. Diese können nicht direkt gemessen, sondern unter Annahme typischer Kennwerte berechnet werden. Dadurch werden im Worst Case bei der Messung beziehungsweise bei der Berechnung von P_{In_min} die durch den Tuner und das Testfixture auftretenden Verluste nicht mitberücksichtigt.

Kapitel 5

Messungen

Dieses Kapitel beschäftigt sich mit den Messungen im 900 MHz-Frequenzbereich. Dabei werden die Testchips vermessen, untereinander verglichen und die Ergebnisse analysiert. Interessante Daten sind:

- Eingangsleistung P_{In}
- Ausgangsleistung P_{Out}
- Wirkungsgrad η
- Ausgangsgleichspannung V_{DD}

Bei einigen Chips wurde auch die Stromaufnahme gemessen. Durch die Messungen der Gleichrichterchips und der Prototypen kann die Stromaufnahme des Frontends und jene des Digitalteils ermittelt werden.

Für die Messungen kommen folgende Geräte zum Einsatz:

- Vektorieller Netzwerkanalysator ZVL von Rhode & Schwarz[®]
- Double Slug Tuner SF-11F von Microlab FXR[®]
- 2602 System SourceMeter von Keithley[®]

5.1 Messung der Performance

Um die Performance der einzelnen Chips zu ermitteln, muss die minimale Eingangsleistung bei einer definierten Ausgangsleistung und Ausgangsspannung gemessen werden [21]. Um die Messergebnisse der Chips vergleichen zu können, werden die Chips bei gleichen Bedingungen vermessen. Diese sind:

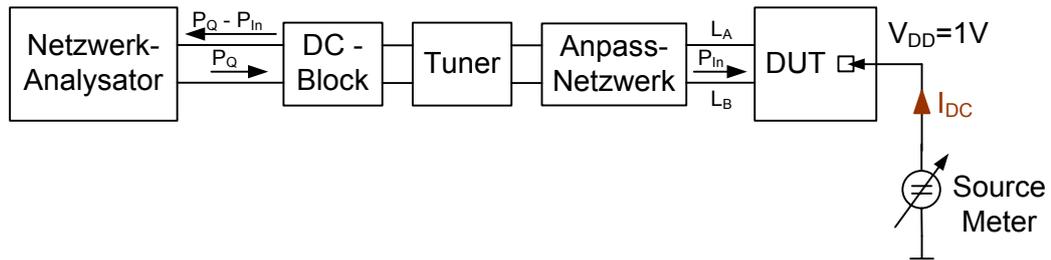


Abbildung 5.1: Messschaltung zur Bestimmung des DC-Stromes I_{DC}

- eingeschwungener Zustand
- Raumtemperatur
- Ausgangsspannung $V_{DD} = 1\text{ V}$
- Ausgangsleistung P_{Out} : jene Leistung, die der RFID-Prototyp bei $V_{DD} = 1\text{ V}$ benötigt ($P_{Out} \approx 9\ \mu\text{W}$)

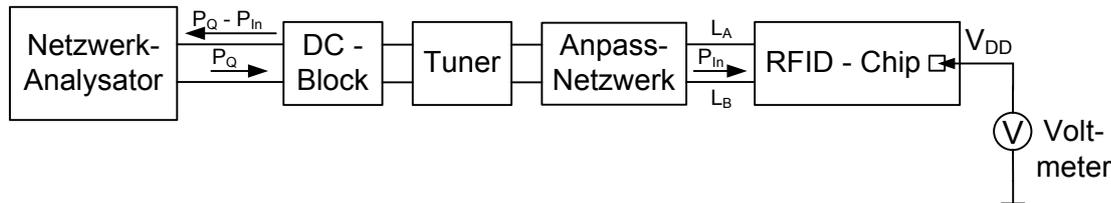
5.1.1 Messung der DC-Stromaufnahme

Die DC-Stromaufnahme der Chips muss also ermittelt werden, um aussagekräftige Messergebnisse über die Performance zu erhalten. Dazu wird der Chip mit schwachem UHF-Feld versorgt und gleichzeitig wird zwischen V_{DD} und V_{SS} eine Spannung von 1 V angelegt und die Stromaufnahme gemessen.

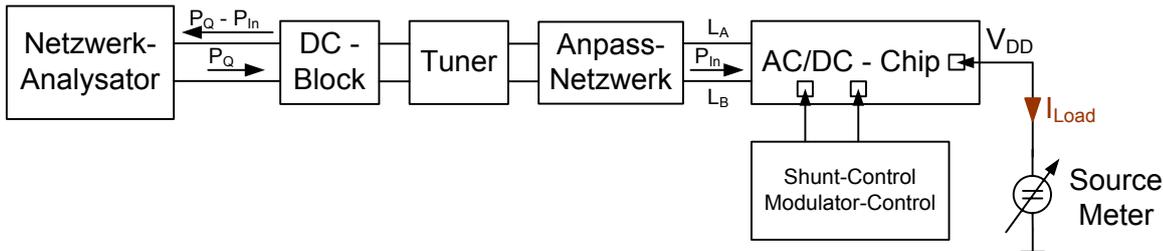
Die Messschaltung zur Bestimmung des DC-Stromes I_{DC} zeigt Abbildung 5.1. Der Chip wird durch den Netzwerkanalysator angeregt. Die Leistung des Netzwerkanalysators wird dabei so gering eingestellt, dass die Ausgangsspannung weit unter 1 V bleibt. Bei einer eingestellten Spannung von 1 V am SourceMeter fließt der DC-Strom zur Versorgung der einzelnen Komponenten vom SourceMeter in den Chip und kann somit gemessen werden.

5.1.2 Messung der minimalen Eingangsleistung

Weiters ist zu bedenken, dass die Chips nichtlineare Messobjekte sind. Der Netzwerkanalysator ZVL ist für lineare Messobjekte ausgelegt. Wird nur die minimale Chipeingangsleistung ermittelt und treten keine Reflexionen zwischen Netzwerkanalysator und Testfixture auf, so liegt die vom Netzwerkanalysator generierte Leistung abzüglich der durch den Messaufbau entstandenen Verluste an den Chipeingängen an. Unter Berücksichtigung des Messaufbaus sind für diesen Anwendungsfall die Messfehler, die bei einer linearen Netzwerkanalyse auftreten, vertretbar.



(a) Typischer Messaufbau zur Vermessung der RFID-Transponder



(b) Typischer Messaufbau zur Vermessung der Gleichrichterchips

Abbildung 5.2: Typischer Messaufbau zur Vermessung der Testchips

5.1.3 Typischer Messaufbau und Vorgehensweise

Das Blockschaltbild eines typischen Messaufbaus zur Vermessung der RFID-Transponder zeigt Abbildung 5.2a. Die Abbildung 5.2b zeigt den typischen Messaufbau für die Gleichrichterchips. Wie bereits in Kapitel 4.1 erwähnt, sind der DC-Block, der Tuner und das Anpassnetzwerk nicht bei jeder Messung vorhanden.

Wird ein Gleichrichterchip vermessen, so wird sein Ausgang mit einem definierten Laststrom I_{Load} belastet. Dazu wird zwischen V_{DD} und V_{SS} das SourceMeter geschaltet. Bei der Messung eines RFID-Transponder-Prototypen wird nur die Spannung zwischen V_{DD} und V_{SS} gemessen. Der Chip wird nicht zusätzlich belastet, da die Last durch die internen Schaltungskomponenten (Digitalteil, Speicher, Oszillator,...) vorgegeben ist. Die Belastung des DC-Ausgangs durch das Voltmeter wird selbstverständlich bei der Berechnung des Wirkungsgrads berücksichtigt.

Gespeist wird der Chip vom Netzwerkanalysator bei einer definierten Arbeitsfrequenz f . Mittels Tuner und Anpassschaltung wird der Reflexionsfaktor S_{11} minimiert ($S_{11} \rightarrow 0$). Nun kann die Eingangsleistung P_{In} bei der zugehörigen Ausgangsgleichspannung V_{DD} nach Gleichung (4.2.1) auf Seite 45 bestimmt werden. $P_{Verlust}$ setzt sich aus den Verlusten, welche durch den DC-Block, den Tuner, das Anpassnetzwerk und das Package hervorgerufen werden, zusammen. Es ist nicht möglich, alle Verluste zu bestimmen. D. h., für die weitere Auswertung wird mit einem zu hohen Wert der Eingangsleistung P_{In} gearbeitet. Dies verschlechtert die Performance der Testchips.

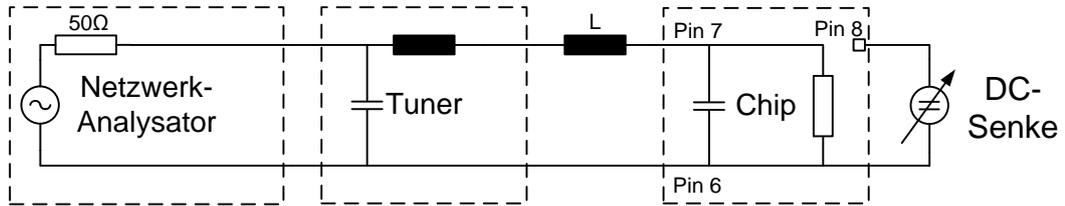


Abbildung 5.3: Messschaltung der AC/DC-Wandler: SBD, SBDD, IVC und IVCD

Aus der gemessenen Ausgangsgleichspannung V_{DD} und dem Laststrom I kann die Ausgangsleistung P_{Out} berechnet werden (siehe Gleichung (5.1.1)). Mit diesem Wert kann nach Gleichung (5.1.2) der Wirkungsgrad η des Chips ermittelt werden.

$$P_{Out} = I \cdot V_{DD} \quad (5.1.1)$$

$$\eta = \frac{P_{Out}}{P_{In}} \quad (5.1.2)$$

5.2 Messschaltungen und Messergebnisse

Dieses Kapitel beinhaltet die Messergebnisse der Chips, welche in Kapitel 3 vorgestellt wurden. Weiters werden interessante Verläufe der Messdaten grafisch ausgewertet. Dabei sind die Messergebnisse einiger Chips in den Grafiken vereint, um zum Beispiel direkte Vergleiche der minimalen Eingangsleistung und des erzielten Wirkungsgrades zu ermöglichen. Alle UHF-AC/DC-Wandler, alle HF&UHF AC/DC-Wandler und alle RFID-Transponder sind dabei zusammengefasst. Die wichtigsten Erkenntnisse aus allen Messungen inklusive einem Vergleich von allen vermessenen Strukturen beinhaltet Kapitel 5.4.

5.2.1 SBD

Die SBD-Struktur ist eine Single-ended Struktur und verfügt über eine interne AC-Kopplung. Aus diesem Grund können für die Messung mehrere Messszenarios verwendet werden. Annehmbare Messergebnisse liefern die Messszenarios 1 bis 7. Jedoch verursacht eine zusätzliche Koppelkapazität im Signalpfad nur unnötige Verluste.

Ist bei einer Messung S_{11} zu groß, entstehen Messfehler abhängig von der Messgenauigkeit des Netzwerkanalysators. Je größer S_{11} und je kleiner die Messgenauigkeit des Netzwerkanalysators, desto größer werden die Messfehler. Um diesen Fehler zu umgehen, wird der Tuner verwendet. Dadurch kann das Messobjekt auf den Netzwerkanalysator so gut angepasst werden, dass die Messfehler vernachlässigbar klein werden. Abbildung 5.3 zeigt die verwendete

5.2 Messschaltungen und Messergebnisse

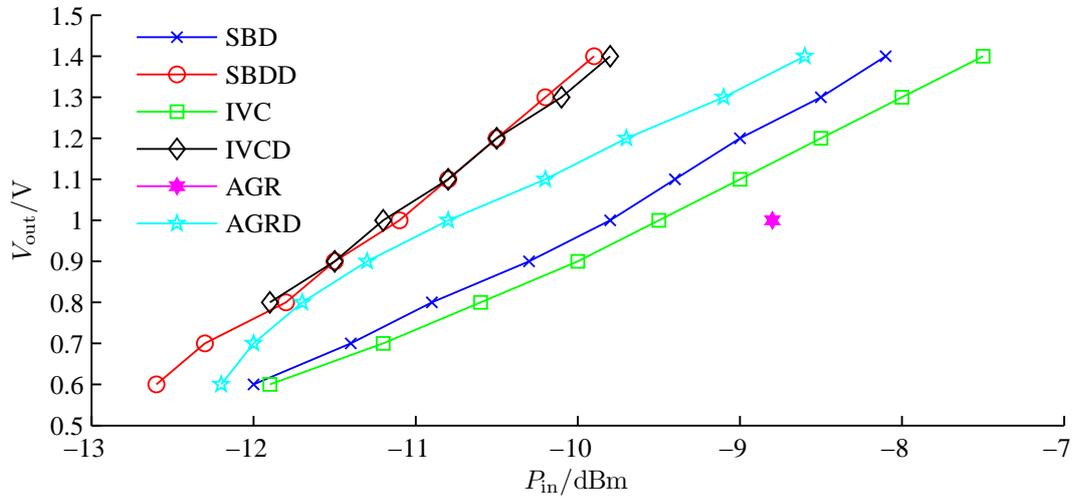


Abbildung 5.4: Abhängigkeit der Ausgangsspannung von der Eingangsleistung der AC/DC-Wandler: SBD, SBDD, IVC, IVCD, AGR und AGRD

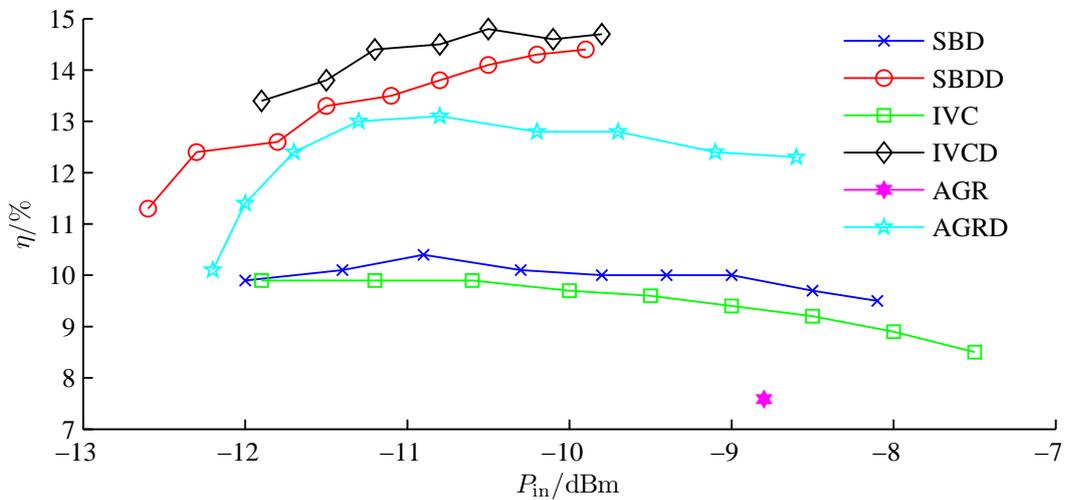


Abbildung 5.5: Abhängigkeit des Wirkungsgrades von der Eingangsleistung der AC/DC-Wandler: SBD, SBDD, IVC, IVCD, AGR und AGRD

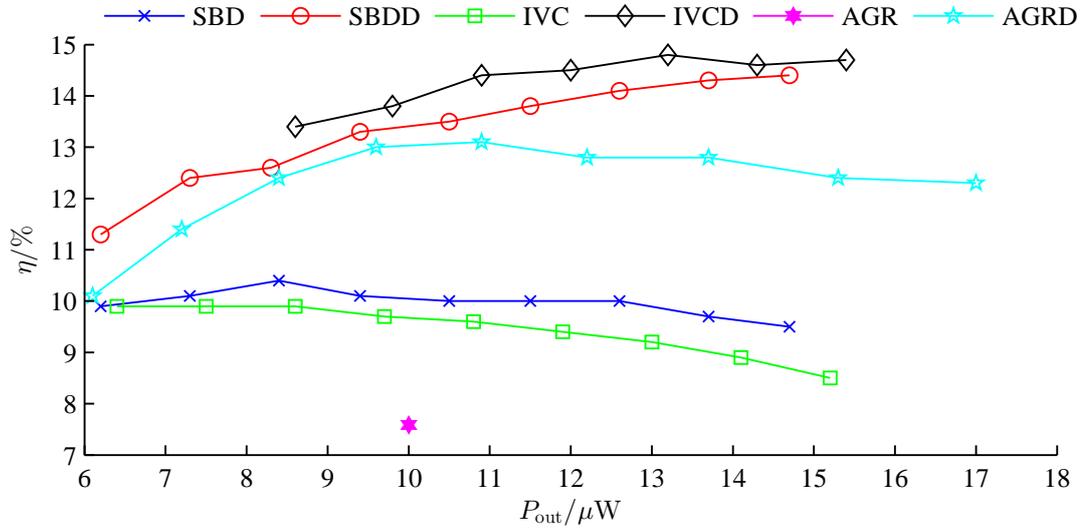


Abbildung 5.6: Abhängigkeit des Wirkungsgrades von der Ausgangsleistung der AC/DC-Wandler: SBD, SBDD, IVC, IVCD, AGR und AGRD

Messschaltung. Die zusätzliche Serieninduktivität zwischen Tuner und Chip stellt zwar geringe zusätzliche Verluste dar, sie erhöht aber die Bandbreite der Anpassung und macht somit den Messaufbau ein wenig störunempfindlicher. Die dabei ermittelten Messergebnisse sind Tabelle 5.1 zu entnehmen. Der Verlauf der Ausgangsspannung und jener des Wirkungsgrades in Abhängigkeit der Eingangsleistung sind in Abbildung 5.4 und Abbildung 5.5 grafisch dargestellt. Abbildung 5.6 beinhaltet den Verlauf des Wirkungsgrades in Abhängigkeit der Ausgangsleistung.

Gleichung (5.2.1) zeigt die Berechnung des Stromes I , der zur Berechnung der Ausgangsleistung P_{Out} in Gleichung (5.1.1) eingesetzt werden muss.

$$I = I_{Load} + I_{DC} \tag{5.2.1}$$

5.2.2 SBDD

Da der Unterschied zwischen der SBD- und der SBDD-Struktur nur in der Anzahl der Stufen der Ladungspumpe liegt, wird der Chip ebenfalls mit der Messschaltung aus Abbildung 5.3 (Seite 60) vermessen. Die Tabelle 5.2 beinhaltet die dabei gemessenen und errechneten Werte. Beim Vergleich der Messkurven des SBD- und des SBDD-Chips in Abbildung 5.4 sowie der Messergebnisse in Tabelle 5.1 und 5.2 wird ersichtlich, dass für den benötigten Lastbereich die zweistufige Ausführung weniger Eingangsleistung benötigt. Die Performance des SBDD-Chips

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	10	0.52	-8.1	154.9	14.7	9.5
1.3	10	0.50	-8.5	141.3	13.7	9.7
1.2	10	0.50	-9.0	125.9	12.6	10.0
1.1	10	0.48	-9.4	114.8	11.5	10.0
1.0	10	0.47	-9.8	104.7	10.5	10.0
0.9	10	0.45	-10.3	93.3	9.4	10.1
0.8	10	0.53	-10.9	81.3	8.4	10.4
0.7	10	0.42	-11.4	72.4	7.3	10.1
0.6	10	0.40	-12.0	63.1	6.2	9.9

Tabelle 5.1: Messergebnisse des SBD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	10	0.51	-9.9	102.3	14.7	14.4
1.3	10	0.50	-10.2	95.5	13.7	14.3
1.2	10	0.49	-10.5	89.1	12.6	14.1
1.1	10	0.47	-10.8	83.2	11.5	13.8
1.0	10	0.46	-11.1	77.6	10.5	13.5
0.9	10	0.45	-11.5	70.8	9.4	13.3
0.8	10	0.43	-11.8	66.1	8.3	12.6
0.7	10	0.41	-12.3	58.9	7.3	12.4
0.6	10	0.39	-12.6	55.0	6.2	11.3

Tabelle 5.2: Messergebnisse des SBDD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

ist also besser als die des SBD-Chips. Dies spiegelt sich auch in den Wirkungsgradkurven in Abbildung 5.5 und Abbildung 5.6 wider.

5.2.3 IVC

Die IVC-Struktur ist prinzipiell gleich wie die SBD-Struktur. Daher wird wieder dieselbe Messschaltung aus Abbildung 5.3 (Seite 60) eingesetzt. Die Messergebnisse sind in Tabelle 5.3 ersichtlich.

Beim Vergleich der Messergebnisse aus Tabelle 5.1 und 5.3 wird ersichtlich, dass der IVC-Chip

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	10	0.86	-7.5	177.8	15.2	8.5
1.3	10	0.85	-8.0	158.5	14.1	8.9
1.2	10	0.83	-8.5	141.3	13.0	9.2
1.1	10	0.81	-9.0	125.9	11.9	9.4
1.0	10	0.79	-9.5	112.2	10.8	9.6
0.9	10	0.77	-10.0	100.0	9.7	9.7
0.8	10	0.75	-10.6	87.1	8.6	9.9
0.7	10	0.72	-11.2	75.9	7.5	9.9
0.6	10	0.68	-11.9	64.6	6.4	9.9

Tabelle 5.3: Messergebnisse des IVC-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

zirka doppelt so viel DC-Strom wie der SBD-Chip benötigt. Verantwortlich dafür sind die zusätzlichen Biasströme durch die Transistoren der Schaltung zur internen Spannungskompensation. Der Verlauf der Ausgangsspannung und jener des Wirkungsgrades in Abhängigkeit der Eingangsleistung sind in Abbildung 5.4 und Abbildung 5.5 grafisch dargestellt. Abbildung 5.6 zeigt den Verlauf des Wirkungsgrades in Abhängigkeit der Ausgangsleistung. Der Wirkungsgrad IVC-Chips ist ein wenig kleiner als der des SBD-Chips, wobei die Performance des IVC-Chips mit jener des SBD-Chips zu vergleichen ist.

5.2.4 IVCD

Diese Struktur ist die zur SBDD-Struktur komplementäre Schaltung. Lediglich kommen anstelle der Schottky-Dioden Transistoren mit Schwellspannungskompensation zum Einsatz. Als Messschaltung wird die Schaltung aus Abbildung 5.3 (Seite 60) verwendet. Tabelle 5.4 zeigt die Messergebnisse.

Ab einer Eingangsleistung von weniger als zirka -12 dBm ist die Eingangsspannung am Chip zu gering für eine ordnungsgemäße Funktion. Die Biaszelle funktioniert nicht mehr und der notwendige Biasstrom für die interne Spannungskompensation kann nicht mehr zur Verfügung gestellt werden. Dadurch bricht die Ausgangsspannung schlagartig ein.

Beim Vergleich der Messergebnisse aus Tabelle 5.4 und 5.3 wird ersichtlich, dass der IVCD-Chip etwas mehr DC-Strom als der IVC-Chip benötigt. Bei der zweistufigen Schaltung kommen mehr Transistoren zur internen Spannungskompensation zum Einsatz. Diese benötigen zusätzliche Biasströme wodurch sich die DC-Stromaufnahme erhöht.

Der Verlauf der Ausgangsspannung und jener des Wirkungsgrades in Abhängigkeit der Eingangsleistung sind in Abbildung 5.4 und Abbildung 5.5 grafisch dargestellt.

5.2 Messschaltungen und Messergebnisse

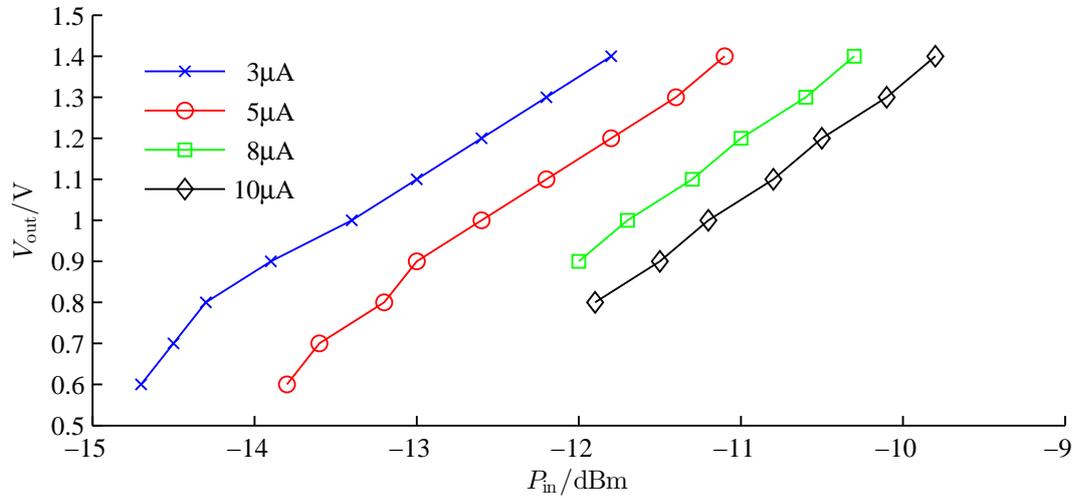


Abbildung 5.7: Abhängigkeit der Ausgangsspannung von der Eingangsleistung des IVCD-AC/DC-Wandlers bei unterschiedlichen Lastströmen

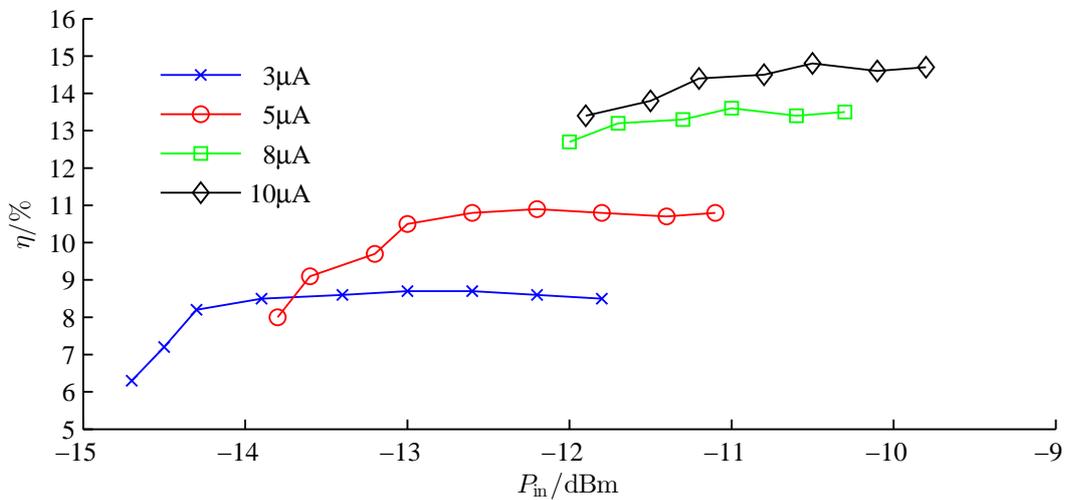


Abbildung 5.8: Abhängigkeit des Wirkungsgrades von der Eingangsleistung des IVCD-AC/DC-Wandlers bei unterschiedlichen Lastströmen

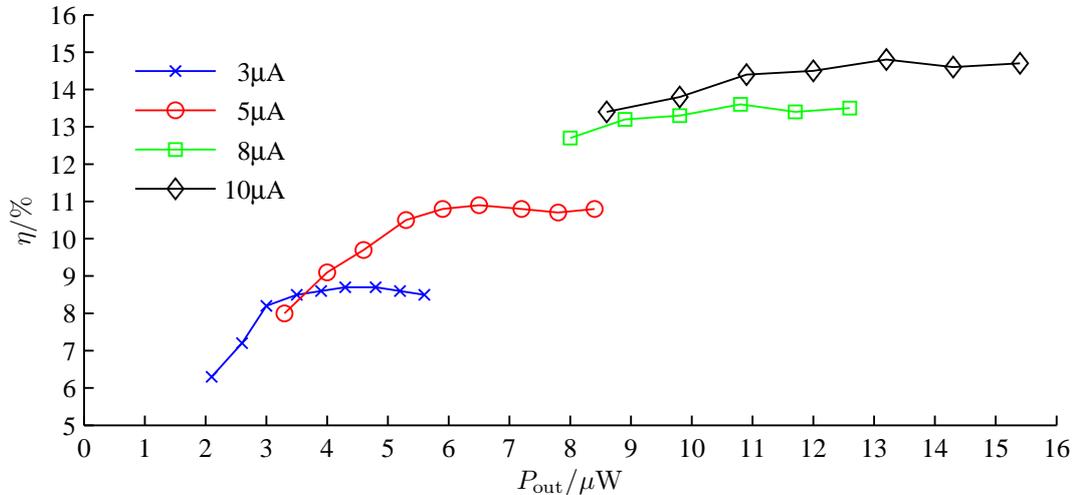


Abbildung 5.9: Abhängigkeit des Wirkungsgrades von der Ausgangsleistung des IVCD-AC/DC-Wandlers bei unterschiedlichen Lastströmen

Wie beim SBDD-Chip ist auch beim IVCD-Chip die zweistufige Ausführung für den benötigten Lastbereich zu empfehlen. Aus Abbildung 5.4 ist ersichtlich, dass die Eingangsleistung des SBDD- mit der des IVCD-Chips vergleichbar ist. Jedoch ist aufgrund der höheren DC-Stromaufnahme durch die zusätzlichen Biasströme der Wirkungsgrad beim IVCD-Chip höher. Weiters ist aus Abbildung 5.6 ersichtlich, dass der Wirkungsgrad bei den zweistufigen Gleichrichterstrukturen (SBDD und IVCD) mit steigender DC-Ausgangsleistung zunimmt. Im Gegensatz dazu verringert sich der Wirkungsgrad bei den einstufigen Gleichrichterstrukturen (SBD und IVC) ab einer DC-Ausgangsleistung von zirka $8,5 \mu W$. Selbstverständlich nimmt der Wirkungsgrad der zweistufigen Gleichrichterstrukturen ab einer bestimmten DC-Ausgangsleistung auch wieder ab. Jedoch wird dieser Punkt mit dem benötigten Lastbereich für RFID-Transponder nicht erreicht.

Um die Lastabhängigkeit zu veranschaulichen, wird der IVCD-Chip mit Lastströmen von $3 \mu A$, $5 \mu A$, $8 \mu A$ und $10 \mu A$ belastet und dieselben Messkurven, sprich

- Ausgangsspannung in Abhängigkeit der Eingangsleistung: Abbildung 5.7,
- Wirkungsgrad in Abhängigkeit der Eingangsleistung: Abbildung 5.8,
- und Wirkungsgrad in Abhängigkeit der Ausgangsleistung: Abbildung 5.9,

werden aufgenommen.

5.2 Messschaltungen und Messergebnisse

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	10	1.01	-9.8	104.7	15.4	14.7
1.3	10	0.99	-10.1	97.7	14.3	14.6
1.2	10	0.97	-10.5	89.1	13.2	14.8
1.1	10	0.95	-10.8	83.2	12.0	14.5
1.0	10	0.92	-11.2	75.9	10.9	14.4
0.9	10	0.87	-11.5	70.8	9.8	13.8
0.8	10	0.79	-11.9	64.6	8.6	13.4
1.4	8	1.01	-10.3	93.3	12.6	13.5
1.3	8	0.99	-10.6	87.1	11.7	13.4
1.2	8	0.97	-11	79.4	10.8	13.6
1.1	8	0.95	-11.3	74.1	9.8	13.3
1.0	8	0.92	-11.7	67.6	8.9	13.2
0.9	8	0.87	-12	63.1	8.0	12.7
1.4	5	1.01	-11.1	77.6	8.4	10.8
1.3	5	0.99	-11.4	72.4	7.8	10.7
1.2	5	0.97	-11.8	66.1	7.2	10.8
1.1	5	0.95	-12.2	60.3	6.5	10.9
1.0	5	0.92	-12.6	55.0	5.9	10.8
0.9	5	0.87	-13	50.1	5.3	10.5
0.8	5	0.79	-13.2	47.9	4.6	9.7
0.7	5	0.65	-13.6	43.7	4.0	9.1
0.6	5	0.53	-13.8	41.7	3.3	8.0
1.4	3	1.01	-11.8	66.1	5.6	8.5
1.3	3	0.99	-12.2	60.3	5.2	8.6
1.2	3	0.97	-12.6	55.0	4.8	8.7
1.1	3	0.95	-13	50.1	4.3	8.7
1.0	3	0.92	-13.4	45.7	3.9	8.6
0.9	3	0.87	-13.9	40.7	3.5	8.5
0.8	3	0.79	-14.3	37.2	3.0	8.2
0.7	3	0.65	-14.5	35.5	2.6	7.2
0.6	3	0.53	-14.7	33.9	2.1	6.3

Tabelle 5.4: Messergebnisse des IVCD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

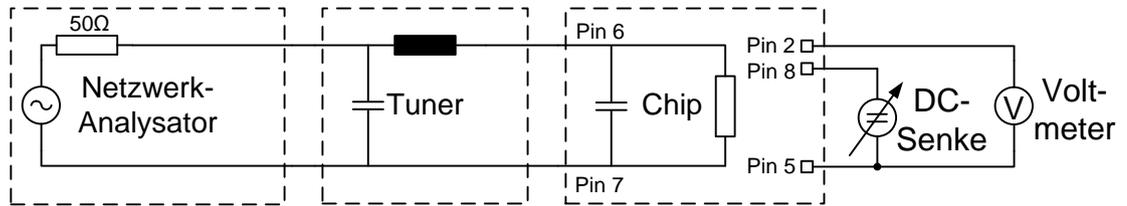


Abbildung 5.10: Messschaltung der AC/DC-Wandler: CTSRECT und RECTSS

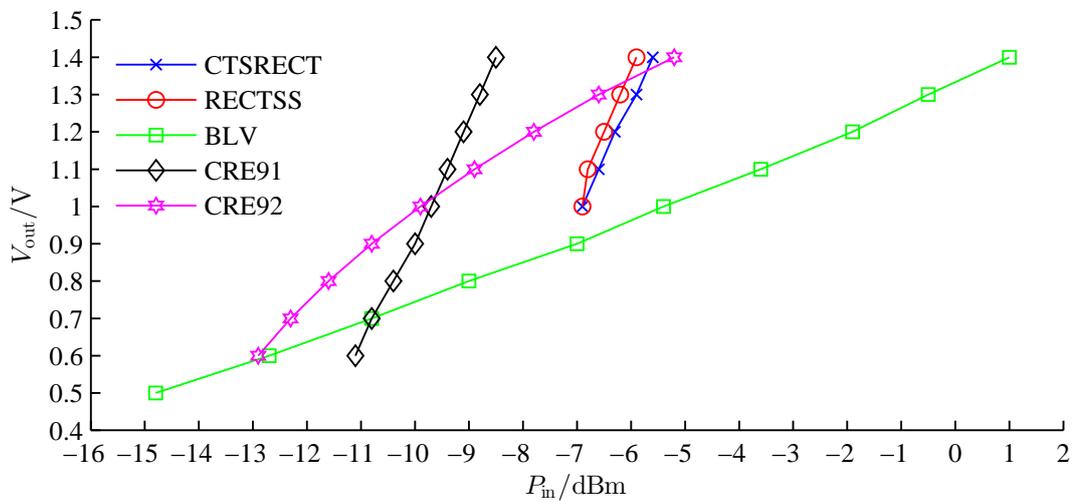


Abbildung 5.11: Abhängigkeit der Ausgangsspannung von der Eingangsleistung der AC/DC-Wandler: CTSRECT, RECTSS, BLV, CRE91 und CRE92

5.2 Messschaltungen und Messergebnisse

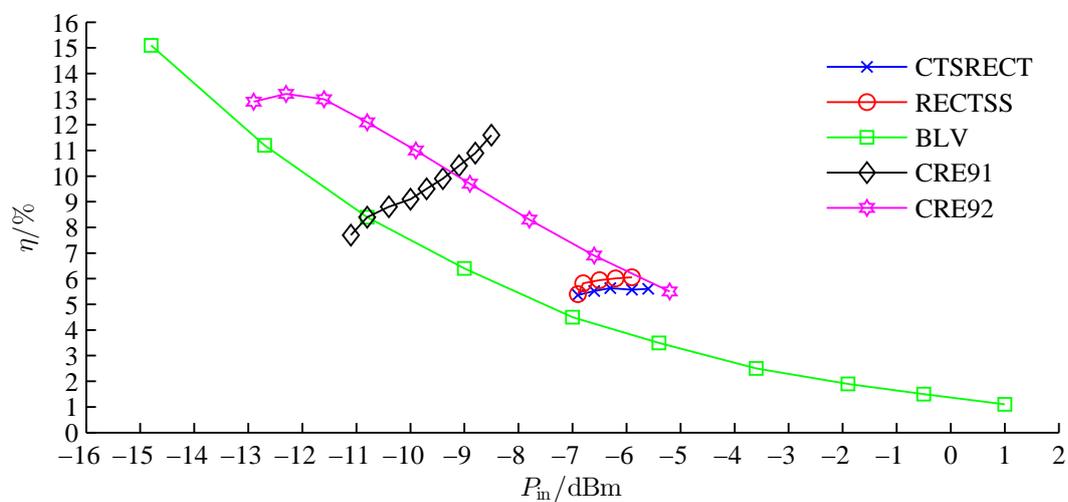


Abbildung 5.12: Abhängigkeit des Wirkungsgrades von der Eingangsleistung der AC/DC-Wandler: CTSRECT, RECTSS, BLV, CRE91 und CRE92

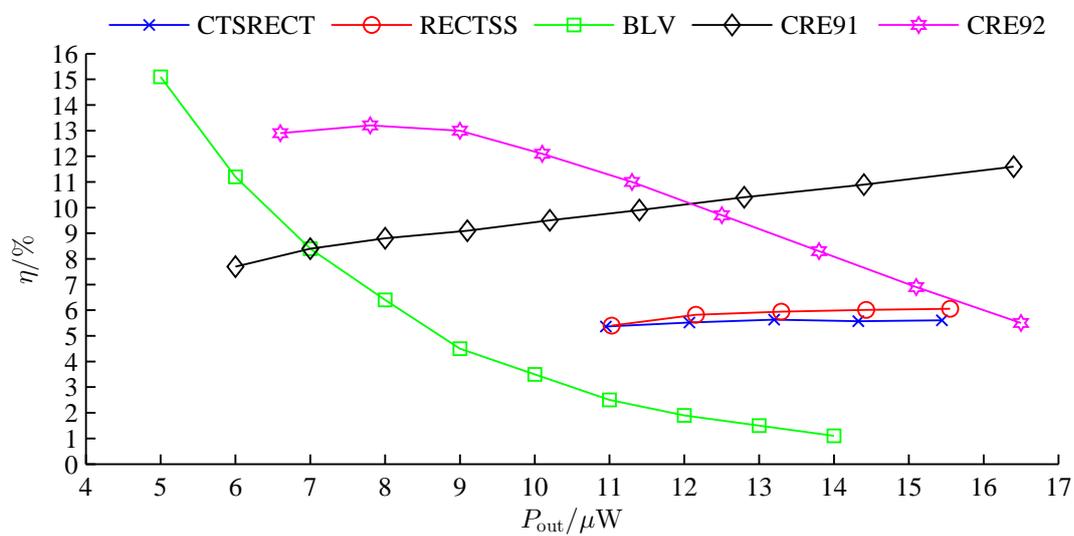


Abbildung 5.13: Abhängigkeit des Wirkungsgrades von der Ausgangsleistung der AC/DC-Wandler: CTSRECT, RECTSS, BLV, CRE91 und CRE92

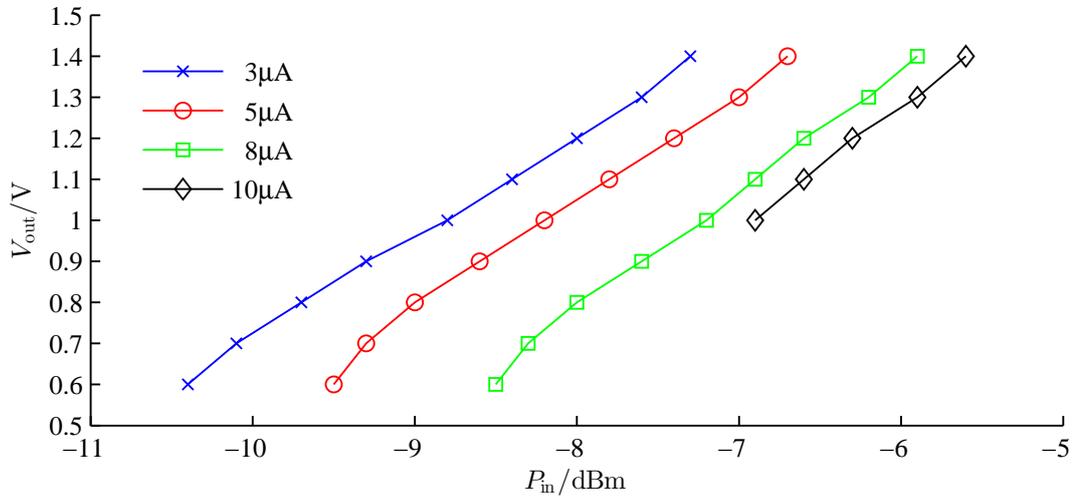


Abbildung 5.14: Abhängigkeit der Ausgangsspannung von der Eingangsleistung des CTSRECT-AC/DC-Wandlers bei unterschiedlichen Lastströmen

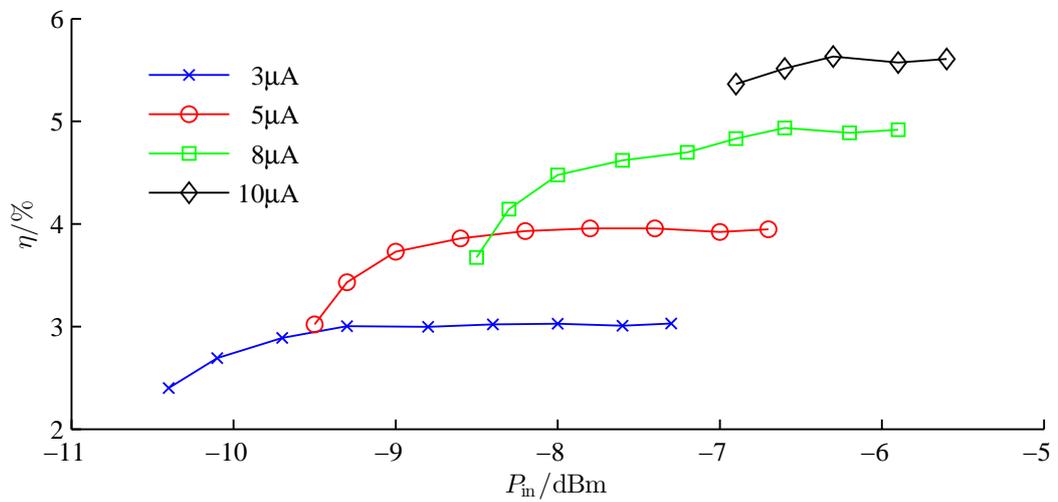


Abbildung 5.15: Abhängigkeit des Wirkungsgrades von der Eingangsleistung des CTSRECT-AC/DC-Wandlers bei unterschiedlichen Lastströmen

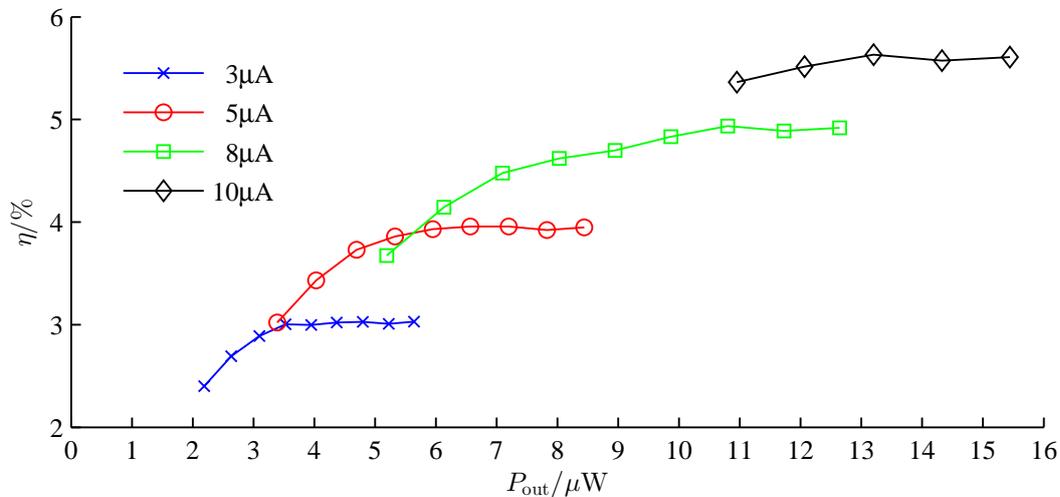


Abbildung 5.16: Abhängigkeit des Wirkungsgrades von der Ausgangsleistung des CTSRECT-AC/DC-Wandlers bei unterschiedlichen Lastströmen

5.2.5 CTSRECT

Die CTSRECT-Struktur verhält sich im UHF-Betrieb ähnlich wie eine Single-ended Struktur. Aus diesem Grund erfolgt die Ansteuerung der Schaltung auch im Single-ended Mode. Da der CTSRECT-Chip nicht so anfällig auf Störeinflüsse des Messaufbaus ist, wird auf die Serieninduktivität, welche bei den Messungen des SBD-, SBDD-, IVC- und IVCD-Chips verwendet wurde, verzichtet. Die Struktur verfügt über eine interne Koppelkapazität und somit kann der Chip mit der Messschaltung aus Abbildung 5.10 vermessen werden. Da bei diesem Chip auch eine Referenzspannung für den Überspannungsschutz von Bedeutung ist, wurde diese auch vermessen. Sie ist über den Pin 2 zugänglich und kann somit einfach mit einem Voltmeter gemessen werden.

Im UHF-Betrieb des CTSRECT-Chips erfolgt die Gleichrichtung fast identisch (bis auf das Combining-Device) wie beim IVCD-Chip. Beim Vergleich der Messergebnisse aus Tabelle 5.4 und 5.5 ist ersichtlich, dass die Performance des CTSRECT-Chips schlechter ist als die des IVCD-Chips. Ausschlaggebend dafür, dass der CTSRECT-Chip mehr als doppelt soviel Eingangsleistung bei gleichen Lastbedingungen benötigt, können also nur die HF-Gleichrichterstruktur und der Mittelvoltshuntransistor sein. Die Weite des Shunttransistors ist um ein Vielfaches größer als bei einer reinen UHF-Struktur. Der Verlauf der Ausgangsspannung und jener des Wirkungsgrades in Abhängigkeit der Eingangsleistung sind in Abbildung 5.11 und Abbildung 5.12 grafisch dargestellt. Abbildung 5.13 zeigt den Verlauf des Wirkungsgrades in Abhängigkeit der Ausgangsleistung.

Um die Lastabhängigkeit dieses MF-Chips jener des dazu vergleichbaren UHF-Chips gegenüberzustellen, werden der IVCD-Gleichrichter und der CTSRECT-Gleichrichter mit Lastströmen von $3\ \mu\text{A}$, $5\ \mu\text{A}$, $8\ \mu\text{A}$ und $10\ \mu\text{A}$ belastet. Aus Abbildung 5.14, Abbildung 5.15 und Abbildung 5.16 ist ersichtlich, dass sowohl wie beim IVCD-Gleichrichter die Ausgangsspannung nahezu linear mit der Eingangsleistung steigt, als auch die unterschiedlichen Lasten eine Parallelverschiebung der Kurven hervorrufen. Dadurch ist im DC-Ausgangsspannungsbereich um 1 V (jene Spannung, die ein RFID-Transponder zur ordnungsgemäßen Funktion benötigt) der Wirkungsgrad bei allen vermessenen Lasten nahezu konstant.

5.2.6 RECTSS

Der Unterschied zum CTSRECT befindet sich beim RECTSS in der HF-Gleichrichterstruktur. Als Messschaltung kommt die selbe Schaltung wie beim CTSRECT-Chip (siehe Abbildung 5.10 auf Seite 68) zum Einsatz. Auch die Referenzspannung wird wieder mit einem Voltmeter gemessen.

Die Messergebnisse zeigt Tabelle 5.6.

Der Verlauf der Ausgangsspannung und jener des Wirkungsgrades in Abhängigkeit der Eingangsleistung sind in Abbildung 5.11 und Abbildung 5.12 grafisch dargestellt. Beim Vergleich der Kurvenverläufe des CTSRECT-Chips und des RECTSS-Chips ist ersichtlich, dass die Performance beider Chips nahezu gleich ist. Die Unterschiede sind so gering, dass diese zum Beispiel problemlos durch die nicht exakt identischen Messaufbauten begründet werden können. Abbildung 5.13 zeigt den Verlauf des Wirkungsgrades in Abhängigkeit der Ausgangsleistung, wobei ersichtlich ist, dass der Wirkungsgrad im vermessenen Lastbereich nahezu konstant ist.

5.2.7 AGR

Dieser Chip benötigt eine DC-Verbindung zwischen den Chipeingängen L_A und L_B . Bei einer UHF-RFID-Antenne ist diese DC-Verbindung unter dem Namen DC-Short bekannt. Der DC-Short ist abhängig von Geometrie und Aufbau bei UHF-RFID-Antennen meist vorhanden. Für die Messung muss diese Verbindung nachgebildet werden. Dies ist durch eine Induktivität beziehungsweise durch einen Widerstand zwischen den Chipeingängen (siehe Abbildung 5.17a) möglich (siehe Abbildung 5.17b). Zur Entkopplung von der Signalquelle wird eine Serienkapazität benötigt.

Die Messergebnisse sind Tabelle 5.7 zu entnehmen. Um die Auswirkungen der für den DC-Short verwendeten Bauteile aufzuzeigen, wurden Messungen sowohl mit mehreren

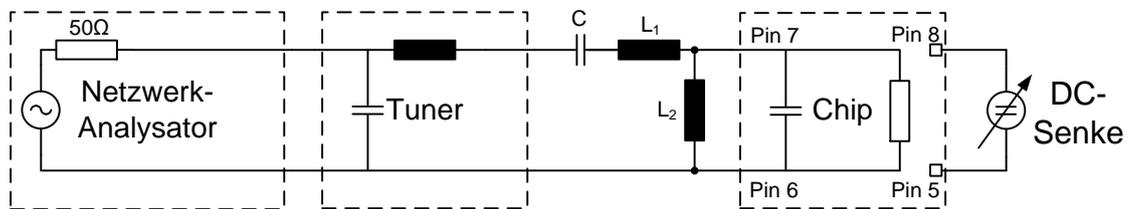
5.2 Messschaltungen und Messergebnisse

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$	$V_{ref}[V]$
1.4	10	1.03	-5.6	275.4	15.4	5.6	
1.3	10	1.02	-5.9	257.0	14.3	5.6	
1.2	10	1.00	-6.3	234.4	13.2	5.6	
1.1	10	0.97	-6.6	218.8	12.1	5.5	
1.0	10	0.95	-6.9	204.2	11.0	5.4	
1.4	8	1.03	-5.9	257.0	12.6	4.9	
1.3	8	1.02	-6.2	239.9	11.7	4.9	
1.2	8	1.00	-6.6	218.8	10.8	4.9	
1.1	8	0.97	-6.9	204.2	9.9	4.8	
1.0	8	0.95	-7.2	190.5	9.0	4.7	
0.9	8	0.92	-7.6	173.8	8.0	4.6	
0.8	8	0.87	-8.0	158.5	7.1	4.5	
0.7	8	0.76	-8.3	147.9	6.1	4.1	
0.6	8	0.65	-8.5	141.3	5.2	3.7	
1.4	5	1.03	-6.7	213.8	8.4	3.9	
1.3	5	1.02	-7.0	199.5	7.8	3.9	
1.2	5	1.00	-7.4	182.0	7.2	4.0	
1.1	5	0.97	-7.8	166.0	6.6	4.0	
1.0	5	0.95	-8.2	151.4	6.0	3.9	
0.9	5	0.92	-8.6	138.0	5.3	3.9	
0.8	5	0.87	-9.0	125.9	4.7	3.7	
0.7	5	0.76	-9.3	117.5	4.0	3.4	
0.6	5	0.65	-9.5	112.2	3.4	3.0	
1.4	3	1.03	-7.3	186.2	5.6	3.0	0.40
1.3	3	1.02	-7.6	173.8	5.2	3.0	0.40
1.2	3	1.00	-8.0	158.5	4.8	3.0	0.40
1.1	3	0.97	-8.4	144.5	4.4	3.0	0.39
1.0	3	0.95	-8.8	131.8	4.0	3.0	0.39
0.9	3	0.92	-9.3	117.5	3.5	3.0	0.39
0.8	3	0.87	-9.7	107.2	3.1	2.9	0.39
0.7	3	0.76	-10.1	97.7	2.6	2.7	0.39
0.6	3	0.65	-10.4	91.2	2.2	2.4	0.38

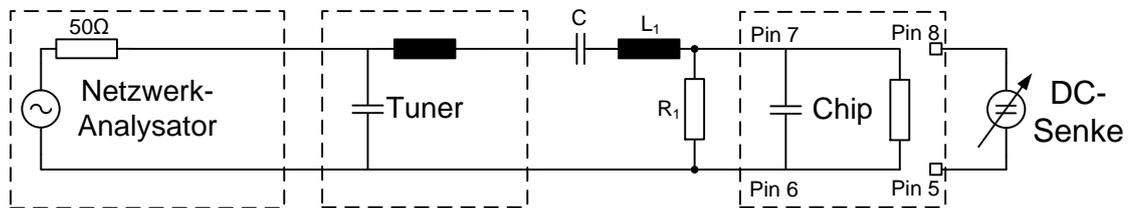
Tabelle 5.5: Messergebnisse des CTSRECT-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$	$V_{ref}[V]$
1.4	10	1.11	-5.9	257.0	15.6	6.1	0.40
1.3	10	1.10	-6.2	239.9	14.4	6.0	0.40
1.2	10	1.08	-6.5	223.9	13.3	5.9	0.40
1.1	10	1.05	-6.8	208.9	12.2	5.8	0.40
1.0	10	1.03	-6.9	204.2	11.0	5.4	0.40
1.4	3	1.11	-7.3	186.2	5.8	3.1	0.40
1.3	3	1.10	-7.7	169.8	5.3	3.1	0.40
1.2	3	1.08	-8.1	154.9	4.9	3.2	0.40
1.1	3	1.05	-8.6	138.0	4.5	3.2	0.40
1.0	3	1.03	-9.0	125.9	4.0	3.2	0.40
0.9	3	0.99	-9.4	114.8	3.6	3.1	0.39
0.8	3	0.92	-9.8	104.7	3.1	3.0	0.39
0.7	3	0.79	-10.1	97.7	2.7	2.7	0.39
0.6	3	0.68	-10.3	93.3	2.2	2.4	0.38

Tabelle 5.6: Messergebnisse des RECTSS-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz



(a) DC-Verbindung zwischen L_A und L_B durch eine Induktivität



(b) DC-Verbindung zwischen L_A und L_B durch einen Widerstand

Abbildung 5.17: Messschaltungen der AC/DC-Wandler: AGR und AGRD

5.2 Messschaltungen und Messergebnisse

V_{DD} [V]	I_{Load} [μA]	P_{In} [dBm]	P_{In} [μW]	P_{Out} [μW]	η [%]	Messschaltung[Abb.]
1.0	10	-7.7	169.8	10.0	5.9	5.17b, $R_1 = 10 \text{ k}\Omega$
1.0	10	-8.8	131.8	10.0	7.6	5.17b, $R_1 = 100 \text{ k}\Omega$
1.0	10	-8.8	131.8	10.0	7.6	5.17a, $L_2 = 120 \text{ nH}$

Tabelle 5.7: Messergebnisse des AGR-AC/DC-Wandlers beim Betrieb mit $f = 900 \text{ MHz}$

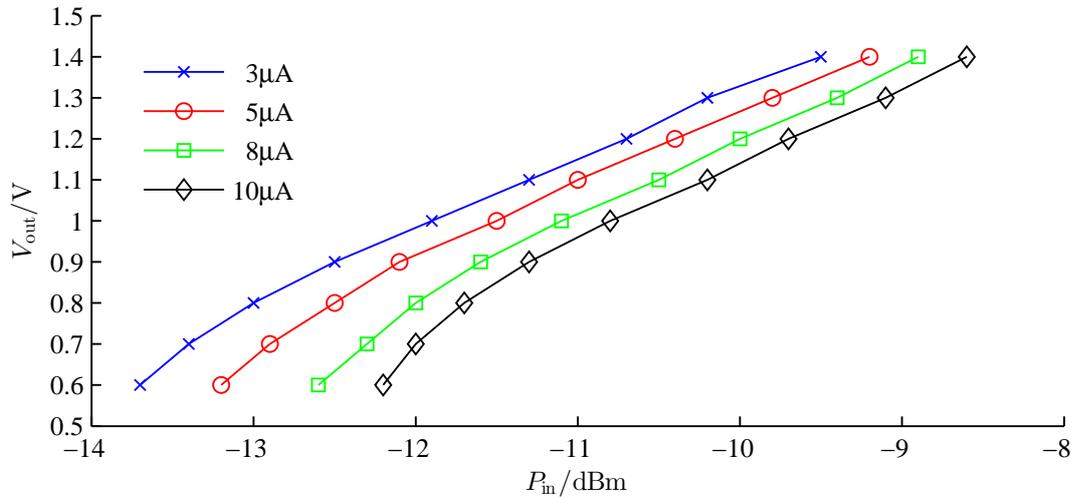


Abbildung 5.18: Abhängigkeit der Ausgangsspannung von der Eingangsleistung des AGRD-AC/DC-Wandlers bei unterschiedlichen Lastströmen

Widerstands- als auch Induktivitätswerten durchgeführt. Dabei wurden die Messergebnisse unter Verwendung von zwei Widerstandswerten und einem Induktivitätswert aufgezeichnet, wobei bei $R_1 = 100 \text{ k}\Omega$ sowie $L_2 = 120 \text{ nH}$ die höchste Performance gemessen wurde. Genau dieser Messwert ist auch grafisch in Abbildung 5.4, Abbildung 5.5 und Abbildung 5.6 dargestellt. Die mit $R_1 = 10 \text{ k}\Omega$ erzielten Messergebnisse sollen nur die Abweichungen zum bestmöglichen Wert veranschaulichen (siehe Tabelle 5.7). Wie auch bei den SBD- und IVC-Strukturen ist bei der AGR-Struktur für den gewünschten Lastbereich bis zirka $20 \mu W$ eine zweistufige Version effizienter. Aus diesem Grund wurden nur bei der für die Performance relevanten DC-Ausgangsspannung von $V_{DD} = 1 \text{ V}$ Messungen durchgeführt und auf den Power Sweep verzichtet. Bei der AGRD-Struktur in Kapitel 5.2.8 sind selbstverständlich wieder die Messwerte im gesamten DC-Ausgangsspannungsbereich und auch bei verschiedenen DC-Lasten ermittelt worden.

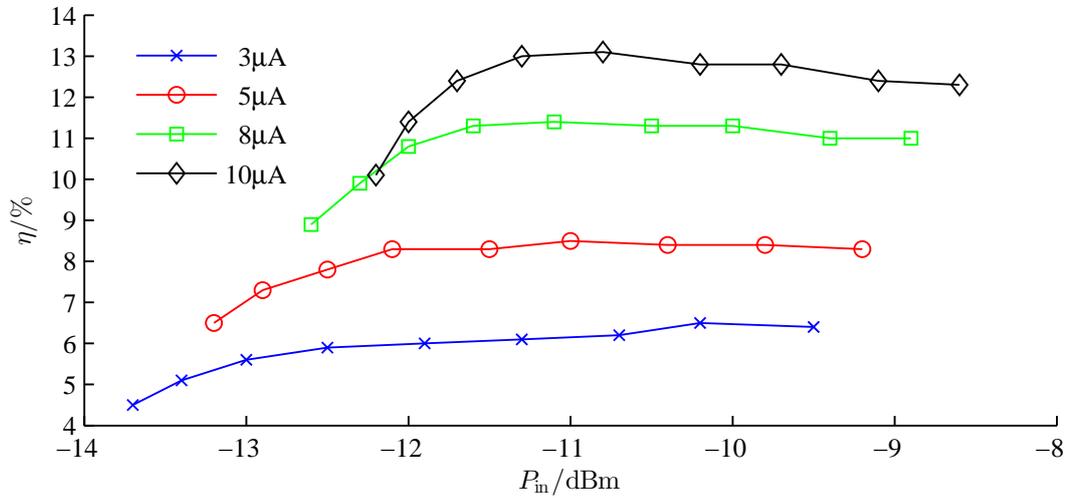


Abbildung 5.19: Abhängigkeit des Wirkungsgrades von der Eingangsleistung des AGRD-AC/DC-Wandlers bei unterschiedlichen Lastströmen

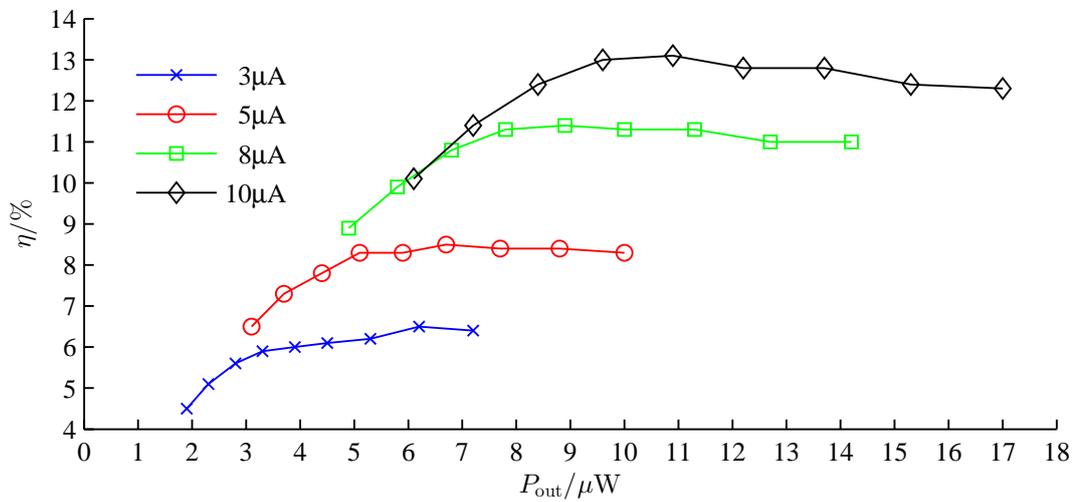


Abbildung 5.20: Abhängigkeit des Wirkungsgrades von der Ausgangsleistung des AGRD-AC/DC-Wandlers bei unterschiedlichen Lastströmen

5.2.8 AGRD

Wie der AGR-Chip benötigt dieser Chip auch eine DC-Verbindung zwischen den Chipeingängen L_A und L_B . Bei den Messungen wurden die Werte der Induktivitäten an den Chipeingängen variiert. Generell konnten bessere Messergebnisse mit der Messschaltung aus Abbildung 5.17a als mit jener aus Abbildung 5.17b erzielt werden, deshalb wurde für die Messungen des AGRD-Chips auch nur die Schaltung aus Abbildung 5.17a mit $C = 47$ pF und $L_1 = 33$ nH verwendet, um Messwerte zu dokumentieren.

Aufgrund der Spannungsvervielfachung steigt die Performance gegenüber dem AGR-Chip. Aus den Messergebnissen ist ersichtlich, dass der Wirkungsgrad mit dem Wert der Induktivität variiert. Die Induktivität, welche für die Schaltungsfunktion benötigt wird, belastet selbstverständlich auch die Signalquelle. Bei der Verwendung der Induktivität mit 120 nH, welche eine Induktanz von zirka 680Ω bei einer Frequenz von 900 MHz aufweist, wurden die besten Messergebnisse erzielt (siehe Tabelle 5.8). Tabelle 5.8 beinhaltet sowohl die notwendige Eingangsleistung bei einer Ausgangsspannung von 1 V mit unterschiedlichen Werten von L_2 als auch die Messergebnisse bei den schon bekannten DC-Lastströmen von $3 \mu\text{A}$, $5 \mu\text{A}$, $8 \mu\text{A}$ und $10 \mu\text{A}$.

Aus Abbildung 5.4 ist ersichtlich, dass diese zweistufige Gleichrichterstruktur eine größere Eingangsleistung als die SBDD- und IVCD-Gleichrichterstruktur (beide zweistufig) benötigt. Ein Grund dafür ist sicher der Shunttransistor, der durch seine parasitären Kapazitäten Verluste verursacht und auch die Chipimpedanz verändert, wodurch wiederum auch mehr Verluste im Messaufbau auftreten. Darüber hinaus ist die erste Koppelkapazität, welche zwischen dem Eingang L_A und dem Transistor N_1 benötigt wird, nicht im Chip vorhanden. Diese muss also extern realisiert werden, wie in Abbildung 5.17a ersichtlich ist. Die Güte und der Kapazitätswert dieser Kapazität sind auf jeden Fall höher als bei integrierten Kapazitäten. Aus diesem Grund würde die Performance des AGRD-Chips weiter sinken, falls die AC-Kopplung zwischen dem Eingang L_A und dem Transistor N_1 im Chip realisiert werden würde. Auch aus den Wirkungsgradkurven in Abbildung 5.5 und Abbildung 5.6 ergibt sich für den AGRD-Chip die niedrigste Effizienz der zweistufigen UHF-Gleichrichter.

Beim Vergleich der Lastabhängigkeiten (Abbildung 5.7 mit Abbildung 5.18, Abbildung 5.8 mit Abbildung 5.19 und Abbildung 5.9 mit Abbildung 5.20) wird die Erkenntnis erlangt, dass sich der AGRD-Chip gleich wie der IVCD-Chip verhält, jedoch benötigt er eine größere Eingangsleistung aufgrund des Shunttransistors.

Kapitel 5 Messungen

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$	$L_2[nH]$
1.0	10	0.88	-9.9	102.3	10.9	10.6	360
1.0	8	0.88	-10.2	95.5	8.9	9.3	360
1.0	10	0.88	-10.0	100.0	10.9	10.9	240
1.0	8	0.88	-10.2	95.5	8.9	9.3	240
1.0	10	0.88	-10.8	83.2	10.9	13.1	120
1.0	10	0.88	-10.6	87.1	10.9	12.5	56
1.4	10	2.12	-8.6	138.0	17.0	12.3	120
1.3	10	1.75	-9.1	123.0	15.3	12.4	120
1.2	10	1.42	-9.7	107.2	13.7	12.8	120
1.1	10	1.13	-10.2	95.5	12.2	12.8	120
1.0	10	0.88	-10.8	83.2	10.9	13.1	120
0.9	10	0.67	-11.3	74.1	9.6	13.0	120
0.8	10	0.48	-11.7	67.6	8.4	12.4	120
0.7	10	0.32	-12.0	63.1	7.2	11.4	120
0.6	10	0.19	-12.2	60.3	6.1	10.1	120
1.4	8	2.12	-8.9	128.8	14.2	11.0	120
1.3	8	1.75	-9.4	114.8	12.7	11.0	120
1.2	8	1.42	-10.0	100.0	11.3	11.3	120
1.1	8	1.13	-10.5	89.1	10.0	11.3	120
1.0	8	0.88	-11.1	77.6	8.9	11.4	120
0.9	8	0.67	-11.6	69.2	7.8	11.3	120
0.8	8	0.48	-12.0	63.1	6.8	10.8	120
0.7	8	0.32	-12.3	58.9	5.8	9.9	120
0.6	8	0.19	-12.6	55.0	4.9	8.9	120
1.4	5	2.12	-9.2	120.2	10.0	8.3	120
1.3	5	1.75	-9.8	104.7	8.8	8.4	120
1.2	5	1.42	-10.4	91.2	7.7	8.4	120
1.1	5	1.13	-11.0	79.4	6.7	8.5	120
1.0	5	0.88	-11.5	70.8	5.9	8.3	120
0.9	5	0.67	-12.1	61.7	5.1	8.3	120
0.8	5	0.48	-12.5	56.2	4.4	7.8	120
0.7	5	0.32	-12.9	51.3	3.7	7.3	120

Fortsetzung auf nächster Seite

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$	$L_2[nH]$
0.6	5	0.19	-13.2	47.9	3.1	6.5	120
1.4	3	2.12	-9.5	112.2	7.2	6.4	120
1.3	3	1.75	-10.2	95.5	6.2	6.5	120
1.2	3	1.42	-10.7	85.1	5.3	6.2	120
1.1	3	1.13	-11.3	74.1	4.5	6.1	120
1.0	3	0.88	-11.9	64.6	3.9	6.0	120
0.9	3	0.67	-12.5	56.2	3.3	5.9	120
0.8	3	0.48	-13.0	50.1	2.8	5.6	120
0.7	3	0.32	-13.4	45.7	2.3	5.1	120
0.6	3	0.19	-13.7	42.7	1.9	4.5	120

Tabelle 5.8: Messergebnisse des AGRD-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

5.2.9 BLV

Da diese Gleichrichterstruktur differentiell aufgebaut ist, wird sie mit den Messschaltungen aus Abbildung 5.21 vermessen. Dabei ist darauf zu achten, dass der Wert der Induktivitäten so gewählt wird, dass die Resonanzfrequenz von Messobjekt und Anpassschaltung bei zirka 900 MHz liegt. Dazu wird zuerst der Chip wie in Abbildung 5.21a mit dem Netzwerkanalysator verbunden und die Induktivität $L = L_1 = L_2$ solange verändert, bis der Imaginärteil bei $f = 900$ MHz sein Minimum mit den zur Verfügung stehenden Induktivitätswerten erreicht. Dann wird der Tuner zur exakten Anpassung verwendet (siehe Abbildung 5.21b). Bei diesem AC/DC-Wandler hat sich herausgestellt, dass sich die Performance geringfügig erhöht, wenn die Induktivität L_1 weggelassen wird (siehe Abbildung 5.21c). Der Tuner übernimmt dann auch die Funktion der Serieninduktivität L_1 . Der Aufbau ist zwar nicht mehr ganz symmetrisch, jedoch sind weniger Elemente im Messaufbau vorhanden, wodurch die Verluste sinken. Die Messergebnisse in Tabelle 5.9 wurden mit der Messschaltung aus Abbildung 5.21c aufgenommen.

Die grafischen Auswertungen der Messergebnisse sind in Abbildung 5.11, Abbildung 5.12 und Abbildung 5.13 zu finden. Aus den Messkurven ist ersichtlich, dass diese Struktur bei kleinen Ausgangsspannungen einen höheren Wirkungsgrad besitzt. Je größer die gewünschte DC-Ausgangsspannung, desto kleiner wird der Wirkungsgrad. Daher ist diese Schaltung gut geeignet um eine DC/DC-Ladungspumpe anzusteuern, die bei geringen Spannungen (am besten $< 0,6$ V) schon funktionsfähig ist.

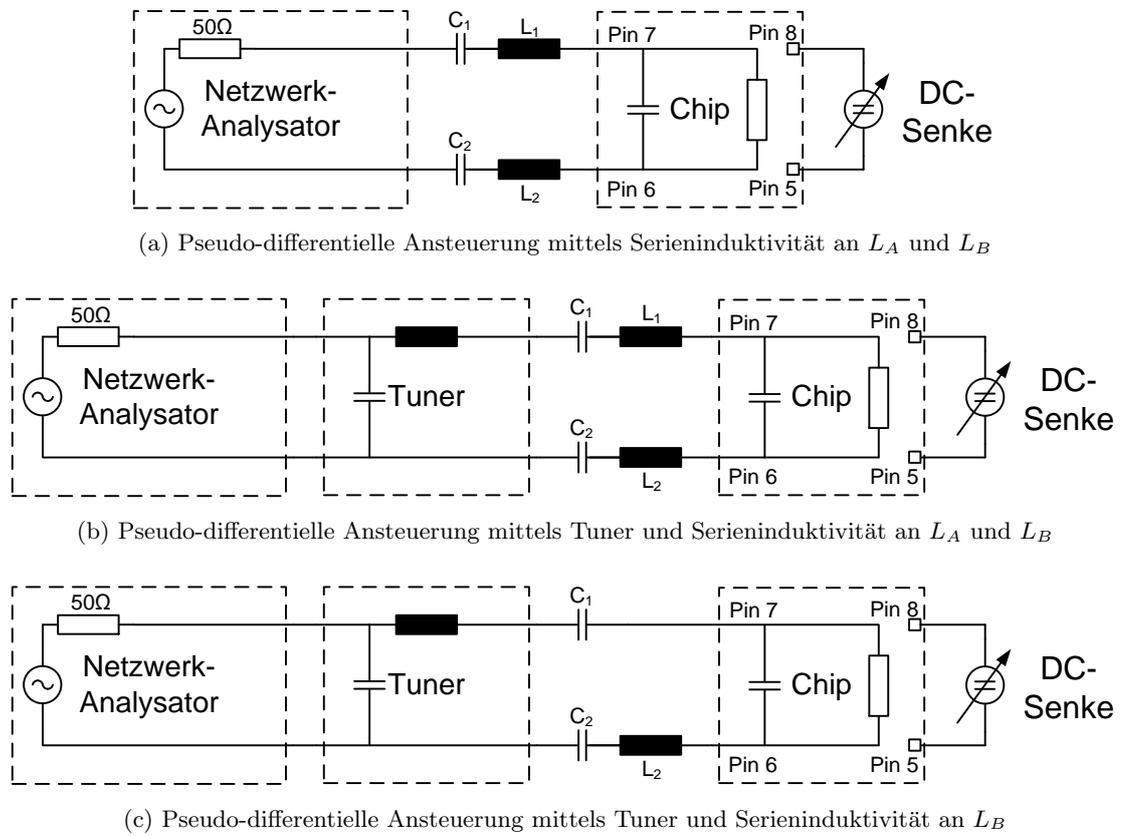


Abbildung 5.21: Messschaltungen der AC/DC-Wandler: BLV, CRE91 und CRE92

$V_{DD}[V]$	$I_{Load}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	10	1.0	1258.9	14.0	1.1
1.3	10	-0.5	891.3	13.0	1.5
1.2	10	-1.9	645.7	12.0	1.9
1.1	10	-3.6	436.5	11.0	2.5
1.0	10	-5.4	288.4	10.0	3.5
0.9	10	-7.0	199.5	9.0	4.5
0.8	10	-9.0	125.9	8.0	6.4
0.7	10	-10.8	83.2	7.0	8.4
0.6	10	-12.7	53.7	6.0	11.2
0.5	10	-14.8	33.1	5.0	15.1

Tabelle 5.9: Messergebnisse des BLV-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

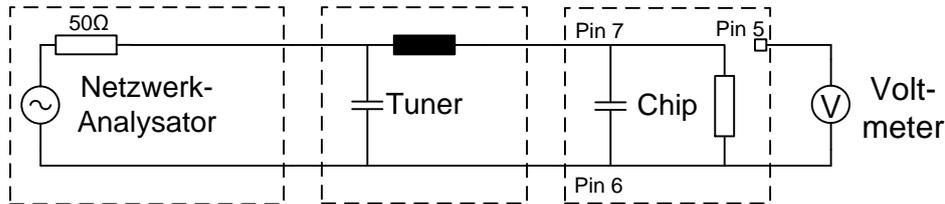


Abbildung 5.22: Messschaltung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3 und CRE4

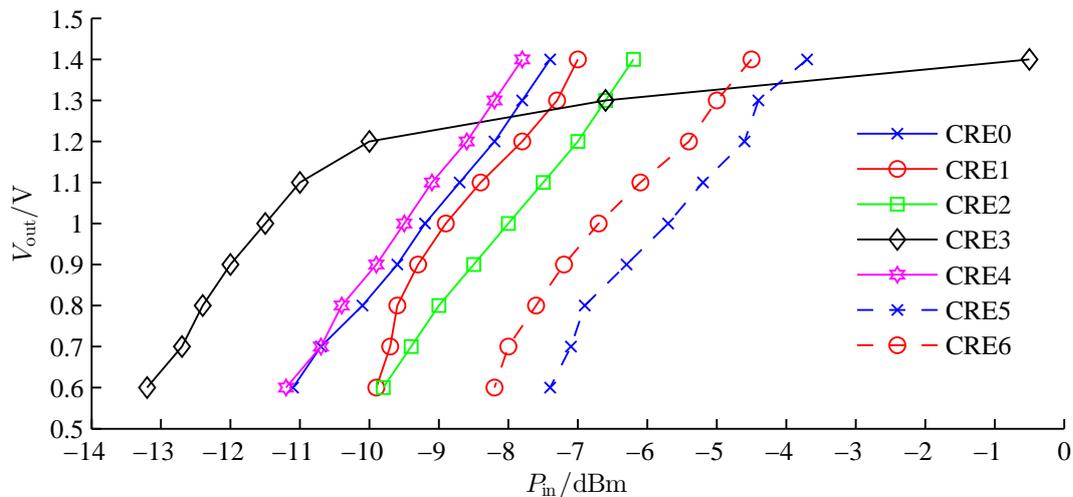


Abbildung 5.23: Abhängigkeit der Versorgungsspannung von der Eingangsleistung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6

5.2.10 CRE0

Da dieser Chip dieselbe Eingangsstruktur wie der SBDD-Chip aufweist, kann er auch mit derselben Messschaltung (siehe Abbildung 5.3 auf Seite 60) vermessen werden. Da es sich jedoch um einen Prototypen eines RFID-Transponders handelt und die Chipimpedanz sowie die Güte durch zusätzliche Schaltungsblöcke von den AC/DC-Wandlern abweicht, genügt es hier den Tuner ohne zusätzliche Serieninduktivität zu verwenden. Daraus resultiert die in Abbildung 5.22 dargestellte Messschaltung. Die Messergebnisse des CRE0-Chips beinhaltet Tabelle 5.10. Der Wert des DC-Stromes I_{DC} ist die Stromaufnahme des Transponders.

Die grafische Auswertung der Messergebnisse ist wie folgt:

- Versorgungsspannung in Abhängigkeit der Eingangsleistung: Abbildung 5.23

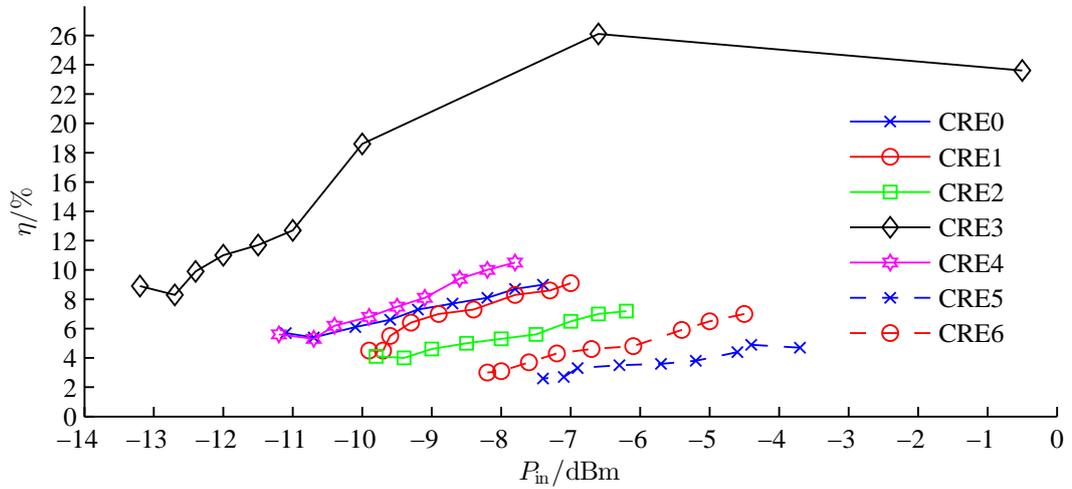


Abbildung 5.24: Abhängigkeit des Wirkungsgrades von der Eingangsleistung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6

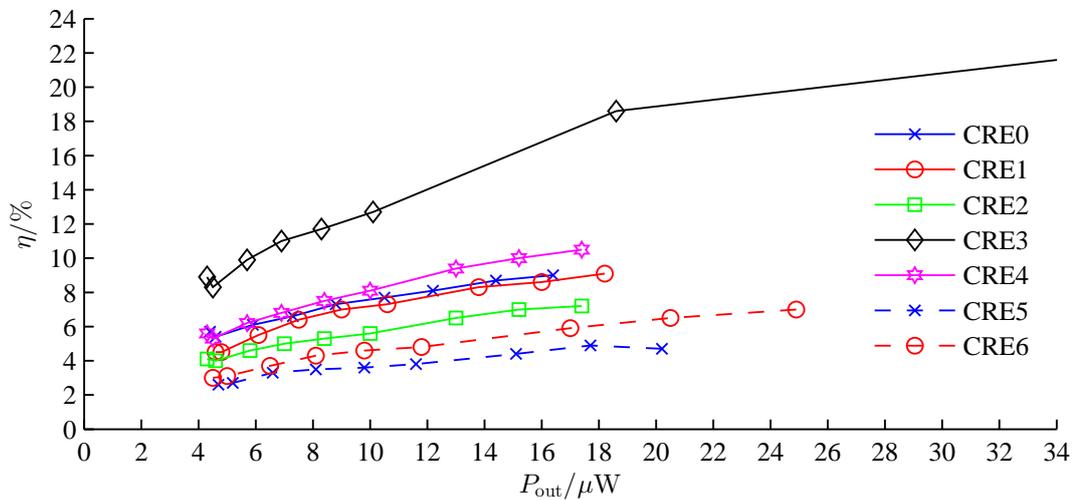


Abbildung 5.25: Abhängigkeit des Wirkungsgrades von der Ausgangsleistung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6

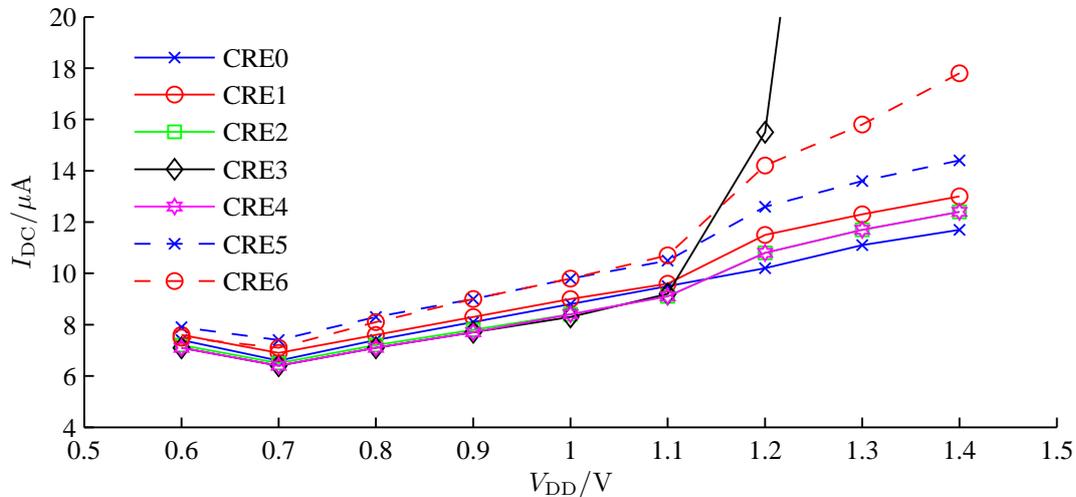


Abbildung 5.26: Abhängigkeit des DC-Stromes von der Versorgungsspannung der RFID-Transponder: CRE0, CRE1, CRE2, CRE3, CRE4, CRE5 und CRE6

- Wirkungsgrad in Abhängigkeit der Eingangsleistung: Abbildung 5.24
- Wirkungsgrad in Abhängigkeit der Ausgangsleistung: Abbildung 5.25
- DC-Stromaufnahme in Abhängigkeit der Versorgungsspannung: Abbildung 5.26

Der Verlauf der Messkurven des CTS0-Chips ist logischerweise sehr ähnlich zu jenen des SBDD-Chips, da der CTS0-RFID-Transponder mit der SBDD-Gleichrichterstruktur entwickelt wurde. Lediglich benötigt der CTS0-Chip etwas mehr Eingangsleistung aufgrund der Verluste, hervorgerufen durch die zusätzlichen Bauteile zwischen den Eingangspins.

5.2.11 CRE1

Dieser Chip weist dieselbe Eingangsstruktur wie der IVCD-Chip auf. Darum wird er auch bis auf die Serieninduktivität (Erklärung siehe Kapitel 5.2.10) gleich angesteuert (siehe Abbildung 5.22). Beim Vergleich des Verlaufes der Versorgungsspannung in Abhängigkeit der Eingangsleistung (siehe Abbildung 5.23) ist ersichtlich, dass die Performance des Chips mit den Schottky-Dioden (CRE0) bei kleinerem V_{DD} etwas besser ist, als die des Chips mit der internen Spannungskompensation (CRE1). Grund dafür ist, dass die interne Spannungskompensation bei kleinen Eingangsspannungen noch nicht ganz ordnungsgemäß funktioniert. Dieser Effekt macht sich auch beim etwas niedrigeren Wirkungsgrad (siehe Abbildung 5.24

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	11.7	-7.4	182.0	16.4	9.0
1.3	11.1	-7.8	166.0	14.4	8.7
1.2	10.2	-8.2	151.4	12.2	8.1
1.1	9.5	-8.7	134.9	10.5	7.7
1.0	8.8	-9.2	120.2	8.8	7.3
0.9	8.1	-9.6	109.6	7.3	6.6
0.8	7.4	-10.1	97.7	5.9	6.1
0.7	6.6	-10.7	85.1	4.6	5.4
0.6	7.4	-11.1	77.6	4.4	5.7

Tabelle 5.10: Messergebnisse des CRE0-RFID-Transponders beim Betrieb mit $f = 900$ MHz

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	13.0	-7.0	199.5	18.2	9.1
1.3	12.3	-7.3	186.2	16.0	8.6
1.2	11.5	-7.8	166.0	13.8	8.3
1.1	9.6	-8.4	144.5	10.6	7.3
1.0	9.0	-8.9	128.8	9.0	7.0
0.9	8.3	-9.3	117.5	7.5	6.4
0.8	7.6	-9.6	109.6	6.1	5.5
0.7	6.9	-9.7	107.2	4.8	4.5
0.6	7.6	-9.9	102.3	4.6	4.5

Tabelle 5.11: Messergebnisse des CRE1-RFID-Transponders beim Betrieb mit $f = 900$ MHz

und Abbildung 5.25) bemerkbar. Die DC-Stromaufnahme in Abhängigkeit der Versorgungsspannung ist in Abbildung 5.26 dargestellt und ist nahezu identisch mit jener der anderen UHF-RFID-Transponder mit Ausnahme des CRE3-Chips.

5.2.12 CRE2

Dieser Chip wird ebenfalls gleich angesteuert wie der CRE0-Chip. Die Messschaltung zeigt Abbildung 5.22, die Messergebnisse beinhaltet Tabelle 5.12.

Wie erwartet verringert sich die Performance ein wenig durch die Verluste, welche durch das ESD-Device entstehen. Ein Verlust von zirka 1 dB wurde ermittelt, was einer Parallelverschiebung der Messkurven in Abbildung 5.23, Abbildung 5.24 und Abbildung 5.25 entspricht.

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	12.4	-6.2	239.9	17.4	7.2
1.3	11.7	-6.6	218.8	15.2	7.0
1.2	10.8	-7.0	199.5	13.0	6.5
1.1	9.1	-7.5	177.8	10.0	5.6
1.0	8.4	-8.0	158.5	8.4	5.3
0.9	7.8	-8.5	141.3	7.0	5.0
0.8	7.2	-9.0	125.9	5.8	4.6
0.7	6.5	-9.4	114.8	4.6	4.0
0.6	7.2	-9.8	104.7	4.3	4.1

Tabelle 5.12: Messergebnisse des CRE2-RFID-Transponders beim Betrieb mit $f = 900$ MHz

Die DC-Stromaufnahme in Abhängigkeit der Versorgungsspannung ist in Abbildung 5.26 dargestellt und nahezu identisch mit jener der anderen UHF-RFID-Transponder mit Ausnahme des CRE3-Chips.

5.2.13 CRE3

Wie aus den Messergebnissen in Tabelle 5.13 und in Abbildung 5.23 ersichtlich ist, benötigt der CRE3-Chip am wenigsten Eingangsleistung bei einer DC-Ausgangsspannung von $V_{DD} = 1$ V. Durch die kleinere Eingangskapazität (kein Shunt am Eingang) wird $P_{In_{min}}$ niedriger. Jedoch muss an dieser Stelle erwähnt werden, dass bei hoher Eingangsleistung die Spannung am Eingang und dadurch auch der Strom durch die Gleichrichterdiode sehr hoch werden. Aus diesem Grund kann diese Struktur im verwendeten Prozess nur mit Schottky-Dioden gebaut werden. Der Einsatz von als Dioden geschalteten Transistoren ist nicht sinnvoll. Die Weite dieser Transistoren müsste sehr groß sein, was wiederum hohe Verluste, hervorgerufen durch die parasitären Kapazitäten, bedeuten würde. Somit wäre die Performance schlechter als bei der Verwendung eines AC-Shunts zwischen den Eingangspins.

Da die Eingangsstruktur des analogen Frontends ebenfalls gleich aufgebaut ist wie der SBDD-Chip, wird er gleich (siehe Abbildung 5.22) angesteuert wie die ersten drei vermessenen CRE-Chips. Da ab einer DC-Spannung von zirka 1,1 V am Gleichrichterausgang der Shunttransistor leitend wird, steigt der DC-Strom stark an (siehe Abbildung 5.26, wobei die y-Achse mit $20 \mu A$ limitiert ist). Aus Abbildung 5.24 ist gut erkennbar, dass der Wirkungsgrad nicht stetig mit der Eingangsleistung steigt. Es wird der Punkt erreicht, an dem sich die Verluste durch den On-Widerstand der gleichrichtenden Bauteile bemerkbar machen.

Trotz der hohen DC-Leistung von $210 \mu W$ bei 1,4 V ist die x-Achse in Abbildung 5.25 mit

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	150.0	-0.5	891.3	210.0	23.6
1.3	44.0	-6.6	218.8	57.2	26.1
1.2	15.5	-10.0	100.0	18.6	18.6
1.1	9.2	-11.0	79.4	10.1	12.7
1.0	8.3	-11.5	70.8	8.3	11.7
0.9	7.7	-12.0	63.1	6.9	11.0
0.8	7.1	-12.4	57.5	5.7	9.9
0.7	6.4	-12.7	53.7	4.5	8.3
0.6	7.1	-13.2	47.9	4.3	8.9

Tabelle 5.13: Messergebnisse des CRE3-RFID-Transponders beim Betrieb mit $f = 900$ MHz

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	12.4	-7.8	166.0	17.4	10.5
1.3	11.7	-8.2	151.4	15.2	10.0
1.2	10.8	-8.6	138.0	13.0	9.4
1.1	9.1	-9.1	123.0	10.0	8.1
1.0	8.4	-9.5	112.2	8.4	7.5
0.9	7.7	-9.9	102.3	6.9	6.8
0.8	7.1	-10.4	91.2	5.7	6.2
0.7	6.4	-10.7	85.1	4.5	5.3
0.6	7.1	-11.2	75.9	4.3	5.6

Tabelle 5.14: Messergebnisse des CRE4-RFID-Transponders beim Betrieb mit $f = 900$ MHz

dem Maximalwert von $34 \mu W$ begrenzt, um einen sinnvollen Maßstab der Messkurven zu gewährleisten.

5.2.14 CRE4

Aufgrund von Änderungen lediglich beim Shuntregelkreis wird dieser Chip nach dem gleichem Prinzip wie der CRE0-Chip vermessen (Messschaltung siehe Abbildung 5.22). Die Messergebnisse (siehe Tabelle 5.14, Abbildung 5.23, Abbildung 5.24, Abbildung 5.25 und Abbildung 5.26) sind, wie erwartet, ebenfalls mit dem CRE0-Chip vergleichbar.

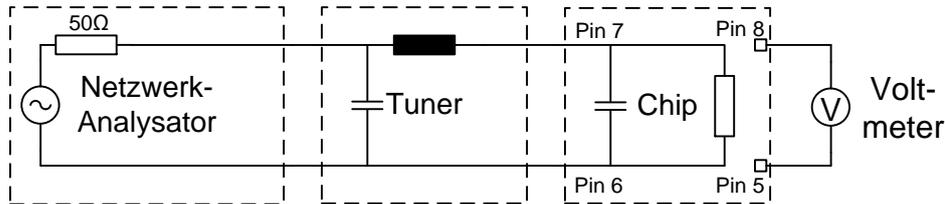


Abbildung 5.27: Messschaltung der RFID-Transponder: CRE5 und CRE6

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	14.4	-3.7	426.6	20.2	4.7
1.3	13.6	-4.4	363.1	17.7	4.9
1.2	12.6	-4.6	346.7	15.1	4.4
1.1	10.5	-5.2	302.0	11.6	3.8
1.0	9.8	-5.7	269.2	9.8	3.6
0.9	9.0	-6.3	234.4	8.1	3.5
0.8	8.3	-6.9	204.2	6.6	3.3
0.7	7.4	-7.1	195.0	5.2	2.7
0.6	7.9	-7.4	182.0	4.7	2.6

Tabelle 5.15: Messergebnisse des CRE5-RFID-Transponders beim Betrieb mit $f = 900$ MHz

5.2.15 CRE5

Dieser MF-Chip soll im UHF-Modus betrieben werden. Dazu wird er gleich wie der CRE0-Chip angesteuert. Da jedoch beim CRE5-Chip aufgrund der MF-Struktur der Chipeingang L_B nicht mit V_{SS} verbunden ist, wird die Messschaltung aus Abbildung 5.27 verwendet. Die Messergebnisse des CRE5-Chips sind in Tabelle 5.15 aufgelistet. Aus Abbildung 5.23 ist ersichtlich, dass wesentlich mehr Eingangsleistung als bei Single Frequency-Transpondern benötigt wird. Gründe dafür sind der große Shunttransistor, der Einfluss der Bauteile, die für die Gleichrichtung bei HF benötigt werden, und die 2,4 pF große Kapazität zur Vereinigung von HF- und UHF-Struktur. Aufgrund der größeren internen Verluste ist selbstverständlich der Wirkungsgrad auch geringer als bei den UHF-Strukturen, wie in Abbildung 5.24 und Abbildung 5.25 ersichtlich ist. Zusätzlich leidet die Performance durch den leicht erhöhten Stromverbrauch, der durch zusätzliche Schaltungsblöcke und einem komplexeren Digitalteil verursacht wird. Der Stromverbrauch, abhängig von der Versorgungsspannung, ist in Abbildung 5.26 dargestellt.

$V_{DD}[V]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$
1.4	17.8	-4.5	354.8	24.9	7.0
1.3	15.8	-5.0	316.2	20.5	6.5
1.2	14.2	-5.4	288.4	17.0	5.9
1.1	10.7	-6.1	245.5	11.8	4.8
1.0	9.8	-6.7	213.8	9.8	4.6
0.9	9.0	-7.2	190.5	8.1	4.3
0.8	8.1	-7.6	173.8	6.5	3.7
0.7	7.1	-8.0	158.5	5.0	3.1
0.6	7.5	-8.2	151.4	4.5	3.0

Tabelle 5.16: Messergebnisse des CRE6-RFID-Transponders beim Betrieb mit $f = 900$ MHz

5.2.16 CRE6

Wie bereits in Kapitel 3.5.16 erklärt, unterscheiden sich der CRE5 und der CRE6 bei der Ausführung von Shunt und Modulator. Die Ansteuerung erfolgt nach demselben Prinzip wie beim CRE5-Chip (Messschaltung siehe Abbildung 5.27).

Beim Vergleich der Messergebnisse aus Tabelle 5.15, Tabelle 5.16 und Abbildung 5.23 ist ersichtlich, dass die Performance des CRE6-Chips etwas besser ist. Die Mittelvolttransistoren haben weniger parasitäre Kapazität und weniger Leckstrom als die Niedervolttransistoren. Dies verringert die Verluste im Vergleich zum CRE5-Chip wodurch ein leicht höherer Wirkungsgrad (siehe Abbildung 5.24 und Abbildung 5.25) erreicht wird. Dass bei der Änderung des Shuntregelkreises der Shunt mit einer höheren Spannung am Gate angesteuert wird, ist sehr gut in Abbildung 5.26 erkennbar. Ab der Ansprechspannung von zirka 1 V steigt der Strom stärker an als beim CRE5-Chip.

5.2.17 CRE91

Dieser Chip wird differentiell mit der Messschaltung aus Abbildung 5.21b angesteuert. Es wird sowohl zwischen dem Chipeingang L_A und dem Tuner als auch zwischen dem Chipeingang L_B und dem Tuner eine Serieninduktivität geschaltet. Dadurch wird der Messaufbau symmetrischer und es herrschen ähnliche Bedingungen auf den beiden Chipeingängen. Selbstverständlich wird der Chip zuerst (wie der BLV-Chip) mit der Messschaltung aus Abbildung 5.21a vermessen, um die Induktivitätswerte zu ermitteln. Bei geeigneter Wahl der Werte der Serieninduktivitäten wird die Kapazität von Chip und Aufbau kompensiert und die Resonanzfrequenz des Testobjektes plus Aufbau liegt im 900 MHz-Frequenzbereich.

Danach wird die Messschaltung aus Abbildung 5.21b verwendet, das heißt der Tuner wird zwischen Netzwerkanalysator und Chip mit Anpassnetzwerk geschaltet. Mit dem Tuner wird sozusagen nur mehr der Realteil des Testobjekts auf den Netzwerkanalysator angepasst.

Tabelle 5.17 zeigt die Messergebnisse bei unterschiedlicher Wahl der Werte der Serieninduktivitäten. Die Performance ist vergleichbar mit der des CRE4-Chips trotz des großen Shunts und sie ist wesentlich besser als die Performance des CRE5- und des CRE6-Chips. Jedoch muss an dieser Stelle erwähnt werden, dass durch die externen Serienkapazitäten im Messaufbau und den Shunttransistor eine Ladungspumpe ihre Funktion verrichtet. Bei Verwendung einer internen Kapazität würde sich die Performance dadurch wieder ein wenig verringern, aber nach wie vor höher als die Performance des CRE5 und jene des CRE6 bleiben.

Die AC-Kopplung für die Greinacher-Struktur (siehe Abbildung 3.19 auf Seite 36) ist so eingebaut, dass der Parasit nicht zwischen L_A und V_{SS} , sondern zwischen $L_{A_shifted}$ und V_{SS} liegt. Dadurch ergibt sich ein kapazitiver Spannungsteiler und somit können nur mehr zirka 90% des Eingangssignals genutzt werden. Würde sich der Parasit zwischen L_A und V_{SS} befinden und wäre dieser hochgütig, dann könnte er durch das Anpassnetzwerk beziehungsweise die Antenne kompensiert werden und das Eingangssignals würde nicht abgeschwächt werden, was wiederum die Performance erhöhen würde. Die Messergebnisse sind in Abbildung 5.11, Abbildung 5.12 und Abbildung 5.13 grafisch aufbereitet.

5.2.18 CRE92

Dieser Chip wird mit derselben Messschaltung wie der CRE91-Chip (siehe Abbildung 5.21b) vermessen, da er ebenfalls über eine differentielle Eingangsstruktur verfügt. Aufgrund der unterschiedlichen Impedanzen des CRE91- und des CRE92-Chips sind die Werte der Serieninduktivitäten zur Anpassung unterschiedlich (siehe Tabelle 5.17 und 5.18). Die Performance ist vor allem bei kleinerer V_{DD} höher als beim CRE91-Chip. Der Grund dafür ist die Ladungspumpe, die bei kleinerer Versorgungsspannung effizienter als der kombinierte Delon- und Greinacher-Gleichrichter arbeitet.

Wie bereits in Kapitel 3.5.18 erklärt, ist beim CRE92-Chip der BLV-Gleichrichter eingesetzt, dessen Ausgangsspannung mittels einer DC/DC-Ladungspumpe erhöht wird. Aus Abbildung 5.11 ist ersichtlich, dass im Vergleich zum BLV-Chip die Performance bereits ab einer DC-Spannung größer 0,6 V markant ansteigt. Dadurch erhöht sich auch der Wirkungsgrad, wie in Abbildung 5.12 und Abbildung 5.13 ersichtlich ist.

Kapitel 5 Messungen

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$	$L_1, L_2[nH]$
1.0	5	0.17	-10.5	89.1	5.2	5.8	15
1.0	3	0.17	-11.0	79.4	3.2	4.0	15
1.0	3	0.17	-10.3	93.3	3.2	3.4	22
1.0	3	0.17	-7.0	199.5	3.2	1.6	5.6
0.6	5	0.01	-12.0	63.1	3.0	4.8	15
0.6	3	0.01	-12.7	53.7	1.8	3.4	15
1.4	10	1.7	-8.5	141.3	16.4	11.6	15
1.3	10	1.1	-8.8	131.8	14.4	10.9	15
1.2	10	0.65	-9.1	123.0	12.8	10.4	15
1.1	10	0.34	-9.4	114.8	11.4	9.9	15
1	10	0.17	-9.7	107.2	10.2	9.5	15
0.9	10	0.081	-10	100.0	9.1	9.1	15
0.8	10	0.038	-10.4	91.2	8.0	8.8	15
0.7	10	0.019	-10.8	83.2	7.0	8.4	15
0.6	10	0.01	-11.1	77.6	6.0	7.7	15

Tabelle 5.17: Messergebnisse des CRE91-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

$V_{DD}[V]$	$I_{Load}[\mu A]$	$I_{DC}[\mu A]$	$P_{In}[dBm]$	$P_{In}[\mu W]$	$P_{Out}[\mu W]$	$\eta[\%]$	$L_1, L_2[nH]$
1.4	10	1.8	-5.2	302.0	16.5	5.5	22
1.3	10	1.6	-6.6	218.8	15.1	6.9	22
1.2	10	1.5	-7.8	166.0	13.8	8.3	22
1.1	10	1.4	-8.9	128.8	12.5	9.7	22
1.0	10	1.3	-9.9	102.3	11.3	11.0	22
0.9	10	1.2	-10.8	83.2	10.1	12.1	22
0.8	10	1.2	-11.6	69.2	9.0	13.0	22
0.7	10	1.1	-12.3	58.9	7.8	13.2	22
0.6	10	1.0	-12.9	51.3	6.6	12.9	22

Tabelle 5.18: Messergebnisse des CRE92-AC/DC-Wandlers beim Betrieb mit $f = 900$ MHz

5.3 Schlussfolgerungen aus den Messergebnissen

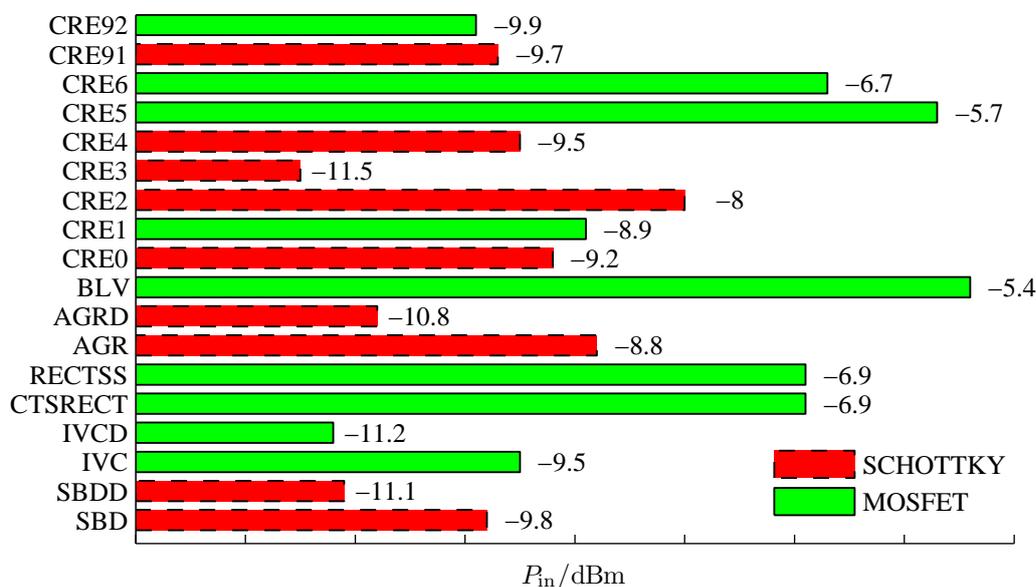


Abbildung 5.28: Minimale Eingangsleistung aller Strukturen bei einer DC-Spannung von 1 V

5.3 Schlussfolgerungen aus den Messergebnissen

In Kapitel 5.2 wurden viele Gleichrichterstrukturen vermessen. Mit Hilfe der Messergebnisse können die Strukturen mit der besten Performance ermittelt werden. Dabei ist zu unterscheiden ob Transistoren oder Schottky-Dioden zur Gleichrichtung verwendet wurden und ob die Struktur nur für UHF oder auch für HF und UHF einsatzfähig ist. Nichtsdestotrotz ist ein Vergleich der minimalen Eingangsleistung von allen Strukturen sehr interessant.

Die analysierten Gleichrichter werden in RFID-Transpondern eingesetzt. Vorangehende Simulationen und Messungen haben gezeigt, dass eine Versorgungsspannung von ≥ 1 V für den Betrieb notwendig ist. Dabei wurde ein Gesamtstromverbrauch, welcher vom Stromverbrauch des Digitalteils dominiert wird, von zirka 9 bis $10 \mu\text{A}$ ermittelt. Bei niedrigeren Spannungen ist der Gesamtstromverbrauch etwas geringer. Jedoch ist die notwendige Eingangsleistung bei einer Versorgungsspannung von 1 V von größtem Interesse, weshalb in Abbildung 5.28 die minimale Eingangsleistung bei einer DC-Ausgangsspannung von 1 V aller vermessener Chips angegeben ist. Die Werte der AC/DC-Wandler in Abbildung 5.28 wurden bei einem Laststrom von $10 \mu\text{A}$ aufgenommen. Rot sind die Gleichrichterstrukturen mit Schottky-Dioden und grün jene mit Transistoren für den Einsatz der AC/DC-Wandlung gekennzeichnet.

Die IVC/IVCD-Struktur ist identisch mit der SBD/SBDD-Struktur, wobei erstere mit Transistoren und zweitere mit Schottky-Dioden aufgebaut ist. Aus Abbildung 5.28 ist ersichtlich, dass die Strukturen sozusagen die gleiche Performance aufweisen. Für den UHF-Betrieb sind sogar die zweistufigen Varianten die Schaltungen mit der besten Performance aller untersuchten AC/DC-Wandler. Bei der SBD-, SBDD-, IVC- und IVCD-Struktur wurde auf den Shunt verzichtet, dafür sind Shunt und Modulator bei den RFID-Transpondern vorhanden. Der CRE0-RFID-Transponder beinhaltet die SBDD-Struktur und der CRE1-RFID-Transponder beinhaltet die IVCD-Struktur. Obwohl bei 1 V die DC-Last bei den Transpondern um zirka 10% geringer ist als bei den AC/DC-Wandlern mit einem Laststrom von $10 \mu\text{A}$, benötigen die Transponder eine um zirka 2 dB höhere Eingangsleistung. Ursache für diese 2 dB bei geringerer Ausgangsleistung sind die zusätzlichen parasitären Kapazitäten von Shunt und Modulator. Aufgrund der Messergebnisse kann zu dem Schluss gekommen werden, dass durch den Shunt und den Modulator ($\frac{W}{L}$ jeweils 200 bei einer Länge von L_{\min}) Verluste von zirka 3 dB bei den oben genannten Strukturen verursacht werden. Shunt und Modulator sind beim CRE0- und beim CRE1-Chip identisch.

AGR- und AGRD-Struktur wurden mit Shunt entwickelt. Aus diesem Grund benötigt die AGR-Struktur mehr Eingangsleistung als die SBD- und IVC-Struktur. Analog dazu benötigt die AGRD-Struktur mehr Eingangsleistung als die SBDD- und IVCD-Struktur. Unter Berücksichtigung der notwendigen externen Koppelkapazität (siehe Abbildung 5.17 auf Seite 74) kann ausgesagt werden, dass die Performance der der AGR(D)-Struktur niedriger ist als die der SBD(D)- und IVC(D)-Struktur.

Der CRE2 ist das Analogon zum CRE0, nur ist beim CRE2 zusätzlich noch ein Mittelvolttransistor zum ESD-Schutz eingebaut, welcher wiederum die minimale Eingangsleistung erhöht. Beim CRE4 ist wieder ein Analogon zum CRE0 mit einer Änderung im Shuntregelkreis, die auf die minimale Eingangsleistung keine Auswirkung hat. Es ist zwar ein Unterschied von 0.3 dB vorhanden. Unter Vernachlässigung der nicht 100%-igen Reproduzierbarkeit des Messaufbaus ist dies auf den etwas niedrigeren DC-Stromverbrauch zurückzuführen. Unter Berücksichtigung von Shunt, Modulator und Messaufbauten kann aber behauptet werden, dass die SBD-, die IVC-, und die AGR-Struktur ungefähr dieselbe Performance aufweisen. Dasselbe gilt auch für die SBDD- (CRE0-, CRE2-, CRE4-), die IVCD- (CRE1-), und die AGRD-Struktur.

Der CRE3-RFID-Transponder benötigt am wenigsten Eingangsleistung von allen betrachteten RFID-Transpondern. Zur Gleichrichtung wird das Prinzip der SBDD-Struktur verwendet, jedoch wird anstelle der sonst üblichen 400 fF für die AC-Kopplung eine Kapazität mit 1 pF verwendet. Wie auch bereits in Kapitel 3.5.13 erläutert, befindet sich der Shunt auf der DC-Seite, wo er keine Auswirkung auf die Chipimpedanz bei der minimalen Eingangsleistung hat. Der Modulator befindet sich nach wie vor auf der AC-Seite und ist auch gleich groß wie beim

5.3 Schlussfolgerungen aus den Messergebnissen

CRE0-Chip. Der Shunt des CRE0-Chips ist ebenfalls gleich dimensioniert wie der Modulator. Beim Vergleich des CRE3-Chips ($P_{\text{In}} = -11.5 \text{ dBm}$), welcher bei einer DC-Spannung von 1 V einen Stromverbrauch von $8,3 \mu\text{A}$ aufweist, mit dem IVCD-Chip (IVCD- und SBDD-Chip weisen fast identisch Verhalten auf), welcher bei einer DC-Spannung von 1 V und einem Laststrom von $8,92 \mu\text{A}$ eine minimale Eingangsleistung von $-11,7 \text{ dBm}$ benötigt (siehe Tabelle 5.4), stellt sich heraus, dass trotz des zusätzlichen Modulationstransistors der CRE3-Chip durch die 1 pF-große erste AC-Kopplung fast die gleiche Eingangsleistung benötigt wie der IVCD-Chip. Somit lässt sich behaupten, dass die Vergrößerung der AC-Kopplungen bei Spannungsvervielfacherschaltungen die Performance erhöht.

Die MF-Gleichrichterstrukturen CTSRECT und RECTSS sind beide mit einem Mittelvoltshunttransistor ausgestattet und benötigen zirka 4 dB beziehungsweise 2 dB mehr Eingangsleistung als der IVCD- beziehungsweise CRE1-Chip. Der Mittelvoltshunt der CTSRECT- und RECTSS-Chips ist zirka drei mal so groß wie Shunt und Modulator des CRE1-Chips zusammen. Somit kann darauf geschlossen werden, dass für die 2 dB der größere Shunt und die zusätzliche HF-Struktur verantwortlich sind.

Beim Vergleich der Messergebnisse der CTSRECT-Struktur mit den Simulationsergebnissen aus [23], wird ersichtlich, dass bei einer DC-Spannung von 1 V der Unterschied zwischen Simulation und Messung zirka 9 dB ist. Dafür gibt es viele Gründe. Bei der Simulation sind die Kapazitäten der Anschluss pads nicht berücksichtigt. Die Simulationsmodelle beinhalten den Substratwiderstand, der für die niedrige Güte der parasitären Kapazitäten verantwortlich ist, nicht. Da die Simulation mit extrahierten Layoutdaten aufgrund von „CAD-Tool-Problemen“ nicht möglich war, wurden die durch das Layout auftretenden Parasiten nicht berücksichtigt. Die Nachbildung des Messaufbaus ist ebenfalls ideal, sie weist keine Verluste und eine hohe Güte auf. Wie bereits beim Vergleich von IVCD- und CRE1-Struktur angemerkt, betragen die Verluste durch Shunt und Modulator zirka 3 dB. Aufgrund des größeren Shunts beim CTSRECT-Chip betragen die dadurch auftretenden Verluste mindestens 3 dB. Dazu kommen die Verluste durch den Messaufbau, die auch in der Größenordnung von 3 dB oder mehr liegen (siehe Kapitel 4.3). Unter Berücksichtigung der Anschluss pads und der parasitären Kapazitäten der AC-Kopplungen kann der Unterschied zwischen Messung und Simulation auf 1 – 2 dB reduziert werden. Um zu den Messergebnissen korrelierende Messungen durchzuführen, ist es notwendig, viele Parasiten zu modellieren und den Messaufbau nachzubilden. Dies kann jedoch erst nach den ersten Messungen geschehen.

Im CRE5- und im CRE6-Chip wird die CTSRECT-Struktur verwendet. Shunt und Modulator sind im CRE5-Chip mit Niedervolttransistoren realisiert, im Gegensatz dazu werden im CRE6-Chip Mittelvolttransistoren verwendet. Aufgrund dieser Messergebnisse ist die Ausführung von Shunt und Modulator mit Mittelvolttransistoren zu bevorzugen.

Eine weitere MF-Gleichrichterstruktur ist die BLV-Struktur. Beim Blick auf Abbildung 5.28 ist ersichtlich, dass die BLV-Struktur die größte Eingangsleistung von allen Chips für eine DC-Ausgangsspannung von 1 V benötigt. Der Shunt ist mit einem $\frac{W}{L}$ von 150 bei einer Länge von L_{\min} sogar noch um ein Viertel kleiner als der Shunt der UHF-Transponder. Im CRE92-Chip versorgt diese Struktur eine DC/DC-Ladungspumpe. Somit kann der hohe Wirkungsgrad der BLV-Struktur bei niedrigen Eingangsleistungen und niedrigen Ausgangsspannungen ausgenutzt werden. Ergebnis ist eine Struktur, die anstelle der ursprünglichen $-5,4 \text{ dBm}$ nur mehr $-9,9 \text{ dBm}$ für die selbe Ausgangsspannung und Last benötigt. Unter Berücksichtigung des kleinen Shunts ist die Performance des CRE92-Chips um zirka 2 dB höher als die des CTSRECT-/RECTSS-Chips. Jedoch ist zu berücksichtigen, dass die DC/DC-Ladungspumpe zirka dieselbe Fläche benötigt wie der AC/DC-Wandler selbst.

Von allen vermessenen Chips bleibt nun nur noch der CRE91 übrig. Wie aus Abbildung 5.28 ersichtlich, ist diese MF-Gleichrichterstruktur mit Schottky-Dioden aufgebaut. Der Shunt des CRE91-Chips ist gleich groß wie der Shunt des CRE6-Chips. Zusätzlich ist beim CRE6-Chip noch ein Modulator vorhanden, der ein Viertel der Fläche des Shunts einnimmt. Unter der Annahme, dass der Modulator einen Verlust von zirka $1 - 1,5 \text{ dB}$ verursacht, ist die CRE91-Struktur jene Struktur, die die beste Performance aller MF-Strukturen aufweist.

5.4 Fazit

Zusammenfassend kann gesagt werden, dass das Design der Gleichrichterstrukturen mit Schottky-Dioden weniger komplex und die Performance vor allem bei den MF-Strukturen höher ist. Bei der Verwendung von Schottky-Dioden ist für MF-Strukturen die CRE91-Struktur zu empfehlen, eine reine UHF-Struktur wird am besten mit der SBDD-Struktur aufgebaut. Muss die Schaltung mit Transistoren aufgebaut werden, ist die IVCD-Struktur eine UHF-Strukturen zu empfehlen, welche dieselbe Performance wie die SBDD-Struktur aufweist. Als MF-Struktur sind drei Schaltungen zu empfehlen. Steht hohem Flächenbedarf und hoher Komplexität nichts im Wege, ist die CRE92-Struktur die geeignete Wahl. Sonst ist die CTSRECT- beziehungsweise die RECTSS-Struktur die flächensparende und dadurch kostengünstige Alternative.

Kapitel 6

Zusammenfassung und Ausblick

Ziel dieser Arbeit war das Verhalten von analogen Frontends und Gleichrichterstrukturen für RFID-Transponder zu untersuchen, um die Auswirkungen der Schaltungsstruktur, der Schaltungsdimensionierung und der im Halbleiterprozess verfügbaren Bauelemente auf die Performance der Schaltungen zu analysieren. Dazu wurden bereits entworfene Schaltungen und jene, die in dieser Arbeit entwickelt wurden, vermessen. Die Gleichrichterstrukturen mit den besten Simulationsergebnissen wurden auch verwendet, um RFID-Transponder-Prototypen zu entwickeln.

Um aufzuzeigen welche Schaltungsteile wesentlichen Einfluss auf die Eingangsstruktur haben, sind in Kapitel 3 sämtliche Eingangsstrukturen der vermessenen Chips abgebildet und ihre wesentlichen Unterschiede erläutert. Des Weiteren wird erklärt, welche Strukturen nur für UHF und welche sowohl für HF als auch für UHF einsetzbar sind.

Das Hauptmerkmal für die Performance von passiven UHF-RFID-Transpondern ist die maximale Kommunikationsreichweite, sprich jener Abstand, bei dem Reader und Transponder noch miteinander kommunizieren können. Selbstverständlich ist die Reichweite von vielen Parametern abhängig, jedoch ist für das Schaltungsdesign die minimale Eingangsleistung für die ordnungsgemäße Funktion entscheidend. Um diese und andere wichtige Kenngrößen beziehungsweise deren Verläufe aufzunehmen, wurden in Kapitel 4 unterschiedliche Messaufbauten entworfen und analysiert, um die verschiedenen Eingangsstrukturen zu vermessen und die Messergebnisse richtig zu interpretieren.

Da für den Schaltungsdesigner der Einfluss der Antenne die Messergebnisse verfälscht, ist der Messaufbau kontaktbasierend ausgeführt. Die Ansteuerung des Chips spielt dabei eine wichtige Rolle, vor allem wenn differentielle Eingangsstrukturen mit Single-ended Messequipment vermessen werden. Darüber hinaus ist die Impedanz der Messobjekte weit entfernt von der typischen Impedanz des Messequipments, wodurch die Verwendung von geeigneten Anpassnetzwerken notwendig ist, um den Reflexionsfaktor und den damit verbundenen Messfehler gering zu halten.

Kapitel 6 Zusammenfassung und Ausblick

Insgesamt wurden 18 Chips mit elf unterschiedlichen Strukturen vermessen und anhand der Messergebnisse, der verwendeten Messschaltung und ihrer Schaltungsstruktur analysiert. Die detaillierte Messschaltung jedes Chips, grafische Auswertungen interessanter Messergebnisse und Abhängigkeiten, sowie die daraus erlangten Erkenntnisse sind in Kapitel 5 zu finden. Die Schlussfolgerungen beinhaltet Kapitel 5.3, wobei ein Fazit in Kapitel 5.4 gezogen wurde.

Darüber hinaus würden zusätzliche Strukturen noch mehr Aufschluss über die Auswirkungen von Shunt und Modulator auf die unterschiedlichen Schaltungsstrukturen bieten. Um bei MF-Strukturen herauszufinden, welcher Anteil des zusätzlichen Leistungsbedarfs auf die HF-Struktur und welcher auf den großen Shunt fällt, wäre es sinnvoll zwei neue Strukturen zu entwickeln. Davon soll eine Struktur ohne HF-Gleichrichter jedoch mit Shunt und die andere Struktur mit HF-Gleichrichter jedoch ohne Shunt ausgeführt sein. Auch die Größe und Spannungsfestigkeiten der Shunttransistoren sollen variiert werden.

Quintessenz aus den vielen Messungen der elf unterschiedlichen Strukturen ist, dass die Performance der Gleichrichterstruktur wesentlich von den im Halbleiterprozess verfügbaren Elementen und deren Parasiten abhängt. Alle zusätzlichen Bauteile zwischen den Chipeingängen, wie Shunt, Modulator und ESD-Schutz, verringern die Performance. Um eine gute Korrelation zwischen Simulation und Messung zu erhalten, ist es wichtig die vielen nicht modellierten Parasiten in die Simulationsumgebung einzubinden.

Schottky-Dioden, die jedoch in den Standardoptionen vieler CMOS-Prozesse nicht verfügbar sind, ermöglichen sowohl UHF- als auch MF-Schaltungsstrukturen mit hoher Performance. Muss auf Schottky-Dioden verzichtet werden, dann sinkt vor allem bei MF-Schaltungsstrukturen die Performance, welche durch komplexe Schaltungsstrukturen wieder erhöht werden kann. In Bezug auf das Schaltungsdesign ergibt sich somit der bekannte Kompromiss zwischen Performance und Kosten.

Anhang A

Pinbelegungen und Bondpläne

In diesem Kapitel werden die Pinbelegungen und Bondpläne der 18 untersuchten Chips gezeigt. Die Pinbelegungen sind jeweils im oberen Bild der Abbildungen A.1 bis A.18 ersichtlich. Das untere Bild der Abbildungen A.1 bis A.18 stellt den Chip vergrößert dar, um die Pads, die gebondet werden sollen, eindeutig zu kennzeichnen.

Die Größe der Gleichrichterstrukturen inklusive Anschlusspads beträgt je nach Ausführung zwischen 0.12 mm^2 und 0.2 mm^2 . Die RFID-Transponder benötigen jeweils zirka 0.55 mm^2 (ohne das Beschriftungsfeld). Aufgrund eines fix vorgegebenen Layoutrahmens ist die Fläche bei allen Transpondern gleich. Die so entstandenen freien Flächen wurden genutzt, um zusätzliche Stützkapazitäten einzubauen.

[Dieser Bereich ist absichtlich freigelassen.]

A.1 SBD

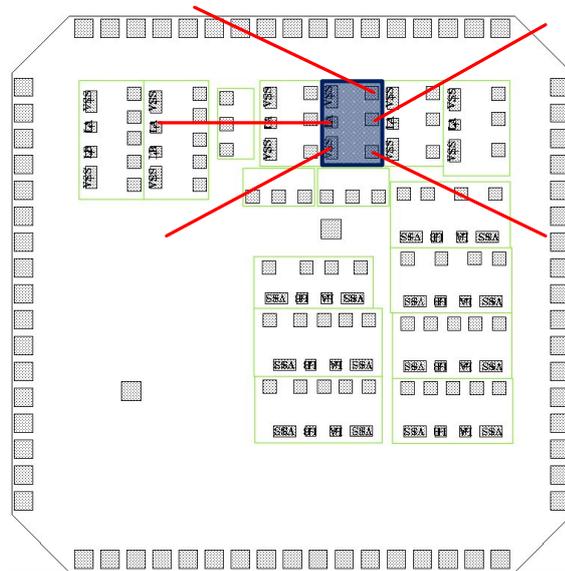
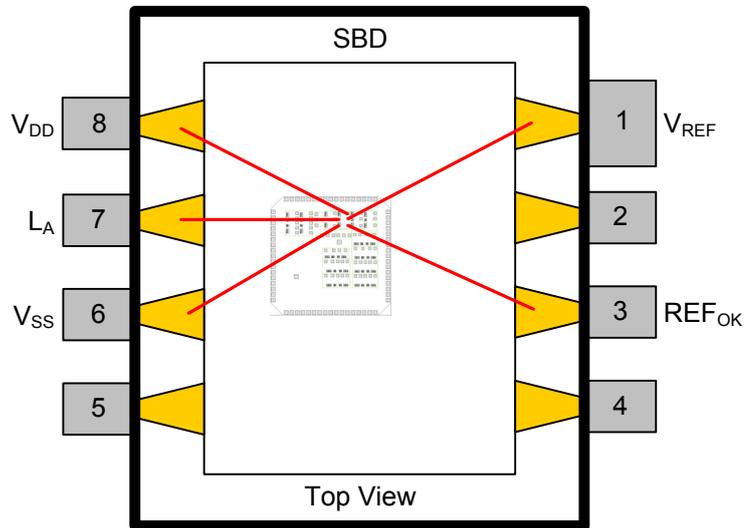


Abbildung A.1: Pinbelegung und Bondplan des SBD

A.2 SBDD

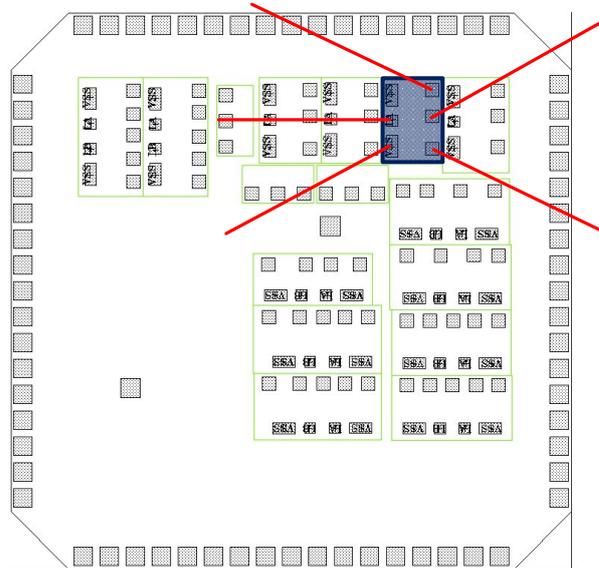
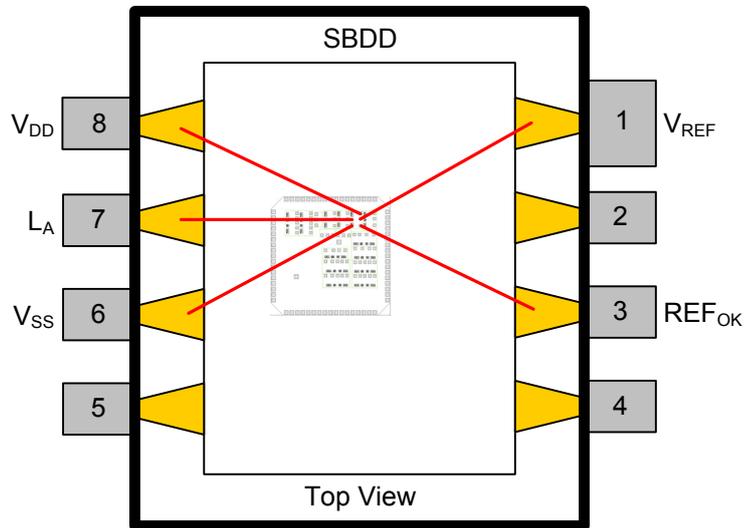


Abbildung A.2: Pinbelegung und Bondplan des SBDD

A.3 IVC

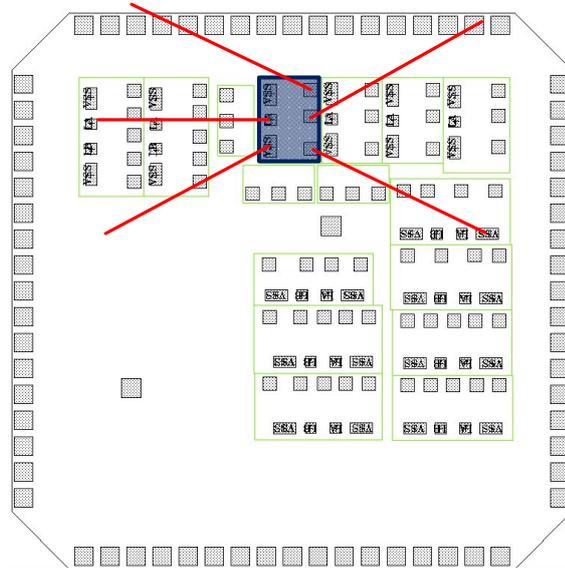
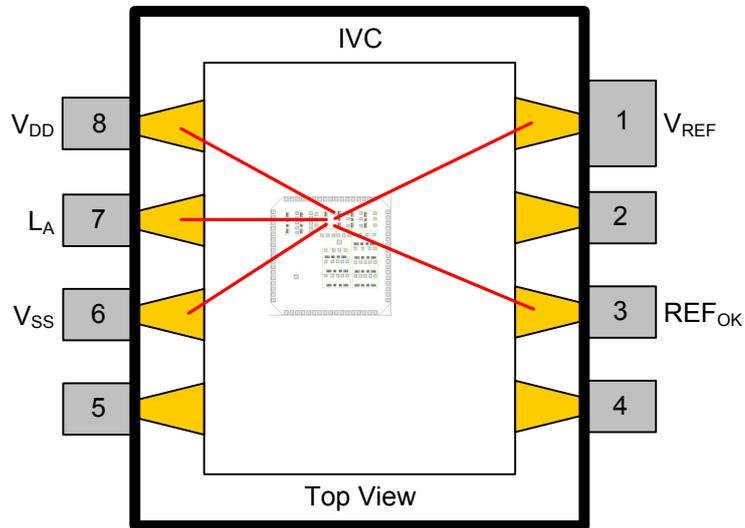


Abbildung A.3: Pinbelegung und Bondplan des IVC

A.4 IVCD

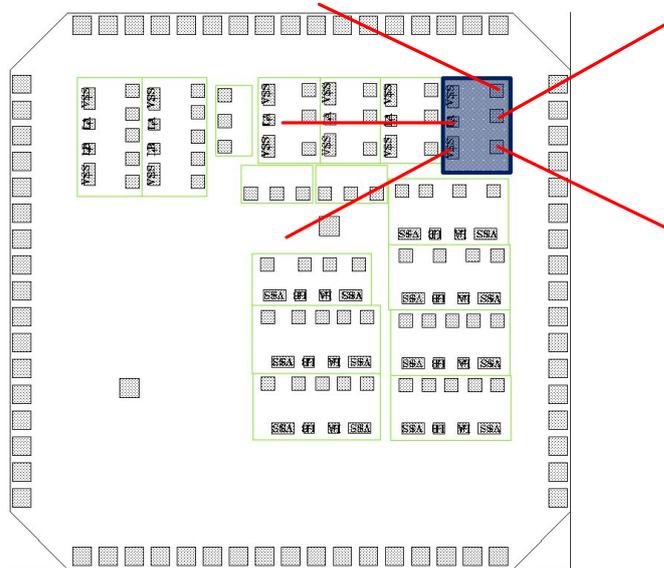
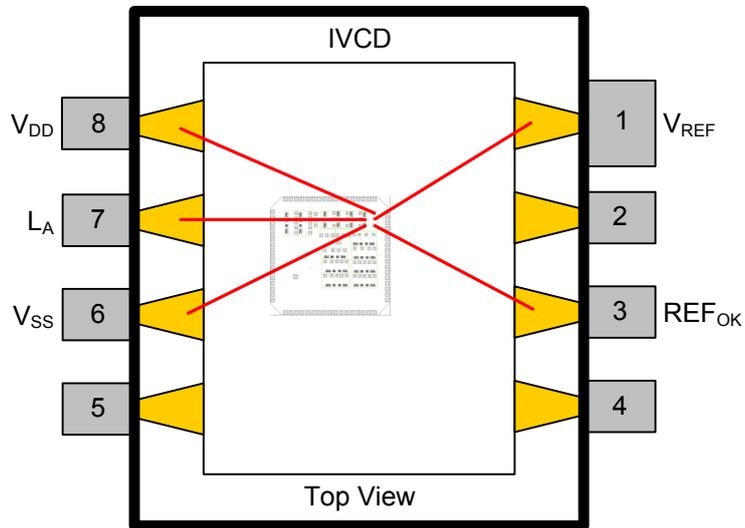


Abbildung A.4: Pinbelegung und Bondplan des IVCD

A.5 CTSRECT

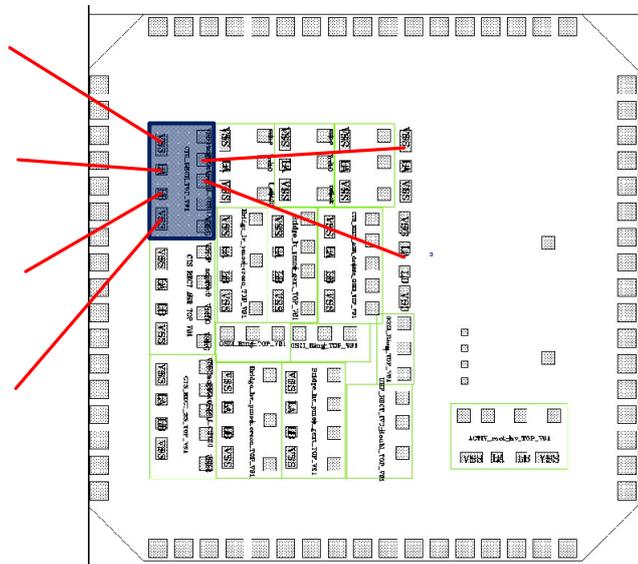
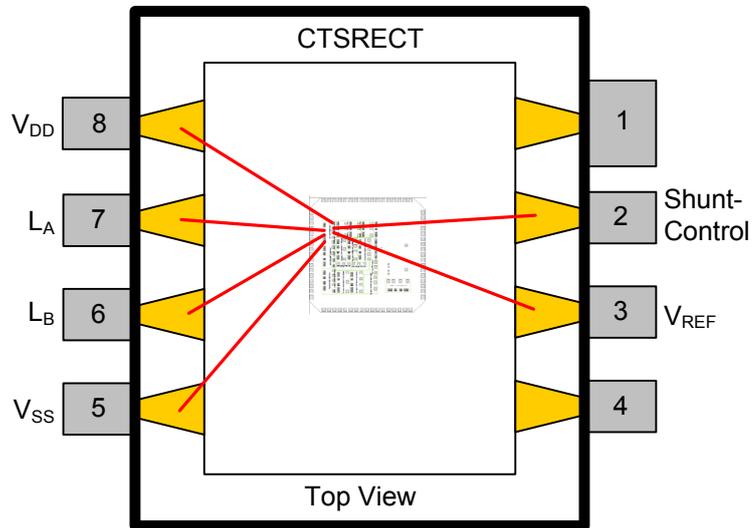


Abbildung A.5: Pinbelegung und Bondplan des CTSRECT

A.6 RECTSS

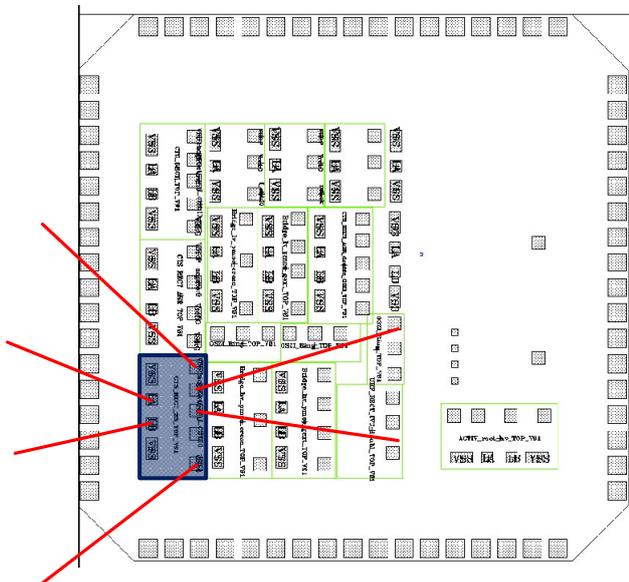
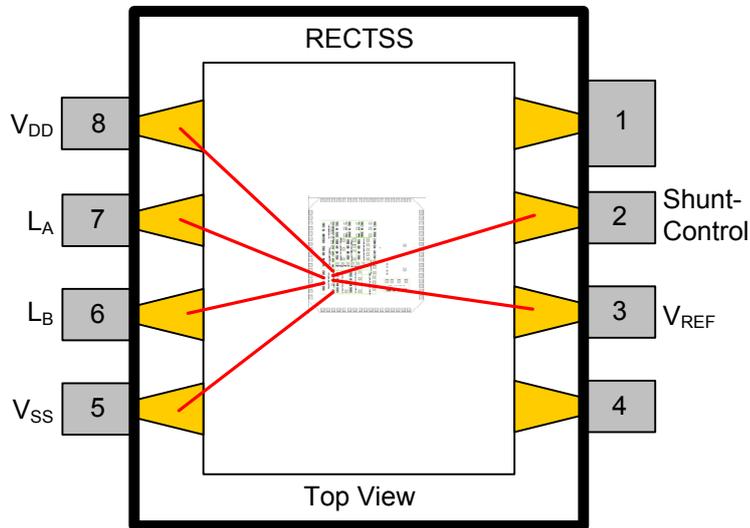


Abbildung A.6: Pinbelegung und Bondplan des RECTSS

A.7 AGR

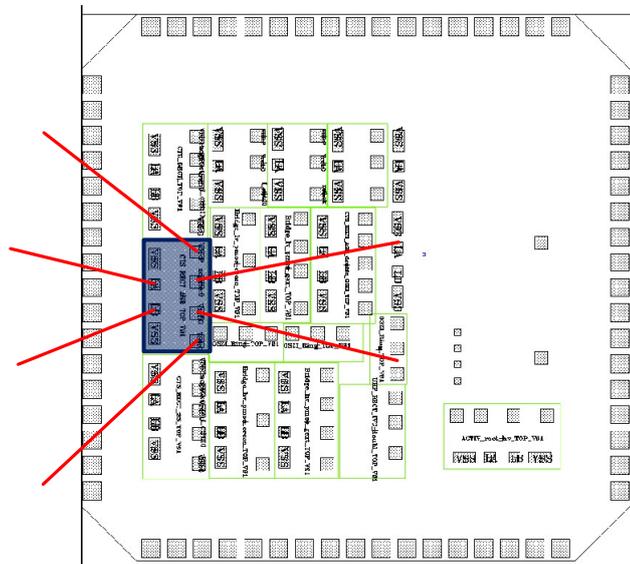
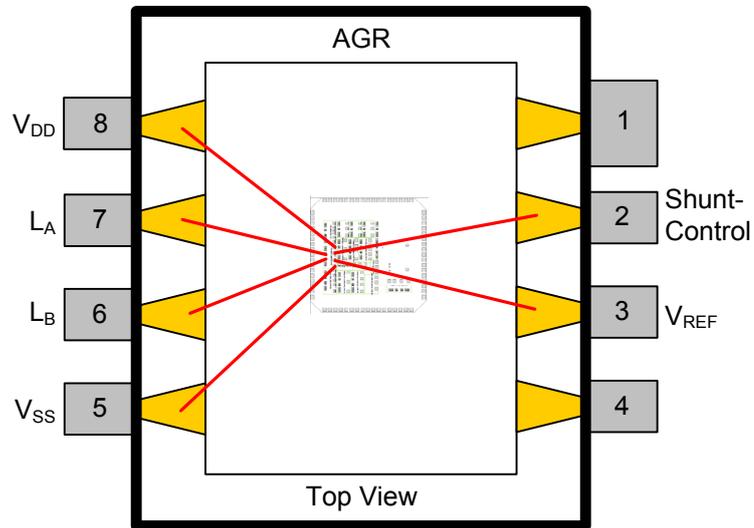


Abbildung A.7: Pinbelegung und Bondplan des AGR

A.8 AGRD

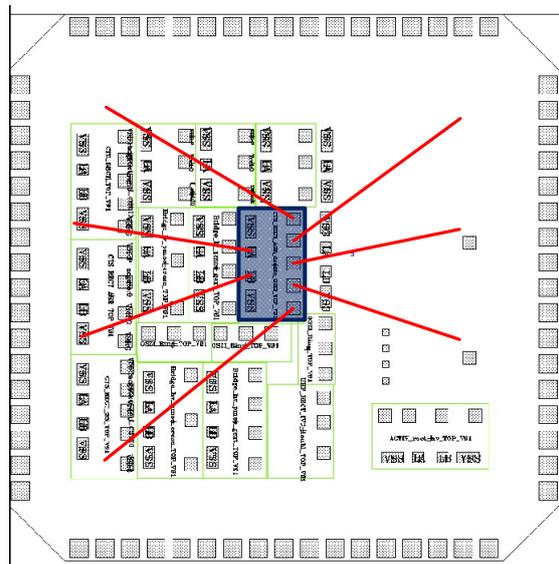
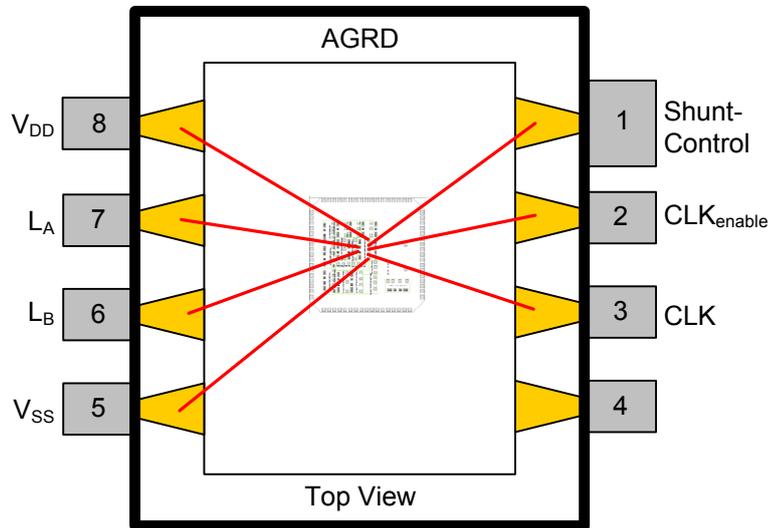


Abbildung A.8: Pinbelegung und Bondplan des AGRD

A.10 CRE0

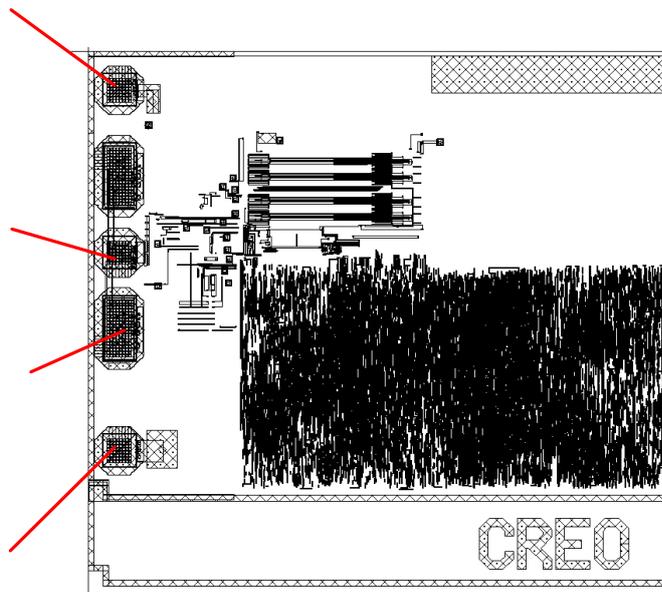
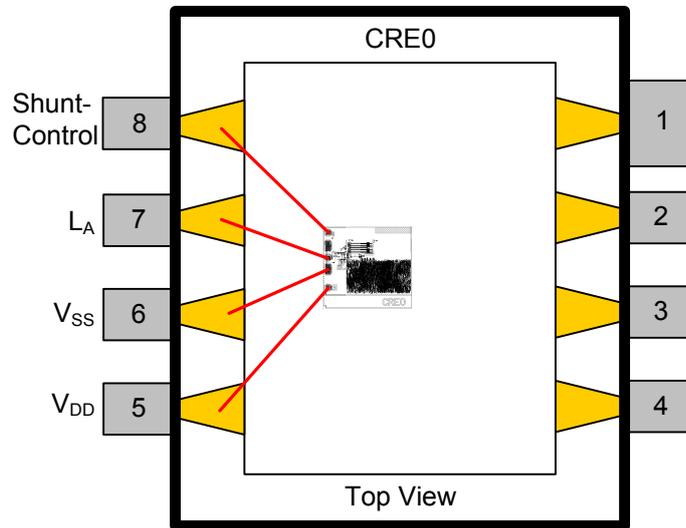


Abbildung A.10: Pinbelegung und Bondplan des CRE0

A.11 CRE1

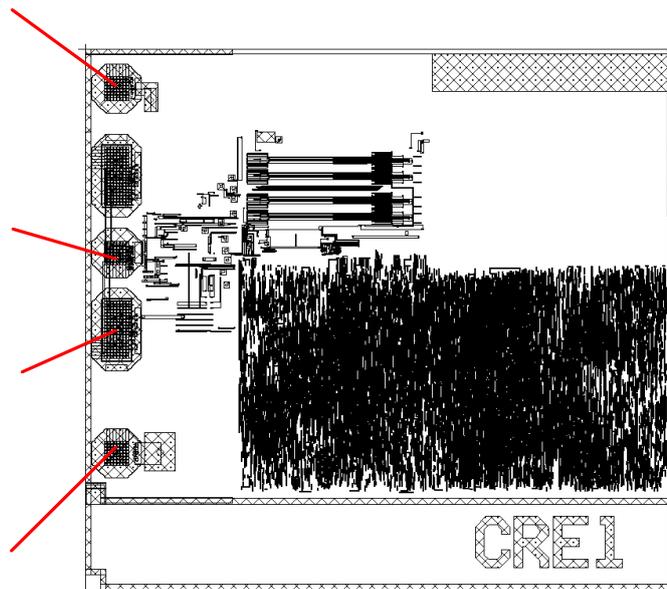
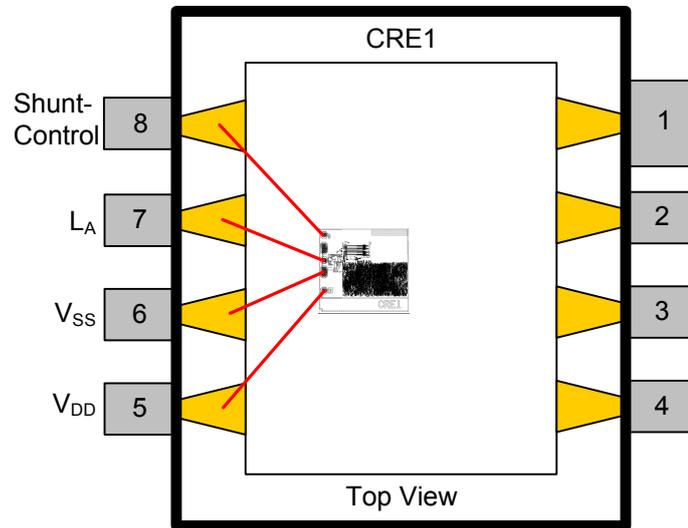


Abbildung A.11: Pinbelegung und Bondplan des CRE1

A.12 CRE2

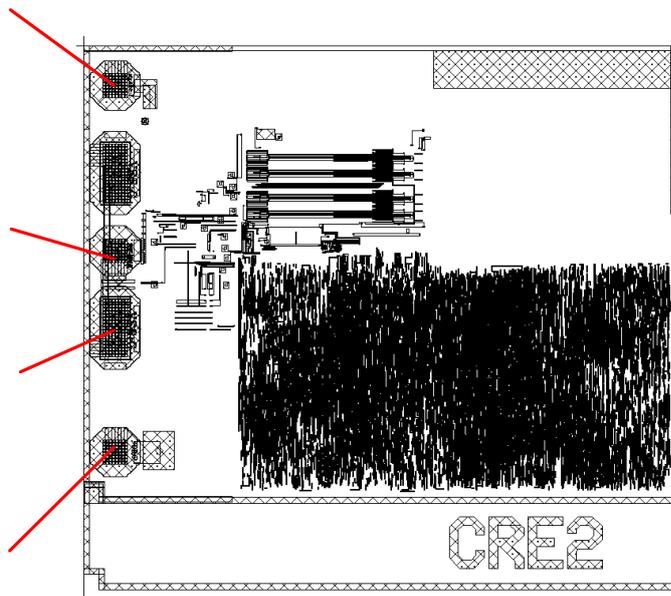
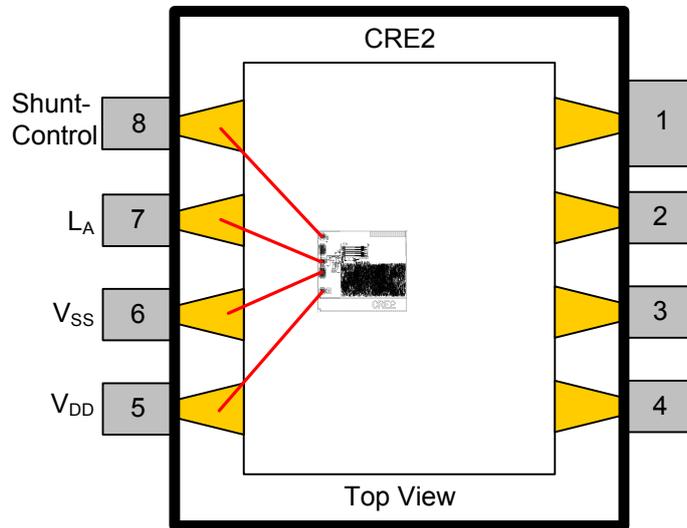


Abbildung A.12: Pinbelegung und Bondplan des CRE2

A.13 CRE3

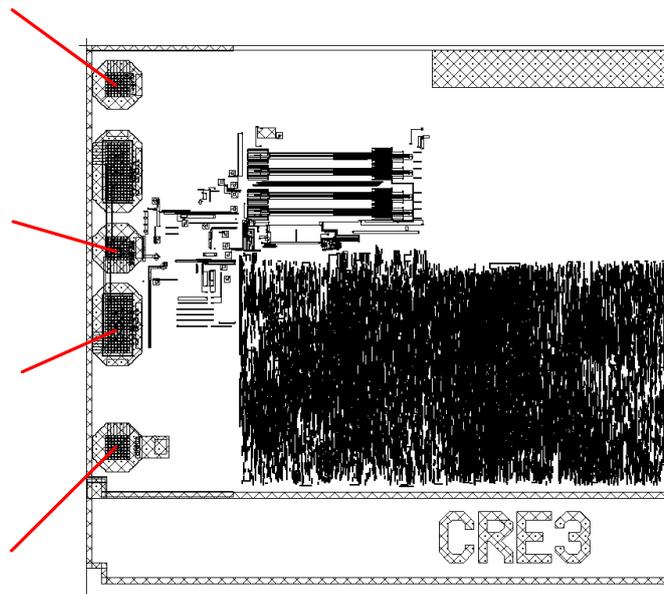
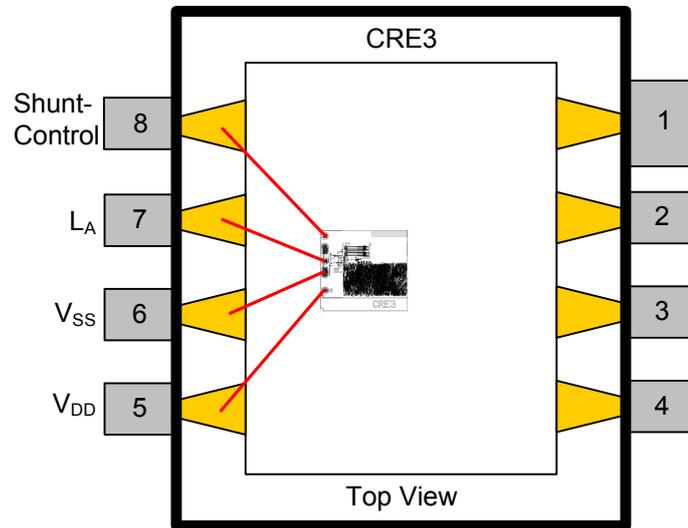


Abbildung A.13: Pinbelegung und Bondplan des CRE3

A.14 CRE4

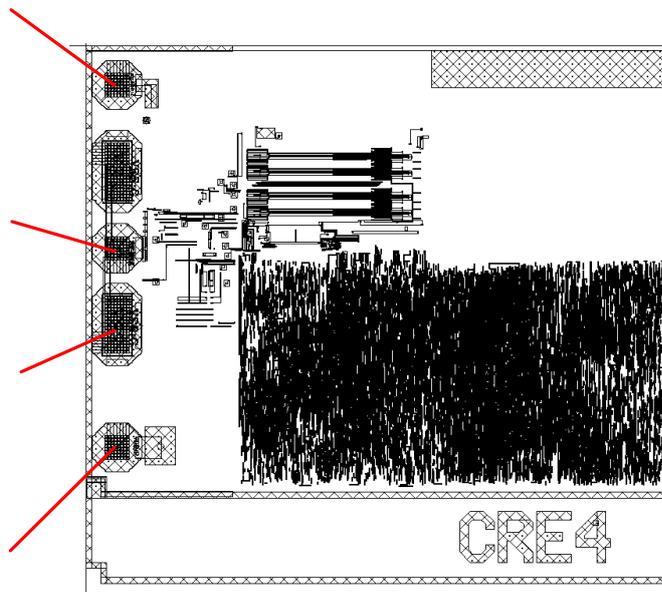
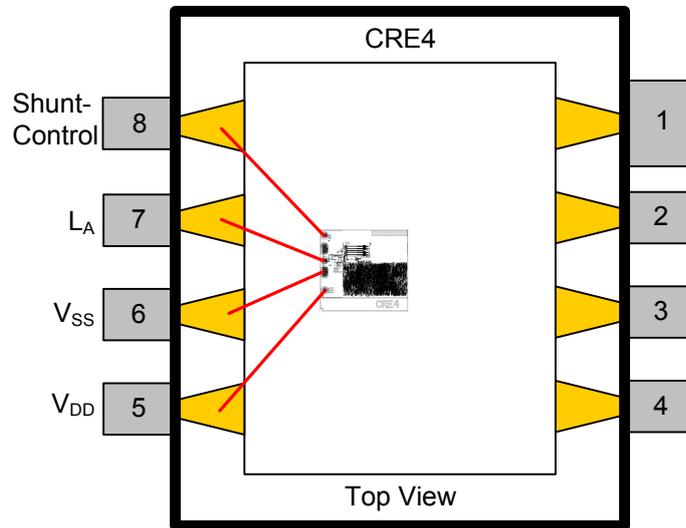


Abbildung A.14: Pinbelegung und Bondplan des CRE4

A.15 CRE5

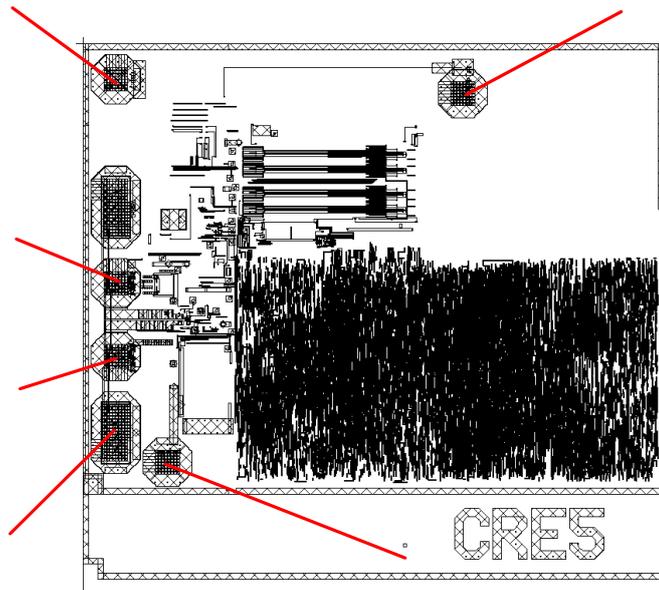
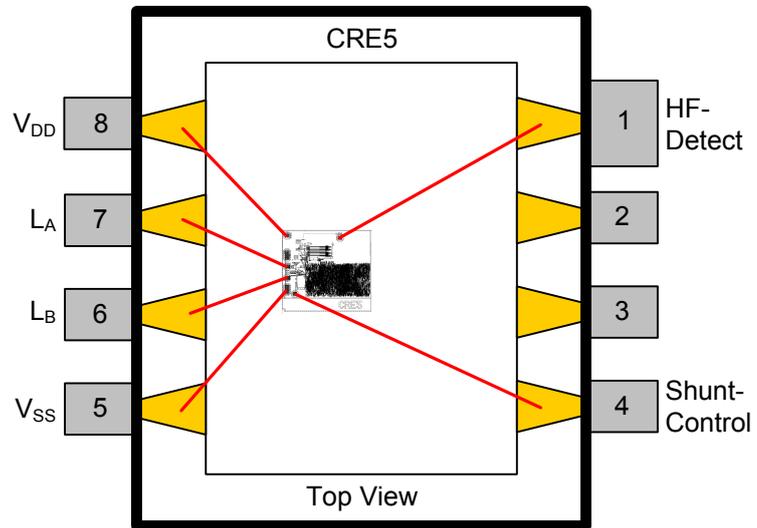


Abbildung A.15: Pinbelegung und Bondplan des CRE5

A.16 CRE6

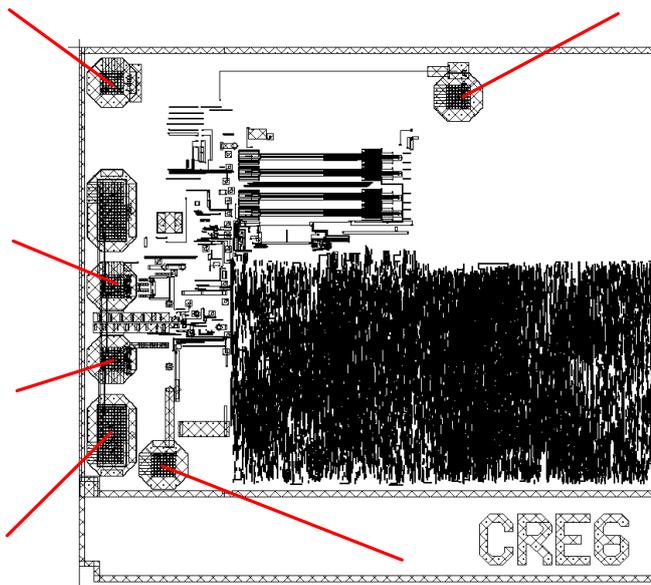
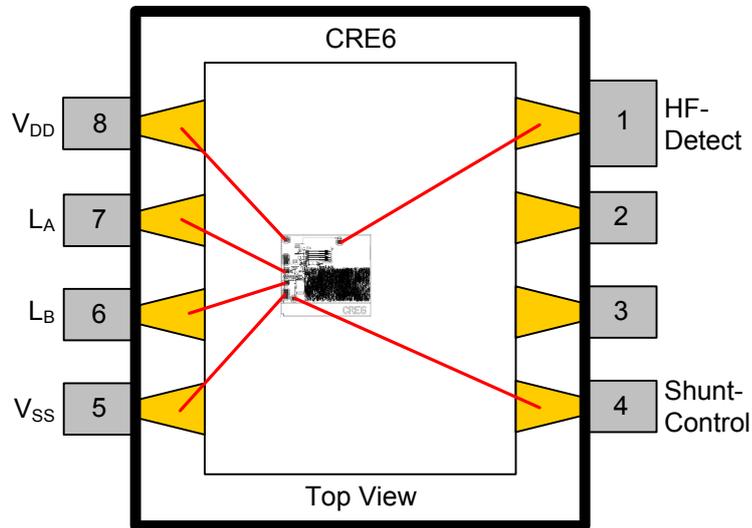


Abbildung A.16: Pinbelegung und Bondplan des CRE6

A.17 CRE91

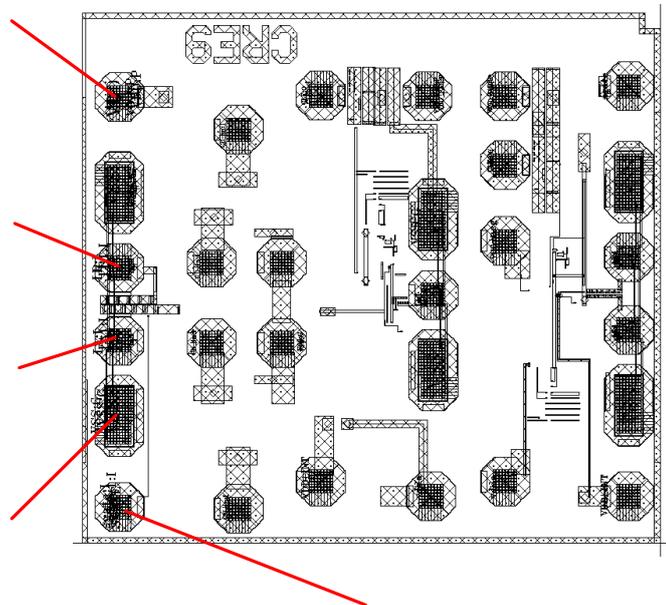
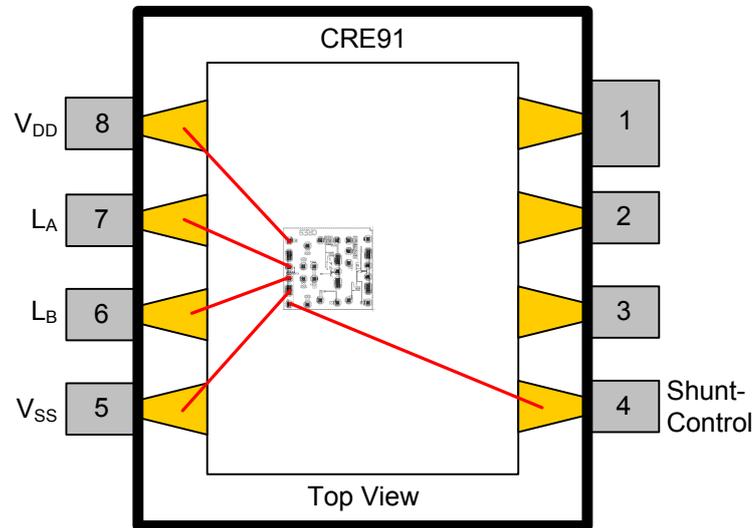


Abbildung A.17: Pinbelegung und Bondplan des CRE91

A.18 CRE92

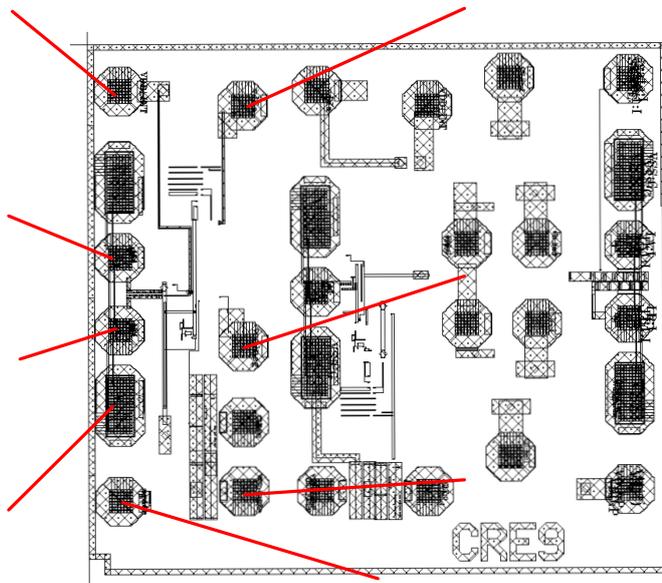
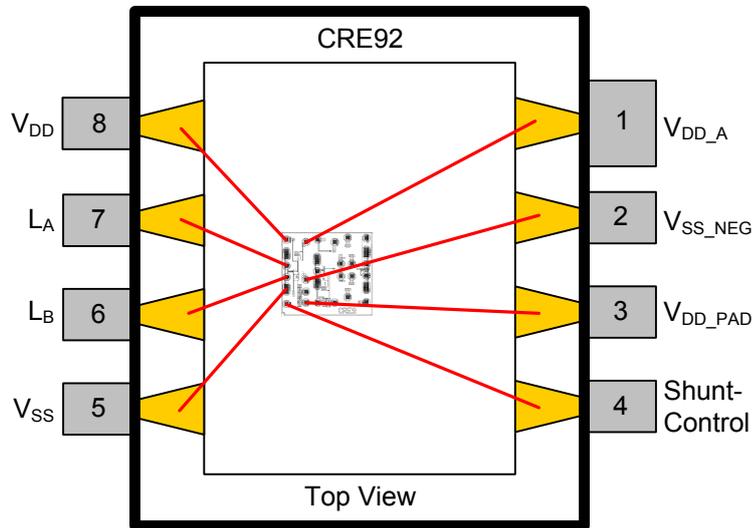


Abbildung A.18: Pinbelegung und Bondplan des CRE92

Literaturverzeichnis

- [1] ALLEN, P. E. und D. R. HOLBERG: *CMOS Analog Circuit Design*. Oxford University Press, USA, 2. Aufl., Jan. 2002.
- [2] ANDREJKA, T.: *Implementierung der EPC Class-1 Generation-2 RFID für ein Comprehensive Transponder System*. Diplomarbeit, Fachhochschule Hagenberg, Juli 2007.
- [3] CURTY, J.-P., M. DECLERCQ, C. DEHOLLAIN und N. JOEHL: *Design and Optimization of Passive UHF RFID Systems*. Springer, École Polytechnique Fédérale de Lausanne, Switzerland, 2007.
- [4] EPC GLOBAL INC.: *EPC Radio-Frequency Identity Protocols Class-1 Generation-2 UHF RFID Protocol for Communications at 860MHz - 960MHz Version 1.0.9*, Jan. 2005.
- [5] [EPC GLOBAL INC.: *EPC Radio-Frequency Identity Protocols HF version 2 RFID Protocol for Communications at 13.56MHz Version 0.0.9*, Nov. 2006.
- [6] FACHHOCHSCHULE GIESSEN FRIEDBERG: *Labor für Telekommunikation*. online, 15. Mai 2008. <http://www.fh-friedberg.de/fachbereiche/e2/telekom-labor/geissler/Labor/Modulation.pdf>.
- [7] FINKENZELLER, K.: *RFID Handbook: Fundamentals and Applications in Contactless Smart Cards and Identification*. Wiley, 2. Aufl., Mai 2003.
- [8] GREINACHER, H.: *The Ionometer and its Application to the Measurement of Radium and Röntgen Rays*. *Physikalische Zeitschrift*, 15:410–415, 1914.
- [9] GRUBER, S.: *Analoge Modellierung eines passiven UHF-Transponders für RFID*. Diplomarbeit, Technische Universität Graz, Mai 2008.
- [10] HEYSZL, J.: *System Research and RTL Design of a combined passive HF/UHF RFID Tag*. Diplomarbeit, Technische Universität Graz, Juli 2007.

- [11] HIRVONEN, M., N. PESONEN, O. VERMESAN, C. RUSU und P. ENOKSSON: *Multi-system, multi-band RFID antenna: bridging the gap between HF- and UHF-based RFID applications*. In: *Microwave Conference, 2008. EuMC 2008. 38th European*, S. 1767–1770, Okt. 2008.
- [12] IDTECHEX: *RFID Forecasts, Players and Opportunities*. online, 27. Okt. 2012. <http://www.idtechex.com/research/reports/rfid-forecasts-players-and-opportunities-2012-2022-000322.asp?viewopt=showall>.
- [13] KARTHAUS, U. und M. FISCHER: *Fully Integrated Passive UHF RFID Transponder IC with 16.7 uW Minimum RF Input Power*. *IEEE Journal of Solid-State Circuits*, 38(10):1602–1608, Okt. 2003.
- [14] KLAPF, C.: *Analysis and Improvements of Operational Distance, Power Dissipation and Chip Area of passive HF RFID Transponder Systems*. Doktorarbeit, TU Graz, Mai 2009.
- [15] KLAPF, C., A. MISSONI, W. PRIBYL, G. HOLWEG und G. HOFER: *Analyses and design of low power clock generators for RFID TAGs*. In: *Research in Microelectronics and Electronics, 2008. PRIME 2008. Ph.D.*, S. 181–184, Apr. 2008.
- [16] MAYER, L. und A. SCHOLTZ: *Sensitivity and Impedance Measurements on UHF RFID Transponder Chips*. In: *The second international EURASIP Workshop on RFID Technology RFID2008*, Budapest Ungarn, Juli 2008.
- [17] MAYER, L. W.: *Dual-band antenna*. Patentanmeldung, Mai 2007. U.S. Patent E0196.0139.
- [18] MAYER, L. W.: *Antenna design for future multi-standard and multi-frequency RFID systems*. Doktorarbeit, Vienna University of Technology Institute of Telecommunications, 2009.
- [19] MISSONI, A.: *Design of an Analog Interface for Frequency Band Comprehensive RFID Systems*. Doktorarbeit, Graz University of Technology, Juni 2010.
- [20] MISSONI, A., C. KLAPF, W. PRIBYL, G. HOFER und G. HOLWEG: *A Triple-Band Passive RFID Tag*. In: *2008 IEEE International Solid-State Circuits Conference (ISSCC'08)*, Nr. 15 in *Trends in Signal and Power Transmission*, S. 288–290, 2008.
- [21] NIKITIN, P. V. und K. V. S. RAO: *Performance limitations of passive UHF RFID systems*. In: *Antennas and Propagation Society International Symposium 2006*, S. 1011–1014. IEEE, Juli 2006.
- [22] ORFANIDIS, S. J.: *Electromagnetic Waves and Antennas*. 2008.

- [23] REINISCH, H.: *Entwicklung und Verifikation einer Tripel-Band-Schaltung zur Energiegewinnung für passive Transponder*. Diplomarbeit, Technische Universität Graz, Mai 2008.
- [24] REINISCH, H., A. MISSIONI und G. HOFER: *Combined Triple band rectifier*. Infineon Erfindungsmeldung, Nov. 2007. 2007E53117AT.
- [25] REINISCH, H., A. MISSIONI und G. HOFER: *High efficiency rectifier for energy harvesting with only 4 devices*. Infineon Erfindungsmeldung, Sep. 2007. 2007E52564AT.
- [26] RIVERA, B., R. J. BAKER und J. MENGAILIS: *Design and Layout of Schottky Diodes in a Standard CMOS Process*. IEEE Semiconductor Device Research Symposium, S. 79–82, 2001.
- [27] SÖSER, P.: *Skriptum zur Vorlesung aus Integrierte Schaltungen*, 2002.
- [28] WIKIPEDIA - DIE FREIE ENZYKLOPÄDIE: *Amplitudenmodulation*. online, 4. Feb. 2008. <http://de.wikipedia.org/wiki/Amplitudenmodulation>.
- [29] WIKIPEDIA - DIE FREIE ENZYKLOPÄDIE: *Radio Frequency Identification*. online, 12. Juni 2008. <http://de.wikipedia.org/wiki/RFID>.

