

Modellbildung und Simulation einer gesteuerten Spannungsquelle auf Wechselrichter Basis für einen Grid Emulator

Diplomarbeit



erstellt am
Institut für Elektrische Antriebstechnik und Maschinen
TU Graz

Betreuer:
Ass.-Prof. Dipl.-Ing. Dr.techn. Klaus Krischan

Dipl.-Ing. Reinhard Ingruber

Erstellt im Auftrag des Unternehmens
Austrian Institute of Technology (AIT)

Firmenbetreuer:
Dipl.-Ing. Christoph Mayr

Autor:
Michael Jaritz

Leiterin des Institutes: Univ.-Prof. Dr.-Ing. Annette Mütze

A - 8010 Graz, Inffeldgasse 18-I
<http://www.eam.tugraz.at>
<http://www.tugraz.at>

Graz / Juni - 2010



EIDESSTATTLICHE ERKLÄRUNG

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt, und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe.

Graz, am 20.06.2010

Michael Jaritz

Vorwort

Die vorliegende Arbeit entstand während meiner Tätigkeit als Studienassistent an der Technischen Universität Graz am Institut für Elektrische Antriebstechnik und Maschinen. Die Faszination durch einfaches Schalten, Spannungen beliebiger Amplitude und Frequenz zu erzeugen, bewog mich zur Wahl dieses Themas.

An dieser Stelle sei meinen Betreuern Herrn Dr. techn. Dipl.-Ing. Klaus Krischan und Herrn Dipl.-Ing. Reinhard Ingruber, sowie meinem Betreuer des Unternehmens Austrian Institute of Technology (AIT), Herrn Dipl.-Ing. Christoph Mayr, für die außerordentlich gute Betreuung der Arbeit, Dank ausgesprochen.

Meiner Partnerin Tanja Matzer, die meine Launen während der letzten Monate ertragen musste und mich immer wieder aufs Neue motivierte und unterstützte, einen herzlichen Dank.

Meiner guten Freundin Frau Mag. Daniela Senkl danke ich für die unzähligen Nachschichten, in denen die Arbeit Korrektur gelesen wurde.

Des Weiteren möchte ich mich bei meinen Eltern sowie allen Personen, die mich während meines Studiums förderten und vorantrieben, herzlich bedanken.

Kurzfassung

Die vorliegende Arbeit beschäftigt sich mit Spannungszwischenkreisinvertern im Leistungsbereich von 500 kW. Nach der Durchführung einer umfassenden Markterhebung wird geprüft, ob die am Markt erhältlichen Invertersysteme den gewählten Mindestanforderungen genügen. Weiters werden sie in ihre Teilkomponenten aufgeschlüsselt und miteinander verglichen. In der anschließenden Literaturrecherche werden sämtliche Spannungszwischenkreis-Invertertopologien erfasst und näher erläutert. Funktionsweisen, Vor- und Nachteile werden herausgearbeitet. Anhand dieser Recherche werden ausgewählte Topologien näher untersucht und zum besseren Verständnis grundlegende Invertertopologien, sowie die Pulsweitenmodulation sinusförmiger Sollsignale analytisch beschrieben. Mehrere Filterstrukturen, die zur Glättung der Ausgangsspannung und somit der Reduzierung der Oberschwingungen des Inverters dienen, werden besprochen. Anschließend wird auf eine spezielle parallele Inverterstruktur eingegangen. Alle Berechnungen sowie Simulationen werden mit MATLAB/SIMULINK[®] durchgeführt. Eine der Diplomarbeit beigelegte CD-ROM enthält alle MATLAB-Programme und SIMULINK-Simulationsmodelle.

Schlagwörter:

Spannungszwischenkreisinverter, Pulsweitenmodulation, 2-Level PWM, 3-Level PWM, Filter, PCM-Inverter, PLECS, Multilevelinverter

Abstract

The present thesis deals with dc voltage link inverters in a power range of 500 kW. On the basis of a market research several invertersystems which are in accordance with some given minimum requirements are listed and their main parts are discussed in detail. Within the literature review common dc voltage link inverters are described under the aspect of their operation, advantages- and disadvantages. The result of these two researchfields is an exact declaration of fundamental topologies and the calculation of pulsewidth modulated sinusoidal signals. A couple of filterstructures which are to reduce the harmonic distortion of the output voltage of the inverters are reviewed. Afterwards the complex parallel structure is discussed. All calculations and simulations are done with MATLAB/SIMULINK[®]. A CD-ROM which is attached to this thesis contains all MATLAB-programs and SIMULINK-simulation models.

Key words:

DC voltage link inverter, pulsewidthmodulation, 2-level PWM, 3-level PWM, filter, PCM-inverter, PLECS, multilevelinverter

Inhaltsverzeichnis

Abkürzungsverzeichnis	V
Symbolverzeichnis	VI
1 Einleitung	1
2 Markterhebung	3
2.1 Mindestanforderungen	3
2.2 Angebote	5
2.3 Invertergesamtsystem	6
2.4 Beschreibung der Teilkomponenten	6
2.4.1 AFE	6
2.4.2 Eingangsgleichrichter	7
2.4.3 Rückspeiseeinheit	9
2.4.4 Ausgangsumrichter	10
2.4.5 Sinusfilter	11
3 Literaturrecherche	12
3.1 Einführung in die Pulswechselrichter	13
3.2 2-Level Inverter	14
3.2.1 2-Level 3-Draht Inverter (2L3D-Inverter)	14
3.2.2 2-Level 4-Draht Inverter	15
3.2.3 Vor- und Nachteile der 2-Level Inverter	17
3.2.4 Bauteil- und Spannungslevels Tabellen	17
3.3 Multilevelinverter	18
3.3.1 n-Level Neutral Point Clamped Inverter (NPC-Inverter)	19
3.3.2 n-Level Flying Capacitor Inverter (FC-Inverter)	23
3.3.3 Cascaded H-Bridge Inverter (CHB-Inverter)	25
3.3.4 Hybrid Multilevel Inverter (HM-Inverter)	28
3.3.5 Spannungsaddition mit Transformatoren (SMT-Inverter)	31
3.3.6 Parallel Connected Multilevel Inverter (PCM-Inverter)	33
4 Geeignete Umrichter und Filtertopologien	35
4.1 2-Level Inverter	36
4.1.1 Vereinfachungen	36
4.1.2 Erklärung der Schaltzustände	36
4.1.3 Berechnung der Ausgangsspannung	38

4.1.4	Einführung der Modulationsfunktion	39
4.1.5	Berechnung der Ein- und Ausschaltzeitpunkte der PWM	41
4.1.6	Analytische Beschreibung des PWM-Signales	42
4.1.7	Wahl der Anzahl der Fourierkoeffizienten m	45
4.1.8	Berechnung des Frequenzspektrums und des THD-Faktors eines PWM-Signales	46
4.2	3-Level Inverter	47
4.2.1	Erklärung der Schaltzustände	47
4.2.2	Berechnung der Ausgangsspannung	50
4.2.3	Berechnung der Ein- und Ausschaltzeitpunkte der 3-Level PWM	51
4.2.4	Analytische Beschreibung des PWM-Signales	51
4.3	Vergleich 2-Level PWM mit 3-Level PWM Signalen	52
4.4	Filter	55
4.4.1	Modellierung	55
4.4.2	Auswahlkriterien des Filters	57
4.5	Gesamtsysteme	63
4.5.1	Modellierung in MATLAB	63
4.5.2	Vergleich der Gesamtsysteme	64
4.5.3	Berechnung der Leistung	66
4.6	Einführung von Nichtlinearitäten	68
4.6.1	Nichtlinearitäten der IGBTs	68
4.6.2	Nichtlinearitäten durch Verriegelungszeiten	70
4.7	2-/3-Level Inverter mit nichtidealen Schaltelementen	72
4.8	PCM-Inverter	73
4.8.1	Betrieb der Inverter mit gleicher Schaltfrequenz und gleichem Tastverhältnis	74
4.8.2	Betrieb der Inverter mit unterschiedlicher Schaltfrequenz	77
5	Diskussion und Ausblick	82
A	Kettenparameter	84
A.1	RLC-Filter	84
A.2	LCR-Filter	84
A.3	LCRC-Filter	85
A.4	LCRLC-Filter	85
B	Systemmatrizen	86
B.1	RLC-Filter	86
B.2	LCR-Filter	87
B.3	LCRC-Filter	88
B.4	LCRLC-Filter	89
C	Auszug aus der IEC 61000-3-2 Norm	91

Abkürzungsverzeichnis

THD_{40}	Total Harmonic Distortion, Oberschwingungsverzerrung der ersten 40 Oberschwingungen
2L3D-Inverter	2-Level 3-Draht Inverter
2L4D3Z-Inverter	2-Level 4-Draht 3-Zweig Inverter
2L4D4Z-Inverter	2-Level 4-Draht 4-Zweig Inverter
3L3D-Inverter	3-Level 3-Draht Inverter
3L4D3Z-Inverter	3-Level 4-Draht 3-Zweig Inverter
3L4D4Z-Inverter	3-Level 4-Draht 4 -Zweig Inverter
A	Ampere
AC	Alternating Current, Wechselspannung
AFE	Active Front End
B6	sechspulsige Brückenschaltung
CHB-Inverter	Cascaded H-Bridge Inverter
CM-Inverter	Cascaded Multilevel Inverter
dB	Dezibel
DC	Direct Current, Gleichspannung
FC-Inverter	Flying Capacitor Inverter
HM-Inverter	Hybrid Multilevel Inverter
IEC	International Electrotechnical Commission
IGBT	Insolated Gate Bipolar Transistor
kHz	Kilohertz
kVA	Kilo-Volt-Ampere
kVAr	Kilo-Volt-Ampere-reaktiv
kW	Kilowatt
NPC-Inverter	Neutral Point Clamped Inverter
OSTNB	Oberschwingungstest nicht bestanden
p.u.	Per Unit
PCM-Inverter	Parallel Connected Multilevel Inverter
PWM	Pulsweitenmodulation
Re	Realteil
RMS	Root Mean Square, Effektivwert
sgn	Signumfunktion
SMT-Inverter	Spannungsaddition mit Transformatoren
THD	Total Harmonic Distortion, Oberschwingungsverzerrung
V	Volt
.....	

Symbolverzeichnis

\mathbf{E}	Einheitsmatrix
\mathbf{A}	Kettenmatrix, Systemmatrix
\mathbf{c}	Steuermatrix
\ddot{u}	Übersetzungsverhältnis
Δt	Diskretisierungsdauer
ΔU	Spannungsmittelwertfehler
\dot{x}	zeitliche Ableitung von x
ϵ	Grenzwert
η	Wirkungsgrad
€	Euro
$\hat{V}_{aN,1}$	Grundschwingungsscheitelwert der Sollspannung
\mathbb{N}	Menge der natürlichen Zahlen
\mathcal{Z}	Z-Transformation
ω_1	Grundkreisfrequenz
$\overline{S_U}$	Kurzzeit-Mittelwert der Schaltfunktion
$\overline{V_{aN}}$	Kurzzeit-Mittelwert
\underline{A}_{ii}	komplexe Kettenparameter
\underline{c}_n	komplexe Fourierkoeffizienten
\underline{H}	komplexe Übertragungsfunktion
$\underline{I}_{(i)}$	allgemeiner komplexer Strom
\underline{S}	komplexe Scheinleistung
\underline{S}_A	komplexe Ausgangsscheinleistung
\underline{S}_E	komplexe Eingangsscheinleistung
$\underline{U}_{(i)}$	allgemeine komplexe Spannung
\underline{Y}	beliebige Admittanz
$\underline{Z}_{(i)}$	allgemeine komplexe Impedanz
\underline{Z}	beliebige Impedanz
φ_1	Phasenverschiebung der Grundschwingung
\tilde{Q}, \tilde{Q}_E	Blindleistung die durch Reaktanzen hervorgerufen wird
a, b, c	Bezeichnung der unterschiedlichen Halbbrücken
a_n, b_n, a_0	Fourierkoeffizienten
b	Steuervektor
C	Kapazität
d	Durchgriffsvektor
d	Tastverhältnis, Durchgriffsvektor
$D_{(i)a,b,cK}$	Klemmdioden der jeweiligen Halbbrücken

D_E	Eingangsverzerrungsblindleistung
D_i	Rückwärtsdiode des i-ten Schalters
D_{LCRC}	Dämpfung des LCRC-Filters
D_{LCRLC}	Dämpfung des LCRLC-Filters
du/dt	zeitliche Ableitung der Spannung
f	Frequenz
$f(t)$	allgemeine Funktion der Zeit
$f(t)', f(t)''$	Ableitungen einer beliebigen zeitlichen Funktion
f_1	Grundschwingung, Grundfrequenz
f_S	Schaltfrequenz eines Inverters
f_{ab}	Abtastfrequenz
f_x	höchste Frequenz die im Spektrum von Interesse ist
$GS_{1,2}$	Transistorschaltssignale
h	Ordnungszahl der Oberschwingungen des Spektrums
$H(s)$	Übertragungsfunktion im Laplace-Bereich
$H(z)$	Übertragungsfunktion im z-Bereich
i	Laufvariable
$i(t)$	zeitabhängiger Strom
I_0	Gleichanteil des Stromes
i_a	Ausgangsstrom der Halbbrücke a
i_C	Kollektor-Strom eines IGBTs
I_n	Effektivwert des n-ten Oberschwingungsstromes
$I_{T/D}$	Strom durch Transistor/Diode
j	imaginäre Einheit, Laufvariable, Sprungstelle einer Funktion
j', j''	Funktions Sprünge der Ableitungen
K	Überlagerungspunkt
k	Laufvariable, Anzahl der in Serie geschalteten Zellen
L	Induktivität
l	Laufvariable
L_{dc}	Zwischenkreisdrossel
L_N	Netzdrossel
m	Anzahl der Fourierkoeffizienten, Laufvariable
M_U	Modulationsgrad
m_U	Modulationsfunktion
N	Anzahl der Abtastwerte des PWM-Signales
n	zeitdiskrete Laufvariable, Anzahl der Levels der Phasenspannung, Laufvariable
N, M	neutraler Bezugspunkt
n_j	Anzahl der Level der Ausgangsspannung der j-ten Zelle
P	Wirkleistung
P_A	Ausgangswirkleistung
P_E	Eingangswirkleistung
Q	Blindleistung
R	ohmscher Widerstand

$r_{T/D}$	differentieller Bahnwiderstand von Transistor/Diode
s	Sternpunkt, Laplace-Operator
S_U	Schaltfunktion
$S_{(i)a,b,c}$	reale Schalter der jeweiligen Halbbrücke
S_A	Ausgangsscheinleistung
S_E	Eingangsscheinleistung
S_m, S_n	m,n-te Amplitude des Frequenzspektrums
$Si_{(i)a,b,c}$	ideale Schalter der jeweiligen Halbbrücke
T	allgemeine Periodendauer
t	zeitkontinuierliche Zeitvariable
t_o	Anfangszeitpunkt
T_S	Schaltperiodendauer eines Inverters
t_{aus}	Ausschaltzeitpunkt einer Halbbrücke
T_A	Ausschaltdauer eines IGBTs
T_d	Diskretisierungsdauer
t_{ein}	Einschaltzeitpunkt einer Halbbrücke
T_{Entg1}	Zeitdauer der Entgegenwirkung der Inverterströme
T_E	Einschaltdauer eines IGBTs
t_f	Abfallzeit des Stromes
t_r	Anstiegszeit des Stromes
t_s	Umschaltzeitpunkte in den einzelnen Schaltperioden
T_{VZ}	Verriegelungszeit
u	Eingangsgrößen, Laufvariable
$u(t)$	zeitabhängige Spannung
U_0	Gleichanteil der Spannung
U_n	Effektivwert der n-ten Oberschwingungsspannung
$U_{T/D}$	Spannungsabfall an Transistor/Diode
$U_{T0/D0}$	Schleusenspannung an Transistor/Diode
U_a	Ausgangsspannung der Halbbrücke a
V_j	normierte Spannung der j-ten Zelle
$V_{1,2,3}$	Verhältnis der Zwischenkreisspannungen bezogen auf die niedrigste Zwischenkreisspannung
$V_{a,b,c}$	Spannungspotentialpunkte
V_{ab}	Verkettete Spannung
$V_{aM}, V_{aN}, V_{bN}, V_{cN}$	Ausgangsspannung der jeweiligen Halbbrücke
$V_{aN,Soll}$	Sollsignal der Ausgangsspannung der Halbbrücke a
v_{CE}	Kollektor-Emitterspannung eines IGBTs
V_{dc}	Zwischenkreisspannung eines Inverters
$V_{z(i)a,b,c}$	Zellenspannung der jeweiligen Phase
x	Zustandsgrößen
y	Ausgangsgrößen
Z_L	beliebige Ausgangsimpedanz

1 Einleitung

Die Anzahl dezentraler Erzeugungsanlagen an der Stromerzeugung, wie zum Beispiel Photovoltaik- oder Windkraftanlagen, stieg in den letzten Jahren kontinuierlich an und wird auch in den nächsten Jahren, aufgrund der bestehenden Rahmenbedingungen (Förderungen von Ökostromanlagen, Technologieentwicklung), steigen. Durch die größer werdende Zahl an dezentralen Kraftwerken in den Verteilnetzen auf Nieder- oder Mittelspannungsebene, müssen diese dezentralen Anlagen entsprechend ihrer individuellen Möglichkeiten in die entsprechenden Netze und Märkte integriert werden. Um dies zu gewährleisten, muss die Betriebsweise dieser Netze angepasst werden.

Das Austrian Institute of Technology (AIT) hat sich die Einrichtung eines Forschungslabors für verteilte Stromerzeugung, das das österreichische Mitglied eines Europäischen Labornetzwerkes (EU Laboratory for Distributed Energy Resources, Network of Excellence) sein wird, zum Ziel gesetzt. Mit Aufbau und Betrieb einer solchen experimentellen Laborumgebung zur Echtzeitsimulation von elektrischen Netzen und Komponenten, sollen in diesem Labor die völlig neuen technologischen und organisatorischen Anforderungen an das sich verändernde Stromversorgungssystem untersucht werden.

Um nun Prüfspannungen beziehungsweise transiente Netzzustände generieren zu können, werden steuerbare Wechsellspannungsquellen benötigt. Im Leistungsbereich bis 100 kW geschieht dies mit Hilfe von Linearverstärkern. Bei höheren Leistungen bis 500 kW soll dies über Verstärker mit pulsweitenmodulierter Schaltstufe realisiert werden. Die Stärken des Linearverstärkers liegen in der hohen Genauigkeit und Bandbreite, während die geschaltete Variante geringe Kosten, geringe Verluste und die Möglichkeit der Rückspeisefähigkeit aufweist.

Die vorliegende Arbeit dient als Grundlage für die Konzipierung von leistungsfähigen gepulsten Spannungsverstärkern mit Rückspeisemöglichkeit.

Neben der Einleitung (Kapitel 1) unterteilt sich die Arbeit in folgende Kapitel:

Kapitel 2 Dieses Kapitel zeigt die Ergebnisse einer Markterhebung. Die unterschiedlichen Produkte werden untereinander verglichen und in ihre Einzelkomponenten aufgeschlüsselt.

Kapitel 3 Innerhalb dieses Kapitels werden die in der Literatur beschriebenen Inverter Topologien vorgestellt. Es gibt Auskunft über Funktionsweise, Vor- und Nachteile einzelner Topologien.

Kapitel 4 In diesem Kapitel erfolgen vertiefende Berechnungen und Simulationen, ausgewählter Inverter Topologien und Filterstrukturen. Diese werden mit MATLAB[®] 7.6.0 sowie SIMULINK[®] 7.1 und im Speziellen der Toolbox PLECS Version 2.2.4 des Unternehmens Plexim durchgeführt. Mathematische Grundlagen die zur Beschreibung nötig sind, werden zum besseren Verständnis an geeigneter Stelle angeführt

Kapitel 5 Abschließend erfolgt eine Diskussion der Ergebnisse.

2 Markterhebung

Die Markterhebung dient dazu, geeignete Produkte verschiedener Hersteller miteinander zu vergleichen und zu prüfen, ob die am Markt erhältlichen Produkte den Mindestanforderungen entsprechen. Zusätzlich wurden für eine erste Kostenabschätzung unverbindliche Angebote eingeholt.

2.1 Mindestanforderungen

- 4 Quadrantenbetrieb mit Rückspeisung ins Netz
 - Ausgangsfrequenzbereich: 0-2 kHz
 - Ausgangsspannung: $480\text{ V} = 400\text{ V} + 20\% \text{ RMS}$ (verkettet)
 - Leistung: 500 kW/500 kVA
 - Wirkungsgrad: mindestens 0.96
-

Tabelle 2.1: Mindestanforderungen

Tabellen 2.2 und 2.3 geben eine Übersicht, ob die Produkte der angeführten Hersteller die geforderten Parameter erfüllen.

Unternehmen	Produkt Serie	4-Q	P: 500kW	Ua: 480V	$\eta^6 \geq 0.96$
pDrive	MX pro 4V-Serie	✓ ¹	✓	✓	✓
ABB	ACS800-17	✓ ³	✓	✓	✓
Danfoss	FC302	✓ ²	✓	✓	✓
Siemens	SINAMICS S150	✓ ³	✓	✓	✓
	SIMOVERT 6SE71 ⁴	✓ ³	✓	✓	✓
Schneider Electric	Altivar 71	✓ ¹	✓	✓	✓
Vacon	Vacon NXP/C	✓ ³	✓	✓	✓
EAP(Toshiba)	VF-AS1	✓ ²	✓	✓	✓

Tabelle 2.2: Parameter 1.Teil

Unternehmen	Produkt Serie	f: 0-2kHz	f mit Sinusfilter	$\eta^7 \geq 0.96$
pDrive	MX pro 4V-Serie	0-300Hz	100Hz	✓
ABB	ACS800-17	0-300Hz	120Hz	0.95
Danfoss	FC302	0-800Hz	60Hz	✓
Siemens	SINAMICS S150	0-300Hz	- ⁸	- ⁸
	SIMOVERT 6SE71	0-200Hz	- ⁸	- ⁸
Schneider Electric	Altivar 71	0-500Hz	100Hz	✓
Vacon	Vacon NXP/C	0-320Hz ⁵	70Hz	0.945
EAP(Toshiba)	VF-AS1	0-500Hz	0-500Hz	✓

Tabelle 2.3: Parameter 2.Teil

Wie aus Tabelle 2.3 ersichtlich, können alle Mindestanforderungen bis auf den gewünschten Frequenzbereich erfüllt werden, beziehungsweise wird bei Verwendung von Sinusfiltern der geforderte Wirkungsgrad in manchen Fällen nicht erreicht.

¹ 4 Quadrantenbetrieb ist nur mittels Zusatzgerät möglich. Das Zusatzgerät ist als Active Front End (AFE) ausgeführt.

² 4 Quadrantenbetrieb ist nur mittels Zusatzgerät möglich. Das Zusatzgerät wird für die Rückspeisung verwendet.

³ 4 Quadrantenbetrieb wird standardmäßig als AFE ausgeführt.

⁴ Dieses Produkt läuft laut Hersteller ab 2012 aus.

⁵ Die maximale mögliche Frequenz 7200Hz. Für diesen Frequenzbereich wird aber kein Filter angeboten.

⁶ Der Wirkungsgrad beinhaltet den Sinusfilter nicht.

⁷ Wirkungsgrad inklusive Sinusfilter.

⁸ Der Sinusfilter ist für diesen Leistungsbereich nicht verfügbar.

Tabelle 2.4 zeigt welche Hersteller den 4 Quadrantenbetrieb nicht standardmäßig zur Verfügung stellen, sondern diesen über zusätzliche Rückspeiseeinheiten realisieren. Diese Rückspeiseeinheiten ersetzen den Eingangsgleichrichter oder werden diesem parallel geschaltet (siehe Kapitel 2.4.3).

Unternehmen	4 Quadrantenbetrieb mit Rückspeiseeinheit ausgeführt als		Rückspeiseserie
	AFE	Rückspeiseeinheit	
pDrive	✓	-	<pDrive> AFE 400 540kW
Danfoss	-	✓	Revcon
Schneider Electric	✓	-	-
EAP(Toshiba)	-	✓	Revcon

Tabelle 2.4: 4 Quadrantenbetrieb

Alle anderen Hersteller führen den 4 Quadrantenbetrieb standardmäßig als AFE aus.

2.2 Angebote

Nachvollgende Tabellen beinhalten die unverbindlichen Angebote der Hersteller basierend auf den Mindestanforderungen, die in Kapitel 2.1 aufgeführt werden. 2.1.

Produkt Serie	AFE in €	Ausgangs-umrichter in €	Sinus-filter in €	Angebot in € (exkl. USt.)
MX pro 4V-Serie	23.810,00	17.525,00	15.111,00	56.446,00
ACS800-17		51.000,00	9.187,00	60.187,00
SINAMICS S150		85.000,00	- ¹	85.000,00
SIMOVERT 6SE71		95.000,00	- ¹	95.000,00
Altivar 71	- ²	- ²	- ²	- ²
Vacon NXC		68.520,00	17.880,00	86.400,00

Tabelle 2.5: Angebote Teil 1

Produkt Serie	Rückspeiseeinheit in €	Eingangsgleichrichter in €	Ausgangs-umrichter in €	Sinus-filter in €	Angebot in € (exkl. USt.)
FC302	- ²	- ²	- ²	- ²	- ²
VF-AS1	23.290,00	41.755,00		7.920,60	85.974,60

Tabelle 2.6: Angebote Teil 2

¹ Der Sinusfilter ist für diesen Leistungsbereich nicht verfügbar.

² Das angeforderte Anbot blieb bis dato vom Hersteller unbeantwortet.

2.3 Invertergesamtsystem

Die zuvor aufgelisteten Umrichtersysteme lassen sich wie in Abbildung 2.1 gezeigt, in allgemeiner Form darstellen.

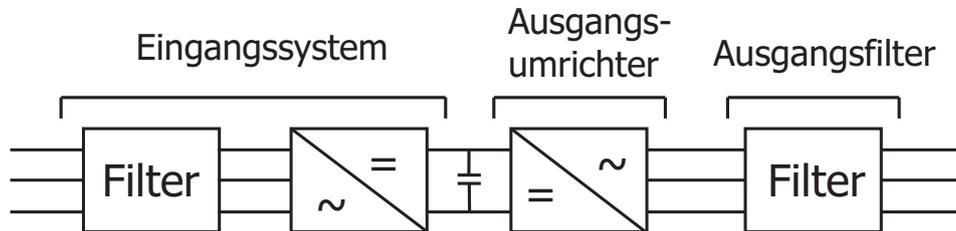


Abbildung 2.1: allgemeines Umrichtersystem

Die Gesamtsysteme gliedern sich in folgende Teilkomponenten

- **Eingangssysteme**
 - AFE
 - Eingangsgleichrichter
 - Rückspeiseeinheiten
- **Ausgangsumrichter**
- **Ausgangsfilter**
 - Sinusfilter

2.4 Beschreibung der Teilkomponenten

2.4.1 AFE

Das AFE in Abbildung 2.2 ist eine aktiv gepulste Ein-/Rückspeiseeinheit für Vierquadrant-Betrieb, d.h. der Energiefluss kann sowohl vom Netz zum Zwischenkreis als auch in umgekehrter Richtung erfolgen.[AG08] Es besteht aus einem selbstgeführten IGBT-Wechselrichter und einer Filtereinheit¹ Der Netzwechselrichter arbeitet nach dem Verfahren der Pulsweitenmodulation. Die dreiphasige Netzspannung wird in eine Gleichspannung umgeformt. Damit wird der DC-Zwischenkreis des Frequenzumrichters versorgt. Durch den Filter (meist eine LC oder LCL Kombination) werden die durch den Eingangsumrichter erzeugten Oberschwingungen weitestgehend herausgefiltert. Daraus resultiert eine nahezu sinusförmige Stromaufnahme am Eingang sowie eine Verringerung der Netzzrückwirkungen (siehe Abbildung 2.3).

Der größte Nachteil sind die hohen Kosten, die sich aus der IGBT-Brücke und der zusätzlichen Filterung ergeben. Demgegenüber stehen die relativ geringen Netzzrückwirkungen. Das AFE stellt somit die höchstwertige Ein-/oder Rückspeiseeinheit dar.

¹Einige Hersteller verwenden den Begriff AFE für den IGBT-Wechselrichter. Das Filter wird hierbei als eigene Einheit betrachtet.

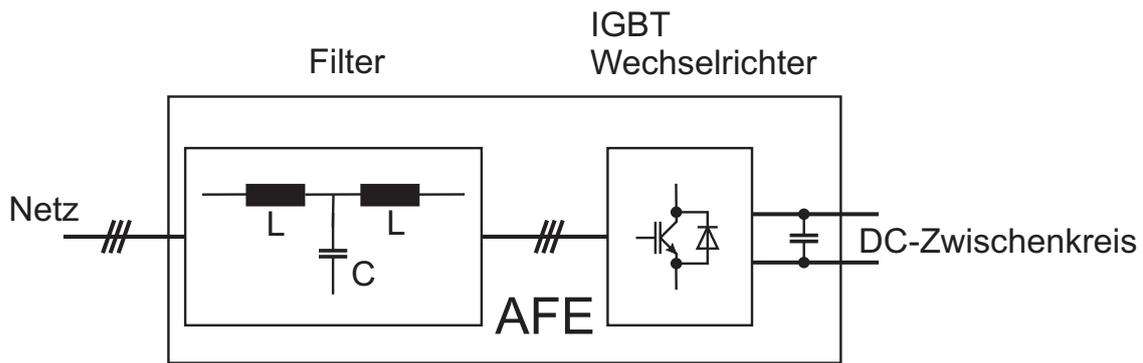


Abbildung 2.2: AFE

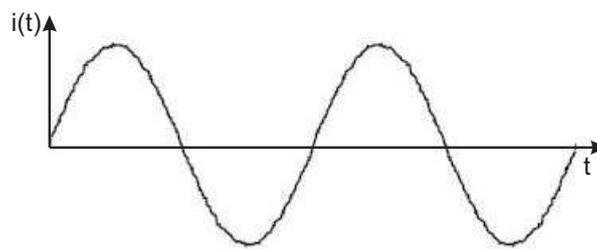


Abbildung 2.3: Qualitativer Netzstromverlauf des AFE in einer Phase[ABB01]

2.4.2 Eingangsgleichrichter

Aus der Markterhebung gehen zwei gebräuchliche Varianten für den Eingangsgleichrichter hervor:

- 6-pulsige Einspeisung mit einer B6 Brückenschaltung
- 12-pulsige Einspeisung mit zwei parallel geschalteten B6 Brückenschaltungen und einem Dreiwicklungstransformator

2.4.2.1 6-pulsige Einspeisung

Dieses Prinzip wird von den Unternehmen Danfoss und Schneider Electric angewandt. Bei 6-pulsigen Gleichrichterschaltungen handelt es sich um netzgeführte Drehstrom-Brückenschaltungen, die typischerweise mit Thyristoren oder Dioden ausgeführt werden (siehe Abbildung 2.4). Diesen Gleichrichtern wird in der Regel eine AC-Drossel und/oder eine DC-Drossel nachgeschaltet. Die Drosseln bewirken eine Glättung des Netzstromes und somit eine Verringerung der Stromoberschwingungen, insbesondere bei den Ordnungszahlen 5 und 7. Je größer diese Induktivitäten ausgeführt werden, desto besser wird der Netzstrom geglättet (siehe Abbildung 2.5). Es treten nur ungeradzahlige, nicht durch drei teilbare Oberschwingungsströme mit folgenden Ordnungszahlen h auf: $h = n \cdot 6 \pm 1$ mit $n = 1, 2, 3, \dots$ d.h. $h = 5, 7, 11, 13, 17, 19, \dots$ [AG08]

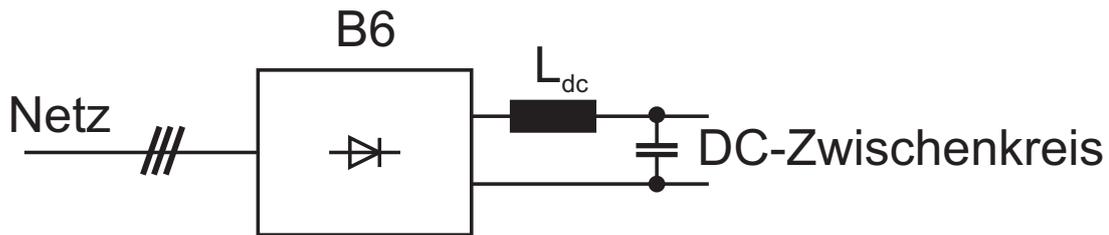


Abbildung 2.4: 6-Puls Einspeisung

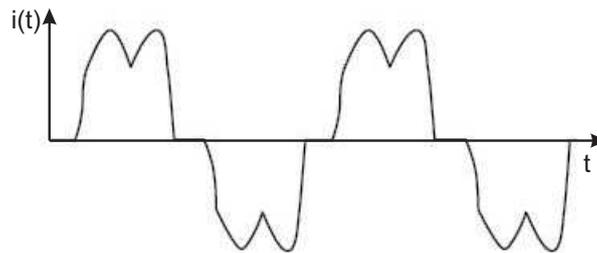


Abbildung 2.5: Qualitativer Netzstromverlauf in einer Phase [ABB01]

Der größte Nachteil dieser Einspeiseform sind die damit verbundenen größten Netzrückwirkungen. Demgegenüber steht der einfache Aufbau und die geringeren Kosten.

2.4.2.2 12-pulsige Einspeisung

Die Firma TOSHIBA verfolgt das Prinzip der 12-pulsigen Einspeisung, welche den Vorteil der erheblich geringeren Netzrückwirkungen, als mit der 6-pulsigen Standardvariante, mit sich bringt. Es werden dabei zwei gleiche 6-pulsige Gleichrichter aus zwei verschiedenen Wicklungssystemen gespeist, deren Spannungen um 30° gegeneinander phasenverschoben sind. Dies erreicht man wie in Abbildung 2.6 gezeigt, durch den Einsatz eines Dreiwicklungstransformators, dessen eine Unterspannungswicklung in Stern, die andere in Dreieck geschaltet ist. Durch die Phasenverschiebung der beiden Sekundärspannungen von 30° kompensieren sich die in den Eingangsströmen der beiden 6-pulsigen Gleichrichter nach wie vor vorhandenen Oberschwingungsströme mit den Ordnungszahlen $h = 5, 7, 17, 19, 29, 31, 41, 43, \dots$, sodass am Netzanschlusspunkt auf der Primärseite des Dreiwicklungstransformators theoretisch nur noch ungeradzahlige, nicht durch drei teilbare Oberschwingungsströme mit folgenden Ordnungszahlen h auftreten: $h = n \cdot 12 \pm 1$ mit $n = 1, 2, 3, \dots$ das heißt, $h = 11, 13, 23, 25, 35, 37, 47, 49, \dots$ [AG08] Abbildung 2.7 zeigt den qualitativen Verlauf des Netzstromes in einer Phase.

Die größten Nachteile dieser Einspeiseform sind die speziellen Transformatoren und die höheren Kosten im Vergleich zum 6-Puls-Gleichrichter. Vergleicht man jedoch Abbildung 2.5 mit Abbildung 2.7, so erkennt man unschwer die geringeren Netzrückwirkungen dieser Variante.

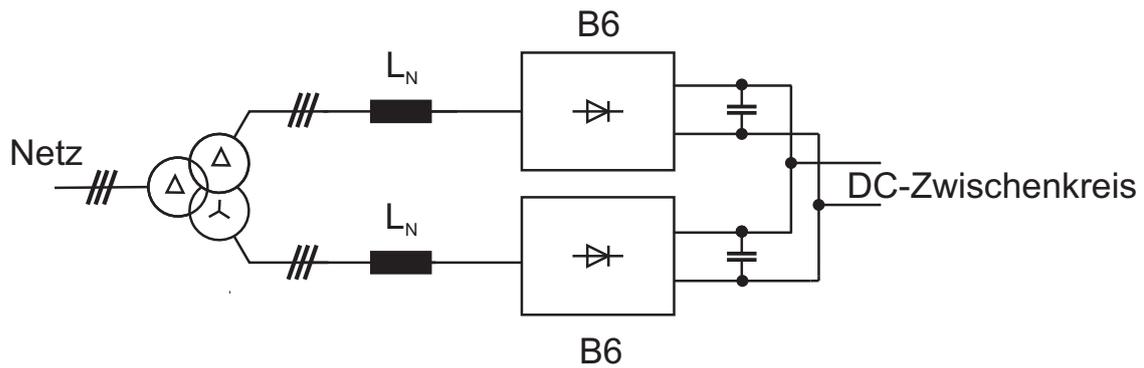


Abbildung 2.6: 12-Puls Einspeisung mit Dreiwicklungstransformator

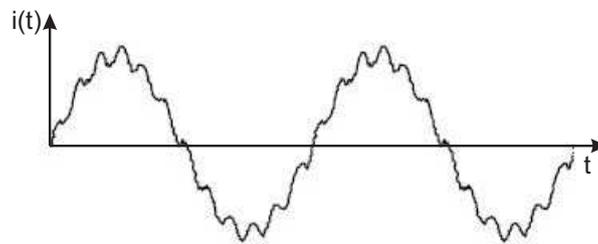


Abbildung 2.7: Qualitativer Netzstromverlauf in einer Phase [ABB01]

2.4.3 Rückspeiseeinheit

Wie Tabelle 2.2 und 2.4 zu entnehmen ist, bieten nicht alle Hersteller den 4 Quadrantenbetrieb standardmäßig an. Diese Betriebsart ist nur über zusätzliche Rückspeiseeinheiten möglich. Man unterscheidet zwischen zwei Arten der Rückspeisung:

1. Die Rückspeiseeinheit in Abbildung 2.8 dient ausschließlich der Rückspeisung. Sie ist als IGBT-Wechselrichter ausgeführt. Die Einspeisung erfolgt über einen Eingangsgleichrichter.

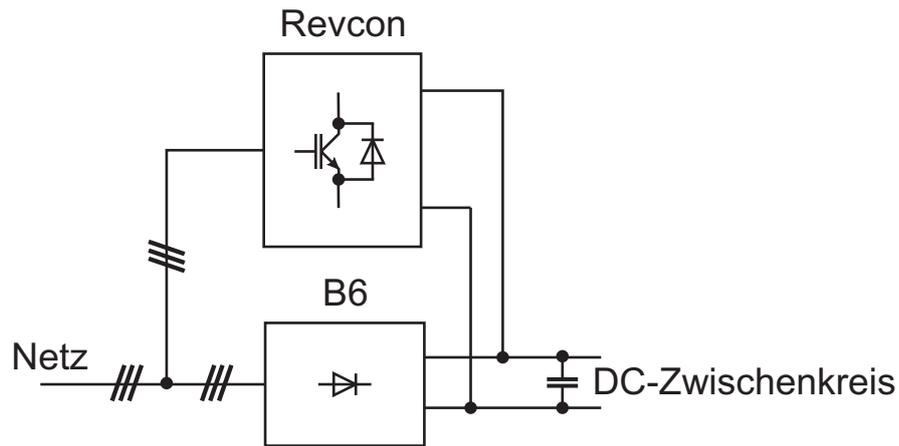


Abbildung 2.8: Rückspeisung 1

- Die Rückspeiseeinheit in Abbildung 2.9 ist als Ein-/Rückspeiseeinheit (AFE) ausgeführt und ersetzt somit den Eingangsgleichrichter (siehe 2.4.1).

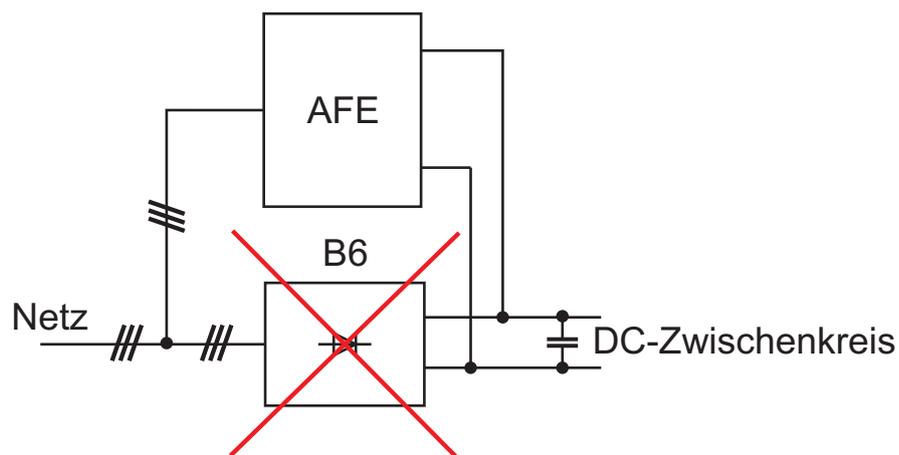


Abbildung 2.9: Rückspeisung 2

Der Eingangsgleichrichter ist zwar im Gerät verbaut, wird aber nicht verwendet. Dies hat laut Hersteller aber keine Auswirkung auf den Preis.

2.4.4 Ausgangsumrichter

Beim Ausgangsumrichter in Abbildung 2.10 handelt es sich um einen IGBT-Pulswechselrichter. Die DC-Zwischenkreisspannung wird dabei in eine 3-phasige Wechselspannung beliebiger Amplitude und Frequenz umgeformt.

Die Markterhebung ergab, dass ausnahmslos alle Hersteller den ausgangsseitigen Umrichter als IGBT-Pulswechselrichter ausführen. Dem Ausgangsumrichter werden häufig

Filter nachgeschaltet, diese sind Extraoptionen, die bei den Herstellern zusätzlich geordert werden müssen.

Hervorgerufen durch die hohen Schaltfrequenzen kommen Drosseln oder du/dt -Filter zur Verminderung der Spannungsteilheiten beziehungsweise Sinusfilter zur Verringerung der Oberschwingungen zum Einsatz. Im Weiteren wird näher auf den Sinusfilter eingegangen, da dieser sowohl die Spannungsteilheiten als auch die Oberschwingungen reduziert.

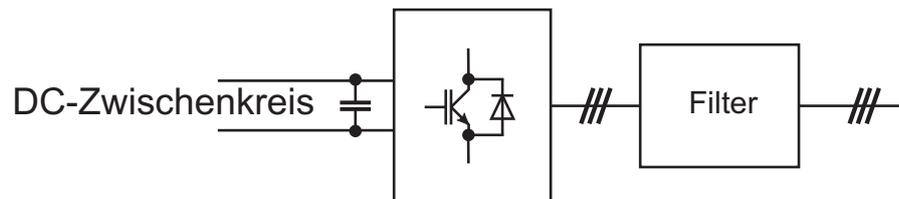


Abbildung 2.10: Ausgangsumrichter

2.4.5 Sinusfilter

Sinusfilter sind LC-Tiefpassfilter und stellen die teuerste Filterlösung dar. Sie können bis zu 27% des Gesamtpreises ausmachen (siehe Tabelle.2.5). Diese Filter reduzieren Spannungsteilheiten noch wesentlichlicher als du/dt -Filter. Der Betrieb mit Sinusfilter bringt aber deutliche Einschränkungen mit sich, hinsichtlich der maximalen Ausgangsfrequenz sowie der Spannungs- und Stromausnutzung des Wechselrichters.

Wie in Abbildung 2.11 dargestellt, filtert der Sinusfilter aus dem Pulsmuster des Wechselrichters die Grundschwingung heraus, sodass am Filterausgang eine sinusförmige Spannung anliegt, die nur noch einen sehr geringen Oberschwingungsanteil aufweist. [AG08]

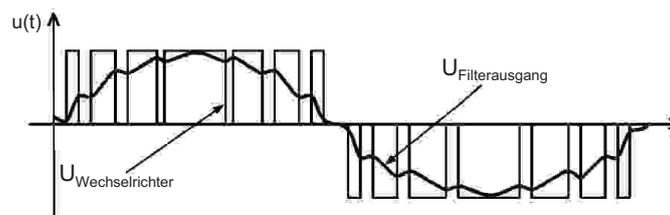


Abbildung 2.11: Ausgangsspannung einer Phase [AG08]

3 Literaturrecherche

Drei Phasen Spannungsinverter werden dazu eingesetzt, 3-phasige Spannungssysteme nahezu beliebiger Spannungshöhe, Phasenlage und Frequenz zur Verfügung zu stellen. Ziel dieser Recherche ist es einen Überblick über die vorhandenen Topologien zu geben und ihre Vor-/und Nachteile bezüglich der Vorgabe verschiedener Spannungsformen und dem Betrieb an beliebigen Lasten herauszuarbeiten. Abbildung.3.1 zeigt eine Übersicht der Inverter-Topologien, wobei auf jene mit Gleichspannungszwischenkreis näher eingegangen wird.

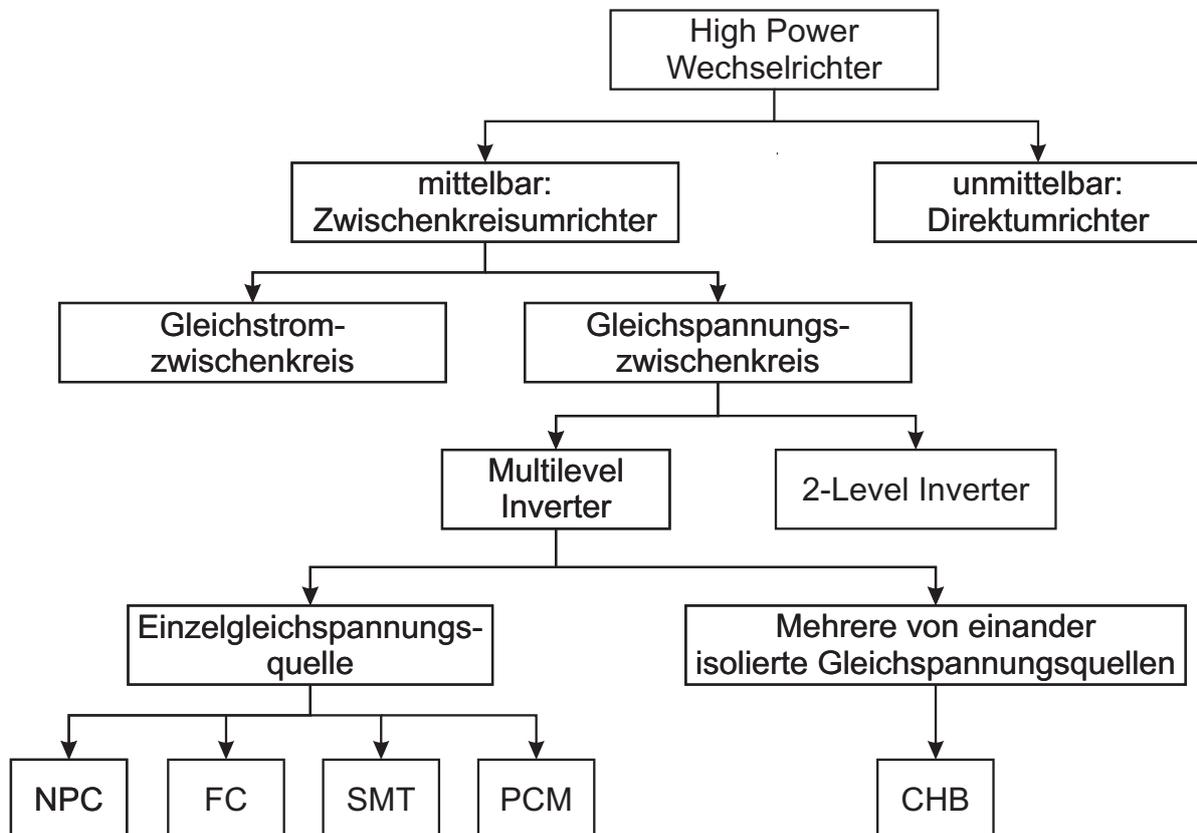


Abbildung 3.1: Übersicht der Inverter-Topologien

3.1 Einführung in die Pulswechselrichter

Unter dem Begriff *Level* versteht man die Anzahl der Spannungsstufen, die der Inverter an seinem Ausgang, bezogen auf seinen Bezugspunkt ausgeben kann. Inverter können als Umschalter aufgefasst werden, die zwischen den einzelnen Potentialen hin und her schalten. Je höher die Anzahl der Levels umso geringer ist die Schaltbelastung der einzelnen Schalter, was zur Folge hat, dass die geforderte Sollspannung noch feiner nachgebildet werden kann (siehe Abbildung 3.2). Mit der Anzahl der Levels steigt der Bauteil Aufwand und es kommt zu einer Erhöhung der Komplexität bezüglich der Ansteuerung und Regelung des Inverters.

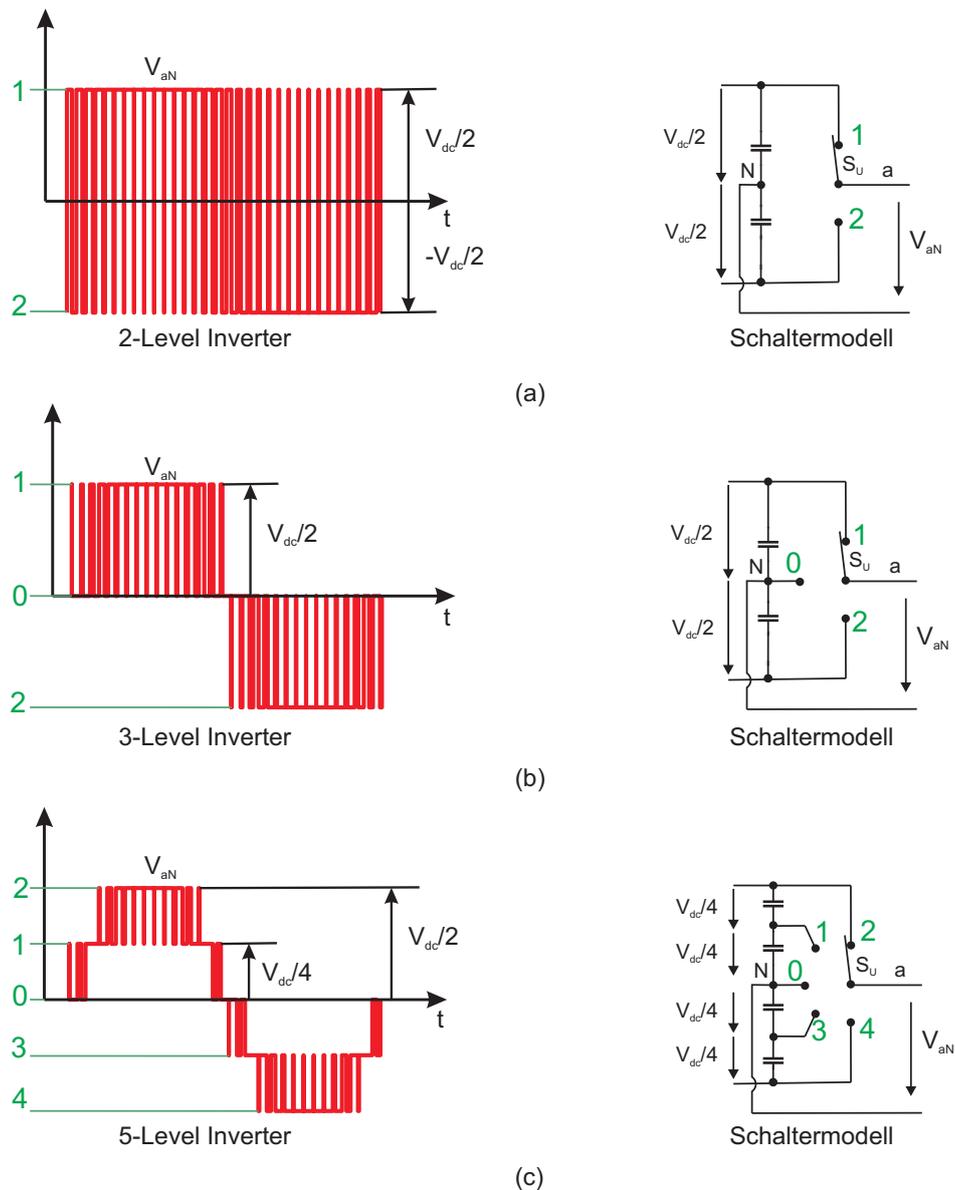


Abbildung 3.2: Spannungslevels [SPE08]

Die grünen Ziffern geben an, zwischen welchen Potentialen im Schaltermodell, für die jeweilige Stufe, geschaltet wird.

3.2 2-Level Inverter

Der 2-Level Inverter erzeugt, bezogen auf seinen Bezugspunkt M, eine Spannung mit zwei Levels[SPE08] und eine Leiter-Leiterspannung V_{ab} mit drei Levels. Dabei werden die Schalter jedes Brückenweiges alternierend ein- und ausgeschaltet (siehe Abb.3.3 (b)). Die Ausgangsspannung ist somit eine gepulste Spannung und bedarf einer Filterung. Die Qualität der Ausgangsspannung ist wesentlich von der Stabilität der Zwischenkreisspannung abhängig. Eine konstante Zwischenkreisspannung lässt sich durch geeignete Ansteuerung der geschalteten Elemente beziehungsweise einer Stabilisierung durch den Eingangsumrichter erzielen. 2-Level Inverter können folgendermaßen hinsichtlich ihres Aufbaues in 2-Level 3-Draht, 2-Level 4-Draht 3-Zweig und 2-Level 4-Draht 4-Zweig Inverter unterteilt werden, auf die in den nachfolgenden Abschnitten eingegangen wird.

3.2.1 2-Level 3-Draht Inverter (2L3D-Inverter)

Zum besseren Verständnis erfolgt eine Aufspaltung des Zwischenkreiskondensators und die Einführung des fiktiven Bezugspunktes M (siehe Abbildung 3.3 (a)). An der Funktion des Inverters ändert sich durch diese Vereinfachung nichts. Da der Sternpunkt s der Last nicht mit dem Bezugspunkt M verbunden ist, kann sich sowohl bei symmetrischer als auch bei unsymmetrischer Last kein Nullstrom ausbilden. Hervorgerufen durch asymmetrische Schalteransteuerung oder durch den Betrieb von stark asymmetrischen Lasten kommt es zu Lade- und Entladevorgängen im Zwischenkreis und somit auch zu einer Amplitudenbeeinflussung der Ausgangsspannung V_{aM} . [SPE08]

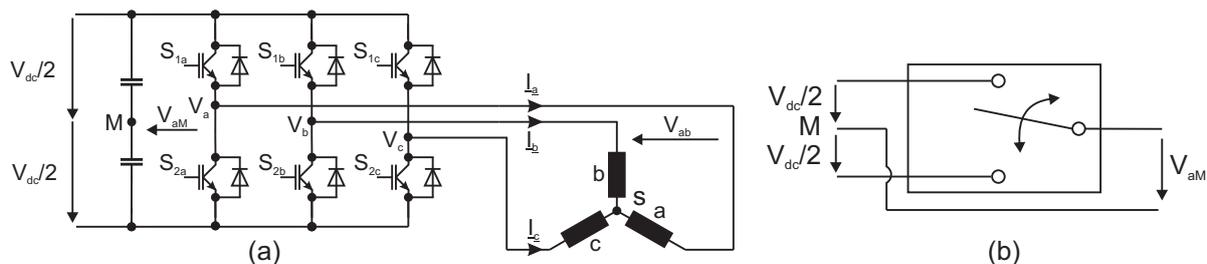


Abbildung 3.3: (a) 2-Level 3-Draht Inverter, (b) Schaltermodell für Phase a

Vorteile:

- Einfachster Aufbau
- Gut geeignet zum Betrieb symmetrischer 3-phasiger Lasten
- Es wird nur ein Zwischenkreiskondensator benötigt

Nachteile:

- Die einzelnen Brücken sind nicht voneinander entkoppelt und der Betrieb einer einphasigen Last ist nur mit Hilfe von zwei Halbbrücken möglich

3.2.2 2-Level 4-Draht Inverter

Um am 2-Level Inverter nach [ZBP⁺97] beliebige Lasten (einphasig/mehrphasig, symmetrisch/asymmetrisch, linear/nichtlinear) betreiben zu können, muss der Inverter in 4-Draht Topologie ausgeführt werden. Durch diese Maßnahme kann sich ein Neutralleiterstrom beziehungsweise Nullstrom ausbilden. Es existieren zwei Möglichkeiten solch eine Topologie mit Hilfe eines künstlichen neutralen Punktes zu erzeugen[ZBP⁺97]:

3.2.2.1 2-Level 4-Draht 3-Zweig Inverter (2L4D3Z-Inverter)

Es erfolgt eine physische Aufspaltung des Zwischenkreiskondensators und die Schaffung eines neutralen Bezugspunktes N. Der neutrale Punkt wird in der Mitte der beiden Kondensatoren ausgeführt und der Nullstrom kann fließen. Über diese Rückleitung kommt es im Falle eines DC-Nullstromes zu einer Verschiebung des Bezugspunktes, die sich wiederum negativ auf die Ausgangsspannung auswirkt.

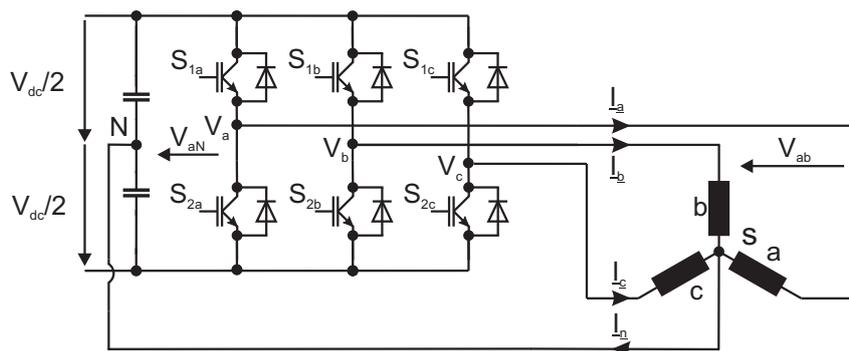


Abbildung 3.4: 2-Level 4-Draht 3-Zweig Inverter

Vorteile:

- Durch Entkopplung der einzelnen Brücken ist nun ein Betrieb an beliebigen Lasten leichter zu bewerkstelligen als im Falle des 2L3D-Inverters

Nachteile:

- Der Bezugspunkt N kann sich bleibend verschieben, daraus folgt eine unsymmetrische Spannungsbelastung der Schalter
- Es werden zwei Kondensatoren benötigt die beide auf die halbe Zwischenkreisspannung dimensioniert sein müssen
- Die Ausnützung der Zwischenkreisspannung ist bis maximal $V_{aN} = 0.5V_{dc}$ möglich

3.2.2.2 2-Level 4-Draht 4-Zweig Inverter (2L4D4Z-Inverter)

Es wird eine zusätzliche Halbbrücke hinzugefügt. Der neutrale Punkt wird in der Mitte der Halbbrücke ausgeführt. In diesem Fall kann über die zusätzliche Halbbrücke das Potential des neutralen Punktes N eingestellt werden.

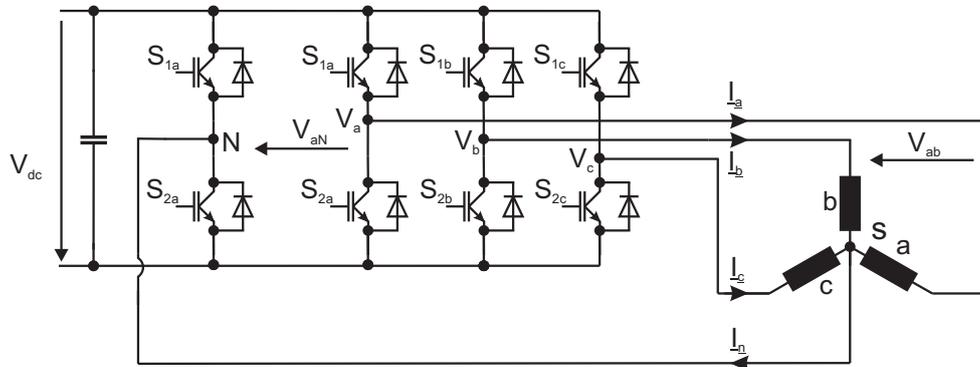


Abbildung 3.5: 2-Level 4-Draht 4-Zweig Inverter

Vorteile:

- Es wird nur ein Zwischenkreiskondensator benötigt
- Eine direkte Vorgabe des neutralen Punktes ist möglich
- Durch den zusätzlichen Zweig ist eine bessere Ausnutzung der Zwischenkreisspannung möglich. Bis zu $V_{aN} = 0.577V_{dc}$ [ZBP+97]

Nachteile:

- Komplexe Steuer und Regelung
- Größte Anzahl an Bauteilen der 2-Level Topologien

3.2.3 Vor- und Nachteile der 2-Level Inverter

Nachstehend folgen Vor- und Nachteile, im Hinblick auf die im nächsten Unterkapitel angeführten Multilevelumrichter, die allen vorangegangenen Topologien gemeinsam sind,

Vorteile:

- Wenig Bauteile
- Sehr kostengünstig
- Einfach steuer und regelbar

Nachteile:

- Sehr hohe Total Harmonic Distortion (THD)
- Die schalteten Elemente werden bei jedem Schaltvorgang mit der ganzen Zwischenkreisspannung beansprucht

3.2.4 Bauteil- und Spannungslevels Tabellen

Die nachfolgende Tabellen geben einen Überblick über den Bauteil Aufwand beziehungsweise einen Vergleich der Spannungslevels.

Inverter Typ	2L3D	2L4D3Z	2D4L4Z
Leistungsschalter	2	2	2 ^{2/3}
DC-Kreis Kondensatoren	1	2	1

Tabelle 3.1: Bauteil Aufwand pro Phase

	Ausgangsspannung V_{aN} bzw. V_{aM} V_{ab}	
Anzahl der Level	2	3

Tabelle 3.2: Anzahl der Ausgangsspannungslevel

3.3 Multilevelinverter

Multilevelinverter sind aufgrund ihrer bestehenden Vorteile gegenüber den 2-Level Invertern seit einigen Jahren Blickpunkt intensiver Forschung :

1. Geringere Schaltspannung für jedes Schaltelement
2. Geringere Schaltfrequenzen
3. Weniger Oberschwingungen
4. Kleinere LC-Ausgangsfiler (Sinusfilter)

Sobald die Anzahl von zwei Ausgangsspannungsniveaus überschritten wird spricht man von Multilevelinvertoren. Diese Multilevelinverter setzen ihre Ausgangsspannung aus stufenförmigen Pulsen zusammen und erreichen so Ausgangsspannungen mit geringeren Oberschwingungsverzerrungen. Sie lassen sich in folgende fünf Grundtypen einteilen:

1. **Neutral Point Clamped Inverter** [RLP02],[NTA81, YB00, RBW⁺07, SSML98, VEE03, CCC91]
2. **Flying Capacitor Inverter** [RLP02],[PEN01],[RBW⁺07],[SSML98]
3. **Cascaded H-Bridge Inverter** [RLP02],[ML98],[SNR98, XZC⁺08],[RP07, DZW⁺04, MS07]
4. **Spannungsaddition mit Transformatoren** [MR02],[RUF95],[GGJ08, GL04]
5. **Parallel Connected Multilevel Inverter** [SV04, JMP07, MKU00, MMK⁺03, YBL00, JGDC⁺07]

Die nachfolgenden Topologien werden teils mit Hilfe einer Phase erklärt. Diese 1-phasige Erklärung kann aber direkt auf die 3-phasige angewandt werden.

3.3.1 n-Level Neutral Point Clamped Inverter (NPC-Inverter)

Der NPC-Inverter auch Diode Clamped Inverter genannt, wird anhand des 3-Level Inverters und des 5-Level Inverters erläutert. Der Ansatz des 3-Level Inverters kann auf jede gewünschte Anzahl von Levels erweitert werden.

Der 3-Level NPC Inverter ist die erste Weiterentwicklung des 2-Level Inverters und stellt ein zusätzliches Spannungslevel zur Verfügung. [SPE08] Der 3-Level Inverter funktioniert demnach wie ein Umschalter, der drei verschiedene Spannungslevels an den Ausgang schalten kann. Damit lässt sich eine feinere Einstellung der Ausgangsspannung bewerkstelligen.

Nur Topologien mit ungerader Anzahl an Levels 3,5,7,..., bieten die natürliche Möglichkeit der Ausführung eines neutralen Punktes. [SSML98] Bei gerader Anzahl an Levels 4,6,8,..., kann dieser Punkt künstlich ausgeführt werden. [VEE03] Dieser neutrale Punkt kann durch Aufsplitten der Zwischenkreiskondensatoren, oder durch hinzufügen eines zusätzlichen vierten Zweiges realisiert werden. [ZBP⁺97],[DWH06] Durch falsches Ansteuern der IGBTs kann es bei höherer Anzahl an Spannungslevels zur Entladung der inneren Kondensatoren kommen und der n-Level Inverter entartet zu einem 3-Level Inverter. Deshalb stellt das konstante Halten der Zwischenkreisspannung V_{dc} eine besondere Herausforderung dieser Topologie dar. [KBF⁺07]

Unter den 3-Level Invertoren existieren die gleichen Untertopologien wie beim 2-Level Inverter (siehe Abb. 3.6) :

- 3-Level 3-Draht Inverter (3L3D-Inverter)
- 3-Level 4-Draht 3-Zweig Inverter (3L4D3Z-Inverter)
- 3-Level 4-Draht 4 -Zweig Inverter (3L4D4Z-Inverter)

Anhand einer Phase des 5-Level Inverters wird die Funktionsweise erklärt (siehe Abb. 3.7). Die IGBTs $S_{2a} - S_{5a}$ sind leitend, die restlichen sperren. Über die Klemmdioden D_{1aK} und die leitenden Schalter $S_{2a} - S_{4a}$ wird die Spannung $V_{dc}/4$ an den Ausgang "geklemmt". Die Klemmdiode D_{2aK} und der Schalter S_{5a} stellen den Zweig für einen möglicherweise auftretenden Rückstrom zur Verfügung.

Während die Spannungsbelastung an den Schaltern und den dazugehörigen Freilaufdioden $V_{dc}/(n - 1)$ beträgt, müssen die Klemmdioden für unterschiedliche Blockierspannungen ausgelegt sein. Aus Abb.3.7(b) ist ersichtlich, dass, wenn die Schalter $S_{1a} - S_{4a}$ leiten, die einzelne Klemmdiode D_{1aK} eine Blockierspannung von mindestens $3V_{dc}/4$ aufweisen muss. Als Abhilfe werden zur gleichmäßigen Blockierspannungsaufteilung mehrere Dioden in Serie geschaltet. [RLP02] Dies führt jedoch zu einer deutlichen Erhöhung des Bauteilaufwandes (siehe Tabelle 3.3).

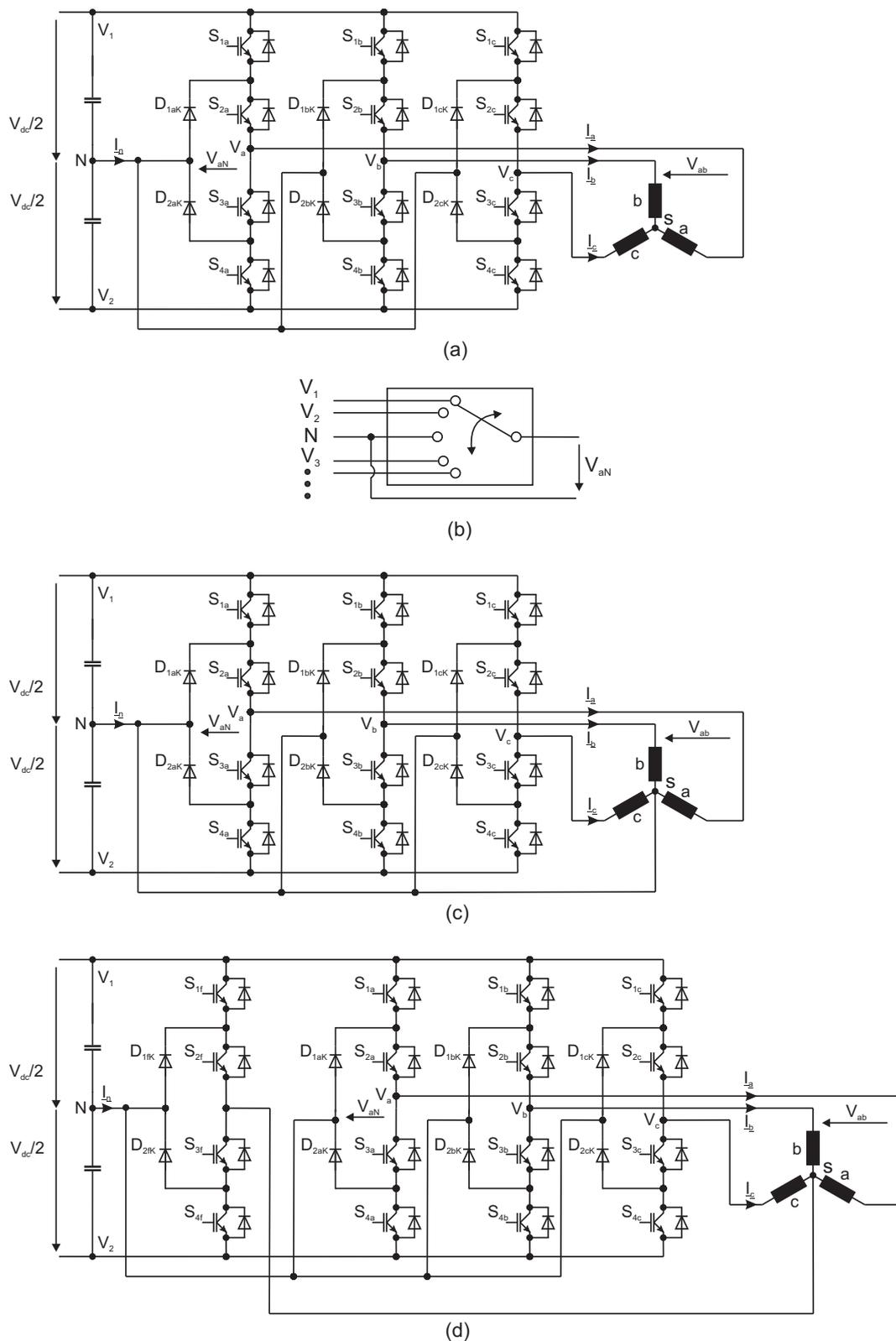


Abbildung 3.6: (a) 3L3D-Inverter, (b) Funktionsprinzip für n-Level-Inverter, (c) 3L4D3Z-Inverter, (d) 3L4D4Z-Inverter

Der rote Pfad stellt den Weg für den Hin-, der violette Pfad den Weg für den Rückstrom dar.

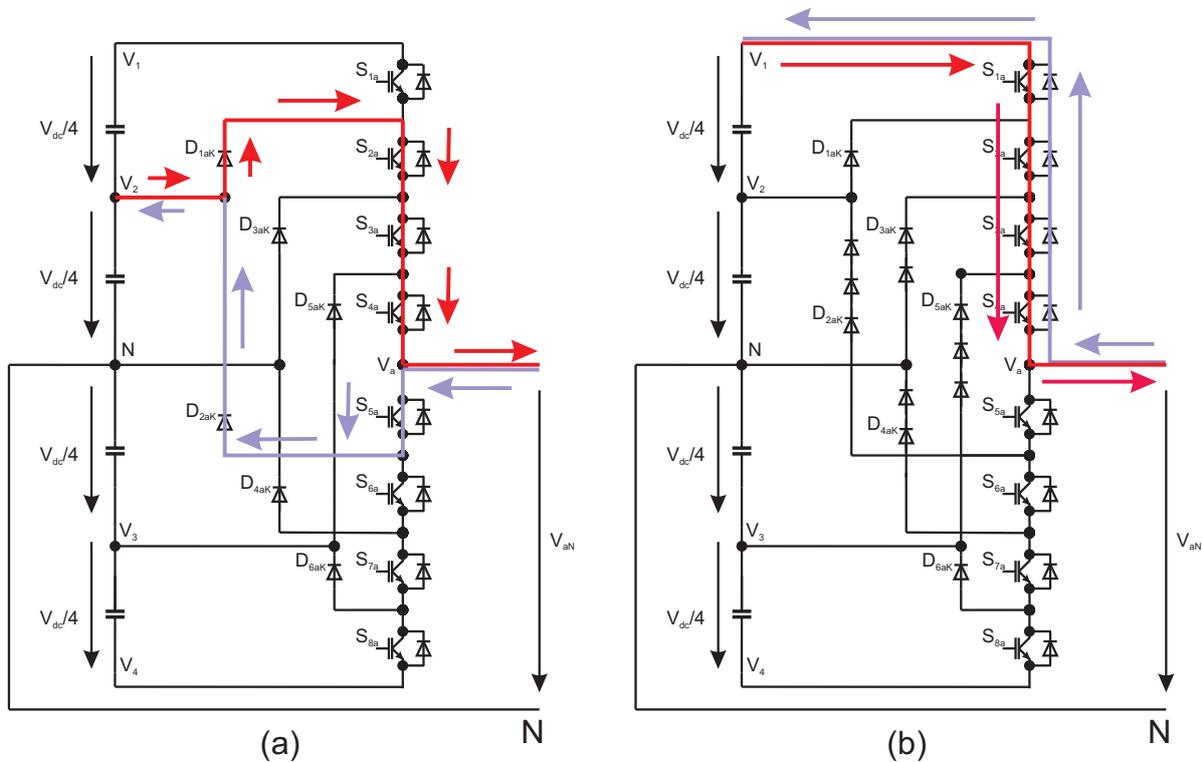


Abbildung 3.7: (a) Ungleichmäßige Aufteilung der Blockierspannung der Klemmdioden
(b) Gleichmäßige Aufteilung der Blockierspannung der Klemmdioden

3.3.1.1 Vor und Nachteile des NPC-Inverters

Vorteile:

- Geringere THD der Ausgangsspannung als die 2-Level-Inverter Struktur
- Spannungsbelastung der Schalter sinkt auf $V_{dc}/(n - 1)$

Nachteile:

- Erhöhter Bauteil Aufwand und damit erhöhte Verluste
- Steigende Kosten aufgrund des erhöhten Bauteil aufwandes
- Komplexerer Steuer- beziehungsweise Regelaufwand
- Schwierige Stabilisierung der Zwischenkreisspannung

3.3.1.2 Bauteil- und Spannungslevels Tabellen

Tabelle 3.3 gibt einen Überblick über den Bauteilaufwand. Tabelle 3.4 listet die Ausgangsspannungslevels auf. Nachfolgende Tabellen gelten unter der Annahme, dass an jedem Zwischenkreiskondensator die gleiche Spannung anliegt.

Inverter Typ	nL3D	nL4D3Z		nL4D4Z	
	n=3,4,5,6...	n=4,6,...	n=3,5,...	n=4,6,...	n=3,5,...
Leistungsschalter	$2(n-1)$	$2(n-1)$	$2(n-1)$	$2(n-1) \cdot 4/3$	$2(n-1) \cdot 4/3$
Klemm-Dioden ¹	$2(n-2)$	$2(n-2)$	$2(n-2)$	$2(n-2) \cdot 4/3$	$2(n-2) \cdot 4/3$
Klemm-Dioden ²	$(n-1)(n-2)$	$(n-1)(n-2)$	$(n-1)(n-2)$	$(n-1)(n-2) \cdot 4/3$	$(n-1)(n-2) \cdot 4/3$
DC-Kreis Kondens.	n-1	n	n-1	n	n-1

Tabelle 3.3: Bauteilaufwand pro Phase

	Ausgangsspannung	
	V_{aN}	V_{ab}
Anzahl der Level	n	2n-1

Tabelle 3.4: Anzahl der Ausgangsspannungslevels

¹Anzahl der Klemmdioden bei ungleichmäßiger Aufteilung der Blockierspannung

²Anzahl der Klemmdioden bei gleichmäßiger Aufteilung der Blockierspannung

3.3.2 n-Level Flying Capacitor Inverter (FC-Inverter)

Eine andere Möglichkeit um verschiedene Spannungslevels am Ausgang zur Verfügung zu stellen, bietet der FC-Inverter. Im Gegensatz zum NPC-Inverter klemmt er die Spannung über sogenannte "Flying Capacitors" ($C_1 - C_3$ in Abb.3.8) an den Ausgang.

Möchte man beispielsweise $+V_{dc}/4$ an den Ausgang klemmen, so leiten die Schalter S_{1a}, S_{2a}, S_{4a} und S_{6a} . Man erhält $+V_{dc}/2$ von den oberen beiden C_4 , $-V_{dc}/2$ von allen C_2 , $+V_{dc}/4$ von $C_1 = V_{aN}$ siehe Abb.3.8(a). Ein positives Vorzeichen bedeutet hier, dass der Kondensator entladen, ein negatives, dass er geladen wird. Daraus folgt

$$V_{aN} = +V_{dc}/2 - V_{dc}/2 + V_{dc}/4 = V_{dc}/4 \quad (3.1)$$

Die gleiche Ausgangsspannung erhält man mit den Schalterzuständen S_{1a}, S_{3a}, S_{4a} und S_{7a} , diese sind leitend (siehe Abb.3.8(b)). Bei dieser Schaltungsvariante fließt der Strom durch die C_2 Kondensatoren in die entgegengesetzte Richtung.

$$V_{aN} = +V_{dc}/2 - 3V_{dc}/4 + V_{dc}/2 = V_{dc}/4 \quad (3.2)$$

Mit Hilfe redundanter Schalterzustände können die Spannungen der "Flying Capacitors" konstant gehalten werden.

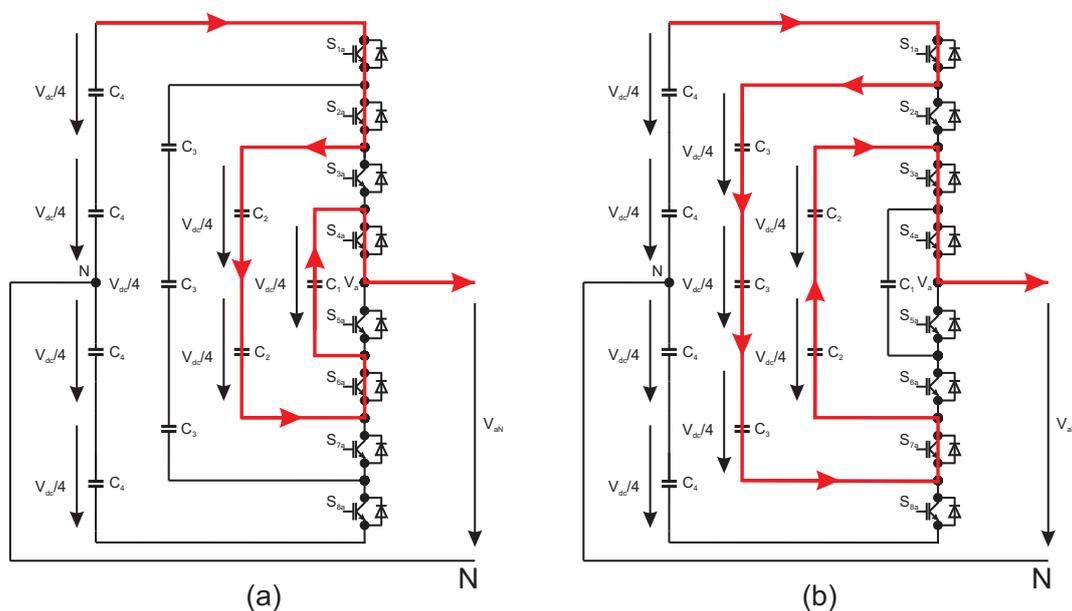


Abbildung 3.8: 5-Level FC-Inverter

(a) 1 Strompfad für $V_{aN} = V_{dc}/4$

(b) 2 Strompfad für $V_{aN} = V_{dc}/4$

3.3.2.1 Vor- und Nachteile des FC-Inverters

Vorteile:

- Geringere THD der Ausgangsspannung als die 2-Level-Inverter Struktur
- Geringere Spannungsunstabilitäten der Zwischenkreiskondensatoren beziehungsweise durch viele redundante Schaltunsmöglichkeiten leichtere Regelung derselben
- Es werden keine Klemmdioden benötigt

Nachteile:

- "Flying Capacitors" müssen vorgeladen werden
- Sehr viele Kondensatoren werden benötigt
- Schaltfrequenz des Inverters und Größe der "Flying Capacitors" verhalten sich indirekt proportional zueinander [RBW⁺07]

3.3.2.2 Bauteil- und Spannungslevels Tabellen

Tabelle 3.5 gibt einen Überblick über den Bauteilaufwand. Tabelle 3.6 listet die Ausgangsspannungslevels auf. Nachfolgende Tabellen gelten unter der Annahme, dass an jedem "Flying Capacitor" eine Spannung anliegt, die gleich der Blockierspannung der einzelnen IGBTs ist.[RLP02] Für die in Abb.3.8 gezeigten Inverter Zweige gilt:

$$V_{dc}/(n - 1) = V_{dc}/4 \quad (3.3)$$

Inverter Typ	nL3D	nL4D3Z	
	n=3,4,5,6...	n=4,6,...	n=3,5,...
Leistungsschalter	2(n-1)	2(n-1) · 4/3	2(n-1) · 4/3
"Flying Capacitors"	(n-1)(n-2)/2	(n-1)(n-2)/2 · 4/3	(n-1)(n-2)/2 · 4/3
DC-Kreis Kondensatoren	n-1	n	n-1

Tabelle 3.5: Bauteilaufwand pro Phase

	Ausgangsspannung	
	V_{aN}	V_{ab}
Anzahl der Level	n	2n-1

Tabelle 3.6: Anzahl der Ausgangsspannungslevels

3.3.3 Cascaded H-Bridge Inverter (CHB-Inverter)

Der CHB-Inverter setzt sich aus einer Serienschaltung von k -Zellen zusammen. Die Ausgangsspannung ergibt sich dann durch Superposition der einzelnen Zellenspannungen. Es gilt:

$$V_{aN} = V_{z1a} + V_{z2a} + \dots + V_{zka} \quad (3.4)$$

$V_{zja,b,c} \dots$ Ausgangsspannung der j -ten Zelle $j = 1, 2, \dots, k$

Dadurch werden Ausgangsspannungen erreicht die höher als die Blockierspannungen der Leistungsbauteile sind. Die einzelnen Zellen können mit niedrigeren Frequenzen getaktet werden als bei herkömmlichen Topologien (NPC, FC) wodurch die Schaltverluste verringert werden. Bei dieser symmetrischen Anordnung sind alle Zwischenkreisspannungen gleich groß. Die Stufenhöhe der Ausgangsspannung jeder Zelle ist gleich. $V_{dc1} = V_{dc2} = \dots = V_{dck}$

Eine Zelle ist in der Regel ein DC/DC-Wandler und eine 3-Level Vollbrücke (siehe Abb.3.9).

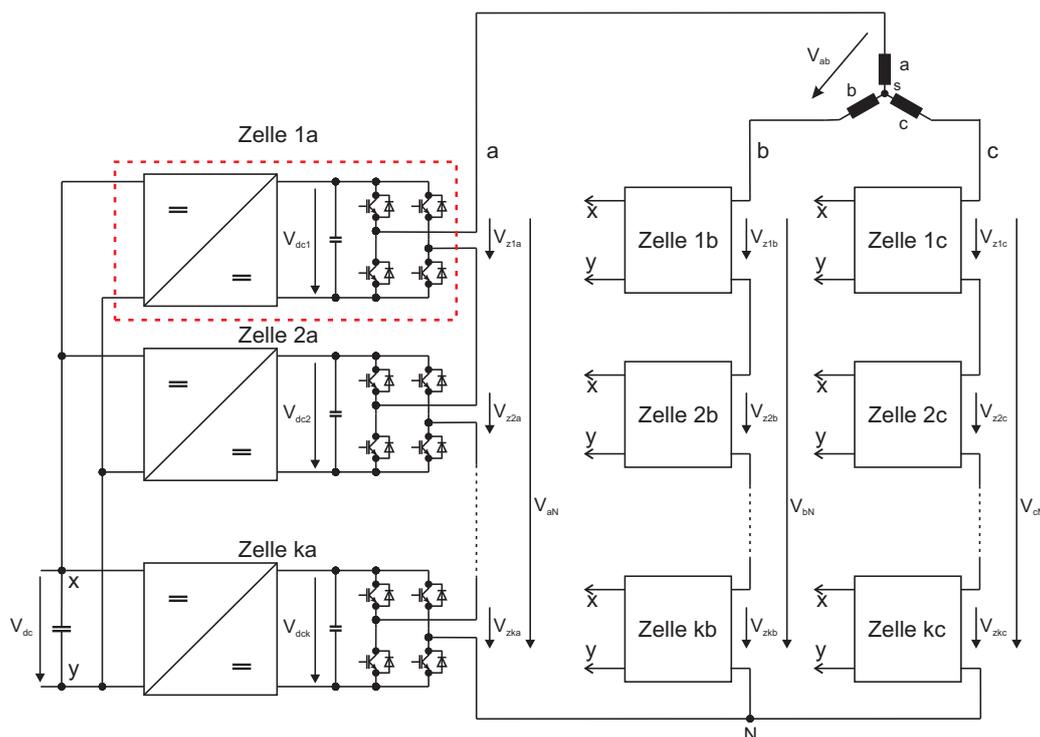


Abbildung 3.9: CHB-Inverter

3.3.3.1 Cascaded Multilevel Inverter (CM-Inverter)

Ersetzt man die H-Brücken Zellen durch eine andere Topologie, beispielsweise durch NPC oder FC Inverter, so gelangt man zum Cascaded Multilevel Inverter. Der Vorteil dieser Variante im Vergleich zum CHB-Inverter liegt darin, dass bei gleicher Anzahl an Schaltelementen, für eine 9-Level Ausgangsphasenspannung nur mehr zwei, anstatt vier Gleichspannungsquellen benötigt werden. [RLP02]

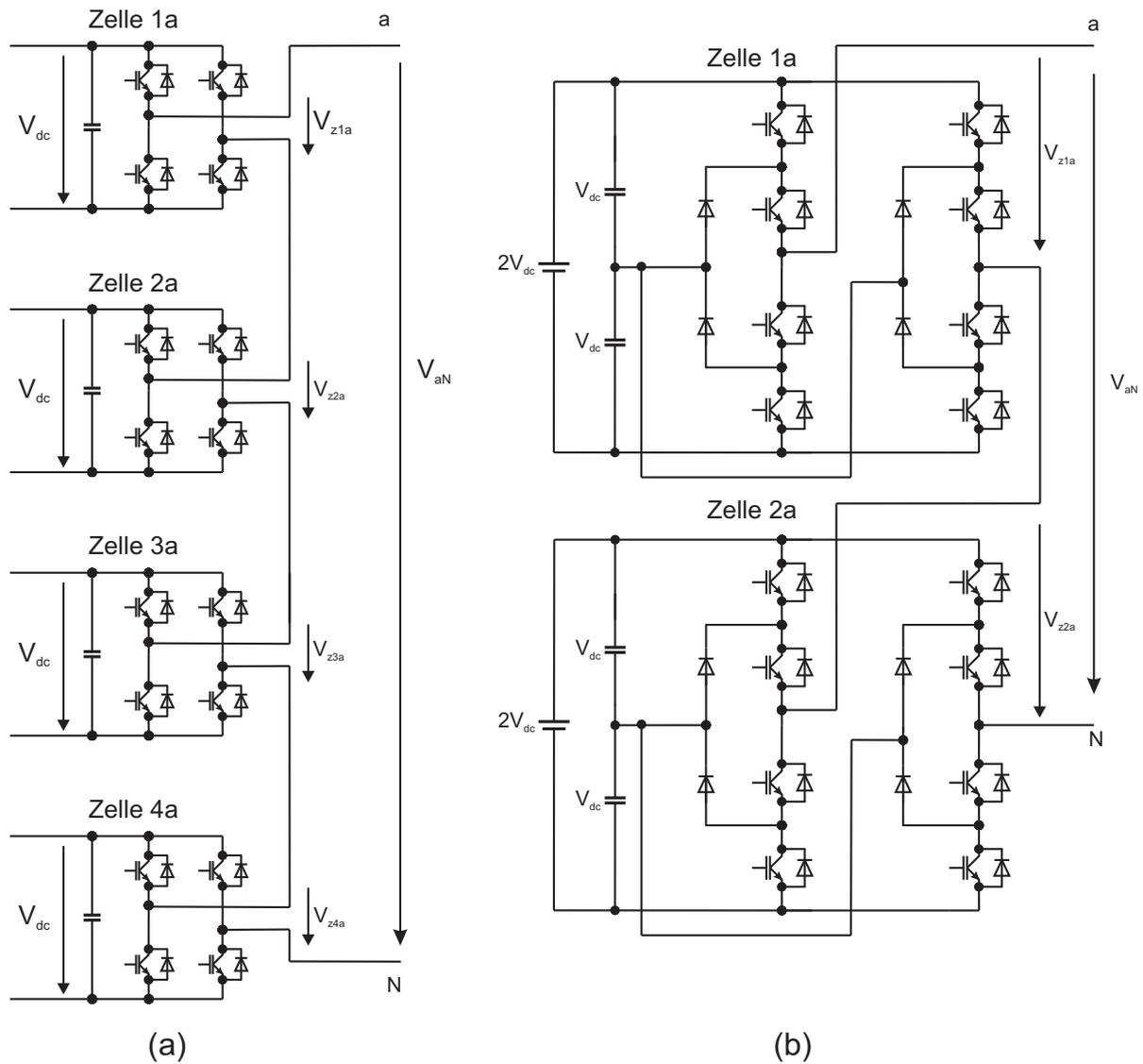


Abbildung 3.10: (a) 9-Level CHB-Inverter (b) 9-Level CM-Inverter

3.3.3.2 Vor- und Nachteile des CHB- und CM-Inverters

Vorteile:

- Modularer, leicht erweiterbarer Aufbau
- Durch die Serienschaltung werden höhere Ausgangsspannungen erreicht, als die Blockierspannung der Leistungsbauteile beträgt

Nachteile:

- Es werden viele von einander isolierte Gleichspannungsquellen benötigt
- Für höhere Level-Anzahlen werden sehr viele Zellen benötigt
- Es können nur Ausgangsspannungslevel ungerader Anzahl realisiert werden
- Im Falle eines Ausfalls einer Zelle, wobei ihr Ausgangswiderstand unendlich groß wird, bedeutet dies den Totalausfall des Inverters

3.3.3.3 Bauteil- und Spannungslevels Tabellen

Tabelle 3.7 gibt einen Überblick über den Bauteilaufwand. Tabelle 3.8 listet die Ausgangsspannungslevel auf.

Zell Typ ¹	CHB	CM	
		NPC	FC
n_j	3	5,7,9,...	5,7,9,...
Leistungsschalter	6k	$2k(n_j-1)$	$2k(n_j-1)$
Klemm-Dioden	0	$2k(n_j-3)$	0
"Flying Capacitors"	0	0	$k(\frac{n_j+1}{2} - 1)(\frac{n_j+1}{2} - 2)$
DC-Kreis Kondens.	1	$k(n_j-1)/2$	$k(n_j-1)/2$

Tabelle 3.7: Bauteilaufwand pro Phase

	Ausgangsspannung	
	V_{aN}	V_{ab}
Anzahl der Level	$1+k(n_j-1)$	$1+2k(n_j-1)$

Tabelle 3.8: Anzahl der Ausgangsspannungslevel

n_j Anzahl der Level der Ausgangsspannung $V_{zja,b,c}$ der j-ten Zelle
 k Anzahl der in Serie geschalteten Zellen

¹Bei all diesen Zelltypen handelt es sich um 2-Phasen 2-Draht 2-Zweig Topologien

3.3.4 Hybrid Multilevel Inverter (HM-Inverter)

Die Erhöhung der Levelanzahl ist bei den beiden vorangegangenen Topologien durch Erhöhung der Zellenanzahl möglich. Eine weitere Möglichkeit die Anzahl der Levels bei gleichem Hardwareaufwand zu erhöhen, stellt der Hybrid Multilevel Inverter dar.

Wird zumindest eine der Zellen des CHB- oder des CM-Inverters mit unterschiedlicher Zwischenkreisspannung betrieben, so addieren sich Spannungen unterschiedlicher Stufenhöhen und die Anzahl der Level erhöht sich.[RP07] Der HM-Inverter zählt zu den asymmetrischen Multilevel-Invertiern.

Dadurch kann eine gewünschte Levelanzahl auf mehrere Arten realisiert werden, entweder durch Variation der Zwischenkreisspannungen oder durch Kombination verschiedener Topologien

Man unterscheidet demnach zwischen folgenden HM-Invertiern:

- (a) HM-Inverter mit unterschiedlicher Zwischenkreisspannung aber gleicher Zelltopologie
- (b) HM-Inverter mit unterschiedlicher Zwischenkreisspannung und verschiedener Zelltopologien

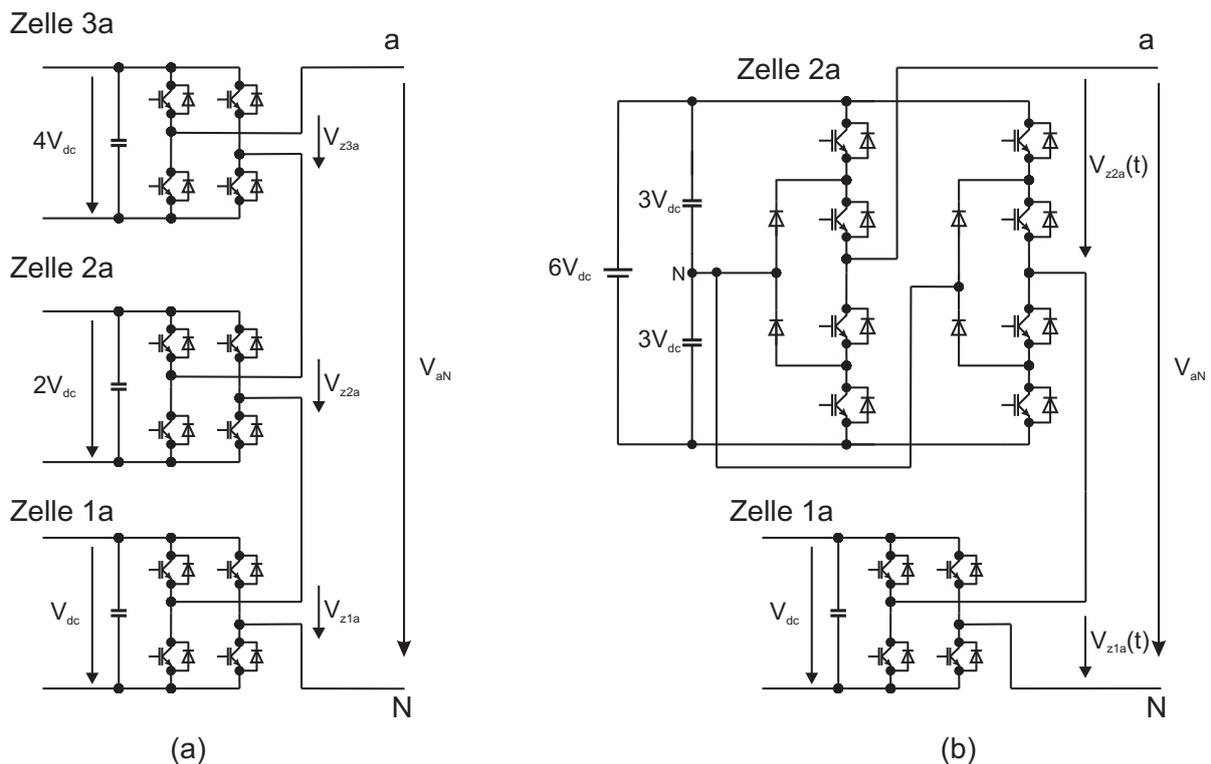


Abbildung 3.11: (a) 15-Level HM-Inverter mit gleicher Zelltopologie
 (b) 15-Level HM-Inverter mit unterschiedlicher Zelltopologie

Um die Schaltverluste zu verringern, werden jene Zellen mit hoher Zwischenkreisspannung und damit auch größerer Stufenhöhe mit niedrigerer Frequenz betrieben, als mit Zellen geringerer Zwischenkreisspannung.

$$V_{dc1} \leq V_{dc2} \leq \dots \leq V_{dck} \quad (3.5)$$

V_{dc1} wird als Bezugsgröße definiert um zur p.u.-Darstellung zu gelangen. [RP07]

$$V_j = \frac{V_{dcj}}{V_{dc1}}, \quad j = 1, 2, \dots, k \quad V_j \in \mathbb{N} \quad (3.6)$$

Damit in der resultierenden Ausgangsspannung alle Stufen gleich hoch sind, muss folgende Bedingung erfüllt sein:

$$V_k \leq 1 + \sum_{j=1}^{k-1} (n_j - 1)V_j \quad (3.7)$$

n_j stellt die Levelanzahl und V_j die normierte Spannung der j-ten Zelle dar. So erhält man für die Anzahl der Level:

$$n = 1 + \sum_{j=1}^k (n_j - 1)V_j \quad (3.8)$$

3.3.4.1 Vor- und Nachteile des HM-Inverters

Vorteile:

- Bei gleichbleibender Anzahl an Bauteilen ergibt sich eine Vervielfachung der Level
- Geringere Schaltverluste und geringere THD als die 2-Level-Struktur

Nachteile:

- Einschränkungen in der Modularität
- Sehr komplexer Steuer-/ und Regelungsaufwand

3.3.4.2 Bauteil- und Spannungslevels Tabellen

Tabelle 3.9 gibt den Zusammenhang zwischen dem Verhältnis der Versorgungsspannungen der einzelnen Zellen und der daraus resultierenden Spannungslevels an. Tabelle 3.10 listet die Ausgangsspannungslevel auf.

DC-Versorgung	$V_1:V_2:V_3$	Zelle 1	Zelle 2	Zelle 3	n-Level
symmetrisch	1 : 1 : 1	V_{dc}	V_{dc}	V_{dc}	7
asymmetrisch	1 : 2 : 4	V_{dc}	$2V_{dc}$	$4V_{dc}$	15
	1 : 3 : 9	V_{dc}	$3V_{dc}$	$9V_{dc}$	27

Tabelle 3.9: Vergleich symmetrischer mit asymmetrischer DC-Versorgung mit drei Zellen bei gleicher Zelltopologie. Zelltopologie: 3-Level H-Brücke

	Ausgangsspannung	
	V_{aN}	V_{ab}
Anzahl der Level n	$1 + \sum_{j=1}^k (n_j - 1)V_j$	$1 + 2 \sum_{j=1}^k (n_j - 1)V_j$

Tabelle 3.10: Anzahl der Ausgangsspannungslevel

n_j	Anzahl der Level der Ausgangsspannung der j-ten Zelle
n	Anzahl der Level der Phasenspannung V_{aN}
k	Anzahl der in Serie geschalteten Zellen
$V_{1,2,3}$	Verhältnis der Zwischenkreisspannungen bezogen auf die niedrigste Zwischenkreisspannung (siehe Gleichung 3.6)

Anmerkung: Der Bauteilaufwand ist bei gleichbleibender Zelltopologie Tabelle 3.7 zu entnehmen. Bei unterschiedlicher Zelltopologie wird dieser nicht angegeben, da der Bauteilaufwand abhängig von der gewählten Zelltopologie ist.

3.3.5 Spannungsaddition mit Transformatoren (SMT-Inverter)

Der SMT-Inverter ist ähnlich dem HM-Inverter mit gleicher Zelltopologie, nur wird hier die Addition der Zellausgangsspannungen mit Hilfe von Transformatoren realisiert. Durch unterschiedliche Sekundärwindungen erfolgt die Vervielfachung der Spannungsniveaus. Im Bezug auf die Ermittlung der Levels gelten deshalb im Allgemeinen die gleichen Regeln wie bei den HM-Invertern, mit der Ausnahme, dass hier die unterschiedlichen Wicklungsverhältnisse berücksichtigt werden.

Als Zelltopologie dient wiederum meist die 3-Level H-Brücke, es kann aber auch jede andere Topologie für alle Zellen verwendet werden. Der entscheidende Nachteil dieser Struktur liegt darin, dass keine Gleichgrößen am Ausgang zur Verfügung gestellt werden können. Abbildung 3.12 zeigt das Schaltbild des 15-Level SMT-Inverters.

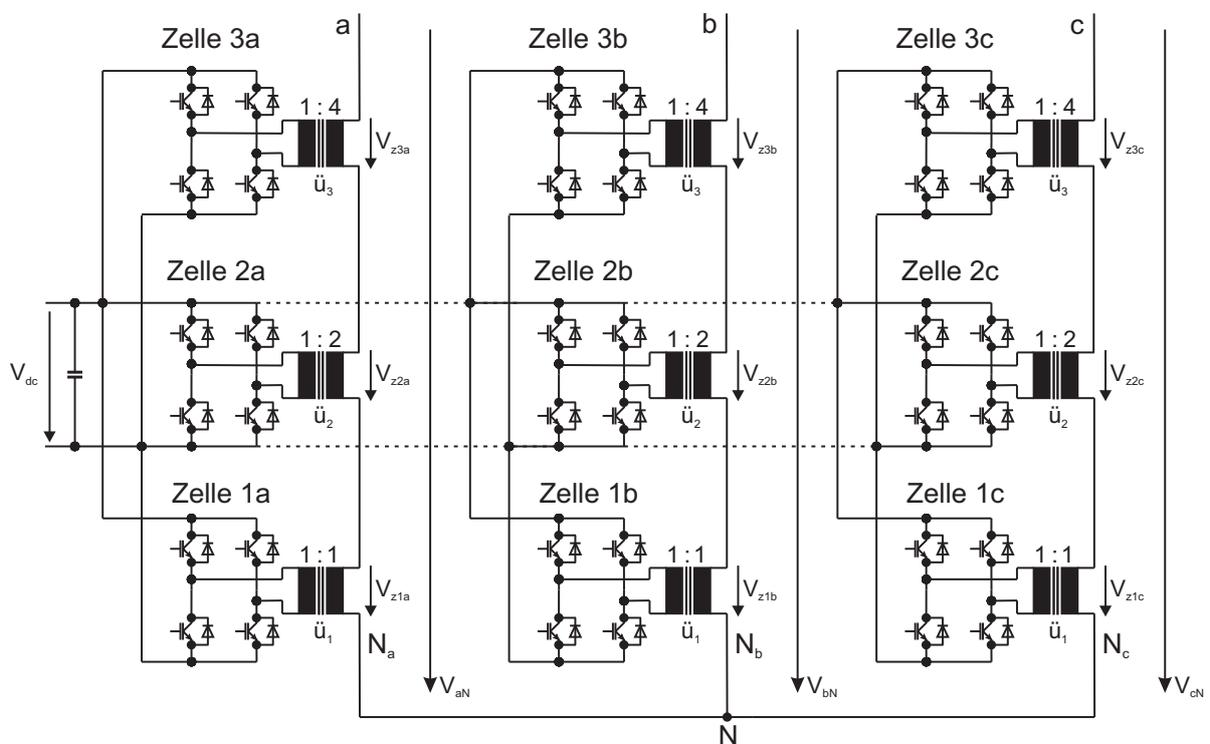


Abbildung 3.12: (a) 15-Level SMT-Inverter

3.3.5.1 Vor- und Nachteile des SMT-Inverters

Vorteile:

- Nur mehr eine DC-Quelle
- Geringerer Steuer-Regelaufwand als beim HM-Inverter

Nachteile:

- Transformatoren werden benötigt
- Zusätzliche Verluste durch die Transformatoren
- Es können keine Gleichspannungskomponenten zur Verfügung gestellt werden

3.3.5.2 Bauteil- und Spannungslevels Tabellen

Tabelle 3.11 gibt den Zusammenhang zwischen den Übersetzungsverhältnissen der einzelnen Zelltransformatoren und der daraus resultierenden Spannungslevels an. Tabelle 3.12 listet die Ausgangsspannungslevel auf.

Übersetzungsverhältnisse	$\ddot{u}_1:\ddot{u}_2:\ddot{u}_3$	Zelle 1	Zelle 2	Zelle 3	n-Level
symmetrisch	1 : 1 : 1	V_{dc}	V_{dc}	V_{dc}	7
asymmetrisch	1 : 2 : 4	V_{dc}	$2V_{dc}$	$4V_{dc}$	15
	1 : 3 : 9	V_{dc}	$3V_{dc}$	$9V_{dc}$	27

Tabelle 3.11: Vergleich der Übersetzungsverhältnisse
Zelltopologie: 3-Level H-Brücke

	Ausgangsspannung	
	V_{aN}	V_{ab}
Anzahl der Level n	$1 + \sum_{j=1}^k (n_j - 1)\ddot{u}_j$	$1 + 2 \sum_{j=1}^k (n_j - 1)\ddot{u}_j$

Tabelle 3.12: Anzahl der Ausgangsspannungslevel

n_j	Anzahl der Level der Ausgangsspannung der j-ten Zelle
n	Anzahl der Level der Phasenspannung V_{aN}
k	Anzahl der in Serie geschalteten Zellen
$\ddot{u}_{1,2,3}$	Übersetzungsverhältnis der Transformatoren

3.3.6 Parallel Connected Multilevel Inverter (PCM-Inverter)

Beim PCM-Inverter werden N-Inverter (siehe Abb. 3.13 (a)), oder N-Zweige (siehe Abb. 3.13 (b)) parallel geschaltet. Dieser Inverter geht den Weg der Stromüberlagerung mit Hilfe von Stromaufteilungsinduktivitäten $L_{a,b,c1} - L_{a,b,ck}$. Da sich die Ausgangsspannung gemäß dem Strom einstellt, kann so ein möglichst geringer THD-Faktor erreicht werden. In der Regel werden die einzelnen Inverter mit gleicher Leistung und Frequenz ausgeführt, um eine gleichmäßige Stromaufteilung zu gewährleisten. [SV04] Eine Herausforderung dieser Topologie besteht darin, die einzelnen Inverter in der Ausgangsfrequenz zu synchronisieren und ihre Ausgangsspannung annähernd gleich zu halten.

Eine andere Möglichkeit ist, die einzelnen Inverter mit unterschiedlicher Leistung auszulegen, beziehungsweise mit unterschiedlicher Frequenz zu betreiben, wodurch sich die Schaltverluste verringern. Außerdem ist es so möglich, durch geschickte Überlagerung der Stöme der einzelnen Inverter, bestimmte Oberschwingungen gezielt hervorzurufen beziehungsweise auszulöschen. Allerdings steigt damit erheblich der Steuer- und Regelaufwand.

Als Invertertopologie können auch der NPC oder FC verwendet werden [MKU00],[MMK⁺03] beziehungsweise alle angeführten Untertopologien.

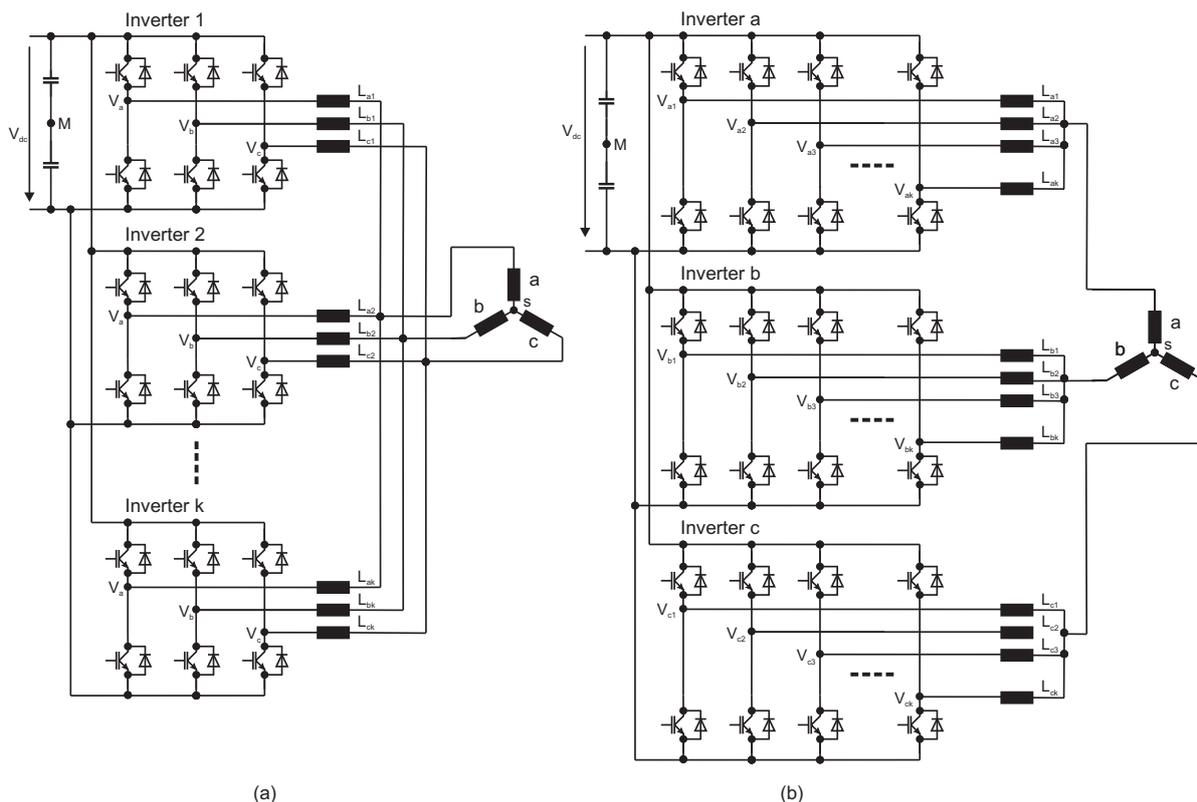


Abbildung 3.13: (a) 3-Zweig N-Inverter Struktur (b) N-Zweige 3-Inverter Struktur

Ein wesentlicher Nachteil dieser Topologie stellen sogenannte Kreiströme dar (siehe

Abb.3.14). Diese Ströme treten bei gewissen Schalterstellungen auf. Wie leicht zu erkennen ist, existieren mehrere dieser Kreise. Diese Zwischenkreisströme belasten den Zwischenkreiskondensator und somit die Zwischenkreisspannung. Dem kann durch geeignete Schaltersteuerung entgegengewirkt werden.

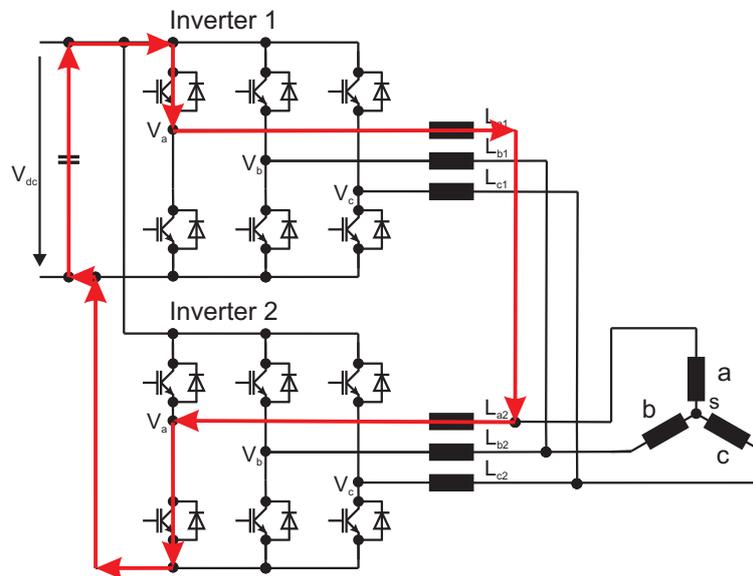


Abbildung 3.14: Ein möglicher Kreisstromzweig bei zwei parallelen Invertern

3.3.6.1 Vor- und Nachteile des PCM-Inverters

Vorteile:

- Redundanter, leicht erweiterbarer modularer Aufbau
- Oberschwingungen können gezielt vorgegeben werden
- Durch die Stromaufteilung werden die einzelnen Schaltelemente weniger belastet

Nachteile:

- Kreisströme
- Synchronisierung der Ausgangsfrequenz der einzelnen Inverter
- Sehr komplexe Steuerung beziehungsweise Regelung
- Im Falle eines Ausfalls einer Zelle, wobei ihr Ausgangswiderstand unendlich klein wird, bedeutet dies den Totalausfall des Inverters

4 Geeignete Umrichter und Filtertopologien

Aus all den zuvor betrachteten Topologien sticht vor allem aus der Reihe der 2-Level Inverter, der 2L4D3Z-Inverter hervor. Durch die Ausführung eines vierten Leiters ist eine entkoppelte Betrachtung der Halbrücken und somit der Betrieb einer einphasigen Last an einer Halbbrücke möglich. Aus den Reihen der Multilevelinverter treffen vorangegangene Ausführungen für den 3L4D3Z-Inverter zu. Dieser Inverter benötigt außerdem für das Bereitstellen mehrerer Ausgangsspannungsniveaus die geringste Anzahl an Bauteilen. Als Vertreter der komplexeren Topologien wird der PCM-Inverter ins Auge gefasst. Seine Vorteile bestehen in seinem redundanten und modularem Aufbau. Durch die Parallel-Struktur können Verzerrungen, die ein Invertermodul hervorruft, durch ein anderes Modul kompensiert werden. Des Weiteren ist eine Vorgabe von Gleichgrößen möglich.

In diesem Kapitel werden aufgrund der zuvor genannten Vorteile vertiefende Untersuchungen des

- 2L4D3Z-Inverter in Folge 2-Level Inverter
- 3L4D3Z-Inverter in Folge 3-Level Inverter
- PCM-Inverter

durchgeführt.

Des Weiteren werden ausgewählte Filter betrachtet und die PWM-Erzeugung aufgeschlüsselt. All diese Betrachtungen wurden mit MATLAB/SIMULINK durchgeführt. Für das bessere Verständnis werden die 2-Level und die 3-Level Grundtopologien analytisch mit Hilfe von MATLAB beschrieben und erst bei Hinzunahme der Nichtlinearitäten beziehungsweise der Modellierung des PCM-Inverters mit SIMULINK, insbesondere mit der Toolbox PLECS gearbeitet. Im weiteren Verlauf wird unter der Betrachtung mit MATLAB das Arbeiten mit Gleichungen verstanden.

Für nachfolgende Ausführungen wird nur die Ausgangsseite des Umrichtergesamtsystems herangezogen. Dies ist zulässig, da ein 4-Quadrantensystem untersucht wird und die Überlegungen des Ausgangsumrichters somit auch für die Eingangsseite gelten.

4.1 2-Level Inverter

Die Wirkungsweise der Pulswechselrichter wird anhand des 2-Level Inverters schrittweise durchgeführt.

4.1.1 Vereinfachungen

Als erste Vereinfachung wird nachfolgend nur eine Halbbrücke betrachtet. Dies ist zulässig, da die Ausführung mit drei oder vier Halbbrücken (siehe Kapitel 3.2.2.1, 3.2.2.2), auch einphasig mit einer Impedanz Z , welche zwischen dem Ausgang a und dem Bezugspunkt N liegt, betrieben werden kann. Diese einphasige Belastung stellt einen sehr asymmetrischen Belastungsfall dar. Im einphasigen Fall verändern sich folgende Mindestanforderungen

- **Ausgangsspannung: 276 V = 230 V + 20 % RMS (Strang)**
- **Leistung: 167 kW/167 kVA**

Als weitere Vereinfachung werden die IGBTs (S_{1a} und S_{2a}) durch ideale Schalter (Si_{1a} und Si_{2a}) ersetzt.

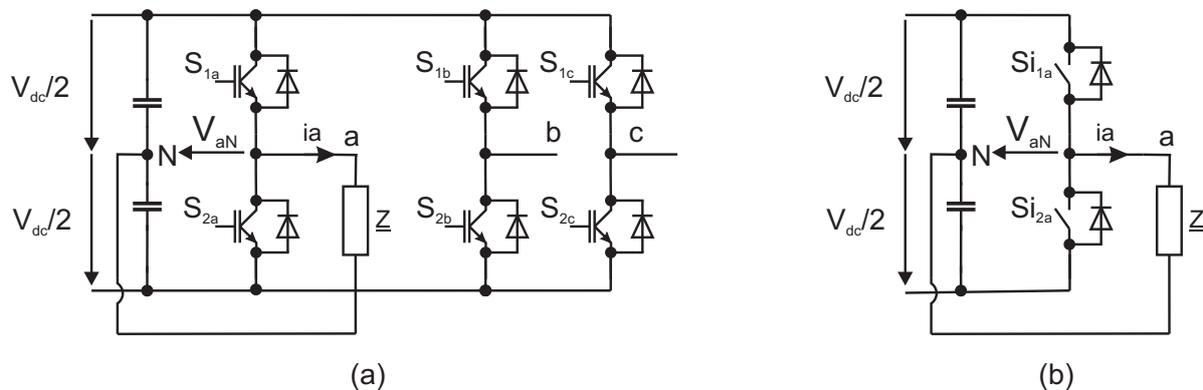


Abbildung 4.1: Reduktion von (a) drei Halbbrücken und realen Schaltern auf (b) eine Halbbrücke mit idealen Schaltern

4.1.2 Erklärung der Schaltzustände

Die Zwischenkreisspannung V_{dc} und der Ausgangsstrom i_a , werden während einer Schaltperiode T_S als konstant angenommen. Nachfolgende Beschreibung bezieht sich auf Abbildung 4.2. Tabelle 4.1 gibt abschließend eine übersichtliche Zusammenfassung.

- Beide Schalter sind geöffnet. Dieser Zustand tritt während den Verriegelungszeiten der Schalter auf. Der Strom fließt je nach Vorzeichen durch die obere, oder die untere Diode. Der Strom und somit die Polarität der Ausgangsspannung V_{aN} , werden demnach allein von der Last bestimmt.
- Schalter Si_{2a} ist geschlossen, Schalter Si_{1a} ist geöffnet. Der Strom fließt abhängig von seinem Vorzeichen entweder durch den Schalter Si_{2a} oder durch die untere Diode. Die Ausgangsspannung V_{aN} beträgt in jedem Fall $-V_{dc}/2$.
- Schalter Si_{1a} ist geschlossen, Schalter Si_{2a} ist geöffnet. Der Strom fließt abhängig von seinem Vorzeichen entweder durch den Schalter Si_{1a} oder durch die obere Diode. Die Ausgangsspannung V_{aN} beträgt in jedem Fall $+V_{dc}/2$.
- Beide Schalter sind geschlossen. Diese Schalterstellung würde den Zwischenkreis kurzschließen und ist demnach strengstens zu vermeiden.

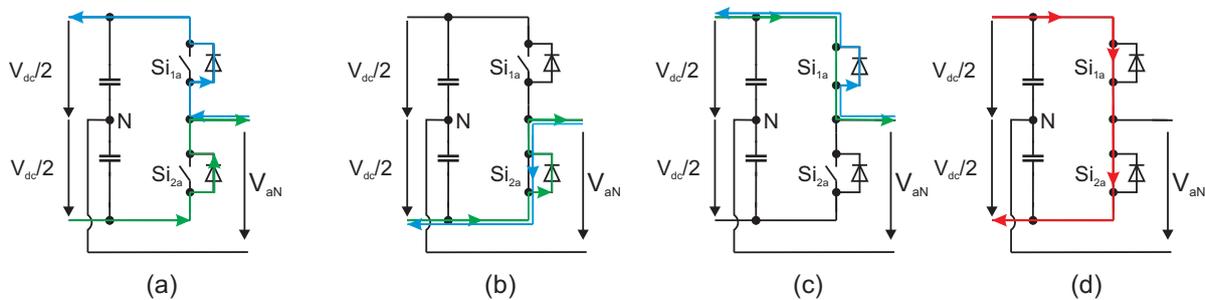


Abbildung 4.2: Schaltzustände des 2-Level Inverters [SPE08]

blauer Pfeil: Strom fließt in den Inverter
 grüner Pfeil: Strom fließt aus dem Inverter
 roter Pfeil: verbotener Strom

Nr.	Schaltzustand 1=ein, 0=aus		Ausgangsspannung	Schaltfunktion	Beschreibung
	Si_{1a}	Si_{2a}	V_{aN}	S_U	
(a)	0	0	undefiniert	undefiniert	Verriegelungszustand
(b)	0	1	$-V_{dc}/2$	-1	Betriebszustand
(c)	1	0	$+V_{dc}/2$	+1	Betriebszustand
(d)	1	1	undefiniert	undefiniert	Verbotener Zustand

Tabelle 4.1: Zusammenfassung der Schaltzustände

4.1.3 Berechnung der Ausgangsspannung

Der Momentanwert der Ausgangsspannung entspricht (gemäß der Schaltfunktion S_U)

$$V_{aN} = \frac{V_{dc}}{2} \cdot S_U \quad (4.1)$$

Soll die Ausgangsspannung bezüglich eines zeitlich veränderlichen Sollwertes eingestellt werden, so erfolgt diese Sollwertnachbildung durch Berechnung des Mittelwertes der gewünschten Ausgangsspannung. Dieser Mittelwert wird Kurzzeit-Mittelwert $\overline{V_{aN}}$ genannt. Somit kann über eine zeitlich veränderliche Schaltfunktion S_U beziehungsweise deren Kurzzeit-Mittelwert $\overline{S_U}$ der Kurzzeit-Mittelwert $\overline{V_{aN}}$ gesteuert werden. [SPE08]

$$\overline{V_{aN}}(t) = \frac{V_{dc}}{2} \cdot \overline{S_U}(t) \quad (4.2)$$

Für die Schaltperiodendauer T_S wird die Sollspannung gleich dem Kurzzeit-Mittelwert gesetzt.

$$\overline{V_{aN}}(t) = V_{aN,Soll}(t) \quad (4.3)$$

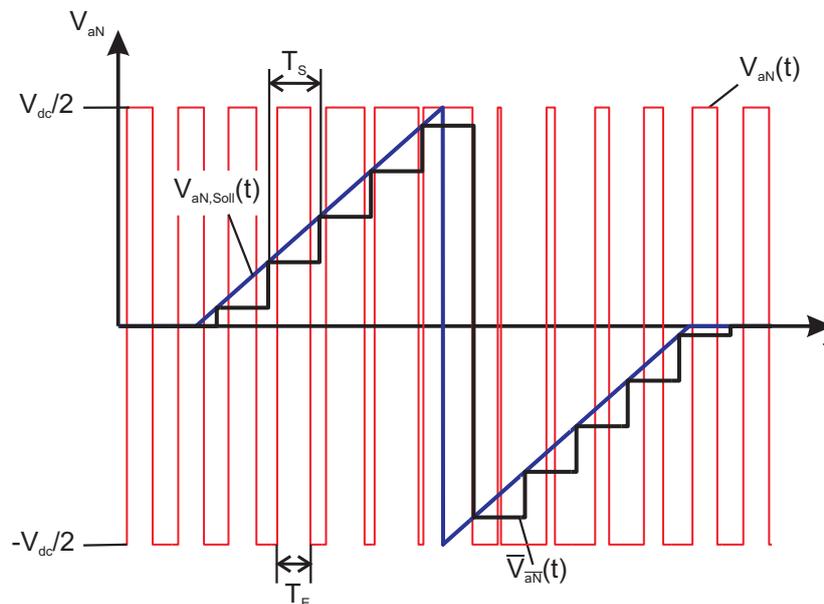


Abbildung 4.3: Kurzzeit-Mittelwert $\overline{V_{aN}}(t)$, Sollwert $V_{aN,Soll}(t)$, Ausgangsspannung $V_{aN}(t)$

Durch Veränderung des Verhältnisses der Einschaltdauer T_E zur Schaltperiodendauer T_S kann $V_{aN}(t)$ variiert werden. Dieses Verhältnis wird Tastverhältnis d genannt. Es gilt:

$$d = \frac{T_E}{T_S} \quad (4.4)$$

$$V_{aN}(t) = \begin{cases} \frac{-V_{dc}}{2} & \text{für } 0 \leq t < (1-d)\frac{T_S}{2} \\ \frac{+V_{dc}}{2} & \text{für } (1-d)\frac{T_S}{2} \leq t < (1+d)\frac{T_S}{2} \\ \frac{-V_{dc}}{2} & \text{für } (1+d)\frac{T_S}{2} \leq t < T_S \end{cases} \quad (4.5)$$

$$\begin{aligned} \overline{V_{aN}}(t) &= \frac{1}{T_S} \int_0^{T_S} V_{aN}(t) dt = \\ &= V_{dc} \left(\frac{T_E}{T_S} - \frac{1}{2} \right) = V_{dc} \left(d - \frac{1}{2} \right) \end{aligned} \quad (4.6)$$

Daraus folgt:

$$d(t) = \frac{\overline{V_{aN}}(t)}{V_{dc}} + \frac{1}{2} \quad (4.7)$$

Da folgende Einschränkung für $\overline{V_{aN}}(t)$ zu beachten ist:

$$-\frac{V_{dc}}{2} \leq \overline{V_{aN}}(t) \leq \frac{V_{dc}}{2} \quad (4.8)$$

liegt d im Bereich:

$$0 \leq d \leq 1 \quad (4.9)$$

Je höher die Schaltfrequenz $f_S = 1/T_S$ des Inverters ist, desto besser erfolgt die Sollwertnachbildung. Mit erhöhter Frequenz und der damit verbunden erhöhten Anzahl an Schaltvorgängen, steigen die Verluste des Umrichters. Dieser Umstand wirkt sich mit zunehmender Leistung verstärkt aus. Da die Änderung des Kurzzeit-Mittelwertes über eine Änderung der Pulsweite T_E erfolgt, spricht man von einer Pulsweitenmodulation (PWM).

4.1.4 Einführung der Modulationsfunktion

Die Einführung der Modulationsfunktion führt zu einer Grundschwingungsbetrachtung. Ersetzt man nun in Gleichung 4.2 den Kurzzeit-Mittelwert der Schaltfunktion $\overline{S_U}(t)$ durch die Modulationsfunktion $m_U(t)$, erhält man [SPE08]

$$\overline{V_{aN}}(t) = \frac{V_{dc}}{2} \cdot m_U(t) \quad \text{mit} \quad -1 \leq m_u(t) \leq 1 \quad (4.10)$$

Größere Werte von m_u führen zu Übermodulation. [RAS07] Diese wird im Rahmen der vorliegenden Arbeit nicht behandelt.

Wird nun der Sollwert sinusförmig mit der Grundfrequenz f_1 , der Phasenverschiebung φ_1 und dem Grundschnwingungsscheitelwert $\hat{V}_{aN,1}$ angenommen

$$V_{aN,Soll}(t) = \hat{V}_{aN,1} \cdot \sin(2\pi f_1 t + \varphi_1) \quad (4.11)$$

so ergibt sich für die Modulationsfunktion

$$m_U(t) = M_U \cdot \sin(2\pi f_1 t + \varphi_1) \quad (4.12)$$

Bei M_U handelt es sich um den Modulationsgrad. Dieser entspricht dem Verhältnis

$$M_U = \frac{\hat{V}_{aN,1}}{\frac{V_{dc}}{2}} \quad (4.13)$$

Setzt man nun Gleichung 4.12 ein in Gleichung 4.10

$$\overline{V_{aN}}(t) = \hat{V}_{aN,1} \cdot \sin(2\pi f_1 t + \varphi_1) \quad (4.14)$$

und Gleichung 4.14 in Gleichung 4.7 ein, so erhält man für das Tasverhältnis im zeitkontinuierlichen

$$\boxed{d(t) = \frac{\hat{V}_{aN,1}}{V_{dc}} \cdot \sin(\omega_1 t + \varphi_1) + \frac{1}{2}} \quad \text{mit} \quad \omega_1 = 2\pi f_1 \quad (4.15)$$

und im zeitdiskreten

$$\boxed{d[k] = \frac{\hat{V}_{aN,1}}{V_{dc}} \cdot \sin(\omega_1 k T_S + \varphi_1) + \frac{1}{2}} \quad (4.16)$$

$$\boxed{V_{aN,Soll}[k] = \hat{V}_{aN,1} \cdot \sin(\omega_1 k T_S + \varphi_1)} \quad \text{mit} \quad k \in \mathbb{N} \quad (4.17)$$

4.1.5 Berechnung der Ein- und Ausschaltzeitpunkte der PWM

Als PWM-Verfahren wird eine sogenannte direkte PWM verwendet. Dabei wird das Sollsignal abgetastet und innerhalb einer Abtastperiode die gewünschte Spannungszeitfläche (die dem Kurzzeit-Mittelwert entspricht) berechnet. Der auszugebende Spannungspuls wird symmetrisch zur halben Abtastperiode angeordnet. Dies entspricht der sogenannten Single Edge PWM. [SCH08]

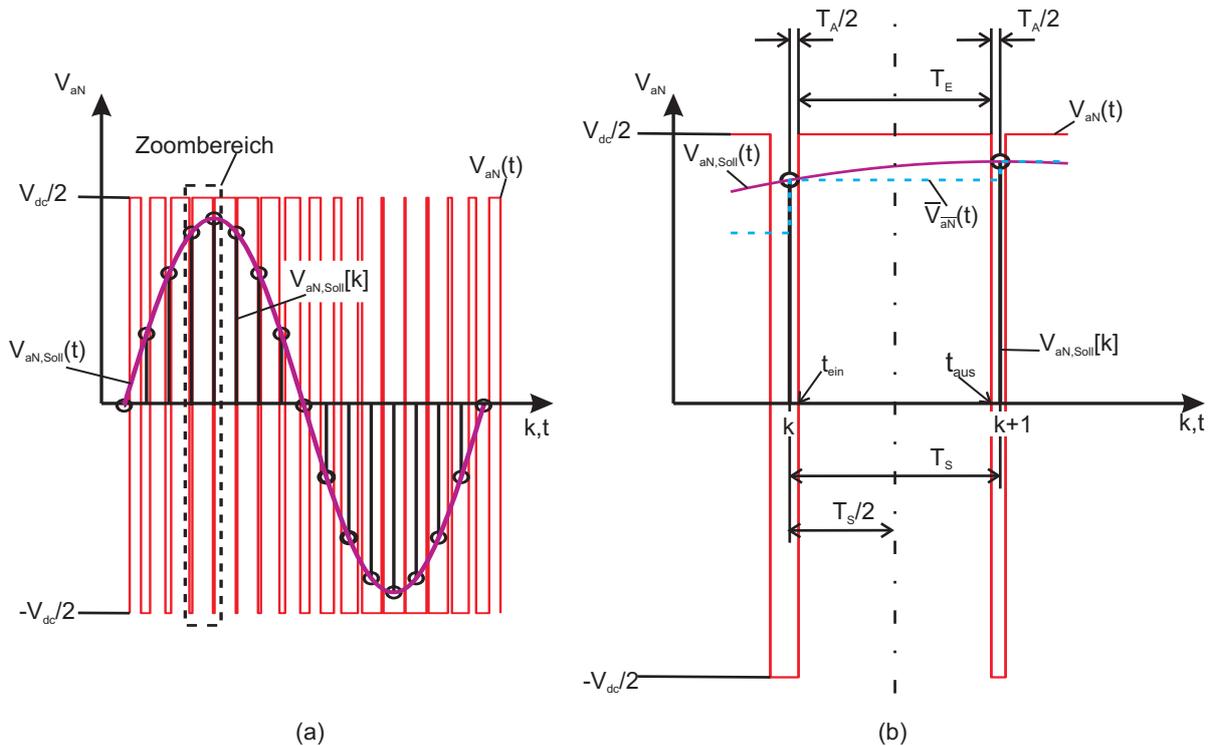


Abbildung 4.4: (a) abgetastetes Sollsignal $V_{aN,Soll}(t)$ (b) (Zoombereich)

Wie aus Abbildung 4.4 ersichtlich ist, folgt für die Schaltzeitpunkte t_{ein} und t_{aus} :

$$t_{ein} = kT_s + \frac{T_A}{2} \quad (4.18)$$

mit $T_A = T_s - T_E$ und $T_E = dT_s$

$$t_{ein}[k] = T_s \left(k + \frac{1}{2}(1 - d[k]) \right) \quad (4.19)$$

$$t_{aus}[k] = T_s \left(k + \frac{1}{2}(1 + d[k]) \right) \quad (4.20)$$

Die Schaltzeitpunkte t_{ein} und t_{aus} gelten für den Schalter Si_{1a} . Der Schalter Si_{2a} wird komplementär zu den selben Zeitpunkten geschaltet.

4.1.6 Analytische Beschreibung des PWM-Signales

Um eine schnelle Abschätzung der THD aufgrund der Anzahl der Levels geben zu können, wird nachfolgend eine Berechnungsmöglichkeit angegeben, die es ermöglicht das PWM-Signal als Funktion aufzufassen und mit dieser das Frequenzspektrum zu ermitteln. Es wird dabei versucht das PWM-Signal in eine Fourierreihe zu entwickeln. Dazu müssen die Fourierkoeffizienten a_n , b_n , und a_o ermittelt werden. Das PWM-Signal $V_{an}(t)$, im weiteren Funktion $f(t)$ genannt, muss dabei folgende Voraussetzungen erfüllen:

- Es muss sich um eine periodische Funktion mit der Periodendauer T handeln. [KRE98]

$$f(t) = f(t + nT) \quad (4.21)$$

- Die Funktion muss zumindest stückweise stetig sein und somit stückweise differenzierbar, das heißt es existieren der linksseitige und rechtsseitige Grenzwert. [KRE98]

$$\lim_{t \rightarrow t_0^+} f(t) \neq \pm\infty \quad (4.22)$$

$$\lim_{t \rightarrow t_0^-} f(t) \neq \pm\infty \quad (4.23)$$

Die allgemeine Formel der Fourierreihe lautet

$$f(t) = a_o + \sum_{n=1}^{\infty} (a_n \cos(Knt) + b_n \sin(Knt)) \quad (4.24)$$

mit den Koeffizienten

$$a_o = \frac{1}{T} \int_0^T f(t) dt \quad (4.25)$$

$$a_n = \frac{2}{T} \int_0^T f(t) \cos(Knt) dt \quad (4.26)$$

$$b_n = \frac{2}{T} \int_0^T f(t) \sin(Knt) dt \quad (4.27)$$

und

$$K = \frac{2\pi}{T} \quad (4.28)$$

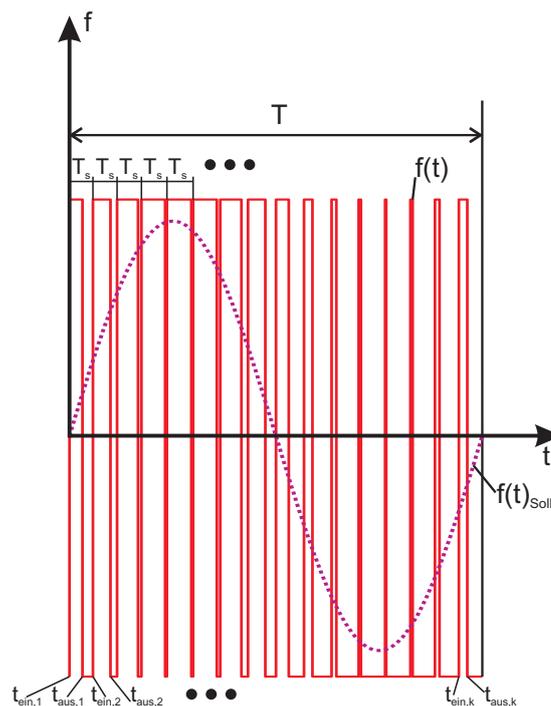


Abbildung 4.5: PWM-Signal mit unterschiedlichen Schaltzeiten

Nach der herkömmlichen Methode müssen für das PWM-Signal $f(t)$, für jedes Schaltspiel mit der Dauer T_s , da die Ein- und Ausschaltzeiten während einer Periode T unterschiedlich sind (siehe Abbildung 4.5), die zuvor genannten Koeffizientenintegrale ermittelt werden. Diese Vorgehensweise ist sehr arbeitsintensiv, zeitaufwändig und fehleranfällig.

Eine andere Methode, die zum gleichen Ergebnis führt und sich leicht mit Hilfe von numerischen Programmen verwirklichen lässt, zeigt, dass sich die Fourierkoeffizienten einer beliebig periodischen Funktion mit Hilfe von Termen, die Sprünge der Funktion und deren Ableitungen sind, beschreibbar ist. Dies hat den Vorteil der Vermeidung der Koeffizientenintegrale von a_n und b_n . a_0 muss wie gehabt ermittelt werden. [KRE98]

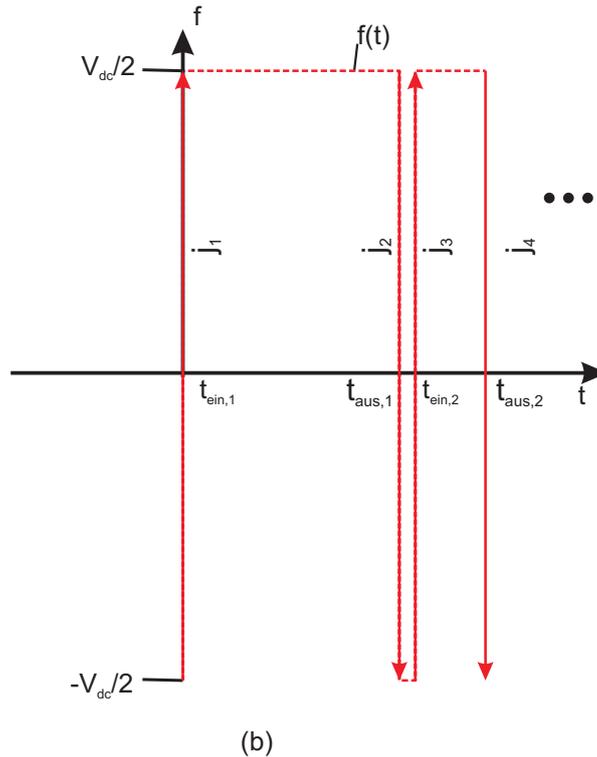


Abbildung 4.6: Beschreibung des PWM-Signales mit Hilfe von Sprüngen

Unter Sprung j einer Funktion $f(t)$ an der Stelle t_s versteht man die Differenz des links- und rechtsseitigen Grenzwertes von $f(t)$ an der Stelle t_s . Das Gleiche gilt für die Sprünge j' , j'' , \dots der Ableitungen $f(t)'$, $f(t)''$, \dots .

$$\begin{aligned}
 j &= f(t_s + 0) - f(t_s - 0) \\
 j' &= f(t_s + 0)' - f(t_s - 0)' \\
 j'' &= f(t_s + 0)'' - f(t_s - 0)'' \\
 &\vdots
 \end{aligned} \tag{4.29}$$

Die allgemeine Form der Koeffizienten lautet:

$$\begin{aligned}
 a_n &= \frac{1}{n\pi} \left[- \sum_{s=1}^k j_s \sin(Knt_s) - \frac{1}{K} \sum_{s=1}^k j'_s \cos(Knt_s) \right. \\
 &\quad \left. + \frac{1}{K^2 n^2} \sum_{s=1}^k j''_s \sin(Knt_s) + \frac{1}{K^3 n^3} \sum_{s=1}^k j'''_s \cos(Knt_s) - - + + \dots \right]
 \end{aligned} \tag{4.30}$$

$$\begin{aligned}
 b_n &= \frac{1}{n\pi} \left[\sum_{s=1}^k j_s \cos(Knt_s) - \frac{1}{K} \sum_{s=1}^k j'_s \sin(Knt_s) \right. \\
 &\quad \left. - \frac{1}{K^2} \sum_{s=1}^k j''_s \cos(Knt_s) + \frac{1}{K^3} \sum_{s=1}^k j'''_s \sin(Knt_s) + - - + + \dots \right]
 \end{aligned} \tag{4.31}$$

Bei t_s handelt es sich um die Umschaltzeitpunkte ($t_{ein,k}, t_{aus,k}$) in den einzelnen Schaltperioden. Aus Abbildung 4.6 ist ersichtlich, dass die Ableitung $f(t)'$ des PWM-Signales $f(t)$ immer gleich Null ist. Für die Sprünge j_s erhält man:

t_1	t_2	t_3	t_4	\dots
$j_1 = V_{dc}$	$j_2 = -V_{dc}$	$j_3 = V_{dc}$	$j_4 = -V_{dc}$	\dots

Tabelle 4.2: Zeitpunkt Sprungzuordnung

Die Koeffizientengleichungen in allgemeiner Form können vereinfacht werden zu

$$a_n = -\frac{1}{n\pi} \sum_{s=1}^k j_s \sin(Knt_s) \quad (4.32)$$

$$b_n = \frac{1}{n\pi} \sum_{s=1}^k j_s \cos(Knt_s) \quad (4.33)$$

und Gleichung 4.24 in komplexer Form ergibt

$$f(t) = V_{aN}(t) = \sum_{n=-\infty}^{\infty} \underline{c}_n e^{jKnt} \quad (4.34)$$

mit den komplexen Fourierkoeffizienten

$$\underline{c}_n = \frac{1}{T} \int_0^T f(t) e^{-jKnt} dt = \begin{cases} a_0 & \text{für } n = 0 \\ \frac{1}{2}(a_n - jb_n) & \text{für } n > 0 \end{cases} \quad (4.35)$$

4.1.7 Wahl der Anzahl der Fourierkoeffizienten m

Für die spätere Beschreibung mit MATLAB ist eine Bandbegrenzung von $f(t)$ nötig. Unter Bandbegrenzung versteht man die Reduktion der Fourierkoeffizienten auf eine endliche Anzahl. Dies entspricht einer Abtastung beziehungsweise Diskretisierung von $f(t)$ mit Δt . Daraus folgt

$$t \longrightarrow i\Delta t \quad (4.36)$$

Bei Δt handelt es sich um die Diskretisierungsdauer. Durch die Wahl von N , wobei N der Anzahl der Abtastwerte des PWM-Signales innerhalb einer Periode der Grundschwingung entspricht, wird die Abtastfrequenz f_{ab} festgelegt.

$$N = T \cdot f_{ab} = \frac{T}{\Delta t} \quad \text{und} \quad \Delta f = \frac{1}{T} \quad (4.37)$$

Sei f_x die höchste Frequenz im Spektrum die von Interesse ist. Somit folgt gemäß des Abtasttheorems

$$f_x = m \cdot \Delta f < \frac{f_{ab}}{2} \longrightarrow m < \frac{N}{2} \quad (4.38)$$

Je höher die Anzahl der Koeffizienten m , desto höher ist die Abtastfrequenz f_{ab} und um so besser kann das zu entwickelnde Signal $f(i\Delta t)$ nachgebildet werden. Für das bandbreitenbegrenzte Signal erhält man

$$f(i\Delta t) = V_{aN}[i] = \sum_{n=0}^m c_n e^{jKni} \quad \text{mit} \quad K = \frac{2\pi}{N} \quad (4.39)$$

4.1.8 Berechnung des Frequenzspektrums und des THD-Faktors eines PWM-Signales

Aus Gleichung 4.35 erhält man für die Amplituden S_n des Frequenzspektrums [HL04]

$$S_n = \begin{cases} c_0 & \text{für } n = 0 \\ \sqrt{a_n^2 + b_n^2} = 2|c_n| & \text{für } n > 0 \end{cases} \quad (4.40)$$

Der THD-Faktor berechnet sich gemäß:

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} S_n^2}}{S_1} \times 100\% \quad (4.41)$$

4.2 3-Level Inverter

Es werden die selben Vereinfachungs- und Reduktionsschritte wie beim 2-Level Inverter angewandt. Durch die Einführung eines zusätzlichen Spannungsniveaus kann die Ausgangsspannung V_{aN} feiner eingestellt werden und dem sinusförmigen Sollsignal besser angenähert werden. [SPE08],[SCH08]

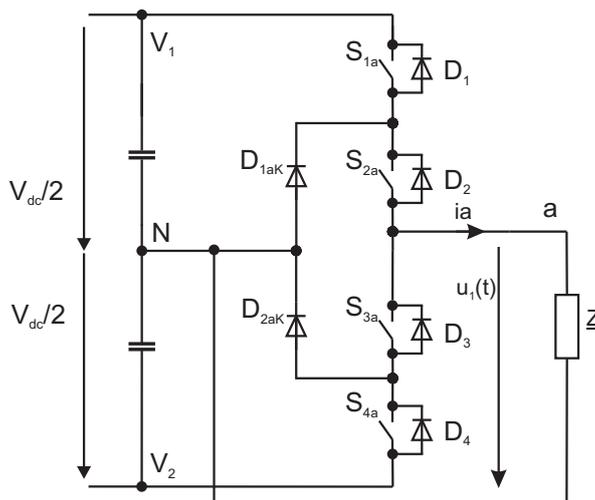


Abbildung 4.7: Ergebnis der Reduktion von drei Halbbrücken und realen Schaltern auf eine Halbbrücke mit idealen Schaltern

4.2.1 Erklärung der Schaltzustände

Theoretisch wären 2^4 Schaltzustände möglich, es werden im Folgenden nur jene für den Betrieb (siehe Abb.4.8) relevanten vorgestellt:

- (a) S_{1a} und S_{2a} sind geschlossen. S_{3a} und S_{4a} sind offen. Der Strom fließt abhängig von seinem Vorzeichen entweder durch die beiden Schalter oder durch D_1 und D_2 . Der Ausgang a ist in jedem Fall zu V_1 durchgeschaltet. Die Ausgangsspannung V_{aN} beträgt $V_{dc}/2$.
- (b) S_{2a} ist geschlossen, S_{1a}, S_{3a} und S_{4a} sind geöffnet. Bei einem positivem Laststrom (grüner Pfeil) wird N über S_{2a} und D_{1aK} zu a durchgeschaltet. Bei einem negativen Laststrom (blauer Pfeil) ist der Ausgang a über D_2 und D_1 zu V_1 durchgeschaltet. Die Ausgangsspannung ist abhängig von der Last und dementsprechend von der Stromrichtung. Bei blau gezeichneter Stromrichtung kann N nur über den Schaltzustand (d) zum Ausgang a durchgeschaltet werden. Schaltzustand (b) tritt während den Verriegelungszeiten auf.

- (c) S_{3a} und S_{4a} sind geschlossen. S_{1a} und S_{2a} sind offen. Der Strom fließt abhängig von seinem Vorzeichen entweder durch die beiden Schalter oder durch D_3 und D_4 . Der Ausgang a ist in jedem Fall zu V_2 durchgeschaltet. Die Ausgangsspannung V_{aN} beträgt $-V_{dc}/2$.
- (d) S_{3a} ist geschlossen, S_{1a}, S_{2a} und S_{4a} sind geöffnet. Fließt ein negativer Laststrom (grüner Pfeil) wird N über S_{3a} und D_{2aK} zu a durchgeschaltet. Bei einem positiven Laststrom (blauer Pfeil) ist der Ausgang a über D_4 und D_3 zu V_2 durchgeschaltet. Die Ausgangsspannung ist abhängig von der Last und dementsprechend von der Stromrichtung. Bei grün gezeichneter Stromrichtung kann N nur über den Schaltzustand (b) zum Ausgang a durchgeschaltet werden. Schaltzustand (d) tritt während den Verriegelungszeiten auf.
- (e) S_{2a} und S_{3a} sind geschlossen. S_{1a} und S_{4a} sind offen. Der Ausgang a ist unabhängig von der Laststromrichtung zu N durchgeschaltet. Die Ausgangsspannung V_{aN} ist gleich 0.
- (f) Alle Schalter sind geschlossen. Diese Schalterstellung würde den Zwischenkreis kurzschließen und ist demnach strengstens zu vermeiden.

Tabelle 4.3 gibt eine Zusammenfassung der zuvor beschriebenen Schaltzustände.

Nr.	Schaltzustand 1=ein, 0=aus				Ausgangsspannung	Schaltfunktion
	$S_{i_{1a}}$	$S_{i_{2a}}$	$S_{i_{3a}}$	$S_{i_{4a}}$	V_{aN}	S_U
(a)	1	1	0	0	$+V_{dc}/2$	+1
(b) ¹	0	1	0	0	N oder $+V_{dc}/2$	0 oder +1
(c)	0	0	1	1	$-V_{dc}/2$	-1
(d) ¹	0	0	1	0	N oder $-V_{dc}/2$	0 oder -1
(e)	0	1	1	0	N	0
(f)	1	1	1	1	undefiniert	undefiniert

Tabelle 4.3: Zusammenfassung der Schaltzustände

¹ abhängig von der Stromrichtung

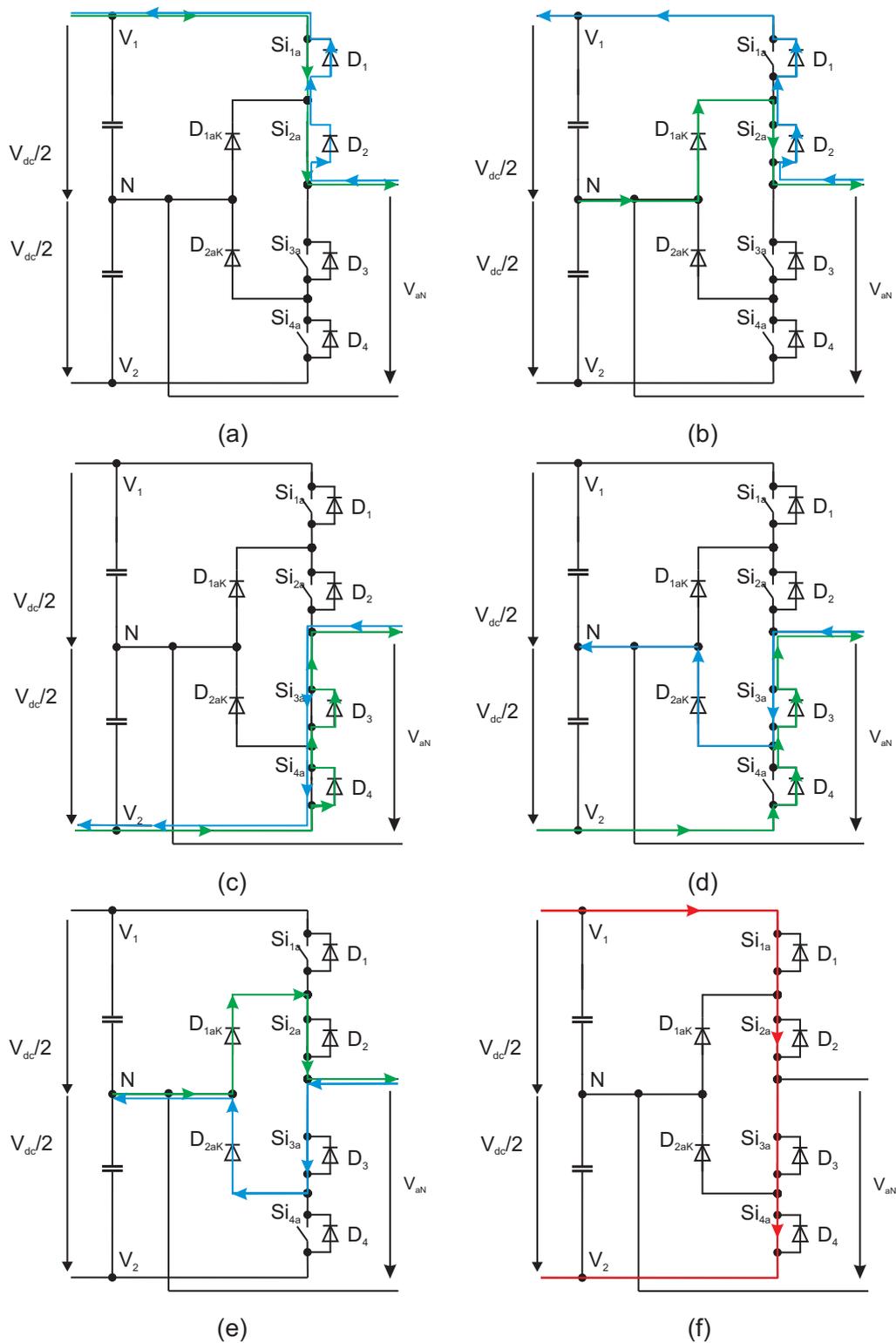


Abbildung 4.8: Schaltzustände des 3-Level Inverters [SPE08]

blauer Pfeil: Strom fließt in den Inverter
 grüner Pfeil: Strom fließt aus dem Inverter
 roter Pfeil: verbotener Strom

4.2.2 Berechnung der Ausgangsspannung

Es gelten die gleichen Überlegungen wie für den 2-Level Inverter. Für die Schaltperiodendauer T_S wird die Sollspannung gleich dem Kurzzeit-Mittelwert gesetzt.

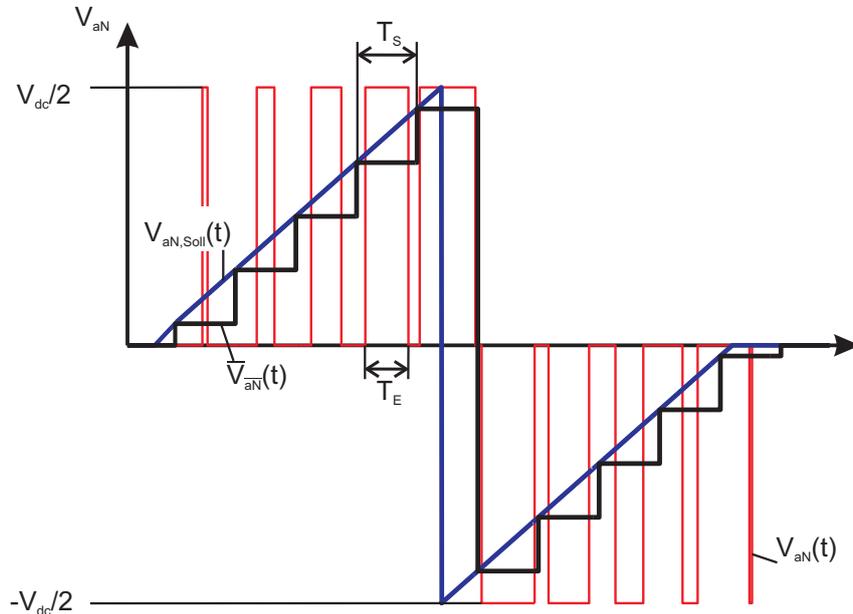


Abbildung 4.9: Kurzzeit-Mittelwert $\overline{V_{aN}}(t)$, Sollwert $V_{aN,Soll}(t)$, Ausgangsspannung $V_{aN}(t)$

$$\overline{V_{aN}}(t) = V_{aN,Soll}(t) \quad (4.42)$$

Man erhält für den Kurzzeit-Mittelwert der Ausgangsspannung

$$V_{aN}(t) = \begin{cases} \frac{+V_{dc}}{2} & \text{für } (1-d)\frac{T_S}{2} \leq t < (1+d)\frac{T_S}{2} \text{ und } V_{aN,Soll}(t) > 0 \\ \frac{-V_{dc}}{2} & \text{für } (1-d)\frac{T_S}{2} \leq t < (1+d)\frac{T_S}{2} \text{ und } V_{aN,Soll}(t) < 0 \\ \text{sonst } 0 & \end{cases} \quad (4.43)$$

$$\begin{aligned} \overline{V_{aN}}(t) &= \frac{1}{T_S} \int_0^{T_S} V_{aN}(t) dt = \text{sgn}(V_{aN,Soll}(t)) \frac{V_{dc}}{2} \left(\frac{T_E}{T_S} \right) = \\ &= \text{sgn}(V_{aN,Soll}(t)) \frac{V_{dc}}{2} d \end{aligned} \quad (4.44)$$

daraus folgt

$$d(t) = \text{sgn}(V_{aN,Soll}(t)) 2 \frac{\overline{V_{aN}}(t)}{V_{dc}} \quad (4.45)$$

da folgende Einschränkung für $\overline{V_{aN}}(t)$ zu beachten ist

$$-\frac{V_{dc}}{2} \leq \overline{V_{aN}}(t) \leq \frac{V_{dc}}{2} \quad (4.46)$$

liegt d im Bereich:

$$0 \leq d \leq 1 \quad (4.47)$$

Die Modulationsfunktion (Gleichung 4.12) und der Modulationsgrad (Gleichung 4.13) des 3-Level Inverters entsprechen denen des 2-Level Inverters und nach Einführung eines sinusförmigen Kurzzeitmittelwertes

$$\overline{V_{aN}}(t) = \hat{V}_{aN,1}(t) \cdot \sin(2\pi f_1 t + \varphi_1) \quad (4.48)$$

erhält man für das zeitdiskrete Tastverhältnis

$$d[k] = \left| 2 \frac{\hat{V}_{aN,1}}{V_{dc}} \cdot \sin(\omega_1 k T_S + \varphi_1) \right| \quad (4.49)$$

4.2.3 Berechnung der Ein- und Ausschaltzeitpunkte der 3-Level PWM

Auch die Berechnungsformeln der Ein- und Ausschaltzeiten können übernommen werden.

$$t_{ein}[k] = T_s \left(k + \frac{1}{2} (1 - d[k]) \right) \quad (4.50)$$

$$t_{aus}[k] = T_s \left(k + \frac{1}{2} (1 + d[k]) \right) \quad (4.51)$$

Tabelle 4.4 listet gemäß Abbildung 4.9 die Zusammenhänge beziehungsweise die Übergänge der Schaltzustände zu den Ein- und Ausschaltzeiten auf.

	$V_{aN,soll} > 0$				$V_{aN,soll} < 0$			
	Si_{1a}	Si_{2a}	Si_{3a}	Si_{4a}	Si_{1a}	Si_{2a}	Si_{3a}	Si_{4a}
t_{ein}	1	1	0	0	0	0	1	1
t_{aus}	0	1	1	0	0	1	1	0

Tabelle 4.4

- 1.....Schalter geschlossen
- 0.....Schalter offen

4.2.4 Analytische Beschreibung des PWM-Signales

Für die analytische Beschreibung können die Formeln der 2-Level PWM verwendet werden. (siehe Abschnitt 4.1.6).

4.3 Vergleich 2-Level PWM mit 3-Level PWM Signalen

Mit den nun bekannten Mitteln zur Beschreibung von PWM-Signalen kann ein Vergleich durchgeführt werden. Es wurden folgende Parameter verwendet:

$V_{dc} = 850V$... Zwischenkreisspannung
$\hat{V}_{aN, Soll} = 425V$... Amplitude des Sollsignals
$M_u = 1$... Modulationsgrad
$f_1 = 50Hz$... Frequenz der Grundschwingung
$f_S = 6400Hz$... Schaltfrequenz des Inverters, Trägerfrequenz
$f_{ab} = 51200Hz$... Abtastfrequenz des PWM-Signales
$m = 511$... Anzahl der Fourierkoeffizienten
$N = 1024$... Anzahl der Abtastwerte des PWM-Signales

- THD-Berechnung der 2-Level PWM

Unter vorangegangenen Annahmen beträgt die THD für das PWM-Signal in Abbildung 4.10

$$THD_{2L} = 90.41\% \quad (4.52)$$

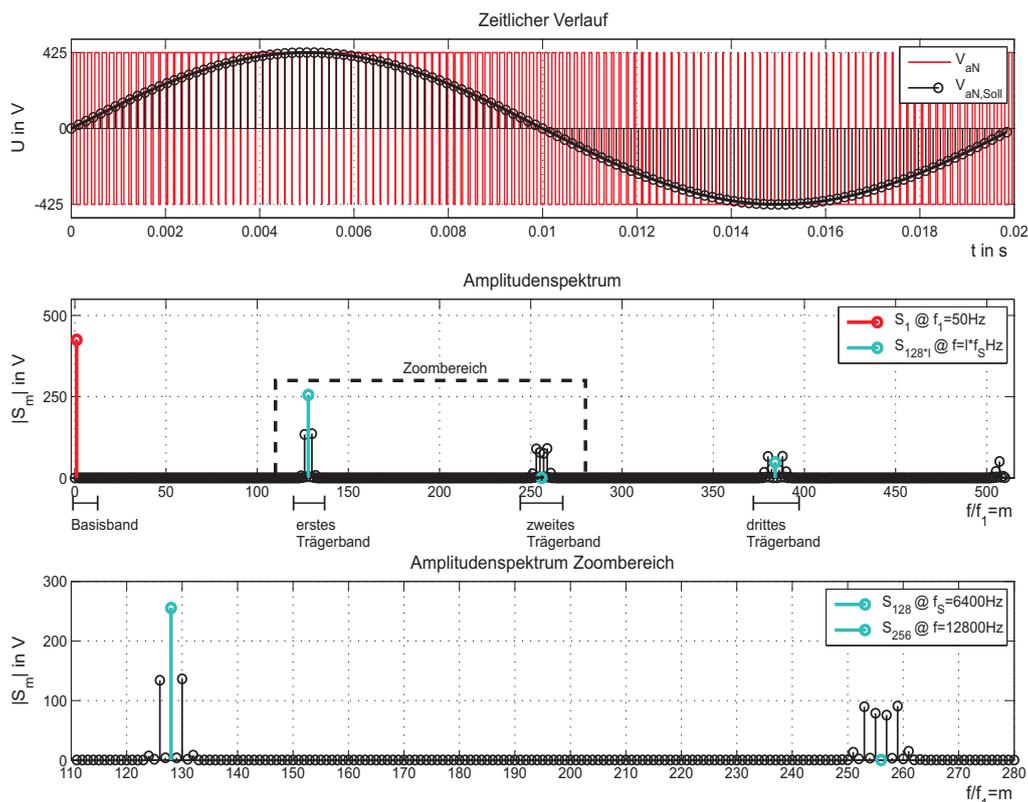


Abbildung 4.10: Zeitliche Verläufe und Frequenzspektrum eines 2-Level PWM Signals

Wie aus Abbildung 4.10 ersichtlich ist, treten Oberschwingungen im Amplitudenspektrum mit den Ordnungszahlen h

$$h = \frac{f_S}{f_1} l \pm u \quad (4.53)$$

mit $l = 1, 3, 5, \dots$ und $u = 0, 2, 4, \dots$ beziehungsweise $l = 2, 4, 6, \dots$ und $u = 1, 3, 5, \dots$ auf. Das heißt, die Seitenbänder treten im ersten Trägerband als gerade Vielfache der Grundfrequenz auf, im zweiten Trägerband als ungerade Vielfache und so weiter.[JW95] Zum Basisband zählen nur jene Spektralkomponenten, die in der Sollspannung vorgegeben werden. In diesem Fall ist es eine einzelne Spektralkomponente.

- THD-Berechnung der 3-Level PWM

Unter vorangegangenen Annahmen beträgt die THD für das PWM-Signal in Abbildung 4.11

$$THD_{3L} = 47.55\% \quad (4.54)$$

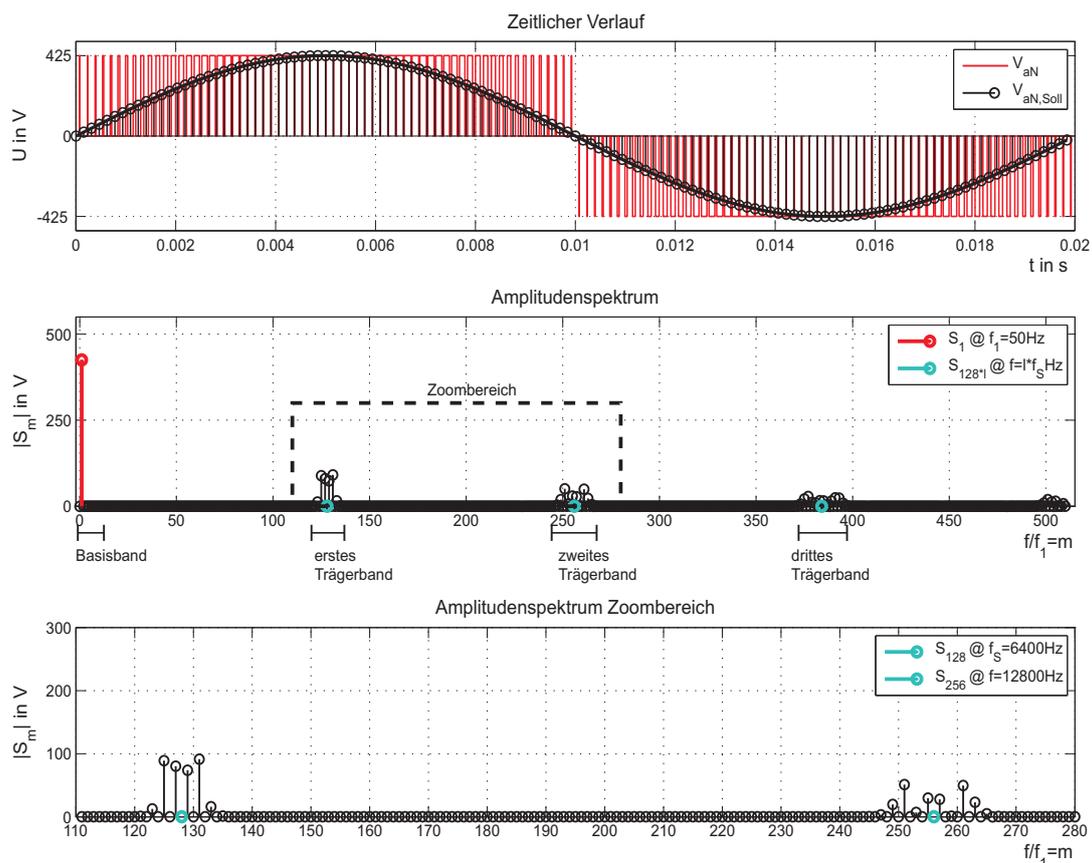


Abbildung 4.11: Zeitliche Verläufe und Frequenzspektrum eines 3-Level PWM Signals

Wie aus Abbildung 4.11 ersichtlich ist, treten Oberschwingungen im Amplitudenspektrum mit den Ordnungszahlen h

$$h = \frac{f_S}{f_1} l \pm u \quad (4.55)$$

mit $l = 1, 2, 3, 4, 5, \dots$ und $u = 1, 3, 5, \dots$ auf.

Der Hauptunterschied zwischen den beiden PWM-Signalen liegt darin, dass bei der 3-Level PWM die Trägerfrequenz beziehungsweise die Schaltfrequenz f_S des Umrichters und deren Vielfache, im Spektrum unterdrückt werden. Des Weiteren sind die Seitenbänder der 3-Level PWM geringer ausgeprägt als bei der 2-Level PWM (vergleiche Abbildungen 4.10 und 4.11).

Anmerkung zu den gewählten Parametern:

Für die maximale Ausnutzung der Zwischenkreisspannung $V_{dc}/2$, darf $\hat{V}_{aN,Soll}$ maximal $V_{dc}/2$ betragen. Die Zwischenkreisspannung V_{dc} wird so gewählt, dass die Mindestanforderung bezüglich der Ausgangsspannung von Seite 36 erfüllt ist. Um Zwischenharmonische im Frequenzspektrum zu vermeiden, wird die Schaltfrequenz f_S als ein ganzzahliges Vielfaches von f_1 gewählt. Die Wahl der Höhe der Schaltfrequenz erfolgt gemäß [Kri]. Mit $M_u = 1$ erhält man den höchsten Grundschwingungsamplitudenwert und somit den geringsten THD-Wert des PWM-Signales (siehe Abbildungen 4.10, 4.11 und Gleichung 4.41).

4.4 Filter

Filter dienen zur Glättung der Ausgangsspannung, beziehungsweise zur Reduzierung der Oberschwingungen, insbesondere jene der Trägerbänder. Der erste Abschnitt dieses Kapitels beschreibt die Modellierung verschiedener Filter in MATLAB. Der zweite Abschnitt befasst sich mit den Kriterien zur Auswahl des Filters.

4.4.1 Modellierung

Die Modellierung der Filter wird wie folgt unterteilt:

1. Modellierung als Netzwerk anhand der Vierpoltheorie
2. Modellierung anhand der Systemtheorie

Die erste Beschreibungsart wird zur Untersuchung des Wirkungsgrades und die zweite zur Betrachtung des Gesamtsystems verwendet.

4.4.1.1 Modellierung als Netzwerk

Der Filter wird als Vierpol aufgefasst und anhand der Kettenparameter $[\underline{A}]$ beschrieben.

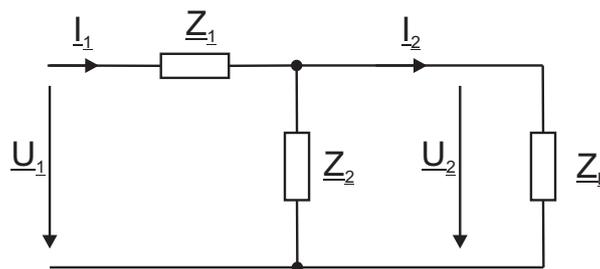


Abbildung 4.12: Allgemeine Filterstruktur mit beliebiger Last

Bei den Ein- und Ausgangsgrößen sowie den Admittanzen und Impedanzen handelt es sich um komplexe Größen. Die Kettenparameter aus Abbildung 4.12 ohne Lastimpedanz Z_L lauten

$$[\underline{A}] = \begin{bmatrix} \underline{A}_{11} & \underline{A}_{12} \\ \underline{A}_{21} & \underline{A}_{22} \end{bmatrix} = \begin{bmatrix} 1 + \underline{Z}_1 \underline{Y}_2 & \underline{Z}_1 \\ \underline{Y}_2 & 1 \end{bmatrix} \quad \text{mit} \quad \underline{Y} = \frac{1}{\underline{Z}} \quad (4.56)$$

Die Vierpolgleichungen in Kettenform lauten

$$\underline{U}_1 = \underline{A}_{11} \underline{U}_2 + \underline{A}_{12} \underline{I}_2 = (\underline{A}_{11} \underline{Z}_L + \underline{A}_{12}) \underline{I}_2 \quad (4.57)$$

$$\underline{I}_1 = \underline{A}_{21} \underline{U}_2 + \underline{A}_{22} \underline{I}_2 = (\underline{A}_{21} \underline{Z}_L + \underline{A}_{22}) \underline{I}_2 \quad \text{mit} \quad \underline{U}_2 = \underline{Z}_L \underline{I}_2 \quad (4.58)$$

$$\underline{I}_2 = \frac{\underline{U}_1}{(\underline{A}_{11}\underline{Z}_L + \underline{A}_{12})} \quad (4.59)$$

\underline{U}_1 ist die einzige Größe die vorgegeben wird. Somit können alle anderen Größen durch diese ausgedrückt werden. Für die komplexe Eingangs- und Ausgangsscheinleistung gilt

$$\underline{S}_E = \underline{U}_1 \underline{I}_1^* \quad (4.60)$$

$$\underline{S}_A = \underline{U}_2 \underline{I}_2^* \quad (4.61)$$

mit

$$P = \text{Re}\{\underline{S}\} \quad (4.62)$$

erhält man für den Wirkungsgrad η in %

$$\eta = \frac{P_A}{P_E} 100\% \quad (4.63)$$

und für die komplexe Übertragungsfunktion \underline{H}

$$\underline{H} = \frac{\underline{U}_2}{\underline{U}_1} = \frac{\underline{Z}_L}{\underline{A}_{11}\underline{Z}_L + \underline{A}_{12}} = \frac{\underline{Z}_L}{(1 + \underline{Z}_1 \underline{Y}_2)\underline{Z}_L + \underline{Z}_1} \quad (4.64)$$

Der Vorteil dieser Methode liegt darin, dass für verschiedene Filter und Lasten lediglich die Impedanzen \underline{Z}_1 , \underline{Z}_2 und \underline{Z}_L ersetzt werden müssen und nicht für jede Konfiguration die Knoten- und Maschengleichungen aufgestellt werden müssen. Die Kettenparameter werden in Anhang A aufgelistet.

4.4.1.2 Modellierung anhand der Systemtheorie

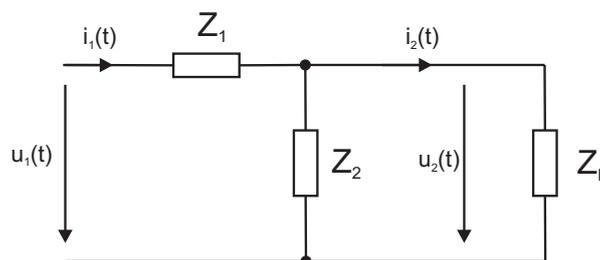


Abbildung 4.13: Zeitkontinuierliches Filter und Last

Hierbei wird der Filter und die Last als zeitkontinuierliches System aufgefasst. Man beschreibt das zeitkontinuierliche System mit Hilfe von Differentialgleichungen 1. Ordnung und gelangt so zu einer Zustandsraumdarstellung.

$$\begin{array}{l} \dot{x} = \mathbf{A}x + bu \\ y = \mathbf{c}^T x + du \end{array} \xrightarrow{\text{tf(ss(A,b,c,d))}} \mathbf{H}(s) \xrightarrow{\text{c2d(H(s),Td)}} \mathbf{H}(z)$$

Bei den fett geschriebenen Größen handelt es sich um Matrizen, alle anderen sind vektorielle Größen.

Diese Methode bietet den Vorteil, dass das System zeitkontinuierlich entworfen wird und mit Hilfe des MATLAB-Befehles `tf(ss(A,b,c,d))` automatisch die gewünschten Übertragungsfunktionen $H_{xy}(s)$ im Laplace-Bereich erzeugt werden können.

$$H(s) = \mathbf{c}^T [s\mathbf{E} - \mathbf{A}]^{-1} \mathbf{b} + d \quad \mathbf{E} \dots \text{Einheitsmatrix} \quad (4.65)$$

Der Amplitudengang von $H(s) = \frac{U_2(s)}{U_1(s)}$ entspricht dem Betragsgang der Übertragungsfunktion \underline{H} aus Methode 1 und kann für Kontrollzwecke herangezogen werden. $H(s)$ wird mit dem Befehl `c2d(H(s),Td)` in den z-Bereich transformiert und man erhält $G(z)$.

$$H(z) = (1 - z^{-1}) \mathcal{Z} \left\{ \frac{H(s)}{s} \right\} \quad \mathcal{Z} \dots z\text{-Transformation} \quad (4.66)$$

Dies entspricht einer Diskretisierung des kontinuierlichen Systems mit einer gewählten Diskretisierungsdauer T_d . Gleichung 4.65 und 4.66 entsprechen den Operationen, die hinter den MATLAB-Befehlen stehen.

Ein weiterer Vorteil dieser Variante ist, dass mit Hilfe der Übertragungsfunktionen Rückschlüsse auf Stabilität, Steuerbarkeit, Beobachtbarkeit und so weiter gezogen werden können.

Die Zustandsraumdarstellung für die untersuchten Filter werden in Anhang B angegeben.

4.4.2 Auswahlkriterien des Filters

Die Anforderungen an die Filter lauten:

- möglichst hoher Wirkungsgrad η
- gute Dämpfung der Schaltfrequenz
- unempfindlich gegenüber Bauteilschwankungen

4.4.2.1 Untersuchte Filterkonfigurationen

Im Folgenden werden vier verschiedene Filter vorgestellt. Die Parameter der nachfolgenden Filter wurden so optimiert, dass im Frequenzgang keine Amplitudenüberhöhung auftritt. Abbildungen 4.14 bis 4.17 geben eine Übersicht der untersuchten Filter.

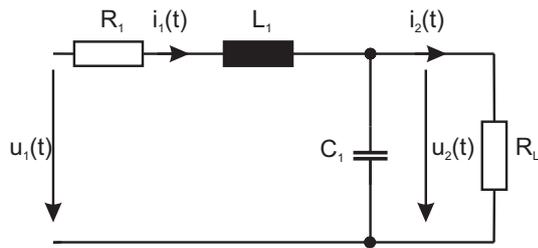


Abbildung 4.14: RLC Filter

Parameter:

$$\begin{aligned}
 R_1 &= 3.9 && \Omega \\
 L_1 &= 0.11 && mH \\
 C_1 &= 1.4 && mF \\
 R_L &= 0.25 && \Omega
 \end{aligned}$$

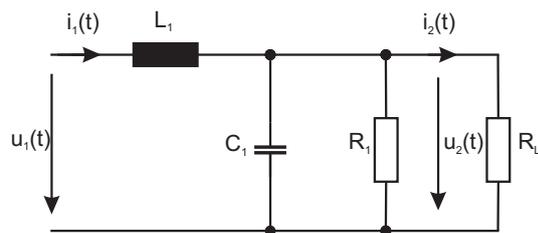


Abbildung 4.15: LCR Filter

Parameter:

$$\begin{aligned}
 L_1 &= 0.11 && mH \\
 C_1 &= 1.4 && mF \\
 R_1 &= 0.39 && \Omega \\
 R_L &= 0.25 && \Omega
 \end{aligned}$$

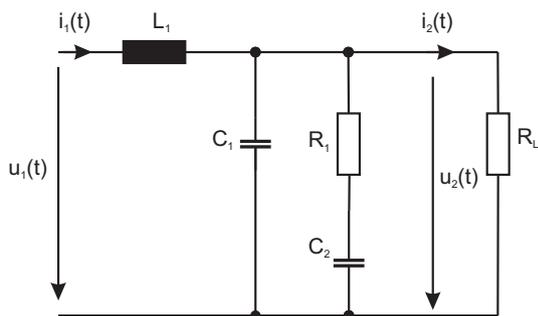


Abbildung 4.16: LCRC Filter

Parameter:

$$\begin{aligned}
 R_1 &= 1 && \Omega \\
 L_1 &= 0.11 && mH \\
 C_1 &= 1.4 && mF \\
 C_2 &= 1.4 && mF \\
 R_L &= 0.25 && \Omega
 \end{aligned}$$

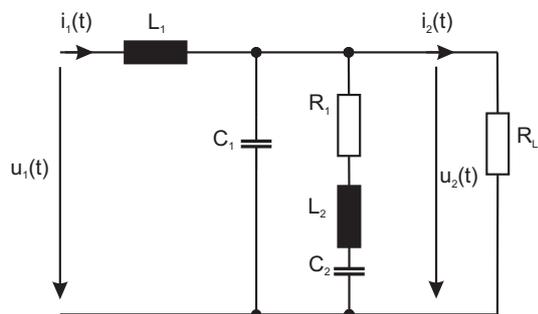


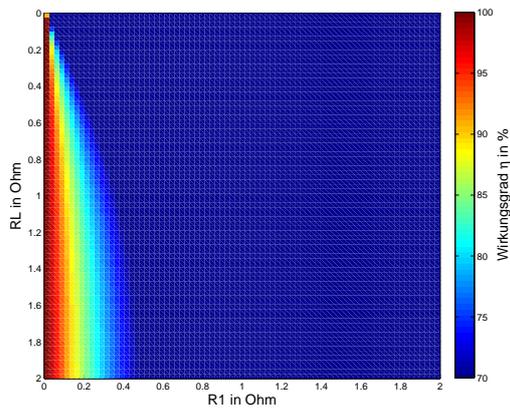
Abbildung 4.17: LCRLC Filter

Parameter:

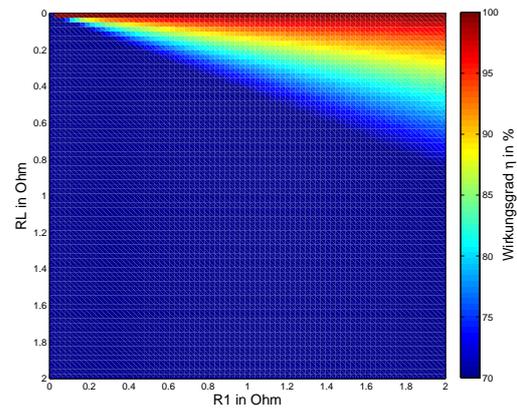
$$\begin{aligned}
 R_1 &= 0.001 && \Omega \\
 L_1 &= 0.11 && mH \\
 L_2 &= 0.11 && mH \\
 C_1 &= 5.622 && \mu F \\
 C_2 &= 5.622 && \mu F \\
 R_L &= 0.25 && \Omega
 \end{aligned}$$

4.4.2.2 Vergleich des Wirkungsgrades

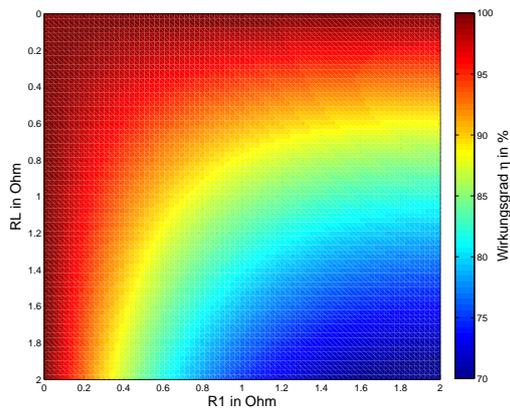
Für die Wirkungsgradbetrachtung wurde der Grundschwingungseffektivwert von \underline{U}_1 für eine Grundfrequenz von 50Hz vorgegeben. Der Wirkungsgrad wird über eine Variation des Dämpfungswiderstandes R_1 und des Lastwiderstandes R_L aufgetragen. Alle anderen Bauteilwerte entsprechen den Parametern von Seite 58.



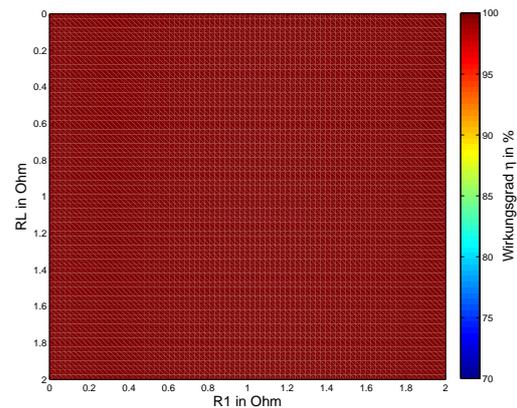
(a) RLC-Filter



(b) LCR-Filter



(c) LCRC-Filter



(d) LCRLC-Filter

Abbildung 4.18: Vergleich der Wirkungsgrade

Wie aus Abbildung 4.18 hervorgeht, scheiden der RLC-Filter und der LCR-Filter aufgrund des zu geringen Wirkungsgrades über einen größeren Bereich aus. Der Wirkungsgrad sollte mindestens über 90% liegen. Der LCRC-Filter und der LCRLC-Filter erfüllen diese Anforderung weitgehend, wobei vor allem der LCRLC-Filter über den kompletten Bereich keine Verluste zu haben scheint. Die weiteren Betrachtungen beschränken sich deshalb auf diese beiden Filter.

4.4.2.3 Dämpfung der Schaltfrequenz

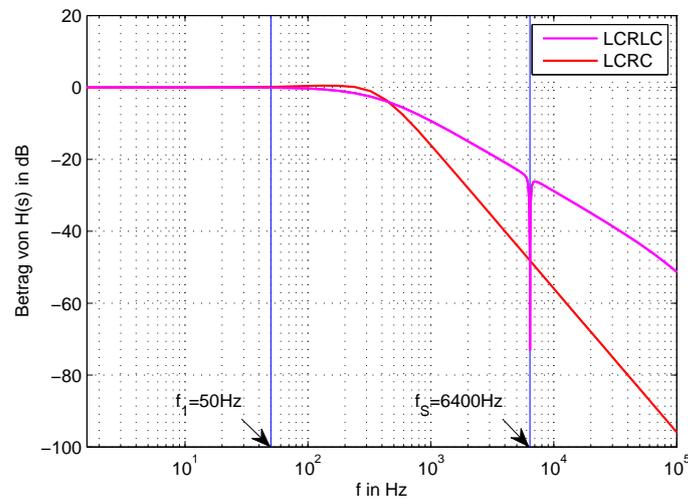


Abbildung 4.19: Amplitudengang des LCRLC-Filters und des LCRC-Filters

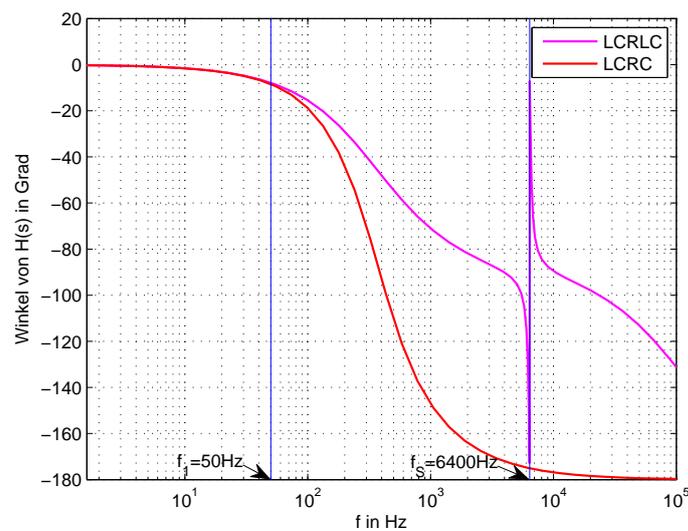


Abbildung 4.20: Phasengang des LCRLC-Filters und des LCRC-Filters

Die Dämpfung D an der Stelle der Schaltfrequenz $f_S = 6400\text{Hz}$ beträgt für das LCRLC-Filter $D_{LCRLC} = -72.95\text{dB}$ und für das LCRC-Filter $D_{LCRC} = -48.17\text{dB}$.

4.4.2.4 Variation der Impedanzen

Um die Filter auf Robustheit bezüglich Bauteilvariationen zu testen, wurden die Kapazitäten der Kondensatoren der beiden Filter um 10% erhöht. Dies ist zulässig, da auch in der Realität diese Bauteile Toleranzen aufweisen.

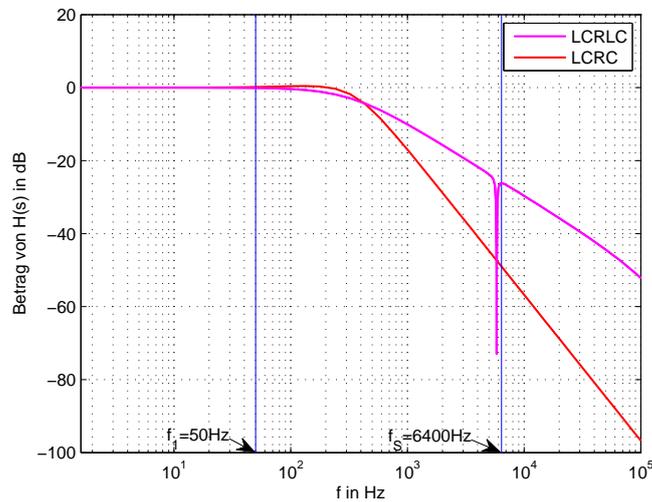


Abbildung 4.21: Amplitudengang des LCRLC-Filters und des LCRC-Filters

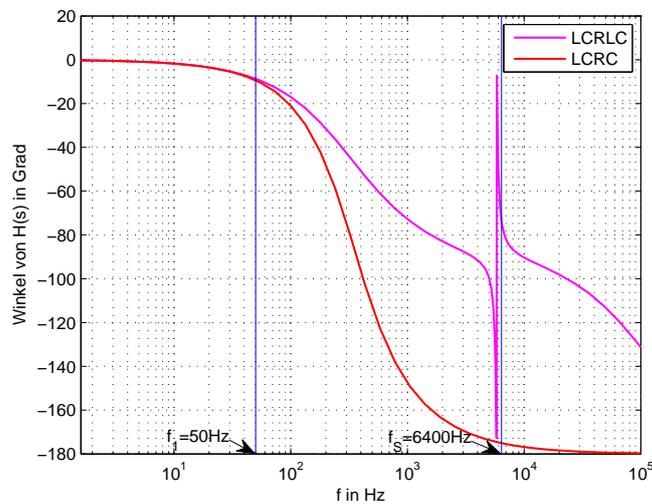


Abbildung 4.22: Phasengang des LCRLC-Filters und des LCRC-Filters

Wie man in Abbildung 4.21 sehr gut erkennen kann, liegt man beim LCRLC-Filter mit der Einkerbung links neben der Schaltfrequenz. Dadurch verringert sich die Dämpfung auf $D_{LCRLC} = -26.14dB$, während sie beim LCRC-Filter nahezu unverändert bleibt, $D_{LCRC} = -48.99dB$.

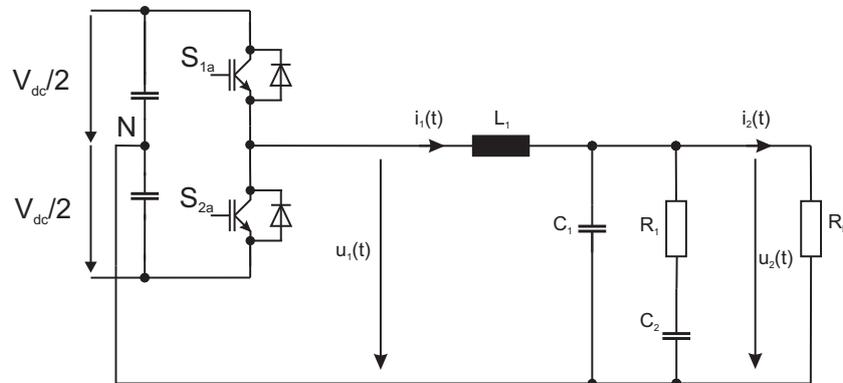
4.4.2.5 Wahl des Filters

Der Vorteil des LCRLC-Filters besteht im hohen Wirkungsgrad, er weist aber deutliche Nachteile im Falle von Bauteiltoleranzen auf. Diese führen dazu, dass beim LCRLC-Filter die Dämpfung über den gesamten Frequenzbereich deutlich schlechtere Werte aufweist, als der LCRC-Filter. Die Ausnahme bildet die Einkerbung (siehe Abbildung 4.21). Ein weiterer Nachteil ist der Sprung im Phasengang des LCRLC-Filters, im Hinblick auf die Regelung des Systems.

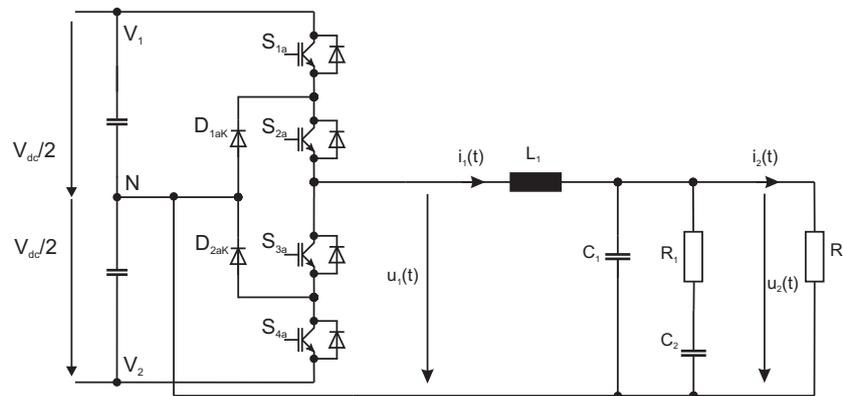
Anhand all der zuvor genannten Argumente wird der **LCRC-Filter** vorgeschlagen.

4.5 Gesamtsysteme

In diesem Kapitel werden nun die zuvor beschriebenen Einheiten zusammengeführt. Unter einem Gesamtsystem soll hier die Einheit aus Inverter und Filter verstanden werden.



(a) 2-Level System



(b) 3-Level System

Abbildung 4.23: Vergleich der Gesamtsysteme

4.5.1 Modellierung in MATLAB

Für die Modellierung in MATLAB erfolgt der Übergang vom zeitkontinuierlichen in den zeitdiskreten Bereich. $t \rightarrow \Delta t \cdot i$. Die Invertereinheit wird als ideal aufgefasst, das bedeutet, dass am Eingang des Filters das PWM-Signal unverfälscht anliegt.

Die Berechnung erfolgt unter Verwendung des MATLAB-Befehles `filter(b,a,fi)`. Dieser Befehl überführt die zeitdiskrete Eingangsfolge $f[i]$, die dem PWM-Signal $u_1(t)$ entspricht, in den z-Bereich und führt die Multiplikation mit der Übertragungsfunktion $H(z)$ durch. Als Ergebnis erhält man die zeitdiskrete Ausgangsfolge $y[i]$, die der Ausgangsspannung $u_2(t)$ entspricht (siehe Abbildung 4.23).

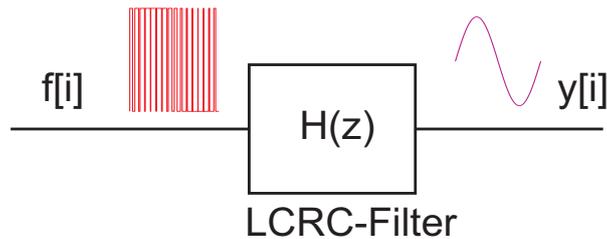


Abbildung 4.24: Modellierung in MATLAB mit Hilfe des Befehls "filter"

Die Formel für das zeitdiskrete PWM-Signal wird an dieser Stelle erneut angeführt (siehe Gleichung 4.39)

$$f(i\Delta t) = f[i] = \sum_{n=0}^m c_n e^{jKn_i} \quad \text{mit} \quad K = \frac{2\pi}{N} \quad (4.67)$$

Die Folge $f[i]$ wird in den z -Bereich überführt

$$x(z) = \sum_{i=0}^m f[i]z^{-i} \quad (4.68)$$

und mit der aus Kapitel 4.4 gewonnenen Übertragungsfunktion $H(z)$ erhält man für $y[i]$

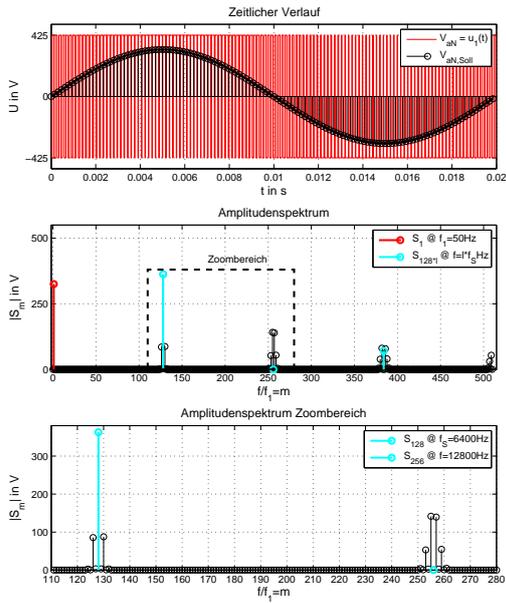
$$y[i] \circ \bullet H(z)x(z) = \frac{b(z)}{a(z)}x(z) \quad (4.69)$$

4.5.2 Vergleich der Gesamtsysteme

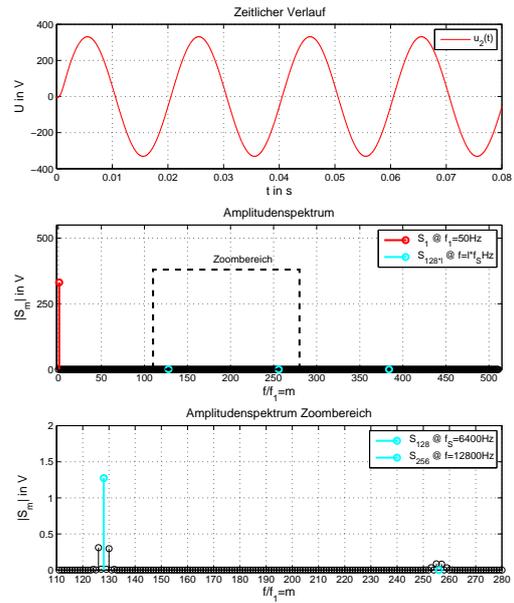
Nach dem Vergleich der PWM-Signale (siehe Kapitel 4.3) folgt der Vergleich der Gesamtsysteme. Folgende Parameter wurden für die Berechnung verwendet

$V_{dc} = 850V$... Zwischenkreisspannung
$\hat{V}_{aN,Soll} = \sqrt{2} \cdot 230V$... Amplitude des Sollsignals
$M_u = 0.765$... Modulationsgrad
$f_1 = 50Hz$... Frequenz der Grundschwingung
$f_S = 6400Hz$... Schaltfrequenz des Inverters, Trägerfrequenz
$f_{ab} = 51200Hz$... Abtastfrequenz des PWM-Signales
$m = 511$... Anzahl der Fourierkoeffizienten
$N = 1024$... Anzahl der Abtastwerte des PWM-Signales

Der LCRC-Filter verwendet die Parameter von Seite 58.

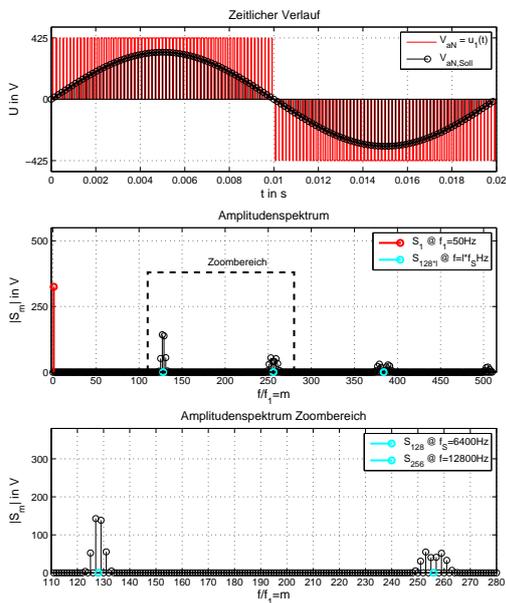


(a) vor dem Filter

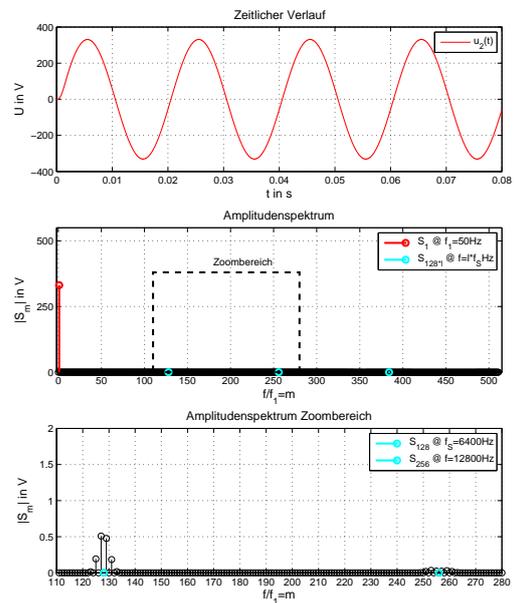


(b) nach dem Filter

Abbildung 4.25: 2-Level Gesamtsystem



(a) vor dem Filter



(b) nach dem Filter

Abbildung 4.26: 3-Level Gesamtsystem

Wie man in den Abbildungen 4.25 und 4.26 erkennen kann, treten die Oberschwingungen nach der Filterung an der gleichen Stelle wie vor der Filterung auf. Jedoch, bedingt durch die Filterung, mit stark reduzierter Amplitude.

	THD in %	
	vor Filterung	nach Filterung
2-Level	143.69	0.41
3-Level	75.94	0.23

Tabelle 4.5: Vergleich der THD-Faktoren

Tabelle 4.5 listet die THD-Faktoren der beiden Gesamtsysteme auf. Die geringere Aussteuerung bewirkt einen THD-Wert über 100 %. Das 3-Level Gesamtsystem bleibt aufgrund der niedrigeren Seitenbänder, auch nach der Filterung um näherungsweise den Faktor 2 unter dem THD-Wert des 2-Levelgesamtsystemes. Somit wäre die 3-Level Variante, bezüglich der Forderung nach möglichst geringem THD-Faktor, vorzuziehen.

4.5.3 Berechnung der Leistung

Um den Vergleich bezüglich der Leistungsdimensionierung der Inverter zu geben, bedient man sich der Scheinleistung, die der Inverter bei gegebener Last zu liefern hat. Bei Kenntnis der komplexen Fourierkoeffizienten von Strömen und Spannungen, die ober-schwingungsbehaftet sind, bietet sich folgende Form für die Berechnung der Leistungen in allgemeiner Form an. [ALB05]

$$S = \sqrt{\left[U_0^2 + \sum_{n=1}^{\infty} U_n^2 \right] \left[I_0^2 + \sum_{n=1}^{\infty} I_n^2 \right]} \quad (4.70)$$

und für die Wirkleistung

$$P = U_0 I_0 + \sum_{n=1}^{\infty} U_n I_n \cos(\varphi_{u_n} - \varphi_{i_n}) \quad (4.71)$$

Für die Blindleistung gilt

$$Q = \sqrt{\tilde{Q}^2 + D^2} \quad (4.72)$$

\tilde{Q} entspricht dem Anteil, der durch Reaktanzen hervorgerufen wird. Die Verzerrungsblindleistung D ist jener Anteil der durch Oberschwingungen hervorgerufen wird. Es gilt

$$\tilde{Q} = \sum_{n=1}^{\infty} U_n I_n \sin(\varphi_{u_n} - \varphi_{i_n}) \quad (4.73)$$

und für die Verzerrungsblindleistung

$$D = \sqrt{S^2 - P^2 - \tilde{Q}^2} \quad (4.74)$$

U_0 und I_0 sind Gleichanteile. U_n und I_n sind die Effektivwerte der jeweiligen Spektralkomponente.

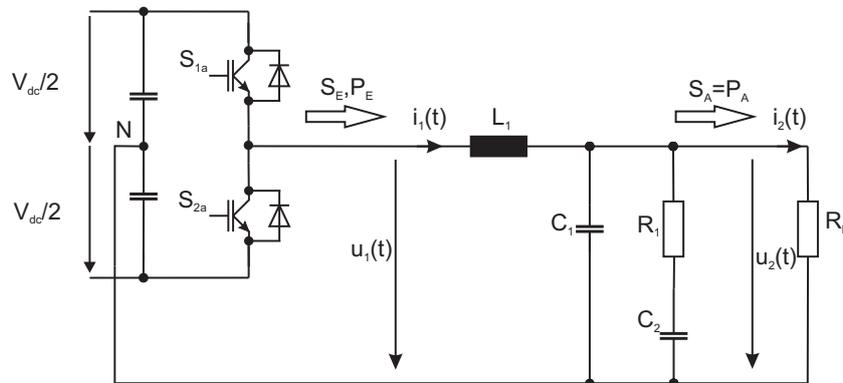


Abbildung 4.27: Leistungsbetrachtung

Bei S_E und P_E handelt es sich um Leistungen die vom Inverter geliefert werden. S_A und P_A sind Leistungen die von der Last aufgenommen werden (siehe Abbildung 4.27).

	S_E kVA	P_E kW	\tilde{Q}_E kVAr	D_E kVAr	$P_A = S_A$ kW
2-Level	401.54	228.69	7.01	329.98	219.38
3-Level	287.68	228.71	5.7	174.42	219.4

Tabelle 4.6: Vergleich der Leistungen

Da es sich um einen ohmschen Verbraucher als Last handelt, sind in diesem Fall Ausgangswirk- und Scheinleistung gleich zu setzen. Der Strom $i_1(t)$ stellt sich, bei vorgegebener Spannung $u_1(t)$ durch den Inverter, abhängig von der Last ein. Das führt dazu, dass auch S_E von der Last vorgegeben wird. Der ohmsche Lastwiderstand wird so gewählt, dass die Mindestanforderung bezüglich der Leistung von Seite 36 erfüllt ist. Um einen Vergleich zwischen den Topologien zu ermöglichen, wird für die nachfolgenden Simulationen, die gleiche Last verwendet.

Der hohe Unterschied zwischen den Eingangsscheinleistungen lässt sich darauf zurückführen, dass der 2-Level Inverter einen wesentlich höheren Anteil an Verzerrungsblindleistung aufweist. Die Verzerrungsblindleistung ist umso größer, je höher der Anteil der Oberschwingungen ist. Somit müssten die schaltenden Komponenten des 2-Level Inverters für eine wesentlich höhere Scheinleistung dimensioniert werden, als die des 3-Level Inverters bei gleicher Ausgangsleistung P_A .

4.6 Einführung von Nichtlinearitäten

Alle vorangegangenen Topologien werden anhand von Gleichungssystemen modelliert und mit MATLAB durchgerechnet. Die schaltenden Elemente werden dabei als ideal angesehen. Ab jetzt werden alle Strukturen in SimuLink mit Hilfe der Toolbox PLECS aufgebaut. Die Ergebnisse daraus werden nach wie vor in MATLAB ausgewertet. Diese Toolbox ermöglicht es, Inverterschaltungen, in einem PLECS-Subsystem als Schaltplan zu modellieren. Steuer- und Messsignale können aus PLECS nach SimuLink, oder von SimuLink in den PLECS-Block geführt werden. PLECS stellt nun Modelle der Schalter zur Verfügung mit denen es möglich ist auch nicht lineare Eigenschaften zu berücksichtigen. [Ple09]

Der Einfluss der Nichtlinearitäten wird anhand der 2-Level-Struktur erklärt.

4.6.1 Nichtlinearitäten der IGBTs

Folgende Nichtlinearitäten der IGBTs werden im PLECS Modell berücksichtigt.

4.6.1.1 Ein-Ausschaltverhalten der IGBTs

Beim idealen Modell wird angenommen, dass die Schalter unendlich schnell aus-/ und einschalten können. Mit t_f und t_r wird der zeitabhängige Stromanstieg beim Schalten des IGBTs berücksichtigt (siehe Abbildung 4.28).

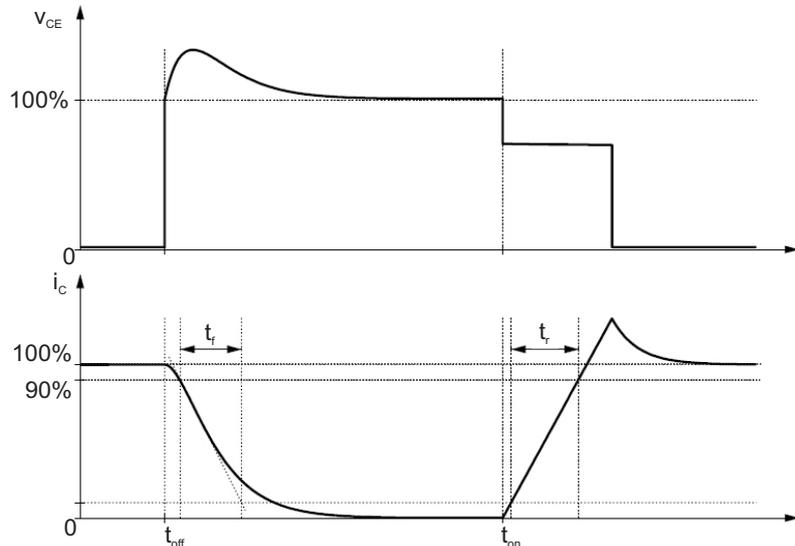


Abbildung 4.28: Ein-/und Ausschaltverhalten der IGBTs [Ple09]

v_{CE} Kollektor-Emitterspannung des IGBTs
 i_C Kollektor-Strom des IGBTs

4.6.1.2 Durchlassspannungen der Halbleiterschalter

Abbildung 4.29 zeigt das Prinzipschaltbild und die zeitlichen Ausgangsgrößen eines Inverter Zweiges.

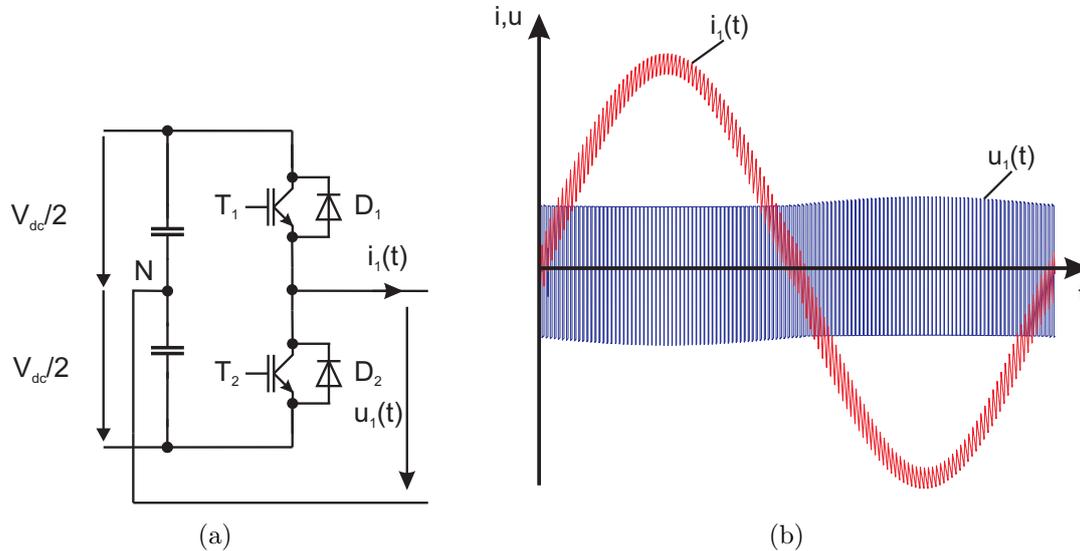


Abbildung 4.29: a) Prinzipschaltbild b) zeitliche Ausgangsgrößen

Für die Spannungsabfälle an Diode und Transistor gilt [SCH08]

$$U_T = U_{T0} + r_T I_T \quad (4.75)$$

$$U_D = U_{D0} + r_D I_D \quad (4.76)$$

- $U_{T0/D0}$ Schleusenspannung an Transistor/Diode
- $r_{T/D}$ differentieller Bahnwiderstand von Transistor/Diode
- $I_{T/D}$ Strom durch Transistor/Diode

Für die Ausgangsspannung $u_1(t)$ erhält man in tabellierter Form, in Abhängigkeit des Stromvorzeichens von $i_1(t)$ und der Schaltfunktion S_U

	$S_u = 1$	$S_u = -1$
$i_1(t) > 0$	$u_1(t) = V_{dc}/2 - U_{T10} - r_{T1} i_1(t)$	$u_1(t) = -V_{dc}/2 - U_{D20} - r_{D2} i_1(t)$
$i_1(t) < 0$	$u_1(t) = V_{dc}/2 + U_{D10} - r_{D1} i_1(t)$	$u_1(t) = -V_{dc}/2 + U_{T20} - r_{T2} i_1(t)$

Tabelle 4.7: Abhängigkeit der Ausgangsspannung vom Stromvorzeichen und der Schaltfunktion

An den Ausbeulungen in Abbildung 4.29 b) lässt sich der Einfluss der Durchlassspannungen sehr gut erkennen.

Laut PLECS lassen sich aus den verwendeten Schaltermodellen keine zuverlässigen Ergebnisse bezüglich Schaltverluste gewinnen. [Ple09]

4.6.2 Nichtlinearitäten durch Verriegelungszeiten

Da bei realen Schaltern unendlich schnelles Schalten nicht möglich ist, werden um das Kurzschließen des Spannungszwischenkreises zu vermeiden, sogenannte Verriegelungszeiten eingeführt (siehe Abbildung 4.30). [SCH08] Nachfolgendes Schaltdiagramm bezieht sich auf Abbildung 4.29 a).

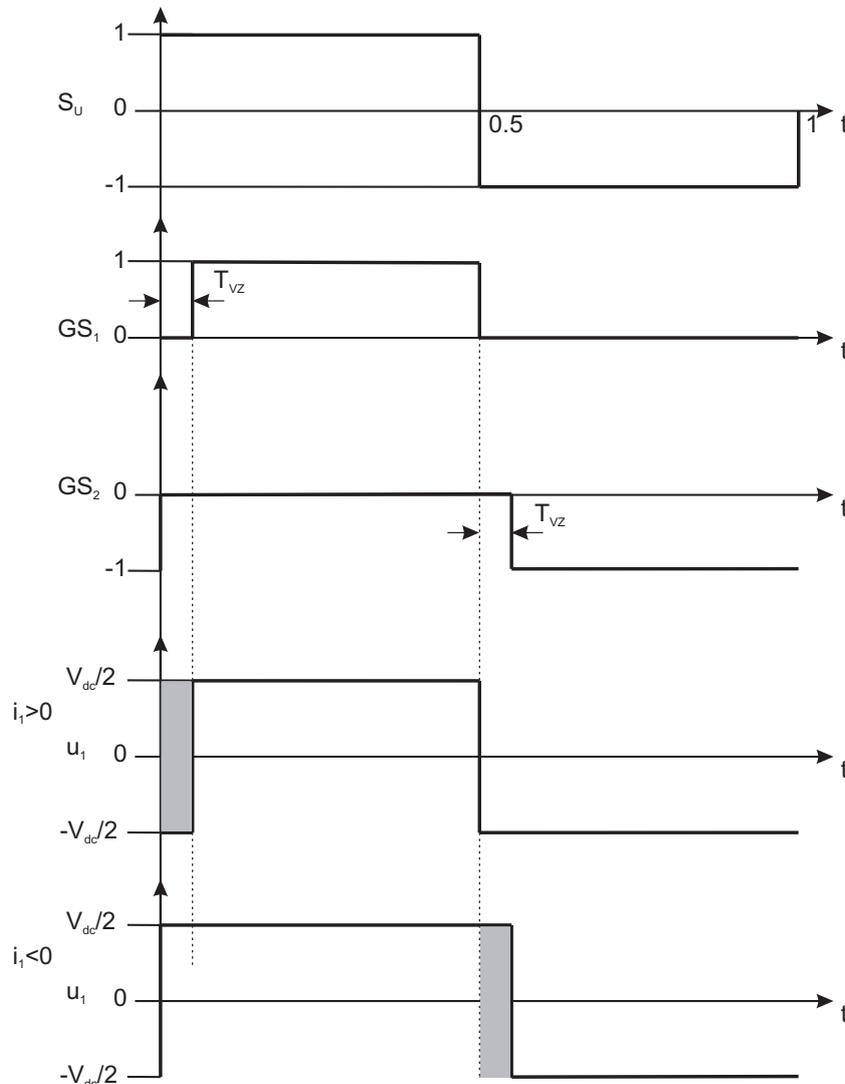


Abbildung 4.30: Schaltdiagramm der Verriegelungszeiten T_{VZ} [SCH08]

Die Transistorschaltsignale GS_1 und GS_2 werden jeweils um die Verriegelungszeit T_{VZ} gegenüber der Schaltfunktion S_U versetzt ausgegeben, womit sich der Einschaltzeitpunkt der Transistoren verzögert. Das Ausschalten erfolgt unverzögert. Durch das Einfügen der Verriegelungszeiten entsteht ein Spannungsmittelwertfehler ΔU von

$$\Delta U(t) = T_{VZ} \cdot f_s \cdot V_{dc} \cdot \text{sgn}(i_1(t)) \quad (4.77)$$

ΔU entspricht der Fläche der grauen Rechtecke in Abbildung 4.30. Dieser Fehler wirkt sich vor allem beim Stromnulldurchgang aus (siehe Abbildung 4.31 blau dargestellter Stromverlauf) und erhöht den Verzerrungsanteil.

Eine Möglichkeit diesen Fehler zu verringern bietet eine sogenannte Current Feed Forward Compensation. [PBJT93] Es wird dabei der Strom $i_1(t)$ gemessen und anhand dessen Vorzeichens der Spannungsfehler $\Delta U(t)$ zur Sollspannung $V_{aN,Soll}(t)$ hinzugefügt. Die Schwierigkeit liegt darin, das Vorzeichen richtig zu erkennen und vorzugeben. Abbildung 4.31 zeigt den Vergleich zwischen einer Simulation mit Feed Forward und ohne.

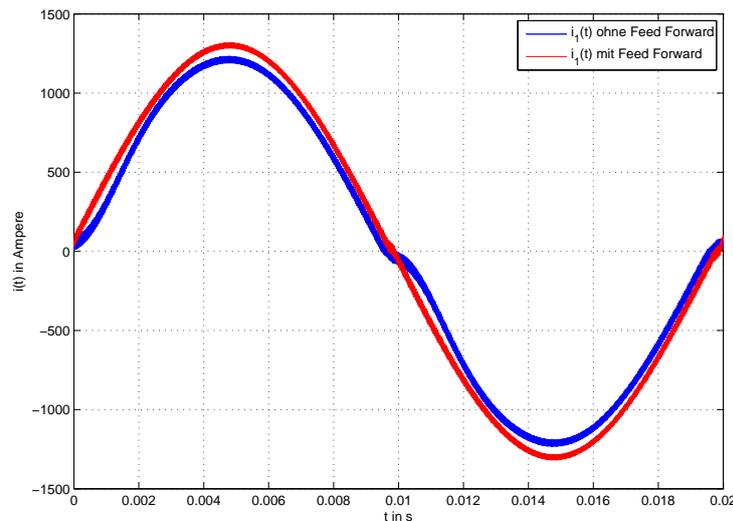


Abbildung 4.31: Vergleich des Stromes mit-/und ohne Feed Forward

4.6.2.1 Zusammenfassung der nichtlinearen Parameter

Tabelle 4.8 listet die verwendeten Werte der Nichtlinearitäten auf.

Parameter	t_r	t_f	U_{T0}	U_{D0}	r_T	r_D	$T_{VZ,1}^1$	$T_{VZ,2}^2$
Einheit	μs	μs	V	V	Ω	Ω	μs	μs
Wert	0.17	0.1	1.5	0.9	0.005	0.04	3	1

Tabelle 4.8: Nichtlinearitäts-Parameter

¹ Verriegelungszeit bei einer Schaltfrequenz von $f_S = 6.4 kHz$

² Verriegelungszeit bei einer Schaltfrequenz von $f_S = 25.6 kHz$

4.7 2-/3-Level Inverter mit nichtidealen Schaltelementen

Um einen Vergleich zum idealen Modell in Kapitel 4.5.2 geben zu können, werden auch der 2-/und der 3-Level Inverter in PLECS mit den gleichen Parametern modelliert, simuliert und ausgewertet. Zusätzlich werden die Oberschwingungen der Ausgangsspannung $u_2(t)$ nach der IEC 61000-3-2 NORM bewertet. [IEC09] Da in dieser Norm die Bewertung der ersten 40 Oberschwingungen beschrieben ist, wird der THD-Faktor auch anhand dieser 40 Oberschwingungen ermittelt (siehe Tabelle 4.9). Ein Auszug aus dieser NORM wird in Anhang C angegeben.

	mit Feed Forward Compensation		ohne Feed Forward Compensation	
	THD ₄₀ in %	OSTNB ¹	THD ₄₀ in %	OSTNB ¹
2-Level	1.211	3,7,9,11,13,15,17	3.417	3,5,7
3-Level	1.097	3	3.352	3,5,7,9,11,13

Tabelle 4.9: Oberschwingungsbewertung

Vergleicht man Tabelle 4.5 mit obiger Tabelle, so ist festzustellen, dass der Unterschied des THD-Faktors zwischen 2- und 3-Level Topologie, unter Berücksichtigung von Nichtlinearitäten wesentlich geringer ist als im idealen Fall. Durch die Nichtlinearitäten werden Oberschwingungen in unmittelbarer Nähe des Basisbandes hervorgerufen und somit vom LCRC-Filter bedeutend schlechter gedämpft.

Die Leistungsaufteilung in Tabelle 4.10 entspricht der im idealen Fall (siehe Tabelle 4.6), wobei auch in diesem Fall die 3-Level Topologie für eine wesentlich geringere Scheinleistung, als die 2-Level Topologie, ausgelegt werden kann.

	S_E kVA	P_E kW	\tilde{Q}_E kVAr	D_E kVAr	$P_A=S_A$ kW
mit Feed Forward Compensation					
2-Level	381.42	204.73	11.28	321.61	196.36
3-Level	264.56	198.78	2.89	174.55	190.57
ohne Feed Forward Compensation					
2-Level	357.67	178.83	14.19	309.44	171.4
3-Level	237.4	173.15	1.51	162.41	166.1

Tabelle 4.10: Vergleich der Leistungen mit Nichtlinearitäten

Die Auswirkungen der Feed Forward Compensation sich anhand der vorangegangenen Tabellen dargestellt.

¹ OSTNB gibt die Ordnungszahlen der Oberschwingungen an, die die Grenzen der Norm, IEC 61000-3-2, nicht erfüllen

4.8 PCM-Inverter

Der PCM-Inverter ist eine Parallelschaltung von mindestens zwei Invertern. Als mögliche Inverterstrukturen (Inv1 und Inv2) kommen die in den Kapiteln 4.1 und 4.2 vorgestellten Inverter zum Einsatz. Für den Betrieb dieser Struktur werden sogenannte Entkopplungsinduktivitäten benötigt. Die Rolle dieser Entkopplungsinduktivitäten übernehmen die Induktivitäten L_1 und L_2 der Ausgangsfilter. Der Vorteil dieser Struktur liegt darin, dass die einzelnen Inverter mit unterschiedlicher Frequenz betrieben, beziehungsweise für unterschiedliche Leistung ausgelegt werden können.

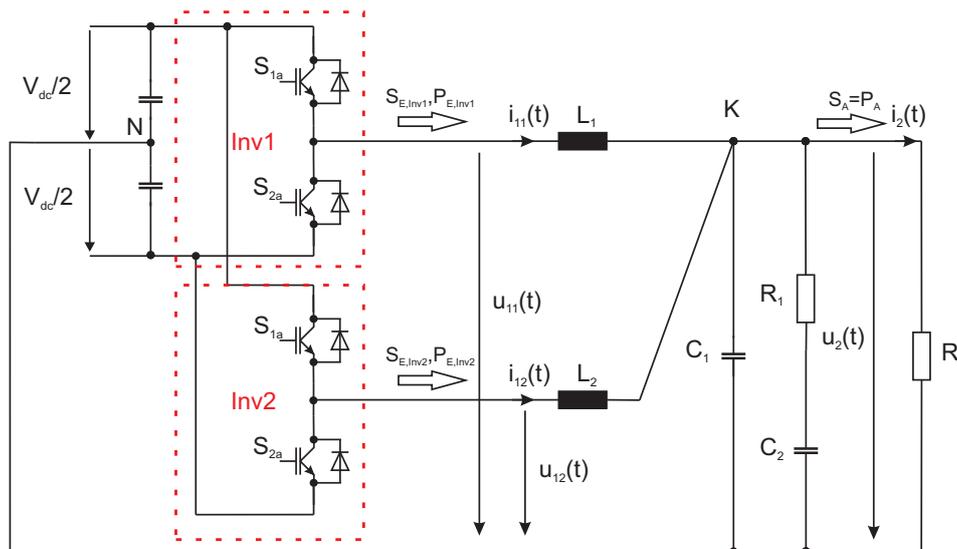


Abbildung 4.32: 2-Level PCM-Inverterstruktur

Abbildung 4.32 zeigt das Prinzip der parallel geschalteten Inverter, die hier beispielhaft als 2-Level Topologie ausgeführt werden. Diese Topologie bietet die Möglichkeit, mit Hilfe des zweiten Inverters (Inv2) die Oberschwingungen des ersten Inverters (Inv1) zu kompensieren und so die Gesamt-THD von $u_2(t)$ zu verringern.

4.8.1 Betrieb der Inverter mit gleicher Schaltfrequenz und gleichem Tastverhältnis

Bei dieser Betriebsart werden beide Inverter mit der gleichen Schaltfrequenz f_S und gleicher Ausgangsleistung betrieben. Die Taktung der Inverter erfolgt aber um eine halbe Schaltperiodendauer $T_S = 1/f_{S,Inv1} = 1/f_{S,Inv2}$ versetzt. Folgende Parameter wurden für die Simulation verwendet:

$V_{dc} = 850V$... Zwischenkreisspannung
$\hat{V}_{aN,Soll} = \sqrt{2} \cdot 230V$... Amplitude des Sollsignales
$M_u = 0.765$... Modulationsgrad
$f_1 = 50Hz$... Frequenz der Grundschwingung
$f_{S,Inv1} = 6400Hz$... Schaltfrequenz des Inverters 1
$f_{S,Inv2} = 6400Hz$... Schaltfrequenz des Inverters 2

Die Parameter des LCRC-Filters sind von Seite 58 zu entnehmen. Es gilt $L_1=L_2$.

4.8.1.1 2-Level PCM-Inverter bei gleicher Schaltfrequenz

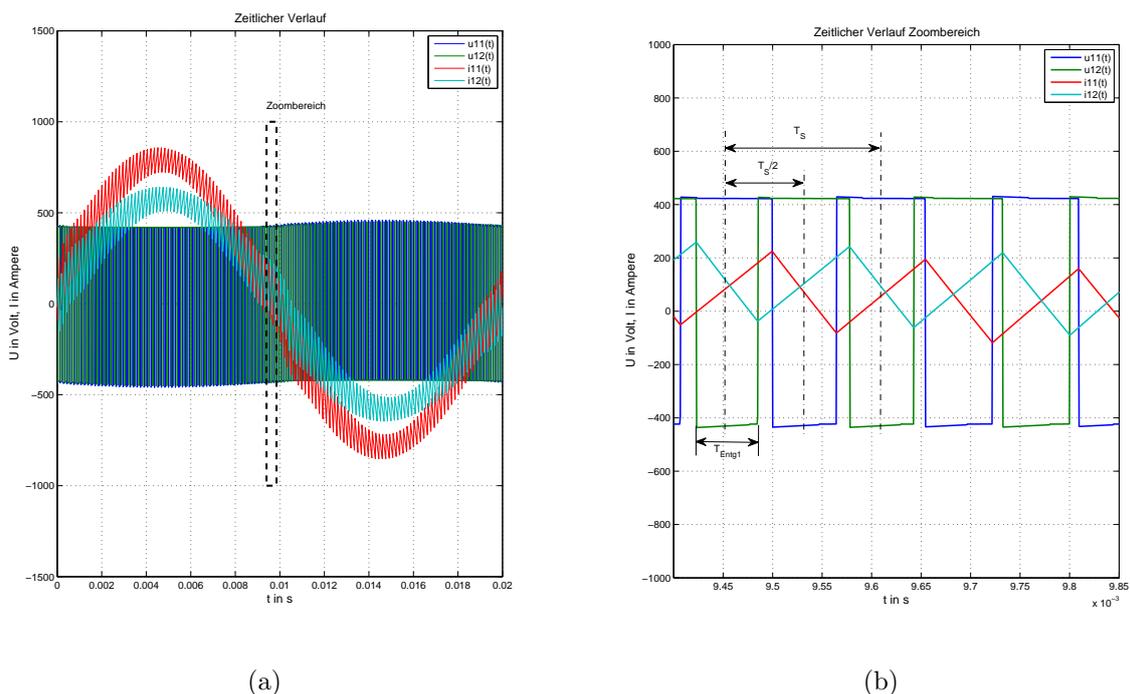


Abbildung 4.33: 2-Level PCM mit gleicher Schaltfrequenz und versetzter Taktung

Der Einfluss der Schaltfrequenz ist in Abbildung 4.33 b) anhand des Stromripples in den Strömen $i_{11}(t)$ und $i_{12}(t)$ sehr gut erkennbar. Da sich beide Ströme im Punkt K (siehe Abbildung 4.32) überlagern, wirken die Stromrippel gegeneinander und heben sich

zumindest teilweise auf. Somit sollte sich der Oberschwingungsanteil von $i_2(t)$ verringern und dadurch auch der THD-Wert von $u_2(t)$ sinken.

4.8.1.2 3-Level PCM-Inverter bei gleicher Schaltfrequenz

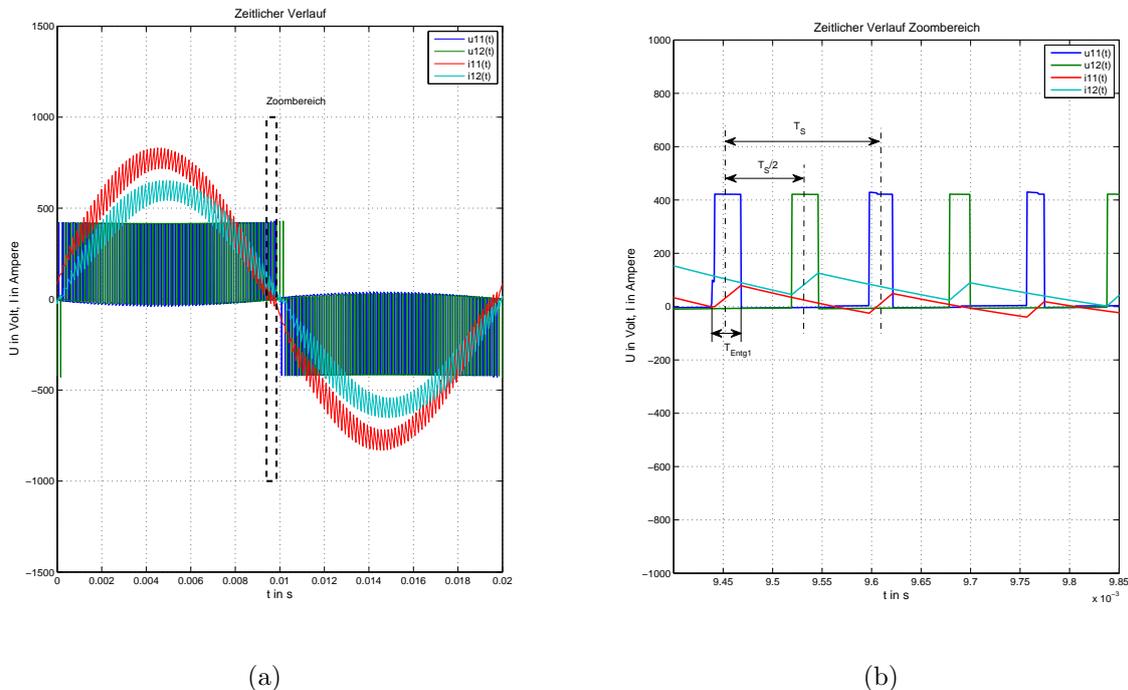


Abbildung 4.34: 3-Level PCM mit gleicher Schaltfrequenz und versetzter Taktung

Wie schon bei der 2-Level Variante wirken auch hier, die beiden Stromrippel gegeneinander, wie in Abbildung 4.34 zu sehen.

4.8.1.3 Oberschwingungsbewertung von $u_2(t)$

Tabellen 4.11 und 4.12 geben einen Vergleich zwischen idealer Simulation und Simulation mit Berücksichtigung der Nichtlinearitäten für den PCM-Inverter mit gleicher Schaltfrequenz wieder. Zieht man für die Berechnung des THD-Faktors 40 Fourierkoeffizienten heran, so scheint es, als habe die versetzte Taktung keinen Einfluss auf diesen. Verwendet man wie für die Leistungsberechnung 512 Koeffizienten, so trägt, wie in Tabelle 4.12 gezeigt, die Methode mit versetzter Taktung sehr Wohl zur Verbesserung des THD-Faktors bei. Unabhängig von der Anzahl der berücksichtigten Koeffizienten trägt die Feed Forward Compensation zur Verminderung der Oberschwingungen wesentlich mehr bei als die versetzte Taktung.

	mit versetzter Taktung		ohne versetzte Taktung	
	THD ₄₀ in %	OSTNB	THD ₄₀ in %	OSTNB
ideal				
2-Level	0.0123	-	0.012	-
3-Level	0.290	-	0.295	-
mit Feed Forward Compensation				
2-Level	1.88	5,7,9,11,13,15,17	1.84	5,7,9,11,13,17,19
3-Level	0.776	5,7,9,11,13	0.74	7,9,11,13,15,17
ohne Feed Forward Compensation				
2-Level	2.58	3,5,9,11,13,15	2.64	3,5,9,11,13,15,17
3-Level	2.59	3,5,7,9,11,13	2.66	3,5,7,9,11,13

Tabelle 4.11: Oberschwingungsbewertung mit 40 Fourierkoeffizienten

	mit versetzter Taktung		ohne versetzte Taktung	
	THD ₅₁₂ in %	OSTNB	THD ₅₁₂ in %	OSTNB
ideal				
2-Level	0.128	-	0.923	-
3-Level	0.298	-	0.594	-
mit Feed Forward Compensation				
2-Level	1.886	5,7,9,11,13,15,17	2.080	5,7,9,11,13,17,19
3-Level	0.780	5,7,9,11,13	0.917	7,9,11,13,15,17
ohne Feed Forward Compensation				
2-Level	2.583	3,5,9,11,13,15	2.848	3,5,9,11,13,15,17
3-Level	2.601	3,5,7,9,11,13	2.723	3,5,7,9,11,13

Tabelle 4.12: Oberschwingungsbewertung mit 512 Fourierkoeffizienten

Der PCM-Inverter mit versetzter Taktung liefert insgesamt bessere Werte für die Oberschwingungsbewertung als die Variante mit einem einzelnen Inverter, liegt jedoch bei Bewertung durch die IEC Norm deutlich zurück. Dies kann auf die gegenseitige Beeinflussung der beiden Inverter zurückgeführt werden.

4.8.1.4 Vergleich der Leistungen

Nachfolgende Tabellen geben einen Vergleich der Leistungen unter Berücksichtigung von versetzter Taktung. Der ideale Fall wird hier nicht behandelt.

Vergleicht man die Eingangsleistungen aus Tabelle 4.15 und 4.16 mit denen aus Tabelle 4.10, so ist festzuhalten, dass bei nahezu gleicher Ausgangsleistung die Inverter der Parallelstruktur beim Betrieb ohne versetzte Taktung, nur die halbe Leistung liefern müssen. Somit könnten diese beiden Inverter für geringere Leistungen dimensioniert werden.

	$S_{E,Inv1}$ kVA	$P_{E,Inv1}$ kW	$S_{E,Inv2}$ kVA	$P_{E,Inv2}$ kW	$P_A=S_A$ kW
2-Level	205.95	104.27	161.46	82.28	178.85
3-Level	138.02	102.46	113.16	85.35	180.2

Tabelle 4.13: Vergleich der Leistungen beim Betrieb mit versetzter Taktung ohne Feed Forward

	$S_{E,Inv1}$ kVA	$P_{E,Inv1}$ kW	$S_{E,Inv2}$ kVA	$P_{E,Inv2}$ kW	$P_A=S_A$ kW
2-Level	225.26	122.25	165.8	90.8	204.3
3-Level	157.48	119.91	121.93	94.65	205.77

Tabelle 4.14: Vergleich der Leistungen beim Betrieb mit versetzter Taktung mit Feed Forward

	$S_{E,Inv1}$ kVA	$P_{E,Inv1}$ kW	$S_{E,Inv2}$ kVA	$P_{E,Inv2}$ kW	$P_A=S_A$ kW
2-Level	183.6	93.29	183.6	93.29	178.89
3-Level	125.45	93.91	125.45	93.91	180.22

Tabelle 4.15: Vergleich der Leistungen beim Betrieb ohne versetzte Taktung ohne Feed Forward

	$S_{E,Inv1}$ kVA	$P_{E,Inv1}$ kW	$S_{E,Inv2}$ kVA	$P_{E,Inv2}$ kW	$P_A=S_A$ kW
2-Level	195.36	106.54	195.36	106.54	204.36
3-Level	193.42	107.3	193.42	107.3	205.78

Tabelle 4.16: Vergleich der Leistungen beim Betrieb ohne versetzte Taktung mit Feed Forward

Wie aus Tabellen 4.13 und 4.14 ersichtlich ist, kommt es beim Betrieb mit versetzter Taktung zur Verschiebung der Leistungsaufteilung der Inverter. Da die beiden Inverter nur gesteuert und nicht geregelt betrieben werden, kann es bei diesem Betrieb zu solch einer ungleichmäßigen Aufteilung kommen.

4.8.2 Betrieb der Inverter mit unterschiedlicher Schaltfrequenz

Bei dieser Variante werden beide Inverter mit unterschiedlicher Schaltfrequenz und unterschiedlicher Scheinleistung S_E betrieben. Ziel dieser Methode ist es mit Inverter (*Inv1*), die Grundschwingungsleistung zur Verfügung zu stellen und mit Inverter (*Inv2*) jene Leistung, die benötigt wird, um die Oberschwingungen des ersten Inverters zu kompensieren. Für die anschließenden Simulationen werden folgende Parameter verwendet:

$V_{dc} = 850V$... Zwischenkreisspannung
$\hat{V}_{aN,Soll} = \sqrt{2} \cdot 230V$... Amplitude des Sollsignals
$M_u = 0.765$... Modulationsgrad
$f_1 = 50Hz$... Frequenz der Grundschiwingung
$f_{S,Inv1} = 6400Hz$... Schaltfrequenz des Inverters 1
$f_{S,Inv2} = 25600Hz$... Schaltfrequenz des Inverters 2
$L_2 = 27.5\mu H$... Induktivität des Filters für Inv2

Die restlichen Parameter des LCRC-Filters sind von Seite 58 zu entnehmen. Es gilt $L_2 = L_1/4$.

4.8.2.1 Methode zur Bestimmung der Kompensationsanteile

Die Methode zur Berechnung der Kompensationsanteile wird anhand der 2-Level Struktur vorgestellt. Da für die Untersuchung beide Inverter gesteuert und nicht geregelt betrieben werden, erfolgt die Untersuchung in mehreren Schritten.

1.Schritt Man verwendet das Modell aus Abbildung 4.23a). Es speist also nur ein Inverter auf den Filter und die Last. Für das Sollsignal gilt

$$V_{aN,Soll} = \hat{V}_{aN,Soll} \sin(2\pi f_1 t) \quad (4.78)$$

Man erhält das bekannte Spektrum von $u_1(t)$ und $u_2(t)$.

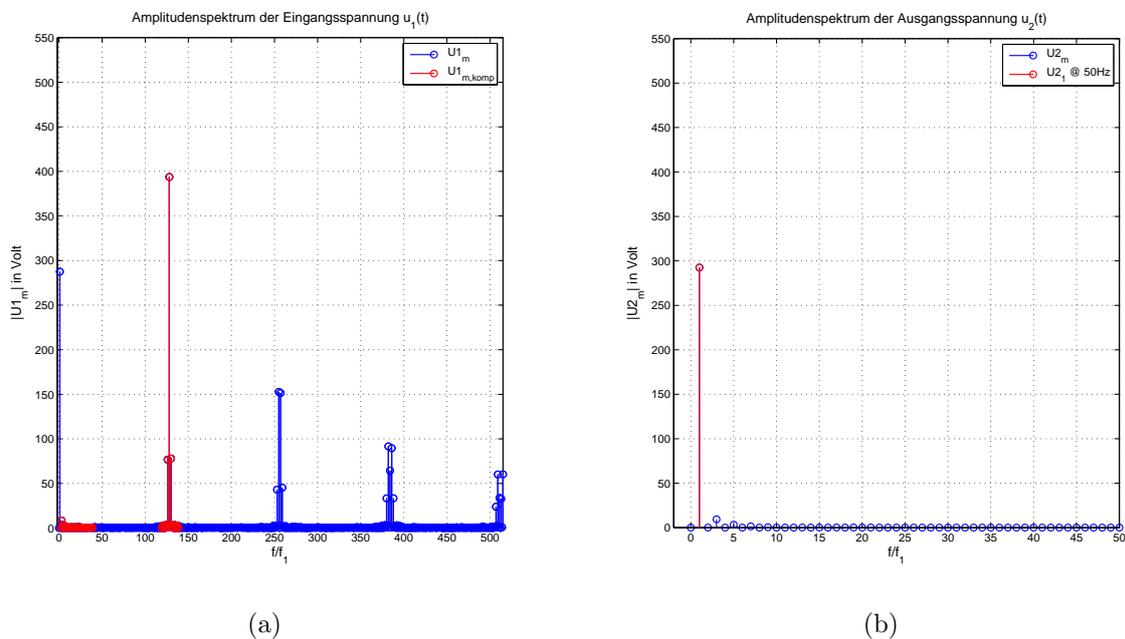


Abbildung 4.35: Amplitudenspektrum von $u_1(t)$ und $u_2(t)$

2.Schritt Aus dem Spektrum von $u_1(t)$ (Inverterausgangsspannung) werden die zu kompensierenden Spektralanteile $U_{1m,komp}$ herausgesucht. In Abbildung 4.35a) werden diese als rot markierte Spektrallinien dargestellt. Das Spektrum von $u_2(t)$ (Filterausgangsspannung) liefert die Grundfrequenzspektrallinie U_{21} (Abbildung 4.35b). Nun kann das Sollsignal $V_{aN,Soll,Inv2}$ für den zweiten Inverter formuliert werden. Die Kompensationsfrequenzen werden dabei negativ vorgegeben.

$$V_{aN,Soll,Inv2} = U_{21} \sin(2\pi f_1 t) - \frac{1}{4} \sum U_{1m,komp} \sin(2\pi f_{m,komp} t + \varphi_{m,komp}) \quad (4.79)$$

Die zu kompensierenden Frequenzen werden mit $1/4$ gewichtet, da L_2 nur $1/4$ von L_1 beträgt.

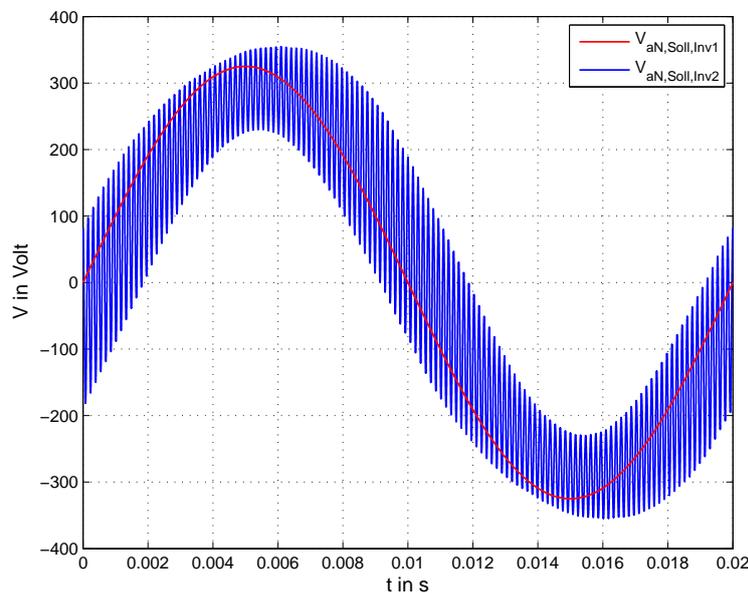


Abbildung 4.36: Zeitlicher Verlauf der Sollsignale für Inv1 und Inv2

Abbildung 4.36 zeigt den zeitlichen Verlauf der Sollsignale.

3.Schritt Beide Inverter speisen auf den Filter nach dem Modell in Abbildung 4.32. Wird mit dem Inverter (Inv2) die gleiche Grundschwingung vorgegeben, wie sie in der Ausgangsspannung $u_2(t)$ enthalten ist, so liefert Inv2 keinen Grundschwingungsstrom und somit keine Grundschwingungsleistung.

Für die 3-Level Variante wird analog vorgegangen.

Eine Schwäche dieser Methode besteht darin, dass bei der ersten Simulation, zur Bestimmung der Kompensationsfrequenzen, die Wechselwirkungen zwischen den beiden Invertern nicht berücksichtigt werden können und somit Abweichungen in den Kompensationsanteilen vorhanden sind (siehe Abbildung 4.37).

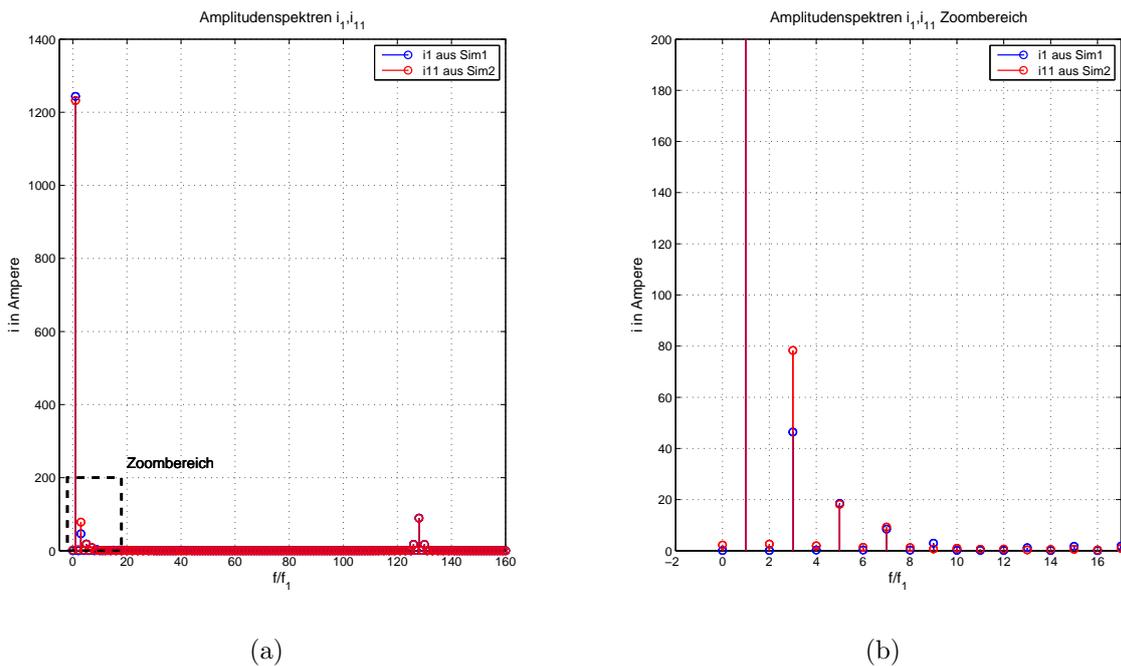


Abbildung 4.37: Wechselwirkung der Inverter

Wären keine Wechselwirkungen vorhanden, so würden sich die beiden Spektren der Ströme vollständig überdecken. Eine Möglichkeit, diesem Problem beizukommen, ist ein iterativer Lösungsansatz. Es wird davon ausgegangen, dass man sich zumindest in der Nähe der richtigen Lösung befindet. Schritt 1 wird als Startschritt verwendet, daraus werden in Schritt 2 die Kompensationsanteile ermittelt und in Schritt 3 vorgegeben. Anschließend wird erneut Schritt 2 ausgeführt, die Kompensationsamplituden variiert und in Schritt 3 wieder eingespeist. Diese Prozedur wird insgesamt fünf mal wiederholt und danach abgebrochen.

4.8.2.2 Oberschwingungsbewertung von $u_2(t)$

Wie aus Tabelle 4.17 ersichtlich ist, können mit der vorangegangenen beschriebenen Iterationsmethode die Forderungen der IEC 61000-3-2 Norm in drei von vier Fällen vollständig erfüllt werden. Gelingt es die Kompensationsanteile genauestens vorzugeben, sind THD-Werte unter der 1 Prozent Marke möglich. Beim Betrieb mit 3-Levels und ohne Feed Forward Compensation, konnten keine im Umfang der fünf Iterationsschritte passenden Kompensationsanteile ermittelt werden. Dementsprechend groß ist der Ausreißer im THD-Wert und die Anzahl der Oberschwingungen, die die IEC Norm nicht erfüllen.

	mit Feed Forward Compensation		ohne Feed Forward Compensation	
	THD ₄₀ in %	OSTNB	THD ₄₀ in %	OSTNB
2-Level	0.88	-	0.93	-
3-Level	0.52	-	2.02	3,5,11,13,15

Tabelle 4.17: Oberschwingungsbewertung

4.8.2.3 Vergleich der Leistungen

Vergleicht man $S_{E,Inv1}$ und $S_{E,Inv2}$ in Tabelle 4.18, so bemerkt man, dass der Inverter, der für die Kompensation der Oberschwingungen verantwortlich ist, eine bis zu 30-fach geringere Leistung liefern muss. Es ist deshalb möglich, diesen Inverter (Inv2) für eine wesentlich niedrigere Scheinleistung zu dimensionieren. Die Wahl der höheren Schaltfrequenz erscheint somit realisierbar.

	$S_{E,Inv1}$ kVA	$P_{E,Inv1}$ kW	$S_{E,Inv2}$ kVA	$P_{E,Inv2}$ kW	$P_A=S_A$ kW	$S_{E,Inv2}/S_{E,Inv1}$ 1
mit Feed Forward Compensation						
2-Level	380.3	204.22	19.61	0.88	196.7	~ 19
3-Level	265.02	197.62	34.06	3.77	192.39	~ 7
ohne Feed Forward Compensation						
2-Level	357.93	178.55	11.63	0.66	171.77	~ 30
3-Level	237.2	172.75	19.3	0.766	166.44	~ 12

Tabelle 4.18: Vergleich der Leistungen beim Betrieb mit unterschiedlicher Frequenz

5 Diskussion und Ausblick

Aus der Markterhebung geht hervor, dass die kommerziell erhältlichen Produkte, bis auf den geforderten Frequenzbereich, alle gestellten Anforderungen an das Inverter System erfüllen. Diese Invertersysteme werden meist ohne Glättungsfilter angeboten und das PWM-Signal wird ungefiltert an die Last ausgegeben. Es wird dabei ein erhöhter Oberschwingungsanteil in der Ausgangsspannung in Kauf genommen, jedoch erhält man eine höhere Bandbreite (siehe Tabellen 2.2 und 2.3). Solche Glättungsfilter können bei sämtlichen Herstellern als zusätzliche Option geordert werden.

Inverter werden meist mit konstanter Schaltfrequenz betrieben. Bei der Forderung höherer Grundschiebungsfrequenzen wandern die Seitenbänder der Trägerfrequenz Richtung Basisband und somit bei Verwendung von Glättungsfiltern in die Nähe der gewählten Grenzfrequenz der Filter. Wird nun eine zu hohe Grundfrequenz gefordert, so treten die Seitenbänder möglicherweise in unmittelbarer Nähe oder unterhalb der Filtergrenzfrequenz auf und werden schwach oder gar nicht gedämpft. Durch die nicht idealen Schaltereigenschaften, wie zum Beispiel Ein- und Ausschaltverzögerungen, oder bei Einführung von Verriegelungszeiten, werden Spektralanteile in Basisbandnähe hervorgerufen. Aus diesen Gründen wird bei den am Markt erhältlichen Invertersystemen die Filtergrenzfrequenz nahe der Grundschiebungsfrequenz gewählt, was jedoch eine Einschränkung der Bandbreite zur Folge hat.

Bei Verwendung eines Sinusfilters sinkt durch die Verluste des Filters der Gesamtwirkungsgrad. Der Gesamtwirkungsgrad setzt sich aus dem Wirkungsgrad des Inverters und dem Wirkungsgrad des Filters zusammen. Der Wirkungsgrad des Inverters kann nicht aus den Simulationen ermittelt werden, da laut PLECS aus den verwendeten IGBT-Modellen für die Modellierung der Inverter kein richtiges Ergebnis bezüglich der Verluste gewonnen werden kann. PLECS stellt ein weiteres IGBT-Modell zur Verfügung, anhand dessen es möglich ist, über Hinterlegung von temperaturabhängigen Schaltverlusttabellen, Aussagen über Verluste des Inverters zu treffen. Voraussetzung dafür ist, dass die im später realisierten Inverter verwendeten IGBTs und deren Verschaltung schon detailliert bekannt sind. Dieses IGBT-Modell bietet auch keine Möglichkeit der Berücksichtigung des zeitabhängigen Stromanstieges beim Schalten des IGBTs. Es wird auf die Tabelle 2.2 aus Kapitel 2.1 verwiesen, aus der hervorgeht, dass der Wirkungsgrad bei allen Invertern größer als 96 % ist.

Für die Abschätzung des Filterwirkungsgrades wird zur Vereinfachung eine ohmsche Last angenommen, die über einen gewissen Bereich variiert wurde (siehe Kapitel 4.4 Abbildung 4.18). Im Hinblick auf den Betrieb des Inverters an beliebiger Last sei darauf hingewiesen, dass die Last einen unmittelbaren Einfluss auf Filterparameter, wie die Grenzfrequenz, hat. Es ist daher für jede Last zu prüfen, ob sich der Filter noch gemäß

den gestellten Anforderungen verhält!

Vergleicht man die in Kapitel 4 angeführten Topologien anhand der Oberschwingungsbeurteilung und der Scheinleistung, die der Inverter bei gleichbleibender Last liefern muss, so wird der PCM-Inverter mit unterschiedlicher Schaltfrequenz, als zu realisierende Topologie vorgeschlagen. Diese Topologie liefert anhand der Simulationen die besten Ergebnisse unter der Voraussetzung, dass die zu kompensierenden Spektralanteile möglichst genau und unter gegebenem Rechenaufwand bestimmt werden können. Der Vorteil dieser Topologie liegt darin, dass der Inverter, der für die Kompensation zuständig ist, für eine um ein Vielfaches geringere Scheinleistung ausgelegt werden kann. Die Filtergrenzfrequenz des Inverters, der für die Grundschwingungsleistung verantwortlich ist, könnte in den Bereich höherer Frequenzen verschoben werden, was eine Erhöhung der Bandbreite des Inverters bewirken würde. In dieser Arbeit wurden alle Simulationen, hinsichtlich prinzipieller Machbarkeit, nur für eine Grundfrequenz von 50 Hz durchgeführt.

Als eine mögliche Regelungsstruktur wird in der Literatur auf eine Dead-Beat Regelung verwiesen. Solch eine Regelung kann, abhängig von der Ordnung der Regelstrecke und der gewählten Abtastzeit, die Regelgröße innerhalb weniger Abtastschritte auf den Wert der Führungsgröße bringen.[Lut07] Des Weiteren sollte darauf geachtet werden, dass im Falle von sprunghaften Sollgrößenänderungen genügend Stellgrößenreserve zur Verfügung steht, um die Umladungen der ausgangsseitigen Filterkapazität zu bewerkstelligen. Eine weitere Herausforderung stellt die Auslegung dieser Regelung dar, da sich die Ordnung des Systems bei beliebiger Last ändern könnte und somit die Stabilität des Gesamtsystemes nicht mehr gegeben sein könnte.

Für weiterführende Arbeiten, im Hinblick auf die zuvor genannte Regelung und den praktischen Aufbau der vorgeschlagenen Topologie, kann diese Arbeit als Basis verwendet werden. Der Betrieb des Inverters an nichtlinearen Lasten, sowie die Forderung von nicht sinusförmigen Ausgangsgrößen, wären weitere mögliche Aufgabenstellungen. Bei genauer Kenntnis der verwendeten IGBTs und deren Ansteuerung könnten Wirkungsgradanalysen der einzelnen Inverter gemacht werden. Simulationen mit höheren Grundschwingungsfrequenzen und verschobener Filtergrenzfrequenz wären auch mögliche Themengebiete.

A Kettenparameter

Für die Kettenparameter gilt

$$[\underline{A}] = \begin{bmatrix} \underline{A}_{11} & \underline{A}_{12} \\ \underline{A}_{21} & \underline{A}_{22} \end{bmatrix} = \begin{bmatrix} 1 + \underline{Z}_1 \underline{Y}_2 & \underline{Z}_1 \\ \underline{Y}_2 & 1 \end{bmatrix} \quad \text{mit} \quad \underline{Y} = \frac{1}{\underline{Z}} \quad (\text{A.1})$$

Für alle Filter werden die Impedanz \underline{Z}_1 und die Admittanz \underline{Y}_2 angeführt. Alle Filter werden mit $\underline{Z}_L = R_L$ belastet.

A.1 RLC-Filter

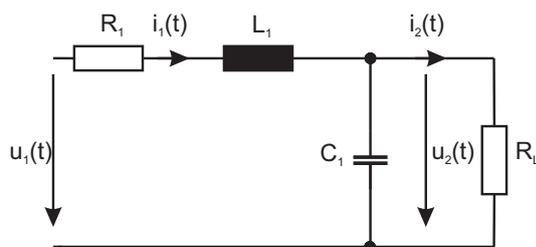


Abbildung A.1: RLC Filter

$$\underline{Z}_1 = R_1 + j\omega L_1 \quad (\text{A.2})$$

$$\underline{Y}_2 = j\omega C_1 \quad (\text{A.3})$$

A.2 LCR-Filter

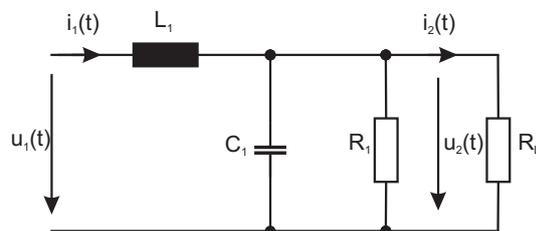


Abbildung A.2: LCR Filter

$$\underline{Z}_1 = j\omega L_1 \quad (\text{A.4})$$

$$\underline{Y}_2 = \frac{j\omega C_1 R_1 + 1}{R_1} \quad (\text{A.5})$$

A.3 LCRC-Filter

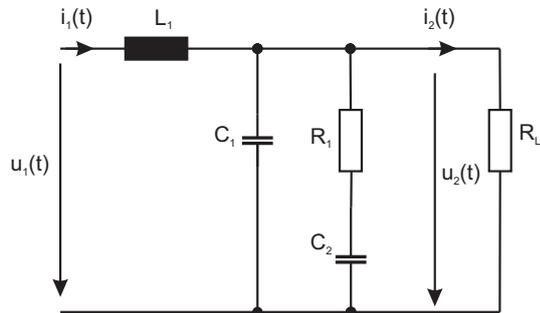


Abbildung A.3: LCRC Filter

$$\underline{Z}_1 = j\omega L_1 \quad (\text{A.6})$$

$$\underline{Y}_2 = \frac{j\omega C_2 - \omega^2 C_1 C_2 R_1 + j\omega C_1}{j\omega C_2 R_1 + 1} \quad (\text{A.7})$$

A.4 LCRLC-Filter

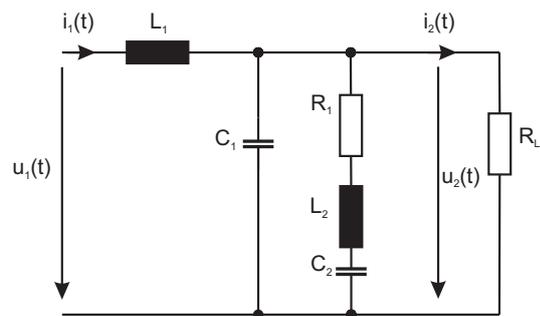


Abbildung A.4: LCRLC Filter

$$\underline{Z}_1 = j\omega L_1 \quad (\text{A.8})$$

$$\underline{Y}_2 = \frac{j\omega(C_1 + C_2) - j\omega^3 C_1 C_2 L_2 - \omega^2 R_1 C_1 C_2}{j\omega C_2 R_1 - \omega^2 L_2 C_2 + 1} \quad (\text{A.9})$$

B Systemmatrizen

Es wird für alle Filter die Zustandsraumdarstellung in folgender Form angegeben

$$\begin{aligned} \dot{x} &= \mathbf{A}x + bu \\ y &= \mathbf{c}^T x + du \end{aligned} \quad (\text{B.1})$$

\mathbf{A}	Systemmatrix
x	Zustandsgrößen
\dot{x}	zeitliche Ableitung des Zustandsgrößen
b	Steuervektor
u	Eingangsgroßen
y	Ausgangsgroßen
\mathbf{c}	Steuermatrix
d	Durchgriffsvektor

B.1 RLC-Filter

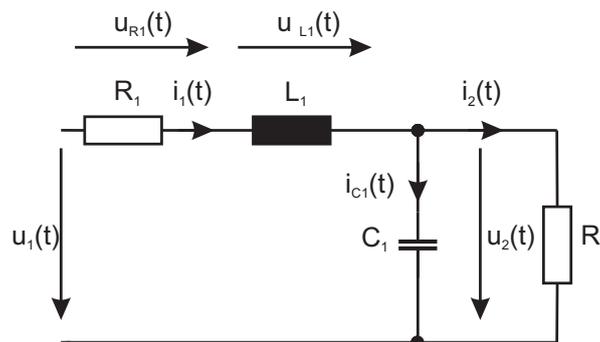


Abbildung B.1: RLC-Filter

$$\begin{bmatrix} \frac{di_1(t)}{dt} \\ \frac{du_{C_1}(t)}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R_1}{L_1} & -\frac{1}{L_1} \\ \frac{1}{C_1} & -\frac{1}{R_L C_1} \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ u_{C_1}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.2})$$

$$\begin{bmatrix} i_1(t) \\ i_2(t) \\ u_2(t) \\ u_{L_1}(t) \\ i_{C_1}(t) \\ u_{R_1}(t) \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & \frac{1}{R_L} \\ 0 & 1 \\ -R_1 & -1 \\ 1 & -\frac{1}{R_L} \\ R_1 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ u_{C_1}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.3})$$

B.2 LCR-Filter

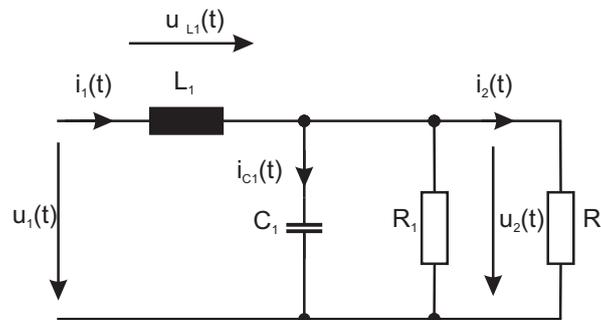


Abbildung B.2: LCR-Filter

$$\begin{bmatrix} \frac{di_1(t)}{dt} \\ \frac{du_{C_1}(t)}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L_1} \\ \frac{1}{C_1} & -\frac{1}{C_1} \left(\frac{1}{R_1} + \frac{1}{R_L} \right) \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ u_{C_1}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.4})$$

$$\begin{bmatrix} i_1(t) \\ i_2(t) \\ u_2(t) \\ u_{L1}(t) \\ i_{C1}(t) \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & \frac{1}{R_L} \\ 0 & 1 \\ 0 & -1 \\ 1 & -\frac{1}{R_1} - \frac{1}{R_L} \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ u_{C1}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.5})$$

B.3 LCRC-Filter

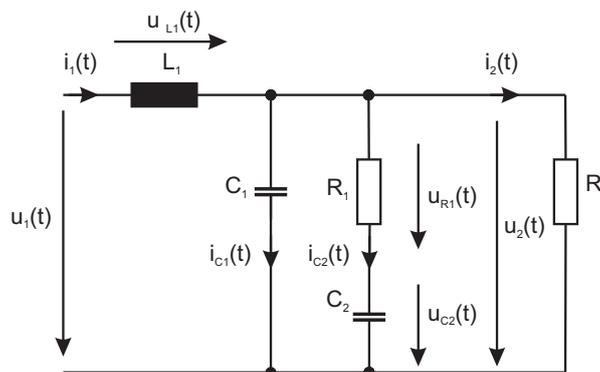


Abbildung B.3: LCRC-Filter

$$\begin{bmatrix} \frac{di_1(t)}{dt} \\ \frac{du_{C1}(t)}{dt} \\ \frac{du_{C2}(t)}{dt} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L_1} & 0 \\ \frac{1}{C_1} & -\frac{1}{C_1} \left(\frac{1}{R_1} + \frac{1}{R_L} \right) & \frac{1}{R_1 C_1} \\ 0 & \frac{1}{R_1 C_2} & -\frac{1}{R_1 C_2} \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ u_{C1}(t) \\ u_{C2}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.6})$$

$$\begin{bmatrix} i_1(t) \\ i_2(t) \\ u_2(t) \\ u_{L1}(t) \\ i_{C1}(t) \\ i_{C2}(t) \\ u_{C2}(t) \\ u_{R1}(t) \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{R_L} & 0 \\ 0 & 1 & 0 \\ 0 & -1 & 0 \\ 1 & -\frac{1}{R_1} - \frac{1}{R_L} & \frac{1}{R_1} \\ 0 & \frac{1}{R_1} & -\frac{1}{R_1} \\ 0 & 0 & 1 \\ 0 & 1 & -1 \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ u_{C1}(t) \\ u_{C2}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.7})$$

B.4 LCRLC-Filter

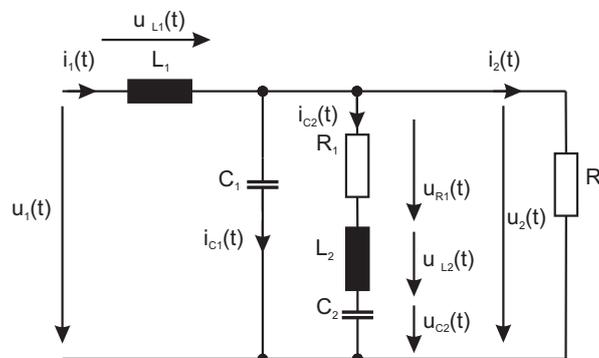


Abbildung B.4: LCRLC-Filter

$$\begin{bmatrix} \frac{di_1(t)}{dt} \\ \frac{di_{C2}(t)}{dt} \\ \frac{du_{C1}(t)}{dt} \\ \frac{du_{C2}(t)}{dt} \end{bmatrix} = \begin{bmatrix} 0 & 0 & -\frac{1}{L_1} & 0 \\ 0 & -\frac{R_1}{L_2} & \frac{1}{L_2} & -\frac{1}{L_2} \\ \frac{1}{C_1} & -\frac{1}{C_1} & -\frac{1}{R_L C_1} & 0 \\ 0 & \frac{1}{C_2} & 0 & 0 \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ i_{C2}(t) \\ u_{C1}(t) \\ u_{C2}(t) \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.8})$$

$$\begin{bmatrix} i_1(t) \\ i_2(t) \\ u_2(t) \\ u_{L1}(t) \\ i_{C1}(t) \\ i_{C2}(t) \\ u_{L2}(t) \\ u_{R1}(t) \\ u_{C2}(t) \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & \frac{1}{R_L} & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & -1 & 0 \\ 1 & -1 & -\frac{1}{R_L} & 0 \\ 0 & 1 & 0 & 0 \\ 0 & -R_1 & 1 & -1 \\ 0 & R_1 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_1(t) \\ i_{C2}(t) \\ u_{C1}(t) \\ u_{C2}(t) \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot u_1(t) \quad (\text{B.9})$$

C Auszug aus der IEC 61000-3-2 Norm

Nachfolgende Tabelle gibt für die Bewertung der Oberschwingungen einen Auszug aus der IEC-Norm wieder. [IEC09] Folgende relativen Oberschwingungsanteile dürfen nicht überschritten werden.

0.9	%	für die Oberschwingung 3.Ordnung
0.4	%	für die Oberschwingung 6.Ordnung
0.3	%	für die Oberschwingung 7.Ordnung
0.2	%	für die Oberschwingung 9.Ordnung
0.2	%	für geradzahlige Oberschwingungen 2. bis 10.Ordnung
0.1	%	für die Oberschwingungen 11. bis 40.Ordnung

Tabelle C.1: Oberschwingungsbewertung nach IEC 61000-3-2

Literaturverzeichnis

- [ABB01] ABB: Netzüberschwingungen bei AC-Antrieben. 2001 (6). – Technische Anleitung
- [AG08] AG, SIEMENS: Drive Technologies. 2008 (4.0). – SINAMICS-Low Voltage Projektierungshandbuch
- [ALB05] ALBACH, M.: *Grundlagen der Elektrotechnik 2: Periodische und nicht periodische Signalformen*. 1. Pearson Studium, 2005. – 272 S.
- [CCC91] CHOI, N. S. ; CHO, J. G. ; CHO, G. H.: A general circuit topology of multilevel inverter. (1991), S. 96–103
- [DWH06] DAI, N. Y. ; WONG, M. C. ; HAN, Y. D.: Application of a three-level NPC inverter as a three-phase four-wire power quality compensator by generalized 3DSVM. In: *IEEE Transactions on Power Electronics* 21 (2006), Nr. 2, S. 440–449
- [DZW+04] DING, K. ; ZOU, Y.P. ; WANG, Z. ; WU, Z. C. ; ZHANG, Y.: A novel hybrid diode-clamped cascade multilevel converter for high power application. In: *IEEE Industry Applications Conference* (2004), S. 820–827
- [GGJ08] GUPTA, R. ; GHOSH, A. ; JOSHI, A.: Generalized converter modulation and loss estimation for grid interface applications. In: *Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century* (2008), S. 1–6
- [GL04] GHOSH, A. ; LEDWICH, G.: Load compensating DSTATCOM in weak AC systems. In: *IEEE Transactions on Power Delivery* 18 (2004), Nr. 4, S. 1302–1309
- [HL04] HERTER, E. ; LÖRCHER, W.: *Nachrichtentechnik: Übertragung-Vermittlung-Verarbeitung*. 9. München Wien : Carl Hanser Verlag, 2004. – 533 S.
- [IEC09] IEC: *IEC 61000-3-2 ed3.2 Consol. with am1&2 Electromagnetic compatibility (EMC) - Part 3-2: Limits - Limits for harmonic current emissions (equipment input current ≤ 16 A per phase)*. 04 2009
- [JGDC+07] JASKULSKI, I. W. ; GABE, I. J. ; DA COSTA, J. P. ; STEFANELLO, M. ; PINHEIRO, H.: Space vector modulation extended to voltage source

- converters with multiple legs in parallel. In: *IEEE Power Electronics and Applications* (2007), S. 1–10
- [JMP07] JASKULSKI, I. W. ; MARIOTO, L. ; PINHEIRO, H.: Multi-leg voltage source converter for grid connected wind turbines. In: *International Conference on Clean Electrical Power* (2007), S. 229–235
- [JW95] JENNI, F. ; WÜEST, D.: *Steuerverfahren für selbstgeführte Stromrichter*. Zürich Stuttgart : Vdf Hochschulverlag AG an der ETH Zürich, 1995. – 367 S.
- [KBF⁺07] KRUG, D. ; BERNET, S. ; FAZEL, S. ; JALILI, K. ; MALINOWSKI, M.: Comparison of 2.3-kV medium-voltage multilevel converters for industrial medium-voltage drives. In: *IEEE Transactions on Industrial Electronics* 54 (2007), Nr. 6, S. 2979–2992
- [KRE98] KREYSZIG, E.: *Advanced Engineering Mathematics*. 8. Wiley, 1998. – 1288 S.
- [Kri] KRISCHAN, Klaus: *Skriptum zur Vorlesung Stromrichtertechnik*. – Institut für Antriebstechnik und elektrische Maschinen, Technische Universität Graz
- [Lut07] LUTZ, Wendt: *Taschenbuch der Regelungstechnik*. 7. Wissenschaftlicher Verlag, Harri Deutsch, Frankfurt am Main, 2007. – 1343 S.
- [MKU00] MATSUI, K. ; KAWATA, Y. ; UEDA, F.: Application of parallel connected NPC-PWM inverters with multilevel modulation for AC motor drive. In: *Transactions on Power Electronics* 15 (2000), Nr. 5, S. 901–907
- [ML98] MANJREKAR, M. D. ; LIPO, T. A.: A hybrid multilevel inverter topology for drive applications. In: *Applied Power Electronics Conference and Exposition* (1998), S. 523–229
- [MMK⁺03] MORI, H. ; MATSUI, K. ; KONDO, K. ; YAMAMOTO, I. ; HASEGAWA, M.: Parallel-connected five-level PWM inverters. In: *IEEE Transactions on Power Electronics* 18 (2003), Nr. 1, S. 173–179
- [MR02] MARIETHOZ, S. ; RUFER, A.: *Design and control of asymmetrical multi-level inverters*. 2002
- [MS07] MALINOWSKI, M. ; STYNSKI, S.: Simulation of single-phase cascade multilevel pwm converters. In: *EUROCON - The International Conference on "Computer as a Tool"* (2007), S. 1524–1529
- [NTA81] NABAE, A. ; TAKAHASHI, I. ; AKAGI, H.: A new neutral-point-clamped pwm inverter. In: *IEEE Transactions on Industry Application* 17 (1981), Nr. 5, S. 518–523

- [PBJT93] PEDERSEN, J. K. ; BLASBJERG, F. ; JENSEN, J. W. ; THOGENSEN, P.: An ideal PWM-VSI Inverter with feedforward and feedback compensation. In: *EPE* (1993), S. 501–507
- [PEN01] PENG, F. Z.: A generalized multilevel inverter topology with self voltage balancing. In: *IEEE Transactions on Industry Applications* 37 (2001), Nr. 2, S. 611–618
- [Ple09] PLEXIM, GmbH: *PLECS: Circuit simulation at system level*, ETH Zürich, User Manual, 2009
- [RAS07] RASHID, M. H. (Hrsg.): *Power Electronics Handbook*. 2. Burlington San Diego London : Elsevier, 2007. – 1172 S.
- [RBW+07] RODRIGUEZ, J. ; BERNET, S. ; WU, B. ; PONTT, J. O. ; KOURO, S.: Multilevel voltage-source-converter topologies for industrial medium-voltage drives. In: *IEEE Transactions on Industrial Electronics* 54 (2007), Nr. 6, S. 2930–2945
- [RLP02] RODRIGUEZ, J. ; LAI, J. ; PENG, F. Z.: Multilevel inverters: a survey of topologies, controls, and applications. In: *IEEE Transactions on Industrial Electronics* 49 (2002), Nr. 3, S. 724–738
- [RP07] RECH, C. ; PINHEIRO, J. R.: Hybrid multilevel converters: unified analysis and design considerations. In: *IEEE Transactions on Industrial Electronics* 54 (2007), Nr. 2, S. 1092–1104
- [RUF95] RUFER, A.: An aid in the teaching of multilevel inverters for high power applications. In: *IEEE Power Electronics Specialists Conference*, 1995, S. 347–352
- [SCH08] SCHÖDER, D.: *Leistungselektronische Schaltungen - Funktion, Auslegung und Anwendung*. 2. Berlin Heidelberg : Springer-Verlag, 2008. – 1304 S.
- [SNR98] SCHIBLI, N. P. ; NGUYEN, T. ; RUFER, A.: A three-phase multilevel converter for high-power induction motors. In: *IEEE Transactions on Power Electronics* 13 (1998), Nr. 5, S. 978–986
- [SPE08] SPECOVIUS, J.: *Grundkurs Leistungselektronik - Bauelemente, Schaltungen und Systeme*. 2. Wiesbaden : Friedrich Vieweg & Sohn Verlag, 2008. – 318 S.
- [SSML98] SUH, B. S. ; SINHA, G. ; MANJREKAR, D. ; LIPO, T. A.: Multilevel power conversion-an overview of topologies and modulation strategies. In: *Optimization of Electrical and Electronic Equipments* (1998), S. 1–14

- [SV04] SHI, B. ; VENKATARAMANAN, G.: Parallel Operation of Voltage Source Inverters with Minimal Intermodule Reactors. In: *IEEE Industry Applications Conference* (2004)
- [VEE03] VEENSTRA, M.: *Investigation and control of a hybrid asymmetric multi-level inverter for medium-voltage applications*, Delft University of Technology, Dissertation, 2003
- [Ver06] VERTRÄGLICHKEIT, FNA EMV E.: *Elektromagnetische Verträglichkeit (EMV) - Teil 3-2: Grenzwerte - Grenzwerte für Oberschwingungsströme (IEC 61000-3-2)*. 2006
- [XZC⁺08] XU, Y. ; ZOU, Y. ; CHEN, W. ; WANG, C. ; LIU, X. ; LI, F.: A novel STATCOM based o hybrid cascade multilevel inverter. In: *IEEE international conference on industrial technology* (2008), S. 1–6
- [YB00] YUAN, X. ; BARBI, I.: Fundamentals of a new diode clamping multilevel inverter. In: *IEEE Transactions on Power Electronics* 4 (2000), Nr. 4, S. 711–718
- [YBL00] YE, Z. ; BOROYEVICH, D. ; LEE, F. C.: Modeling and control of zerosequence current in parallel multi-phase converters. In: *IEEE Power Electronics Specialists Conference 2* (2000), S. 680–685
- [ZBP⁺97] ZHANG, R. ; BOROYEVICH, D. ; PRASED, H. ; MAO, H. ; LEE, F. C. ; DUBOVSKY, S.: A three-phase inverter with a neutral leg with space vector modulation. In: *Applied Power Electronics Conference and Exposition* (1997), S. 857–863