

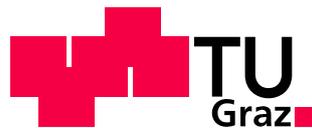
Untersuchung der Einflussfaktoren auf die nichtlineare Eingangsimpedanz einer kontaktlosen Eingangsstufe

MASTERARBEIT

MA 726
durchgeführt von

Walter Bell

Institut für Elektronik der
Technischen Universität Graz
Leiter: Univ.-Prof. Dipl.-Ing Dr.techn. Wolfgang Bösch



in Zusammenarbeit mit

NXP Semiconductors

Begutachter: Ass.Prof. Dipl.-Ing. Dr.techn. Peter Söser
Externer Betreuer: Dipl.-Ing Ralph Prestros

Graz, September 2013

Walter Bell: *Untersuchung der Einflussfaktoren auf die nichtlineare Eingangsimpedanz einer kontaktlosen Eingangsstufe, Impedanzsimulation von nichtlinearen integrierten Schaltungen*, © September 2013

EIDESSTATTLICHE ERKLÄRUNG

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen / Hilfsmittel nicht benutzt, und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe.

Graz, September 2013

Walter Bell

STATUTORY DECLARATION

I declare that I have authored this thesis independently, that I have not used other than the declared sources / resources, and that I have explicitly marked all material which has been quoted either literally or by content from the used sources.

Graz, September 2013

Walter Bell

ABSTRACT

For the better understanding of processes in a contactless smart card input stage, a simplified model of a smart card input stage, based on a simple rectifier has been developed and the influence of every individual component was documented. Transient analyzes showed that the simplified model matches sufficiently in the outer conduct both the total transient simulation and the measurement result of the chip. Different impedance analysis methodes were benchmarked against each other due to their ability to extract the nonlinear chip input impedance. The analysis showed that only the combination of two analytical methods leads to sufficiently accurate RC-equivalent values. So that the resistive value, as well as the capacitive value match with the measurement.

ZUSAMMENFASSUNG

Um die Vorgänge in einer kontaktlosen Chipkarteneingangsstufe besser zu verstehen, wurde ausgehend von einem einfachen Gleichrichter ein vereinfachtes Modell einer Chipkarteneingangsstufe entwickelt und der Einfluss der einzelnen Komponenten dokumentiert. Auf Basis transienter Analysen konnte gezeigt werden, dass das vereinfachte Modell in seinem äußeren Verhalten sowohl mit der transienten Gesamtsimulation als auch mit den Messergebnissen des Chips hinreichend übereinstimmt. Mit unterschiedlichen Impedanzanalysemethoden wurde daraufhin versucht die nichtlineare Chipeingangsimpedanz zu extrahieren. Die Analyse ergab, dass erst durch die Kombination von zwei Analysemethoden ausreichend genaue RC-Ersatzwerte extrahiert werden können, die sowohl in ihrem widerstands- als auch kapazitiven Verhalten mit der Messung übereinstimmen.

DANKSAGUNG

Ich möchte mich an dieser Stelle bei all jenen bedanken die mich während des Studiums und speziell bei der Masterarbeit unterstützt haben:

Harald Dillersberger, der im Analog-Design von NXP tätig ist und mich bei der Entwicklung des vereinfachten Modells mit Schaltplänen und den Simulationsergebnissen der Gesamtschaltung unterstützt hat.

Ralph Prestros meinem Betreuer bei NXP, der mir bei diesem Projekt die Möglichkeit gab meine Masterarbeit zu schreiben und mich seit meinem ersten Tag bei NXP erstklassig betreut hat.

Professor Peter Söser, bei dem ich bei der Masterarbeit wie auch schon bei meiner Seminararbeit immer eine offene Tür vorfand, zu dem ich mit all meinen Fragen kommen konnte, der immer in kürzester Zeit ein Feedback für mich hatte und für die unkomplizierte Betreuung der Masterarbeit.

All meinen Kollegen bei NXP, mit denen es mir immer eine große Freude war zusammenzuarbeiten.

Meiner Familie, die mich während meiner gesamten Studienzzeit unterstützte. All meinen Freunden, die mich durch das Studium begleitet haben und insbesondere auch meiner Freundin Julia Pockrandt.

All diesen Menschen möchte ich sagen:

Vielen herzlichen Dank!

INHALTSVERZEICHNIS

I	VORSTELLUNG	1
1	EINFÜHRUNG	2
1.1	Partnerorganisation	2
1.1.1	NXP Semiconductors Gratkorn	2
1.2	Motivation	3
1.3	Aktueller Ansatz	3
1.4	Aufgabenstellung	3
1.5	Verwandte Arbeiten	4
1.5.1	Cadence Simulation Environment for Contactless Near-Field Communication tags	4
II	EINFÜHRUNG IN RFID SYSTEME	7
2	RADIO FREQUENCY IDENTIFICATION (RFID) SYSTEME	8
2.1	Einführung in RFID Systeme	8
2.2	RFID System Komponenten	12
2.2.1	Karte	12
2.2.2	Antenne	13
2.2.3	Lesegerät	14
III	GRUNDLAGEN	15
3	GRUNDLAGEN	16
3.1	Lissajoufigur	16
3.2	Streuparameter	19
3.3	X-Parameter	20
3.4	Netzwerkanalysator (NWA)	21
3.5	Richtkoppler	21
3.6	Gleichrichter	22
3.7	Messaufbau	23
3.8	Kalibrierung	24
3.9	Simulationsverfahren	26
3.9.1	Scattering Parameter (SP) Analyse	26
3.9.2	Periodic Scattering Parameter (PSP) Analyse	27
3.9.3	Large Signal Scattering Parameter (LSSP) Analyse	27
IV	VORBEREITENDE ARBEITEN	29
4	VORBEREITENDE ARBEITEN	30
4.1	Blöcke eines Smart Card Modells	30
4.2	Integration des Smart Card Modells in Cadence	32
4.3	Vergleich des Modells mit der Gesamtsimulation	37
4.4	Einflussfaktoren auf die Lissajoufigur	39

4.5	Vergleich des Modells mit den Ergebnissen der Messung	46
4.5.1	Messaufbau zur Strom- und Spannungsmessung an einer kontaktlosen Chipkarte	46
4.5.2	Messergebnisse als Lissajoufigur	47
4.5.3	Vergleich zwischen einer gemessenen und simulierten Lissajoufigur	50
4.6	Modell eines idealen Richtkopplers	51
4.7	Experimentelle Impedanzanalyse	53
V	DIE IMPEDANZANALYSE	55
5	IMPEDANZANALYSE	56
5.1	Ablauf der Impedanzanalyse	56
5.1.1	Auswertung der Scattering Parameter (SP) Analyse	57
5.1.2	Auswertung der Periodic Scattering Parameter (PSP) Analyse	60
5.1.3	Auswertung der mit GoldenGate® durchgeführten Large Signal Scattering Parameter (LSSP) Analyse	63
5.1.4	Auswertung der mit Spectre® durchgeführten Large Signal Scattering Parameter (LSSP) Analyse	64
5.1.5	Vergleich der LSSP & PSP Analyseergebnisse von Cadence Spectre und Agilent GoldenGate	65
5.2	Fazit und Ausblick	67
VI	APPENDIX	69
A	APPENDIX	70
A.1	Simulatoren	70
A.2	Touchstone File Format	70
A.3	Scattering Parameter Umrechner	71
A.4	Kalibrations Tool	72
	LITERATURVERZEICHNIS	74

ABBILDUNGSVERZEICHNIS

Abbildung 1	Kontaktloses Kartentestsetup nach Stadlmair	5
Abbildung 2	Analog Eingangsstufe nach Stadlmair	5
Abbildung 3	Mifare Market Drivers	9
Abbildung 4	Funktionelles Diagramm einer Chipkarte	13
Abbildung 5	Eingangsstrom und Spannung	17
Abbildung 6	Lissajoufigur	17
Abbildung 7	PICC Eingangsstufe vs. RC-Ersatzwerte	18
Abbildung 8	Definition der Lissajoufigur	19
Abbildung 9	S-Parameterdarstellung eines Zweitorts	20
Abbildung 10	Richtkoppler	22
Abbildung 11	Gleichrichter	23
Abbildung 12	Messaufbau der Impedanzmessung	23
Abbildung 13	Fehlerzweitor	25
Abbildung 14	Masterarbeitsrelevante Blöcke	30
Abbildung 15	Diodengleichrichter	33
Abbildung 16	Lissajoufigur des Diodengleichrichters	34
Abbildung 17	Transistorgleichrichter	35
Abbildung 18	Gleichrichter mit Resonanzkapazität	36
Abbildung 19	Gleichrichter mit RC-Ersatzlast	37
Abbildung 20	Ersatzschaltung des Digitalteils	38
Abbildung 21	Vergleich mit Gesamtsimulation	39
Abbildung 22	Feldstärkeinfluss auf die Lissajoufigur	41
Abbildung 23	Antenneneinflüsse auf die Lissajoufigur	42
Abbildung 24	Resonanzkapazitätseinflüsse auf die Lissajoufigur	42
Abbildung 25	Einfluss der Stromaufnahme des Digitalteils auf die Lissajoufigur	43
Abbildung 26	Einfluss des Limiters auf die Lissajoufigur	44
Abbildung 27	Einfluss des Modulators auf die Lissajoufigur	45
Abbildung 28	Messsetup für Lissajoufigur	47
Abbildung 29	Messung der Lissajoufigur	49
Abbildung 30	Einfluss steigender Feldstärke auf die Lissajoufigur	50
Abbildung 31	Vergleich zwischen Simulation und Messung	51
Abbildung 32	Richtkoppler im Simulationssetup	53
Abbildung 33	RC-Ersatzschaltung	58
Abbildung 34	Spectre PSP Ergebnisse	62
Abbildung 35	GoldenGate LSSP Ergebnisse	63
Abbildung 36	Spectre LSSP Ergebnisse	65
Abbildung 37	Kapazitäts- und Widerstandsformel für GoldenGate	67

Abbildung 38	S-Parameter Umrechner	71
Abbildung 39	Kapazitätsformel für Spectre	72
Abbildung 40	Fehlertermberechnung	73

TABELLENVERZEICHNIS

Tabelle 1	Vergleich des vereinfachten Modell mit dem Gesamtmodell	40
Tabelle 2	Vergleich der SP, PSP & PSP Analyse zwischen Spectre und GoldenGate	66

ACRONYMS

DUT	Device Under Test
BUID	Business Unit Identification
NWA	Netzwerkanalysator
RFID	Radio Frequency Identification
LF	Low Frequency
HF	High Frequency
UHF	Ultra High Frequency
ISM	Industrial Scientific and Medical
ITU	International Telecommunication Union
CICC	Contactless Integrated Circuit Cards
PICC	Proximity Integrated Circuit Card
VICC	Vicinity Integrated Circuit Cards
EDA	Electronic Design Automation
ADE	Analog Design Environment
ADS	Analog Design System
IP	Intellectual Property

SP	Scattering Parameter
PSS	Periodic Steady State
PSP	Periodic Scattering Parameter
LSSP	Large Signal Scattering Parameter
CIU	Contactless Interface Unit
HB	Harmonic Balance
PDK	Process Design Kit
APDU	Application Protocol Data Unit
APS	Accelerated Parallel Simulator
MMU	Memory Management Unit

Teil I

VORSTELLUNG

EINFÜHRUNG

1.1 PARTNERORGANISATION

1.1.1 *NXP Semiconductors Gratkorn*

NXP Semiconductors ist ein international tätiges Unternehmen mit dem Hauptsitz in Eindhoven (Niederlande). Das Unternehmen entstand im Jahr 2006 als die damalige Philips Semiconductors Sparte an einen privaten Investor verkauft wurde. Weltweit beschäftigt die Firma derzeit in etwa 23600 Mitarbeiter. Das Unternehmen ist in 25 Ländern mit Entwicklungsstandorten vertreten. Darunter auch ein Standort in Österreich, in der Gemeinde Gratkorn im Norden von Graz. (Stand 2012) Der Großteil der derzeit etwa 370 Mitarbeiter arbeitet an der Entwicklung von kontaktlosen Chips, welche sowohl im Automobilbereich als auch zur Identifikation verwendet werden. Die Masterarbeit entstand in Zusammenarbeit mit der System Architektur Gruppe der Business Unit Identification (BUID). Die in dieser Abteilung entwickelten Chips finden Anwendung in kontaktbehafteten und kontaktlosen Bankomatkarten, Fahrkarten, Reisepässen und anderen sicherheitsrelevanten Ausweisdokumenten.

1.2 MOTIVATION

Die initiale Idee der Masterarbeit bestand darin ein vereinfachtes Modell einer Proximity Integrated Circuit Card (PICC) Eingangsstufe zu erstellen und dieses auf dessen Eingangsimpedanz zu untersuchen. Dies ist notwendig, da ein exaktes Wissen über die Eingangsimpedanz für das Auslegen einer angepassten Antenne notwendig ist. Das momentan verwendete Impedanzsimulationsverfahren sollte untersucht und mit alternativen Ansätzen verglichen werden, um folglich ein möglichst optimales Analyseverfahren für die Untersuchung einer PICC Eingangsstufe zu finden. Durch das vereinfachte Modell der Eingangsstufe ist es möglich die Simulationsgeschwindigkeit deutlich zu erhöhen. Dank der größeren Simulationsgeschwindigkeit, können mehr Simulationen in kürzerer Zeit durchgeführt werden, wodurch mehr Erkenntnisse über die Auswirkung von Parameteränderungen auf die Impedanz der nichtlinearen Eingangsstufe gewonnen werden können. Am Ende sollte die Impedanzanalysemethode mit dem vereinfachten Modell dazu genutzt werden, die Genauigkeit auf das tatsächliche Messverfahren zu validieren.

1.3 AKTUELLER ANSATZ

In dieser Masterarbeit werden zwei aktuell verwendete Verfahren besprochen. Jenes zur Messung der Impedanz und jenes zur Simulation der Impedanz. Zur Messung der Eingangsimpedanz von kontaktlosen Radio Frequency Identification (RFID) Chipkarten wird seit 2010 das im Paper von M. Gebhart, J. Bruckbauer, M. Gossar [22] präsentierte Messverfahren angewendet. Der in *“Chip Impedance Characterization for Contactless Proximity Personal Cards”* beschriebene Aufbau wird im Abschnitt 3.7 - Messaufbau erläutert. Um die Schaltung im Cadence Framework auf dessen Impedanz zu simulieren, wurde bisher das im Cadence Spectre® verfügbare Periodic Scattering Parameter (PSP) Simulationsverfahren angewendet.

1.4 AUFGABENSTELLUNG

Die Aufgabe bestand darin, durch eine umfangreiche Untersuchung der Eingangsstufe alle möglichen Einflussfaktoren auf die Eingangsimpedanz und deren Auswirkung zu erfassen. Da die Simulation mit dem Gesamtmodell des Chips einige Stunden in Anspruch nimmt, musste zunächst ein vereinfachtes Modell der PICC Eingangsstufe entwickelt werden. Bei der Gleichrichterstufe beginnend, sollte das Modell nach und nach um komplexere Blöcke erweitert und die Auswirkung auf die Eingangsimpedanz dokumentiert werden. Das vereinfachte Modell sollte dabei in seinem äußeren Verhalten an jenes der Gesamtschaltung herangeführt werden. Mit dem so entstandenen

Modell sollten neue Ansätze zur Analyse der Impedanz untersucht und in der Praxis getestet werden. Die Ergebnisse der alternativen Impedanzanalysemethoden sollten mit den aktuellen Simulations- und Messmethoden verglichen und evaluiert werden.

1.5 VERWANDTE ARBEITEN

Es ist nicht im Interesse von PICC Kartenherstellern, dass Details zu ihren Chips, die überwiegend in Sicherheitslösungen Anwendung finden, veröffentlicht werden. Dies und die Tatsache, dass es sich um einen sehr speziellen Schaltungsblock handelt, ist der Grund warum es zum Thema der Simulation einer PICC Eingangsstufe nur wenige Veröffentlichungen gibt. Weiters versuchen die Hersteller, indem sie kaum Details zur Implementierung ihrer Produkte veröffentlichen, diese vor Angriffen zu schützen. Die erste themenverwandte Arbeit befasst sich in 1.5.1 mit der Simulation einer PICC Eingangsstufe während der vier Phasen einer typische Kommunikation zwischen Lesegerät und dem Transponder.

1.5.1 *Cadence Simulation Environment for Contactless Near-Field Communication tags*

In dem von R. Stadlmair und M. Gebhart im Zuge der ConTEL 2011 veröffentlichten Paper [26] wird der Aufbau eines PICC Modells samt "ISO 10373" konformen Messaufbaus in Cadence und deren Simulation beschrieben. Dabei wurde der Versuch unternommen mit Hilfe einer Simulation eine Aussage über die minimale Ansprechfeldstärke H_{\min} treffen zu können. Zuerst wird im Paper der Aufbau eines Messturms nach "ISO 10373" beschrieben. Danach wird gezeigt, wie man die für das Modell wichtigen Ersatzparameter bestimmt. Mit Hilfe der Ersatzparameter wurde ein Schaltplan des ISO Messturms angefertigt. Dieser wird in Abbildung 1 gezeigt. Neben dem Messturm wurde auch die analoge Eingangsstufe einer Chipkarte modelliert. Folgende analoge Funktionsblöcke wurden für die Simulation einer Kartensimulation als notwendig erachtet: Die Resonanzeingangsstufe, ein Gleichrichter, ein Spannungsregler, ein Limiter, ein Modulator, sowie ein Demodulator, zu sehen in Abbildung 2. Mit Hilfe des so erstellten Modells, wurde eine transiente Analyse durchgeführt. Durch Anlegen unterschiedlicher Impulse wurden verschiedene Kommunikationssequenzen dargestellt. Nach dem Anlegen eines Feldes erfolgt im ersten Schritt, der Bootphase, das Einschwingen des Systems. Dies dauert so lange bis die Pufferkapazität geladen wurde und somit eine konstante Versorgungsspannung für den Digitalteil gewährleistet werden kann. Im nächsten Schritt sendet das Lesegerät ein Application Protocol Data Unit (APDU) Kommando an die Karte. Da es sich um eine Kommunikation nach dem Master-Slave-Prinzip handelt, sind

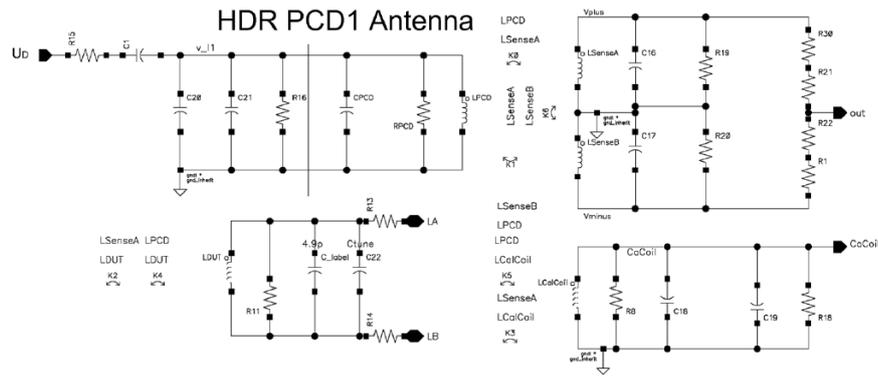


Abbildung 1: Komplett kontaktloser ISO/IEC 10373-6 Kartentest Aufbau als Cadence Schaltplan. (Bildquelle: R. Stadlmair und M. Gebhart veröffentlicht in [26, S. 42])

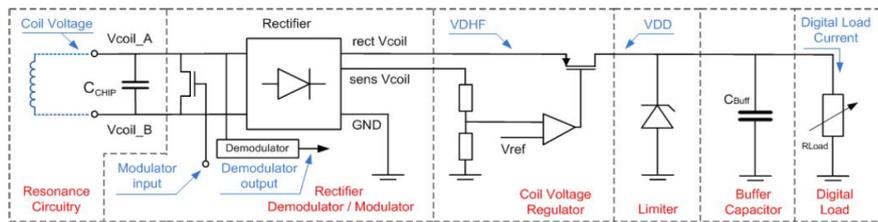


Abbildung 2: Kontaktlose Eingangsstufe einer PICC Karte. (Bildquelle: R. Stadlmair und M. Gebhart veröffentlicht in [26, S. 43])

die APDU Kommandos notwendig um die Karte mit Instruktionen anzuweisen. Das Spektrum dieser Anweisungen reicht von einfachen Setter- und Gettermethoden, über Echos bis hin zu Anweisungen, welche zur Inbetriebnahme eines kryptographischen Coprozessors führt. Wird ein solcher Coprozessor verwendet, kann man dabei oft Spitzen in der Stromaufnahme des Digitalteils feststellen. Im letzten Schritt sendet die Karte das Ergebnis, mittels Lastmodulation, zurück an das Lesegerät. Wird während des gesamten Kommunikationsvorgangs eine gewisse Spannung, welche als Resetschwelle bezeichnet wird, nicht unterschritten kann die Kommunikation als gültig angesehen werden. Die geringste Feldstärke, bei welcher konstant eine gültige Kommunikation hergestellt werden kann, wird als H_{min} bezeichnet. Im Fazit bescheinigt das Paper der Simulation eine gute Übereinstimmung zwischen simulierten und gemessenen Werten.

Vergleicht man das Schaltungsmodell aus dem Paper (Abbildung 2) mit jenem, welches im Zuge der Masterarbeit entwickelt wurde, (Abbildung 14 auf Seite 30) so ist auf Anhieb erkennbar, dass für beide Arbeiten die selben Blöcke der Eingangsstufe wesentlich waren. Auch ein vereinfachtes Modell des ISO 10373 Messturms, ohne Helmholtz Brücke, wurde im verwendeten Analog Design Environment (ADE) umgesetzt. Erst dadurch ist es möglich, in der Simulation Feldstärkewerte zu bestimmen, die sich mit der Messung vergleichen lassen.

Es handelt sich bei dem präsentierten Paper um eines der wenigen, welche die Modellierung einer kontaktlosen Eingangsstufe beschreiben. Daher gibt es in diesem Punkt auch starke Überschneidungen zwischen dem Paper von [26] und dem Modell in dieser Masterarbeit. Im Blockschaltbild der beiden Modelle werden zwar die gleichen Blöcke verwendet, doch gibt es Unterschiede in der Anordnung der Blöcke, was auf eine andere Implementierung schließen lässt. Wird weiters berücksichtigt, dass unterschiedliche Technologien für die Implementierung der Eingangsstufe verwendet wurden, so ist davon auszugehen, dass transiente Analysen zu korrelierenden Ergebnissen zwischen Masterarbeit und Paper führen würden.

Paper und Masterarbeit unterscheiden sich grundsätzlich in den Messverfahren, welche nachgestellt werden sollten. Im Paper wurde die Implementierung einer minimalen Feldstärkemessung, sowie einer Lastmodulationsmessung gezeigt. Im Gegensatz dazu wurde in der Masterarbeit ein drittes für PICC Eingangsstufen wichtiges Messverfahren simuliert, die Impedanzanalyse.

Teil II

EINFÜHRUNG IN RFID SYSTEME

RADIO FREQUENCY IDENTIFICATION (RFID) SYSTEME

2.1 EINFÜHRUNG IN RFID SYSTEME

In diesem Kapitel sind die zum Verständnis der Masterarbeit notwendigen Grundlagen über RFID Systeme beschrieben. Bei der Beschreibung handelt es sich um eine Zusammenfassung ausgewählter Kapitel des *“RFID-Handbuch”* [17] von Klaus Finkenzeller, welches im Bereich der RFID als Referenzwerk gilt.

Aus der Notwendigkeit heraus Personen, Tiere, Güter und Waren automatisch zu identifizieren, entwickelten sich im Laufe der Jahre unterschiedliche automatisierte Identifikationsverfahren. Eine frühe Lösung war der immer noch weit verbreitete Barcode. Nachteile wie die geringe Speicherdichte und die Unprogrammierbarkeit führten zu Magnetstreifen und den ersten Chipkartenlösungen. Die kontaktbehaftete Chipkarte konnte die besagten Nachteile der Barcodesysteme aufwiegen, sie hatte jedoch selbst den Nachteil, dass es sich im Vergleich zum Barcode um eine kontaktbehaftete Lösung handelte. Dieses Manko verwehrte den großflächigen Einsatz im Bereich der Güter- und Warenidentifizierung. In Simkarten, Bankomatkarten und im Bereich der Durchgangskontrolle konnte sich diese Lösung jedoch bereits bewähren. Die Weiterentwicklung dieses Chipkartensystems, bei dem für die Kommunikation zwischen Lesegerät und dem Transponder keine kontaktbehaftete Verbindung notwendig ist, wird als Radio Frequency Identification (RFID) System bezeichnet. Darüber hinaus wird für die Kommunikation keine zusätzliche Energiequelle benötigt. Es kann jedoch der Fall sein, dass für den Betrieb des Mikrocontrollers eine Batterie zum Einsatz kommt. Bei batterielosen Systemen wird die für den Betrieb notwendige Leistung mittels Spulen vom Lesegerät induziert. Weshalb die Karte auch erst in der Nähe eines Lesegerätes aktiv wird.

Bei RFID handelt es sich um ein Themengebiet, welches über die Jahre stark gewachsen ist, wodurch es heute eine Vielzahl an Unterscheidungsmöglichkeiten gibt. Aufgrund der großen Divergenz ist es jedoch oft auch schwer, klare Grenzen zu definieren. Klaus Finkenzeller beschreibt in seinem Buch *“RFID-Handbuch”* [17] eine Vielzahl an Unterscheidungsmöglichkeiten. Die für einen groben Überblick rund um RFID Kartensysteme wichtigsten, werden in den nachfolgenden Punkten aufgeführt:

HISTORISCH: Die ersten Versuche für kontaktlose Chipkarten wurden Mitte der 80er Jahre unternommen [17, S. 353]. Die damals

übliche Frequenz lag unter 135 kHz und somit im Low Frequency (LF) Frequenzbereich. Der sehr hohe Energiebedarf damaliger Siliziumtechnologien und die damit verbundene hohe Anzahl an nötigen Antennenwindungen verhinderten eine breite Markteinführung. Anfang der 90er Jahre wurden dann die heute immer noch üblichen High Frequency (HF) Systeme entwickelt, die bei der damals noch unregulierten Frequenz von 13,56 MHz arbeiteten [23]. Die ersten Systeme mit dieser Technik waren 1995 in Deutschland auf dem Markt. Ebenfalls zu Beginn der 90er Jahre begann die Entwicklung der Ultra High Frequency (UHF) Technik, unter Führung von IBM. Ziel der UHF Technik war es die Arbeitsreichweite auf über 5 Meter zu erhöhen [23]. Um dies zu erreichen, wurde unter anderem die Chipfunktion auf die Speicherung einiger Bytes eingeschränkt. Durch den eingeschränkten Funktionsumfang steht die UHF Technik nicht in Konkurrenz zur HF Technik. Zwischen 1999 und 2003 konnte vom Auto-ID Center, einer nicht gewinnorientierten Zusammenarbeit aus Wirtschaft und Wissenschaft, eine breite Front an Unterstützern in der Industrie gewonnen werden. Bereits für 2014 wird erwartet, dass die Verkäufe von UHF Tags jene von HF Tags übertreffen [7].

ANWENDUNGSGEBIET: Abbildung 3, welche in der 4. Auflage des "RFID-Handbuch" [17, S. 354, Abb. 13.2] zu finden ist, zeigt welche Kernmärkte man für kontaktlose Chipkartensysteme im Jahr 2002 erwartet hat.



Abbildung 3: Zeigt einen Überblick über mögliche Anwendungsgebiete aus dem Jahr 2002 (Quelle: Klaus Finkenzeller [17, S. 354, Abb. 13.2])

Vergleicht man die in Abbildung 3 dargestellten Anwendungsgebiete mit jenen, die aktuell (Stand Juli 2013) auf der offiziellen Homepage der Mifare™Plattform [1] präsentiert werden, so zeigt sich, dass diese Unterteilung inzwischen Spuren der Alterung aufweist. Der Hauptgrund dafür ist, dass kontaktlose Chipkartensysteme im Telekommunikationsbereich immer noch nicht Fuß fassen konnten. Die auf der Homepage der Mifare Plattform™[1] präsentierten Anwendungsmöglichkeiten lassen sich in folgende fünf Kernanwendungsgebiete unterteilen:

1. Zutrittskontrolle: Beispiele hierfür sind die Anwendung als Bibliothekskarte, Zugangskarte zum Arbeitsplatz oder zu Attraktionen in Freizeitparks, aber auch als programmierbarer Schlüssel für das Hotelzimmer.
2. Banking: Darunter fallen sämtliche Anwendungen, durch welche Bezahlungen durchgeführt werden können.
3. Personen Identifikation: Hier dient die RFID Technik vor allem als zusätzliches Sicherheitsmerkmal. So werden zum Beispiel in Reisepässen und Personalausweisen biometrischen Daten verschlüsselt und somit fälschungssicher abgespeichert.
4. Öffentlicher Verkehr: In vielen Städten der Welt wird RFID bereits im Bereich des öffentlichen Verkehrs eingesetzt. Dies ist somit eines der Hauptanwendungsgebiete dieser Technik. Dabei unterscheidet sich die Anwendung je nach lokaler Implementierung. So wird der RFID Tag in manchen Städten als kontaktloses Ticket zum Passieren des Drehkreuzes eingesetzt, in anderen zum kilometergenauen Abrechnen der Fahrtstrecke.
5. Produkt Identifikation: In dieser Kategorie finden sich zu meist Anwendungen zum Schutz vor Produktpiraterie. So kann der Kunde anhand des RFID Chips ermitteln, ob es sich bei dem von ihm gekauften Produkt um ein Original handelt. Besonders kreativ wurde die Technik bei *“Skylanders Spyro’s Adventure”* [29], einem Computerspiel für Microsoft’s Xbox 360®, angewendet. Der Käufer erhält hier mit dem Spiel einen RFID Reader und zwei Spielfiguren mit integriertem RFID Chip. Erst wenn man die Figuren auf dem Reader platziert, werden diese im Spiel verfügbar.

Im Bereich der Lagerbestandsermittlung werden vor allem UHF Tags eingesetzt, um eine möglichst schnelle Inventur durchzuführen. Dabei werden ganze Paletten oder Kleiderständer durch ein Tor geschoben, welches als Lesegerät fungiert und die Anzahl der Artikel im Lesegerät somit erfasst werden kann.

Zwar lassen sich die Anwendungen grob in diese fünf Kategorien einteilen, doch verschwimmen diese Grenzen auch immer öfter. Das Abgrenzen in einzelne Kategorien wird in Zukunft noch schwieriger werden, durch die Verbreitung von sogenannten Multi-Application Karten, auf denen sich mehrere Anwendungen kombinieren lassen. Beispiele hierfür sind bereits die österreichische E-Card [27], welche zwar vor allem für ihre Anwendung als Krankenschein bekannt ist, aber auch bereits für viele andere Anwendungen im Bereich des E-Government genutzt werden kann. So ist es mit der E-Card möglich sich im Online-Portal der Technischen Universität Graz anzumelden oder aber auch digitale Dokumente zu signieren. Ein weiteres Beispiel für Multi-Application Karten sind Bankomatkarten, welche in Supermärkten auch die Funktion einer Kundenkarte bieten.

Die allermeisten Anwendungen, welche auf einer kontaktlosen Chipkarte ausgeführt werden, haben gemein, dass sie erst durch die umfangreichen Sicherheitsfunktionen des Chips ermöglicht werden.

ARBEITSFREQUENZ: Die für RFID Systeme verwendeten Frequenzbereiche lassen sich wie folgt unterteilen:

LOW FREQUENCY (LF): Deckt den Bereich von 30 kHz bis 300 kHz ab. Für das Management des Warenflusses sind in diesem Frequenzbereich laut *"ISO/IEC 18000"* [15] Frequenzen unterhalb von 135 kHz vorgesehen.

HIGH FREQUENCY (HF): Liegt im Bereich von 3 MHz und 30 MHz. Gemäß *"ISO/IEC 18000"* [15] ist in diesem Frequenzbereich für RFID Anwendungen eine Frequenz von 13,56 MHz vorgesehen. Die Standards *"ISO/IEC 14443"* [13] und *"ISO/IEC 15693"* [14] sind für die Kommunikation bei 13,56 MHz definiert.

Im Zuge der Masterarbeit wurde die Eingangsstufe eines Chips für den *"ISO/IEC 14443"* Standard simuliert.

ULTRA HIGH FREQUENCY (UHF): Ist laut International Telecommunication Union (ITU) von 300 MHz bis 3 GHz definiert. *"ISO/IEC 18000"* [15] sieht bei UHF einen Frequenzbereich von 860 MHz bis 960 MHz vor. In Europa ist für UHF Geräte 869 MHz als Trägerfrequenz vorgesehen. Im amerikanischen Raum wird das Industrial Scientific and Medical (ISM) Band von 902 MHz bis 928 MHz, bei einer Trägerfrequenz von 915 MHz genutzt. Trotz der globalen Unterschiede sind UHF Geräte weltweit kompatibel.

REICHWEITE & NORM: Da bei der Normierung von RFID Chipkarten auch die Reichweite bedacht wurde, kann man sie anhand

ihrer Norm in unterschiedliche Arbeitsdistanzen einteilen. Diese lauten wie folgt:

CONTACTLESS INTEGRATED CIRCUIT CARDS (CICC): Wurden in der "ISO/IEC 10536" [12] im Jahr 1995 erstmals definiert. Aufgrund der geringen Reichweite von maximal einem Zentimeter und der damit verbundenen hohen Positioniergenauigkeit bot diese kontaktlose Technologie im Vergleich zu kontaktbehafteten Chipkarten einen zu geringen Mehrwert, um sich auf dem Markt durchsetzen zu können.

PROXIMITY INTEGRATED CIRCUIT CARD (PICC): Dieser Kartentyp hat eine Reichweite von bis zu 15 cm und wurden im "ISO/IEC 14443" [13] Standard definiert. Die Energieübertragung erfolgt über induktive Kopplung in eine Antennenspule mit 3 bis 6 Windungen. Durch den einfachen Aufbau sind PICC Karten zudem recht günstig zu produzieren, was mit ein Grund für die wesentlich größere Verbreitung sein dürfte. Heute gibt es eine Vielzahl verschiedener Anwendungen für PICC Karten (siehe Anwendungen).

VICINITY INTEGRATED CIRCUIT CARDS (VICC): Dieser Typ kontaktloser Karten wurde in der "ISO/IEC 15693" [14] definiert. Aufgrund der gegenüber "ISO/IEC 14443" geringeren minimalen Ansprechfeldstärke haben die Chips oft eine geringere Komplexität, was jedoch eine Reichweite von bis zu einem Meter ermöglicht.

GRÖßER 1 METER: Kein derzeitiger Chipkartenstandard unterstützt Reichweiten von über einem Meter. Jedoch sind am Markt Transponder verfügbar, die über die Reichweite von einem Meter hinaus funktionieren. Dabei handelt es sich oft um UHF Tags, die eine Reichweite von bis zu 10 Meter ermöglichen. UHF Tags werden durch die Norm "ISO/IEC 18000" [15] abgedeckt.

2.2 RFID SYSTEM KOMPONENTEN

Für die Funktion eines RFID Systems sind drei Komponenten erforderlich: ein Lesegerät (Transmitter), ein Mikrochip und eine Antenne. Der Mikrochip und die Antenne bilden gemeinsam den Transponder. Dieser ist in der Lage auf Kommandos des Lesegerätes zu reagieren.

2.2.1 Karte

Das funktionelle Diagramm einer Chipkarte, welches in Abbildung 4 dargestellt wird, zeigt den inneren Aufbau eines RFID Chips.

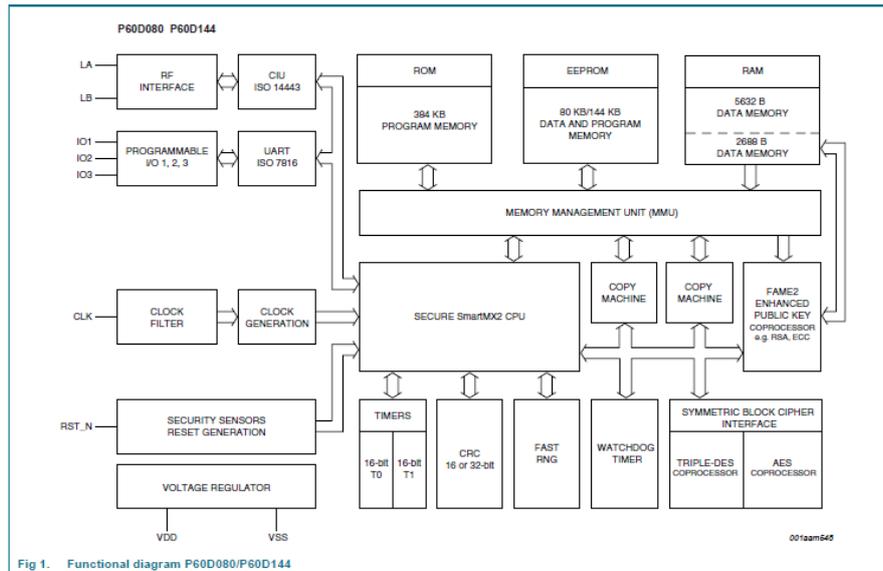


Abbildung 4: Funktionelles Diagramm einer Chipkarte aus einem Datenblatt von NXP Semiconductors Austria GmbH Styria [25]

Das funktionelle Diagramm weist große Ähnlichkeiten mit anderen Mikroprozessoren auf. Die CPU bildet den Kern des Systems, um welche weitere Peripheriekomponenten integriert wurden. So finden sich auch in anderen Mikroprozessorsystemen UART-Schnittstellen, Clock-Generatoren, Timer, eine Memory Management Unit (MMU), Watchdog-Timer und DMA-Controller. Andere Funktionsblöcke sind jedoch spezieller und vermehrt in PICC Systemen zu finden. Zu diesen Blöcken gehören das RF-Interface, die spezielle Spannungsregelung, Sicherheitssensoren, eine Vielzahl kryptographischer Coprozessoren und ein vollständig auf dem Chip integrierter Speicher. Im Zuge der Masterarbeit wurde das RF-Interface betrachtet. Die Anschlüsse LA und LB, welche auch in Abbildung 4 eingezeichnet sind, dienen zum Anschluss einer angepassten Antenne.

2.2.2 Antenne

Anders als bei den meisten Systemen dient die Antenne bei RFID Systemen nicht nur für die kontaktlose Transmission eines Signals, sondern sie dient bei passiven RFID Systemen vor allem auch zur Energieversorgung. In gängigen 13,56 MHz Systemen wird das Träger-signal mittels induktiver Kopplung von der Antennenspule des Lesegeräts zur Antennenspule des Transponders übertragen. Genauer gesagt, wird durch die Flussänderung in der Leiterschleife der Sendantenne, mittels der Gegeninduktivität M in der Leiterschleife des Transponders, eine Spannung induziert [18, S. 77]. Ein wesentliches Ziel beim Design einer Transponderantenne ist es, die Abmessungen der Antenne so zu wählen, dass zwischen der Impedanz der Antenne

und der Eingangsimpedanz des Transponders eine Leistungsanpassung durchgeführt wird.

2.2.3 Lesegerät

Lesegeräte werden oft einfach nur nach ihrer englischen Bezeichnung "Reader" benannt. Klaus Finkenzeller beschreibt in der 5. Auflage des "RFID Handbuch" [19, S. 361] die Aufgabe eines Lesegeräts in einer Applikation sowie die für einen Reader wesentlichen Bestandteile. So dient das Lesegerät bei der Kommunikation mit einer Chipkarte als Schnittstelle zur Computeranwendung. Die Software tritt gegenüber dem Reader als Master auf, der Reader wiederum ist der Master der Chipkarte. Um einen Reader aufzubauen, werden im wesentlichen drei Komponenten benötigt: ein Mikrocontroller, ein HF-Interface Treiberbaustein und eine Antenne. Mit fortschreitender Systemintegration der Reader finden sich inzwischen immer mehr Single-Chip Lösungen auf dem Markt, welche den Controller und das HF-Interface in einem Chip integrieren. Wie auch bei der Chipkarte muss beim Reader sowohl auf die Anpassung zwischen HF-Treiberbaustein und Antenne geachtet werden, als auch auf den Gütefaktor Q des Systems.

Teil III

GRUNDLAGEN

Dieser Teil der Arbeit dient dazu die zum Verständnis der Arbeit benötigten Begriffe und Themengebiete vorzustellen, einen kurzen Überblick zu geben und Grundlagen zu erklären.

3.1 LISSAJOUFIGUR

Ein rein kontaktloser Mikrochip benötigt lediglich zwei Pins, um den Chip mit einer Antenne zu verbinden. Diese Pins tragen die Namen LA und LB. Der Lissajou-Plot stellt den Eingangsstrom I_{LA} im Verhältnis zur differentiellen Eingangsspannung V_{LA-LB} dar und gibt somit Aufschluss über die Impedanz des Systems. Abbildung 14 auf Seite 30 zeigt die Ports LA und LB in einem Blockschaltbild. Abbildung 15 (Seite 33) zeigt die genaue Position, an welcher Strom und Spannung, an eben diesen Ports, im Schaltplan aufgenommen werden. Am Oszilloskop entspricht die Darstellung einer Lissajoufigur einem XY-Plot. Wobei bei dieser Darstellung eine der Spannungen dem Strom I_{LA} entsprechen würde. Gleichung 1 zeigt den Zusammenhang zwischen Impedanz, Strom und Spannung [30, S. 1548].

$$\begin{aligned} \underline{Z} &= \frac{1}{\underline{Y}} = \frac{\underline{U}}{\underline{I}} = \frac{\hat{U}e^{j\varphi_u}}{\hat{I}e^{j\varphi_i}} = \frac{\hat{U}}{\hat{I}}e^{j(\varphi_u - \varphi_i)} = |\underline{Z}|e^{j\varphi} \\ &= |\underline{Z}|\cos\varphi + j|\underline{Z}|\sin\varphi = \operatorname{Re}\{\underline{Z}\} + j\operatorname{Im}\{\underline{Z}\} \end{aligned} \quad (1)$$

Diese Art der Darstellung wurde in der Masterarbeit oft dazu gewählt um das nichtlineare Verhalten der PICC Eingangsstufe in einem Bild darzustellen. Die so entstehenden Figuren sind einfacher zu interpretieren als zwei deformierte sinusförmige Wellen, welche über die Zeitachse dargestellt werden. Abbildung 5 und 6 zeigen diese beiden Darstellungen und vergleichen sie am Beispiel einer eingeschwungenen Periode der Eingangsstufe. Zur besseren Veranschaulichung wurden markante Punkte in Abbildung 5 eingetragen und in Abbildung 6 übertragen. Betrachtet man nun die rote Stromkennlinie in Abbildung 5, so kann man erkennen, dass im Punkt I1 kein Strom durch den Port I_{LA} fließt. Der Punkt I2 kennzeichnet die maximale Stromaufnahme. Bis zum erneuten Nulldurchgang in Punkt I7 können noch zwei lokale Minima und Maxima festgestellt werden. Die Ursachen für die Deformation der Stromkennlinie werden am Ende von Abschnitt 4.4 ab Seite 39 betrachtet. Bei der grünen Spannungskennlinie tritt keine Deformation auf. Der Nulldurchgang V1 und das Maximum in V2 wurden in die Lissajoufigur übernommen.

Zu Beginn der Masterarbeit war es bei NXP nicht möglich eine solche Lissajoufigur messtechnisch zu erfassen. Erst während der Auswertung konnten geeignete Tastköpfe für eine Messung des Stroms

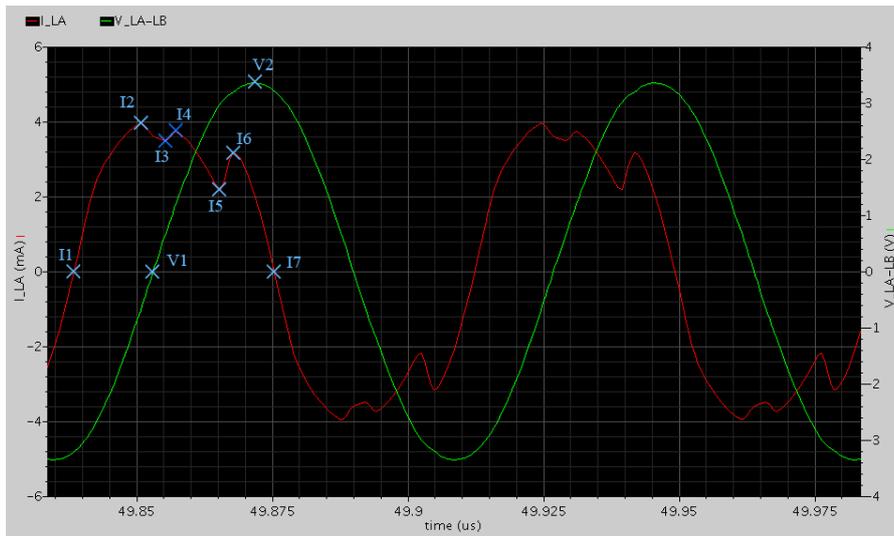


Abbildung 5: Transiente Darstellung des Eingangsstroms und der Eingangsspannung. Markante Punkte der Stromaufnahme wurden mit I1 – I7 benannt. Markante Punkte im Spannungsverlauf mit V1 und V2 (Erstellt in Cadence).

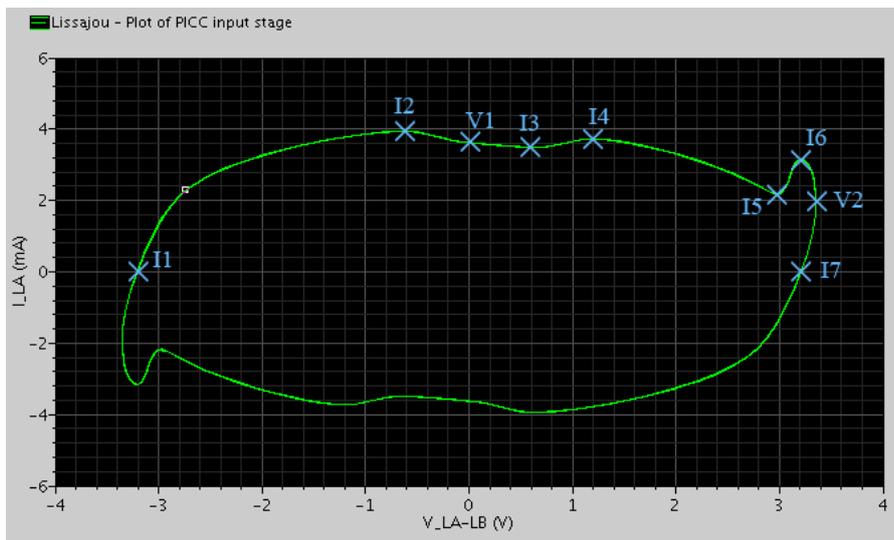


Abbildung 6: Beispielbild einer Lissajoufigur. Auf die Figur wurden markante Punkte aus dem transienten Verlauf übertragen. (Erstellt in Cadence)

I_{LA} bei gleichzeitiger Messung der Eingangsspannung V_{LA-LB} angeschafft werden, was erstmals Vergleichsmessungen ermöglichte. Eine Beschreibung des Messaufbaues findet sich in Unterabschnitt 4.5.1. Neben den bereits genannten Vorteilen der grafischen Vergleichbarkeit ist es dank der parallel durchgeführten Streuparameteranalysen auch möglich, erste Erkenntnisse über die RC-Ersatzparameter zu erhalten.

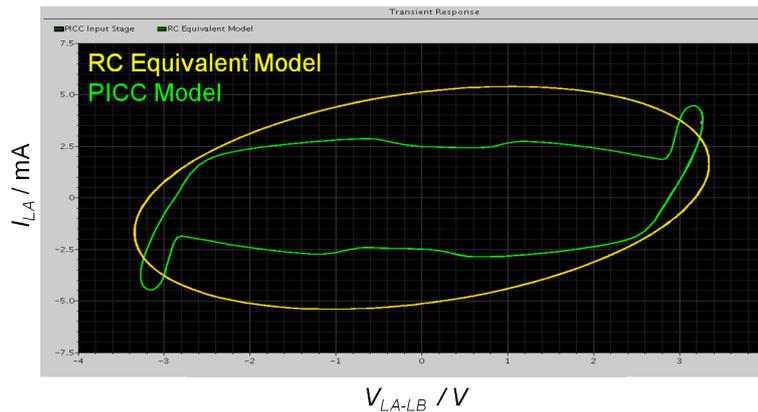


Abbildung 7: Stellt die resultierende Lissajoufigur einer PICC Eingangsstufe mit einer Lissajoufigur der extrahierten RC-Ersatzparametern gegenüber. (Erstellt in Cadence)

Abbildung 7 vergleicht die Lissajoufigur, die durch Simulation einer PICC Eingangsstufe gewonnen wurde, mit der Lissajoufigur einer einfachen RC-Parallelersatzschaltung, bei gleicher effektiver Eingangsspannung. Wie die Abbildung bereits erahnen lässt, unterscheidet sich der effektive Eingangsstrom um immerhin 0,7 mA. Beim Design einer Chipkartenantenne wird für die Auslegung der Antenne oft mit nur einer RC-Ersatzschaltung gearbeitet. Mit dieser RC-Ersatzschaltung kann der Chip in einem Arbeitspunkt modelliert werden. Durch diese Gegenüberstellung soll die Vereinfachung verdeutlicht werden, welche beim Design einer Antenne für einen PICC Chip in Kauf genommen wird. Des Weiteren veranschaulicht Abbildung 7 die Linearisierung, welche beim Messen der Eingangsimpedanz durchgeführt wird.

Das Arbeiten mit Lissajoufiguren wird über eine klare Nomenklatur der Lissajoufigur erleichtert, daher wurden die in Abbildung 8 aufgeführten Begriffe eingeführt. Diese Begriffe beschreiben gewisse Teile der Figur, die sich je nach Arbeitszustand und Wert der Randbedingungen unterschiedlich markant zeigen können.

Das Grundelement einer jeden Lissajoufigur ist der elliptische Körper. Aufgrund der Achsdefinition gibt die Dicke des Körpers die Stromaufnahme und die Länge des Körpers die Eingangsspannung an. Der Buckel ist Teil des Körpers und beschreibt die Steigung der Kurve, welche zum Kopf hinführt. Der Teil der Figur, welcher als Kopf bezeichnet wird, tritt nicht bei allen Lissajoufiguren auf. Ob sich in der Lissajoufigur ein Kopf befindet, hängt größtenteils von der Stromaufnahme des Digitalteils und der Feldstärke des angelegten Feldes ab. Die Kreuzung ist gekennzeichnet durch ein Strom- /Spannungswertepaar, welches innerhalb einer halben Periode zweimal auftritt. Ist eine Kreuzung vorhanden, so kann diese als Trennung zwischen Körper und Kopf betrachtet werden. An jenem Teil der Figur, welcher als Kopf bezeichnet wird, ist oft auch eine Einschnürung fest-

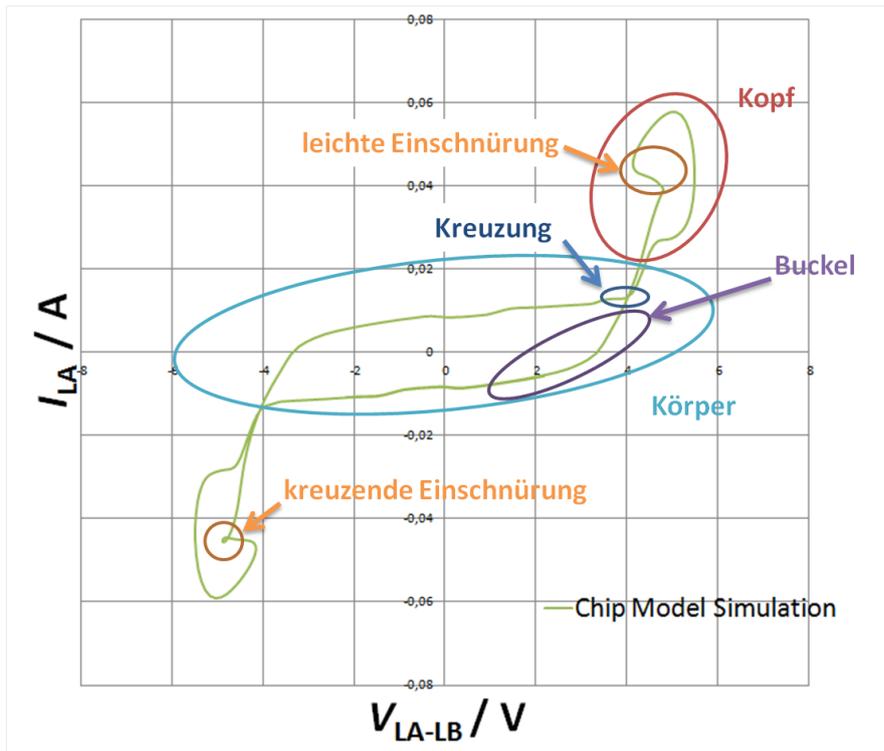


Abbildung 8: Zeigt eine Lissajoufigur und benennt Teile der Figur.

stellbar. Abbildung 8 zeigt zwei mögliche Ausprägungen einer solchen Einschnürung. In ihrer leichten Form tritt sie ab einer gewissen Ausprägung eines Kopfes beinahe immer auf. Es gibt jedoch auch Sonderformen, wie die kreuzende Einschnürung, welche ebenfalls in Abbildung 8 vorkommt, bis hin zu Einschnürungen, bei welchen ein globales Maximum der Stromaufnahme festgestellt werden kann.

3.2 STREUPARAMETER

Holger Heuermann bietet in seinem Buch *“Hochfrequenztechnik”* [10, S. 11] eine umfangreiche Herleitung zu Streuparametern (engl.: scattering parameters) und geht auf deren Anwendung ein. Es handelt sich dabei um die gängige Herleitung, wie sie etwa auch in anderen Standardwerken, wie etwa *“Halbleiter-Schaltungstechnik”* von U. Tietze und Ch. Schenk [30, ab S. 1192] zu finden ist. Bei den Streuparametern, welche auch oft als S-Parameter bezeichnet werden, handelt es sich um die Komponenten der Streumatrix. Holger Heuermann [10, S. 11] zeigt in seinem Buch, dass die Streumatrix die hineinlaufende Welle a_i mit den herauslaufenden Wellen b_i verknüpft. Ebenfalls wird die zur Verknüpfung der linearen Gleichungen 2 & 3 [10] benötigte Herleitung gezeigt.

$$b_1 = S_{11} \cdot a_1 + S_{12} \cdot a_2 \quad (2)$$

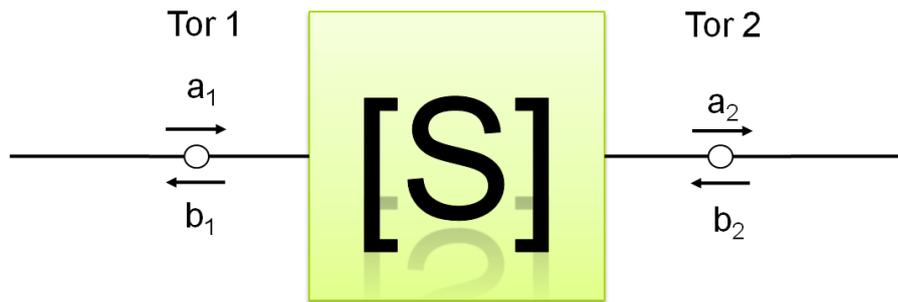


Abbildung 9: S-Parameterdarstellung eines Zweitports (Quelle: Holger Heuermann [10, S. 11])

$$b_2 = S_{21} \cdot a_1 + S_{22} \cdot a_2 \quad (3)$$

In Matrixschreibweise erhält man folgende Form. 4 [10]

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \cdot \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (4)$$

Oder aber in vereinfachter Darstellung wie in Formel 5 [10]

$$\vec{b} = [S] \cdot \vec{a} \quad (5)$$

Im Zuge der Masterarbeit tauchten S-Parameter immer wieder auf, da durch ihre Systembeschreibung auf die Impedanz des Systems geschlossen werden kann. Zur Betrachtung von S-Parametern können unterschiedliche Darstellungsformen gewählt werden. Eine Möglichkeit besteht in der Darstellung in einem Smith-Chart. Diese Darstellungsform ist besonders gut geeignet um den Verlauf der Impedanz über eine sich ändernde Frequenz oder Eingangsspannungen darzustellen. Es können aber auch direkt die Spannungsverhältnisse zur Phasenverschiebung als zwei getrennte Werte betrachtet werden. Zur Speicherung eines S-Parameter Datensatzes gibt es das sogenannte Touchstone Dateiformat (siehe Abschnitt A.2 Touchstone File Format). Die S-Parameter Datensätze aus einem Touchstone Container können in den gängigen Simulationstools direkt eingebunden und als Modell interpretiert werden.

3.3 X-PARAMETER

Bei den X-Parametern handelt es sich um eine Erweiterung der bereits bekannten Scattering Parameter. Mit Version 2.0 der *“Touchstone File Format Specification”* [28] wurde ein Container für die Aufnahme von X-Parametern spezifiziert. Getrieben wird die Entwicklung der X-Parameter durch Agilent Technologies, welche die Formatierung

und die dahinterliegenden Gleichungen frei zur Verfügung stellen [3]. Dabei werden in X-Parametern nicht nur die S-Parameter aufgenommen, sondern auch Spannungsverhältnisse und Phasenverschiebung von vielfach harmonischen Schwingungen. Zur Messung von X-Parametern benötigt man Netzwerkanalysatoren, die über zusätzliche Phasendetektoren verfügen um die harmonischen Schwingungen und deren Spannungsverhältnis messen zu können. Solche Messgeräte sind erst in den letzten Jahren erschienen und liegen derzeit preislich im sechsstelligen Euro Bereich. Auch für die Simulationsumgebung von Agilent, dem Analog Design System (ADS), können Lizenzen für den Umgang mit X-Parametern erworben werden. Wie schon bei den S-Parametern ist es dann auch mit den X-Parametern möglich, gemessene X-Parameter Modelle im Simulator zu verwenden oder aber X-Parameterinformationen aus der Simulationsumgebung generieren zu lassen.

3.4 NETZWERKANALYSATOR (NWA)

Bei einem Netzwerkanalysator (NWA) (engl.: Networkanalyser) handelt es sich um ein Gerät, welches in der Lage ist den Reflexionsfaktor Γ_C an dessen Ausgängen zu messen. Vektorielle Netzwerkanalysatoren erfassen dabei nicht nur die Amplitude, sondern auch die Phasenlage. Da ein PICC Chip nur über einen differenziellen Eingang verfügt, handelt es sich hierbei um ein sogenanntes Eintor, bei welchem der Reflexionsfaktor Γ_C dem einzigen Streuparameter S_{11} entspricht. Im Zuge der Masterarbeit wurde ein NWA, für den in Abschnitt 3.7 - Messaufbau beschrieben Aufbau, verwendet. Weiters musste die Funktion des NWA, bei dem in Abschnitt 3.7 beschriebenen Messaufbau in Cadence simuliert und die Auswertung der Parameter von Hand durchgeführt werden. In *„Grundlagen der vektoriellen Netzwerkanalyse“* [24] beschreibt Michael Hiebel die Funktion, den Aufbau als auch die durch einen NWA zugänglichen Messmethoden ausführlich. Er stellt unterschiedliche Kalibrationsmethoden vor und leitet die mathematischen Hintergründe her.

3.5 RICHTKOPPLER

Wie schon beim Netzwerkanalysator, handelt es sich auch beim Richtkoppler (engl.: Directional coupler) um eine für den in Abschnitt 3.7 gezeigten Messaufbau notwendige Komponente. Bei einem Richtkoppler handelt es sich um ein elektronisches Bauteil, dessen Wellenwiderstand, dem der verwendeten Leitung entspricht [6]. Bedingt durch die Konstruktion wird jedoch ein Teil der vorlaufenden, beziehungsweise rücklaufenden Welle ausgekoppelt. Für die Masterarbeit wurde ein Modell auf Basis einer Touchstone Datei in die Simulationsumgebung eingebunden. In weiterer Folge wurden die Streuparameter für

einen idealen Richtkoppler berechnet und dieser ideale Richtkoppler in der Simulationsumgebung verwendet. Abbildung 10 zeigt den in der Messung verwendeten Richtkoppler BDC0100-40-200 der BONN Elektronik GmbH, bei der Aufnahme der Streuparameter.

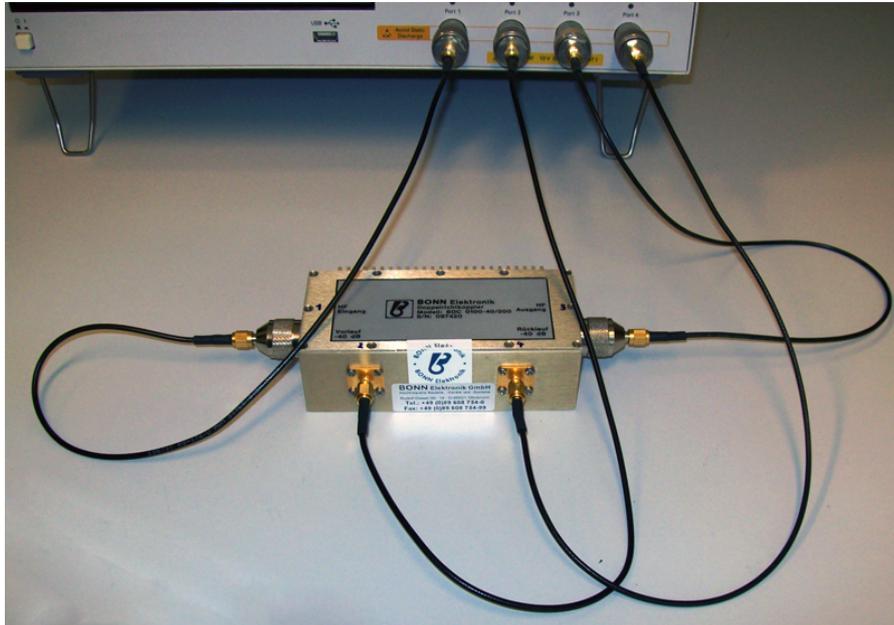
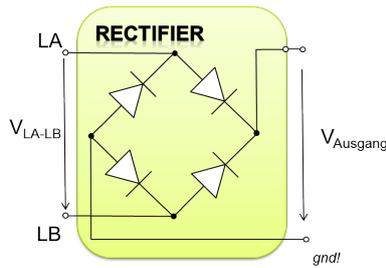


Abbildung 10: Der zur Impedanzmessung verwendete Richtkoppler, von BONN Elektronik, bei der Vermessung seiner S-Parameter an einem 4-Port Netzwerkanalysator

3.6 GLEICHRICHTER

Beim Gleichrichter (engl.: *“Rectifier”*) handelt es sich um den zentralen Block der Masterarbeit. Ein Gleichrichter ist eine elektronische Schaltung, welche eine Wechselspannung in eine Gleichspannung umformt. Die einfachste Möglichkeit einen Gleichrichter zu realisieren, besteht in Form eines Einweggleichrichters. Bei diesem wird durch eine Diode in Flussrichtung eine halbe Periode des Wechselspannungssignals abgeschnitten. Möchte man sowohl die positiven als auch negativen Anteile der Wechselspannung nutzen stehen hierfür andere Konzepte zur Auswahl. Zum einen die Möglichkeit einer Mittelpunktgleichrichterschaltung, welche mit zwei Dioden auskommt, aber eine Mittelpunktanzapfung im Transformator notwendig macht. Die andere Lösung besteht in einer Brückengleichrichterschaltung. Ein Beispielschaltplan für eine solche Brückengleichrichterschaltung ist in Abbildung 11a zu sehen und entspricht vom Prinzip jener Schaltung, welche in der Masterarbeit verwendet wird. Die Schaltung besteht aus vier Dioden, was zu höheren Diodenverlusten führt [21, S. 530], es wird dafür aber keine Mittelanzapfung benötigt.



(a) Brückengleichrichterschaltung



(b) Verlauf von Eingangs- und Ausgangsspannung

Abbildung 11: Abbildung 11a zeigt den schematischen Aufbau einer Brückengleichrichterschaltung. Abbildung 11b zeigt rot den zeitlichen Verlauf der Eingangsspannung, in Blau wird die gleichgerichtete Ausgangsspannung dargestellt.

3.7 MESSAUFBAU

Die Autoren M. Gebhart, J. Bruckbauer, M. Gossar beschreiben in ihrem Paper mit dem Titel *“Chip Impedance Characterization for Contactless Proximity Personal Cards”* [22] einen Messaufbau zur Chipimpedanzmessung, mit welchem der gesamte Arbeitsbereich des Chips vermessen werden kann. Also vom ersten Ansprechen bis hin zur kompletten Zerstörung des Mikrochips. Abbildung 12 zeigt den im Paper beschriebenen Messaufbau zur Impedanzmessung. Er besteht aus einem Netzwerkanalysator, welcher mit einem externen Richtkoppler zusammenarbeiten kann, einem Verstärker, um den Signalpegel am Ausgang des Netzwerkanalysators zu erhöhen und einem Dämpfungsglied, um den Eingang der Messgeräte zu schützen. Mit

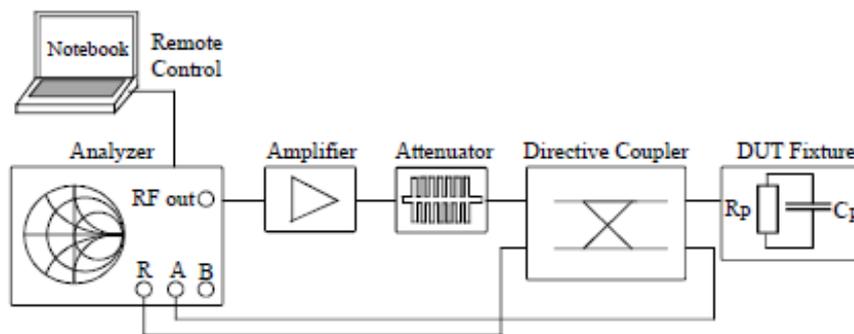


Abbildung 12: Messaufbau der Chipimpedanzmessung (Quelle: M. Gebhart, J. Bruckbauer, M. Gossar [22])

dem Netzwerkanalysator kann der Betrag der Spannungsänderung und die Phasenverschiebung zwischen vorlaufender und reflektierter Welle bestimmt werden.

$$Z_C = \frac{1 + \Gamma_C}{1 - \Gamma_C} \cdot Z_o = \frac{1}{Y_C} \quad (6)$$

Z_C steht für die Chipimpedanz. Bei Γ_C handelt es sich um den gemessenen Reflexionskoeffizienten. Z_0 gibt die Leitungsimpedanz an, welche in diesem Fall 50Ω beträgt. Um die Parallelersatzschaltwerte zu erhalten, ist es erforderlich Formel 6 [22] auf die Chipadmittanz Y_C umzuformen.

3.8 KALIBRIERUNG

Zur Korrektur systematischer Fehler beim Messen mit einem Netzwerkanalysator (NWA) muss eine Systemfehlerkorrektur durchgeführt werden. Michael Hiebel beschreibt in seinem Buch *„Grundlagen der vektoriellen Netzwerkanalyse“* [24] im Kapitel Messungenauigkeiten und Kalibrierung, wie durch den als Kalibrierung bezeichneten Vorgang, Fehlerterme zur Systemfehlerkorrektur ermittelt werden können. Abbildung 13 zeigt einen schematischen Messaufbau, in welchem mit einem NWA die Reflexionseigenschaften eines Messobjekts vermessen werden. Die Fehlerterme des dazwischenliegenden Fehlerzweiters können durch eine gezielte Kalibration des Messaufbaus ermittelt und somit auch korrigiert werden. Das im Buch als 3-Term-Modell beschriebene Verfahren, welches auch als OSM-Verfahren bekannt ist, wurde im Zuge der Masterarbeit für die Simulationen adaptiert. Arbeitet man an einem Netzwerkanalysator so berechnet dieser die Fehlerterme nach dem Anschließen der Kalibrationsstandards automatisch. Ein solcher Kalibrationsstandard besteht aus den für das OSM-Verfahren namensgebenden Abschlüssen. Diese heißen: Open, Short und Match und zeichnen sich durch ihre exakt definierten Reflexionseigenschaften aus. Der Open Abschluss, dient zum Betrieb im Leerlauf ($\Gamma = 1$). Der Kalibrationsstandard für Short dient für die Messung des Kurzschlusses ($\Gamma = -1$). Der Standard für eine Matched Messung wird auch einfach nur als Abschluss bezeichnet und mit M für Match abgekürzt. Da der Ausgang eines Netzwerkanalysators 50Ω hat, muss es sich auch beim Kalibrationsstandard um einen Abschluss mit hochgenauen 50Ω handeln. Ist dies der Fall so kommt es zu einer Auslöschung der Reflexionswelle ($\Gamma = 0$). Die für die Kalibration notwendigen mathematischen Formeln und Herleitungen beschreibt Michael Hiebel in seinem Buch zur vektoriellen Netzwerkanalyse [24] ab Seite 111.

$$M = e_{00} + \frac{e_{10}\Gamma_{DUT}}{1 - e_{11}\Gamma_{DUT}} \quad (7)$$

Bei den Fehlerkorrekturtermen e_{00} , e_{10} und e_{11} in Gleichung 7 [24, S. 112] handelt es sich um drei Unbekannte, welche erst durch drei Messungen mit den drei Kalibrationsstandards bestimmt werden können. Die erste Messung wird mit dem Leerlaufstandard (open) durchgeführt. Die Messung wird als M_O bezeichnet. Da die Reflexion eines

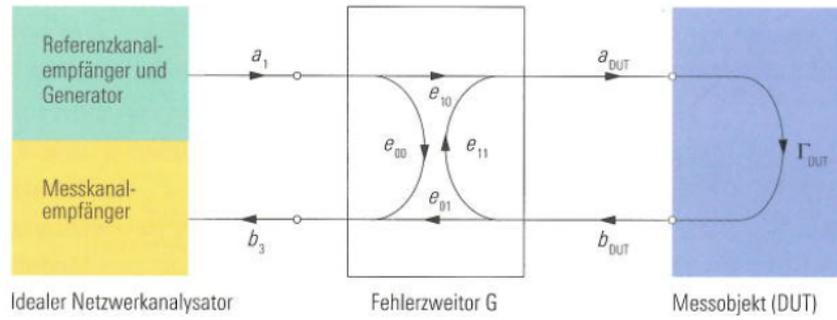


Abbildung 13: Stellt den Netzwerkanalysator und das Messobjekt gegenüber. Dazwischen befindet sich das Fehlerzweiger. Die Wirkrichtung der Fehlerterme wird im Bild dargestellt. Durch die Kalibrierung können die Fehlerterme ausgeglichen werden. (Bildquelle: "Grundlagen der vektoriellen Netzwerkanalyse" von Michael Hiebel [24, S. 111, Abb. 3.4.1])

idealen Leerlaufs mit $\Gamma_O = 1$ bekannt ist, kann diese in Formel 8 [24, S. 112] eingesetzt werden.

$$M_O = e_{00} + \frac{e_{10}\Gamma_O}{1 - e_{11}\Gamma_O} \quad (8)$$

Die nächste Kalibrationsmessung erfolgt mit dem Kurzschlussstandard (short). Demzufolge wird sie wie in Formel 9, als M_S bezeichnet. Als ideale Kurzschlussreflexion kann $\Gamma_S = -1$ in Formel 9 [24, S. 112] eingesetzt werden.

$$M_S = e_{00} + \frac{e_{10}\Gamma_S}{1 - e_{11}\Gamma_S} \quad (9)$$

Zuletzt muss Kalibrationsmessung M_M mit dem Match Abschluss wiederholt werden.

$$M_M = e_{00} \quad (10)$$

Aus den Gleichungen 8, 9 und 10 leitet Michael Hiebel [24] die Fehlerterme e_{00} , e_{10} und e_{11} her.

$$e_{00} = M_M \quad (11)$$

$$e_{10} = \frac{(\Gamma_O - \Gamma_S)(M_O - M_M)(M_S - M_M)}{\Gamma_O\Gamma_S(M_O - M_S)} \quad (12)$$

$$e_{11} = \frac{\Gamma_S(M_O - M_M) - \Gamma_O(M_S - M_M)}{\Gamma_O\Gamma_S(M_O - M_S)} \quad (13)$$

Dank der so gewonnenen Fehlerterme e_{00} , e_{10} und e_{11} kann nun eine Systemfehlerkorrektur durchgeführt werden. Dazu muss Formel 7 nach Γ_{DUT} aufgelöst werden. (siehe Gleichung 14) Den fehlerkorrigierten Messwert Γ_{DUT} erhält man nun durch Einsetzen in Formel 14 [24, S. 113].

$$\Gamma_{\text{DUT}} = \frac{M_{\text{DUT}} - e_{00}}{e_{10} + e_{11}(M_{\text{DUT}} - e_{00})} \quad (14)$$

Im Zuge der Masterarbeit musste die Kalibrierung für die Experimentelle Impedanzanalyse in Abschnitt 4.7 implementiert werden. Dazu wurde das in A.4 beschriebene Tool zur Berechnung der Fehlerterme, sowie des systemfehlerkorrigierten Messwertes Γ_{DUT} verwendet.

3.9 SIMULATIONSVERFAHREN

Um anhand von Modellen eine Aussage über die elektrischen Eigenschaften von Intellectual Property (IP) Blöcken treffen zu können, verfügen moderne Simulationsprogramme über eine Vielzahl unterschiedlicher Analysemethoden. Die geläufigsten Methoden im Design sind die DC-Analyse, die AC-Analyse und die transiente Analyse. Mit der DC-Analyse kann der Arbeitspunkt in einem linearisierten System ermittelt werden. Eine AC-Analyse liefert weitere frequenzabhängige Eigenschaften in dem zuvor ermittelten DC-Arbeitspunkt. Durch die transiente Analyse können die zeitlichen Abläufe in einer Schaltung dargestellt werden. Möchte man nun aber anhand einer Simulation eine Aussage über die Impedanz eines Blockes treffen, so sind diese Verfahren ungeeignet. Hierfür wurden die Simulatoren mit einem weiteren Satz an Analysemethoden ausgestattet. Bei diesem handelt es sich um sogenannte Scattering Parameter (SP) Analyseverfahren. Sowohl Cadence als auch Agilent verfügen über derartige Simulationsverfahren in ihren Simulatoren.

3.9.1 Scattering Parameter (SP) Analyse

Cadence Design Systems beschreibt die S-Parameter Analyse in der "Spectre Circuit Simulator Reference" [4, S. 828] sinngemäß wie folgt: Um die S-Parameter Analyse durchführen zu können, muss zunächst die Schaltung um den DC-Arbeitspunkt linearisiert werden. Die S-Parameter der Schaltung werden dann als N-Port extrahiert. Der Port-Parameter gibt dabei Auskunft, um welchen N-Port es sich handelt. Jeder dieser Ports wird anschließend in aufsteigender Reihenfolge eingeschaltet und es wird an jedem Port eine lineare Kleinsignalanalyse durchgeführt. Spectre konvertiert die Reaktion der Schaltung von jedem Port in S-Parameter und gibt diese aus. Auch Agilent Technologies beschreibt die S-Parameter Analyse für ihren GoldenGate Simulator [2, S. 169] in ähnlicher Form. In der Praxis wurde es allerdings nicht gleich implementiert.

3.9.2 Periodic Scattering Parameter (PSP) Analyse

Die PSP Analyse ähnelt in den Einstellungen und dem Simulationsablauf, der Scattering Parameter (SP) Analyse, jedoch liegt mit dem Periodic Steady State (PSS) Algorithmus eine andere Berechnungsmethode zugrunde. Demnach muss im Spectre auch eine PSS Analyse als Vorbereitung zur PSP Analyse durchgeführt werden. Durch die PSS Analyse wird die Schaltung in einem periodischen Arbeitspunkt linearisiert. Auf Basis des durch die PSS Analyse erhaltenen Arbeitspunktes wird eine PSP Analyse durchgeführt, um so die Streuparameter zu extrahieren. Ein weiteres Merkmal der PSP Analyse ist, dass damit die Auswirkung unterschiedlich frequenter Signale mit einbezogen werden können, wie dies zum Beispiel bei Mixern benötigt wird. Bei der periodischen S-Parameteranalyse wird die Schaltung im periodischen Arbeitspunkt linearisiert. Wie dies im Detail erfolgt, zeigt der *“Virtuoso Spectre Circuit Simulator RF”* User Guide [5, ab S. 1077] von Cadence Design Systems anhand eines Berechnungsbeispiels an einem idealen Mixer.

Der GoldenGate Simulator verfügt über keine eigene Periodic Scattering Parameter (PSP) Analyse, sondern verweist auf die LSSP Analyse um Mixer zu simulieren.

3.9.3 Large Signal Scattering Parameter (LSSP) Analyse

Im *“GoldenGate User Guide”* [2, S. 192] wird die LSSP Analyse folgendermaßen beschrieben: Wie schon bei der normalen SP Analyse wird auch bei der LSSP Analyse das Verhältnis der Wellen vom Eingang zum Ausgangsport ermittelt. Jedoch wird für die LSSP Analyse eine Harmonic Balance (HB) Analyse durchgeführt, was den Vorteil hat, dass es sich bei der HB Analyse um eine Großsignalsimulationstechnik handelt. Für eine erfolgreiche Parameterextraktion an einem Zweitornetzwerk werden in GoldenGate folgende Schritte intern ausgeführt:

1. Muss die gewünschte Leistung an Port 1 gesetzt werden. Der zweite Port wird mit seiner Referenzimpedanz belegt.
2. Die HB Analyse wird durchgeführt und die Streuparameter S_{11} und S_{21} werden berechnet.
3. Die Leistung des zweiten Port wird mit der Formel 15 [2, S. 193] berechnet und gesetzt.

$$P_2 = |S_{21}|^2 \cdot P_1 \quad (15)$$

4. Port 1 wird mit der Referenzimpedanz abgeschlossen.

5. Eine weitere HB Analyse wird durchgeführt, um die fehlenden Streuparameter S_{12} und S_{22} der Streuparametermatrix zu erhalten.

Innerhalb der LSSP Analyse gibt es bei GoldenGate die Option die X-Parameter aufzunehmen. Bei den X-Parametern werden zusätzlich zu den herkömmlichen Streuparametern die Auswirkungen vielfacher harmonischer Schwingungen erfasst. Mit Hilfe dieser Analysemethode kann ein genaueres Modell der Schaltung erstellt werden.

Teil IV

VORBEREITENDE ARBEITEN

Kapitel vier stellt zu Beginn, die für die Masterarbeit relevanten Blöcke einer Chipkarteneingangsstufe dar und zeigt die Entwicklung des Modells, welches für die Simulation der Eingangsimpedanz angefertigt wurde.

VORBEREITENDE ARBEITEN

4.1 BLÖCKE EINES SMART CARD MODELLS

Im einführenden Kapitel wurde in Unterabschnitt 2.2.1 - Karte ein möglicher Aufbau einer PICC Karte anhand eines funktionellen Diagramms (siehe Abbildung 4) gezeigt. Im Zuge der Masterarbeit sollte ein vereinfachtes Modell für die Untersuchung der Eingangsimpedanz erstellt werden. Betrachtet man nur die Eingangsimpedanz ist es nicht notwendig, alle Funktionsblöcke in das Modell aufzunehmen. Lediglich die Blöcke, welche für das RF-Interface und die Spannungsregelung zuständig sind, haben direkten Einfluss auf die Impedanz. Alle anderen Blöcke können in ihrem Aufbau zu einem einzigen Verbraucher, dem Digitalteil, zusammen gefasst werden. Abbildung 14 zeigt den Abstraktionslevel, welcher bei der Eingangsstufe der PICC Karte notwendig war. Je nach Simulationssetup wurde entweder eine Schaltung mit den in Abbildung 14 gezeigten Blöcken verwendet oder aber auf den Reader und die Antenne verzichtet. In diesem Fall wurde in der Simulation die Spannungsquelle direkt mit den Eingängen LA und LB verbunden, wie dies bei der in 3.7 gezeigten Impedanzmessung der Fall ist. Nachfolgend wird die Funktion der in Abbildung 14 gezeigten Blöcke erläutert, wobei sich diese Blöcke in folgende Module weiter zerlegen lassen:

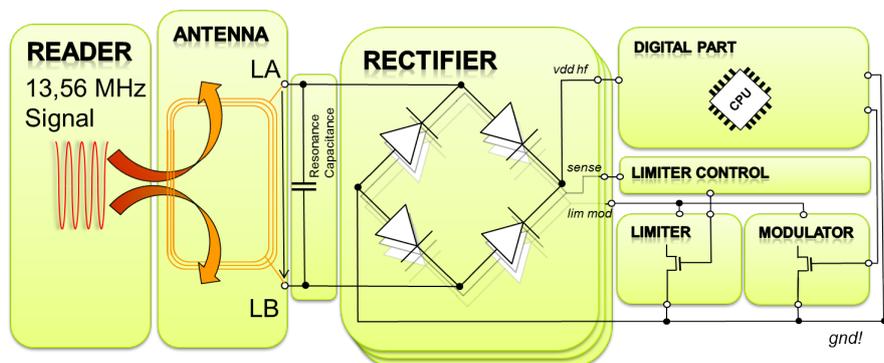


Abbildung 14: Stellt jene Blöcke dar, welche für die in der Masterarbeit durchgeführten Analysen relevant sind.

Antenne: Da es sich nicht um einen Teil der Chip Eingangsstufe handelt, wird sie bei der Simulation der Eingangsimpedanz auch nicht berücksichtigt. Im betrachteten Frequenzbereich von 13,56 MHz handelt es sich bei PICC Kartenantennen um einfache Leiterbahnschleifen. In diese Spulen wird durch Anlegen des Trägersignals

am Lesegerät eine Spannung induziert, welche einen Stromfluss auf der Karte zur Folge hat. Die Antenne dient also in erster Linie zur Versorgung des Mikrochips mit Energie. Durch gezieltes Belasten des Trägersignals (Lastmodulation) ist es außerdem möglich, über die Antenne Nachrichten zu übertragen. Bei der Antenne handelt es sich zwar nicht um einen Teil der Chip Eingangsstufe, ihr Einfluss auf das Verhalten war dennoch von Interesse, weshalb die Antenne als Block mit aufgenommen wurde.

Resonanzkapazität: Bei der Resonanzkapazität handelt es sich um ein Bauteil, welches zum Anpassen der Chipkapazität verwendet werden kann. Dies ist hilfreich da der kapazitive Anteil der Impedanz von Produkt zu Produkt variieren kann. Um einheitliche Impedanzeigenschaften bei sämtlichen Klasse 1 PICC Chips zu gewährleisten, ist es mittels der Resonanzkapazität möglich, diese Streuung auszugleichen. Durch dieses Vorgehen mit einheitlichen Karteneingangsimpedanzen ist es einfacher, eine auf den Chip angepasste Antenne zu finden.

Gleichrichter: (engl. Rectifier) Der Gleichrichter ist, wie in Abbildung 14 angedeutet, in mehrfacher Ausführung parallel vertreten. Der wichtigste und größte Gleichrichter dient zur Erzeugung der Versorgungsspannung, welche als *vdd_hf* bezeichnet wird. Bevor das Signal jedoch als Versorgungsspannung dienen kann, muss es noch weiter geglättet werden. Erst nach einem weiteren Längsregler hat man eine qualitativ hochwertige Gleichspannungsquelle, welche zur Versorgung des Digitalteils benötigt wird. (siehe Abschnitt 4.1 - Blöcke eines Smart Card Modells, Abbildung 4.1)

Über einen weiteren Gleichrichter wird eine *sense* Spannung abgeleitet. Sie dient der Limiterkontrollschaltung als Referenzpegel, um das Eingreifen des Limiter in Abhängigkeit von der Eingangsspannung zu regeln.

Auch ein sogenanntes *lim_mod* Signal, wird über einen weiteren parallelen Gleichrichter erzeugt. Sowohl der Limiter, als auch der Modulator werden parallel über dieses Signal versorgt. Auf die Funktion der jeweiligen Blöcke wird in den nachfolgenden Punkten eingegangen.

Limiter: Beim Limiter handelt es sich um einen spannungsgesteuerten Transistor, durch welchen die maximale Spannung im Chip begrenzt werden kann. Für die Steuerung ist eine Kontrollschaltung notwendig. Der Spannungswert, ab welchem der Limiter eingreifen soll, kann durch die Biasspannung des Limiters eingestellt werden. Weiters sorgt eine Reglerschaltung dafür, dass Temperatureinflüsse ausgeglichen werden. Wie auch R. Stadl-

mair und M. Gebhart in [26, S. 41] feststellen, ist der Limiter notwendig, um bei zunehmend ansteigender Feldstärke, die prozessbedingten Spannungsgrenzen nicht zu überschreiten damit die Transistoren nicht überlastet werden. Ohne den Limiter würde die differenzielle Eingangsspannung V_{LA-LB} so lange weiter steigen, bis es zur Zerstörung des Chips kommt. Die Begrenzung der Spannung wiederum führt zu einer Erhöhung des Stromflusses.

Modulator: Die Kommunikation zum Reader hin erfolgt mittels Amplitudenmodulation. Durch das Modul der Contactless Interface Unit (CIU) für den Standard 14443 wird die für das Protokoll notwendige Kodierung sichergestellt. Um diese Modulation durchführen zu können, wird der Modulator benötigt. Im vereinfachten Modell handelt es sich dabei um einen Transistor, durch welchen das Spannungsniveau gedrückt werden kann. Wird der Modulationstransistor angesteuert, so kann über diesen ein Strom abfließen, wodurch die Amplitude der Eingangsspannung gesenkt wird. Dies wird als Amplitudenmodulation bezeichnet. Die Last mit dem der Modulationstransistor auf den Eingang wirkt, ist dabei so groß, dass dies auch noch vom Reader wahrgenommen werden kann. Ist im Reader, als auch auf der PICC Karte dasselbe Protokoll implementiert, so kann eine Kommunikationsverbindung etabliert werden.

Digitalteil: Im Zuge der Masterarbeit wurde der Digitalteil lediglich als Verbraucher betrachtet, weshalb in diesem Kapitel auch nicht auf alle Komponenten eingegangen wird, aus welchen der Digitalteil aufgebaut ist. Der komplette Umfang kann in Abbildung 4 auf Seite 13 betrachtet werden. Im vereinfachten Modell kann der vom Digitalteil konsumierte Strom an einem Längsregler eingestellt werden. Ein Modell der CPU oder anderer Komponenten war daher nicht notwendig, was die Simulationgeschwindigkeit beschleunigte. Richtwerte für die Stromaufnahme des Digitalteils in unterschiedlichen Betriebsmodies sind bekannt.

4.2 INTEGRATION DES SMART CARD MODELLS IN CADENCE

Die Integration des Kartenmodells, dessen Blöcke und deren Funktion, welche in Abschnitt 4.1 erklärt wurden, erfolgte in mehreren Schritten. In jedem Schritt wurde dem Schaltplan ein weiterer Block hinzugefügt. Dabei wurden die Einflüsse neuer Blöcke auf das bestehende Modell beobachtet, um den Einfluss einzelner Komponenten zu eruieren. Das vereinfachte Modell der Smart Card umfasst alle Komponenten, welche für die Eingangsimpedanz ausschlaggebend sind.

Schritt 1: Als zentrales Element der Eingangsstufe wurde der Gleichrichter, dessen Funktion in Abschnitt 3.6 beschrieben wurde, als erstes in Cadence implementiert. Im ersten Schritt wurde der aus Lehrbüchern bekannte Aufbau mit 4 Dioden gewählt, um eine Gleichrichterstufe in Cadence aufzubauen. Da Dioden nicht im Process Design Kit (PDK) vorhanden sind, musste ein solches Modell selbst angefertigt werden. Als Grundlage dienten die Parameter der diskreten Diode 1N4148, deren Eigenschaften mit einem VerilogAMS Skript eingefügt werden konnten. In Abbildung 15 wird der Schaltplan dieser ersten, einfachen Schaltung gezeigt. Neben dem Gleichrichter besteht die Schal-

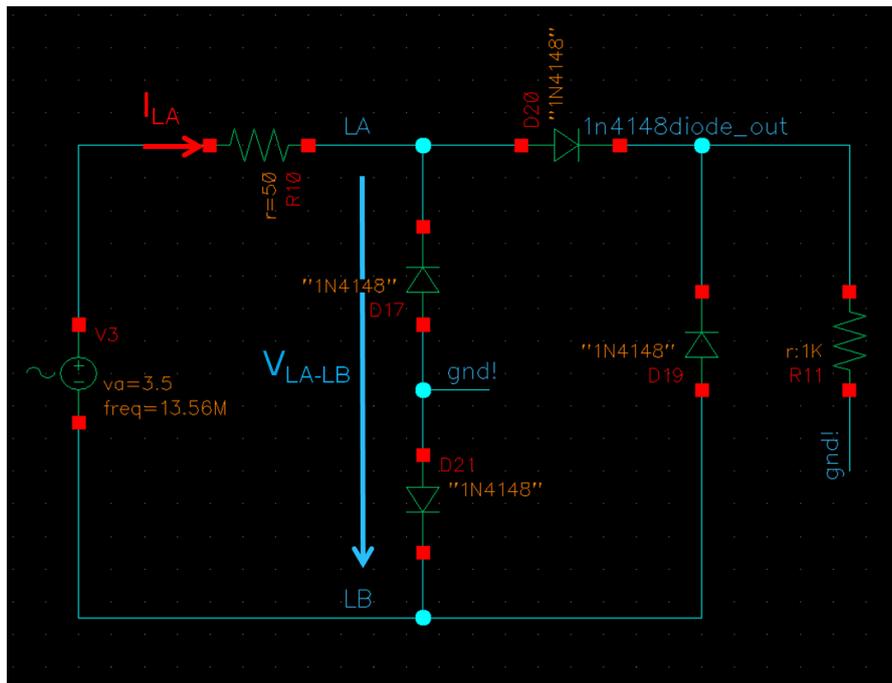


Abbildung 15: Zeigt einen einfachen Aufbau eines Gleichrichters mit 4 Dioden und einer Widerstandslast (Bild erstellt in Cadence)

tung lediglich aus einer 13,56 MHz Spannungsquelle und einer Widerstandslast von $1\text{k}\Omega$ Größe. Weiters zeigt die Abbildung die Position des Knotens, an dem der Strom I_{LA} aufgenommen wurde, sowie jene zwei Netze, LA und LB, zwischen welchen die differentielle Eingangsspannung V_{LA-LB} , die auch als V_{in} bezeichnet wird, gebildet wird. Die Signale I_{LA} und V_{LA-LB} werden zum Zeichnen der in 3.1 beschriebenen Lissajoufigur benötigt. Abbildung 16 zeigt, neben der in Schritt 1 resultierenden Lissajoufigur, auch die resultierende Figur aus dem zweiten Schritt. Sie stellt also die Änderung des Verhältnisses von Strom zu Spannung, durch die Verwendung von Transistoren, anstatt diskreter Dioden, dar.

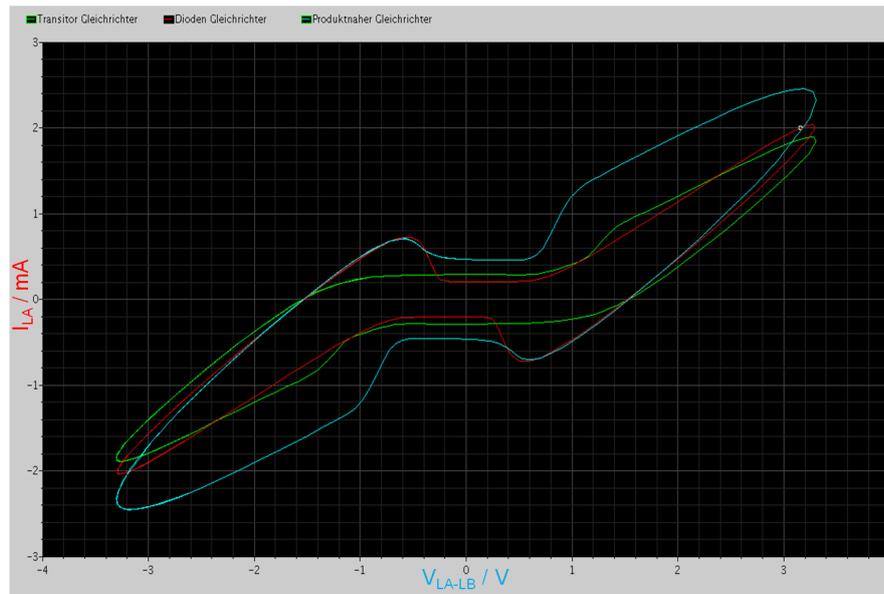


Abbildung 16: Die rote Lissajoufigur zeigt den Verlauf, der in Schritt 1 entwickelten Schaltung. Die grüne Kennlinie stellt die Veränderung der in Schritt 2 durch Transistoren ersetzten Dioden dar. Blau ist das Verhalten des fertigen Gleichrichterblocks dargestellt - Schritt 3. (Bild erstellt in Cadence)

Schritt 2: Im zweiten Schritt wurden die diskreten Dioden der Gleichrichterschaltung durch Transistoren ersetzt. Dabei handelt es sich um ein in der Halbleiterbranche übliches Vorgehen, da die Fertigungstechnologien oft nicht über Dioden verfügen, weshalb statt dessen der p-n Übergang eines Transistors in einer Diodeschaltung verwendet wird. Der geänderte Schaltplan wird in Abbildung 17 präsentiert. Der in Abbildung 16 dargestellte Vergleich mit dem aus Dioden aufgebauten Gleichrichter zeigt, dass dieser bei geringen Spannungen höhere Ströme hat. Was ein Anzeichen dafür ist, dass die diskret aufgebauten Dioden größere parasitäre Kapazitäten haben als Transistoren.

Schritt 3: Der bisher noch lehrbuchnahe Aufbau des Gleichrichters wurde ein weiteres Mal verändert. Die Transistoren wurden durch hochspannungsfeste Transistoren ersetzt. Auch die Dimension wurde an für NXP-Produkte ähnliche Verhältnisse angepasst. Weiters wurden die in Abbildung 14 angedeuteten parallel ausgeführten Gleichrichter in die Schaltung eingefügt. Die blaue Lissajoufigur in Abbildung 16 vergleicht das so entstandene Verhalten des fertigen Gleichrichterblocks mit den vorangegangenen Schritten. Der Vergleich der blauen und der grünen Lissajoufigur in Abbildung 16 verdeutlicht die gesteigerte Stromaufnahme, durch die im finalen Design verwendeten Transistoren. Die Gründe für den Anstieg der Stromaufnahme liegen hauptsächlich in der Dimension der riesigen Eingangstransistoren

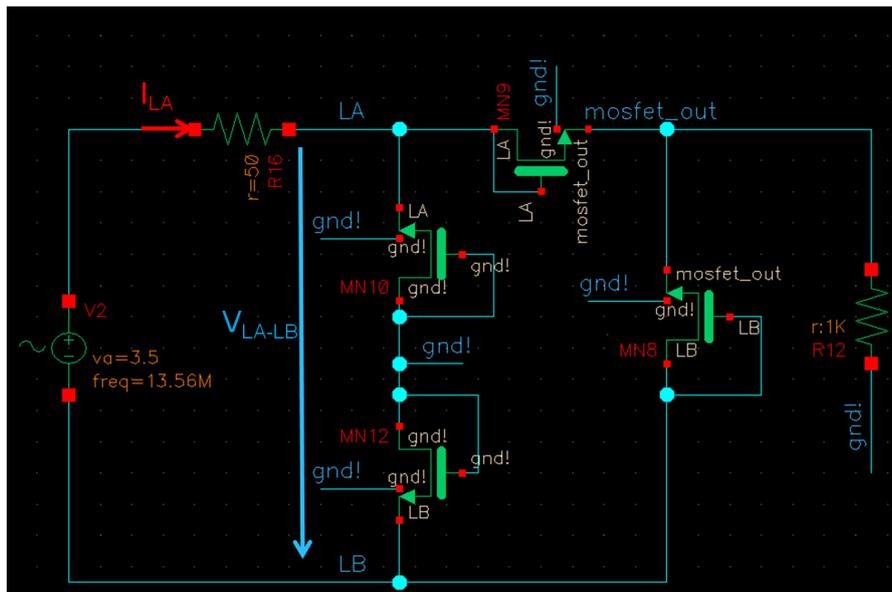


Abbildung 17: Gleichrichter mit Transistoren im Diodenbetrieb (Bild erstellt in Cadence)

und dem damit verbunden Anstieg der parasitären Kapazitäten.

Schritt 4: Im nächsten Schritt wurde das Modell um eine Resonanzkapazität erweitert. Abbildung 18 zeigt wie die Stromaufnahme durch eine 10 pF große Resonanzkapazität ansteigt, was die Lissajoufigur im Mittelteil dicker werden lässt. Bei dem in diesem Schritt entstandenen Modell wurde eine Large Signal Scattering Parameter (LSSP) Analyse durchgeführt. Aus den resultierenden S-Parametern des Eintors wurden der Widerstandswerte und der Kapazitätswert einer RC-Parallelschaltung ermittelt. Bei der so erhaltenen Ellipse lässt sich bereits gut erahnen, dass es sich um eine vereinfachte Form der Lissajoufigur handelt. Weiters zeigt Abbildung 18, dass es sich bei der Lissajoufigur um ein valides Mittel handelt, um die Eingangsimpedanz zu analysieren.

Schritt 5: In diesem Schritt wurde der Limiter und dessen Ansteuerung zu dem bestehenden Modell hinzugefügt. Bei diesen Blöcken handelt es sich um zwei für das PICC Eingangsmodell sehr bedeutsame Elemente. Die Biasspannung für den Limitertransistor wird in einer Ansteuerschaltung gebildet. Zwar wurde die Ansteuerung für den Limiter vereinfacht, doch es sind immer noch Einstellungen möglich. Über zwei Spannungsquellen in der Ansteuerung des Limiters kann zum einen der Eingangsspannungspegel eingestellt werden, ab welchem der Limiter zu arbeiten beginnt. Zum anderen wäre es möglich, Temperatureinflüsse auszugleichen. Da der Einfluss der Temperatur im Modell nicht beachtet wird, konnte auf eine Schaltung zum Aus-

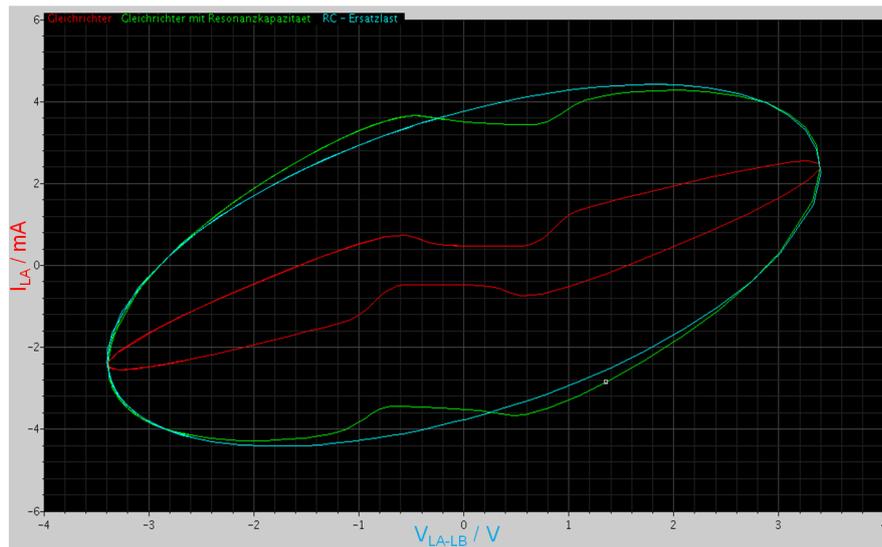


Abbildung 18: In Rot wird die resultierende Lissajoufigur aus Schritt 2 dargestellt. Grün zeigt den steigenden Eingangsstrom durch das Hinzufügen einer 10 pF großen Resonanzkapazität. Die blaue Ellipse bildet das Verhalten einer RC-Ersatzlast ab. (Bild erstellt in Cadence)

gleich der Temperaturdrift verzichtet werden. Statt dessen wurde für alle Simulationen eine Temperatur von 27 °C, mit einem dafür geeigneten Spannungspegel angenommen.

Schritt 6: Im vorangegangenen Schritt wurde bereits gezeigt, dass mit einer RC-Ersatzschaltung, ein linearisiertes Modell einer Schaltung nachgebildet werden kann. Da es sich beim Digitalteil nicht um eine rein resistive Last handelt, sondern auch dieser über kapazitive Anteile verfügt, wurde das Modell der Digitallast um eine parallele Kapazität erweitert. Abbildung 19 stellt das, in Schritt 4 entwickelte Modell, mit dem in diesem Schritt um eine RC-Ersatzlast erweiterten Modell gegenüber. Es ist zu sehen, dass die zusätzliche Kapazität im Lastteil zu höheren Strömen im hohen Spannungsbereich führt.

Schritt 7: Parallel zum bereits integrierten Limiter arbeitet, wie im Blockdiagramm auf Seite 30 zu sehen, noch ein zweiter Block, der Modulator. Gleich wie der Limiter ist auch der Modulator im normalen Betriebsmodus nicht aktiv. Nur wenn das Senden von Nachrichten simuliert werden soll, ist der Modulator eingeschaltet. Die Modulation führt zu einem Einbrechen der Eingangsspannung, was sich in einer schmälere Lissajoufigur äußert. Die Differenz aus moduliertem Signal zu nicht moduliertem Signal kann im Lesegerät als amplitudenmodulierte Kommunikation wahrgenommen werden. Im Schaltungsmodell wird der Modulator aus einem Transistor, der von einer idealen Rechteck-

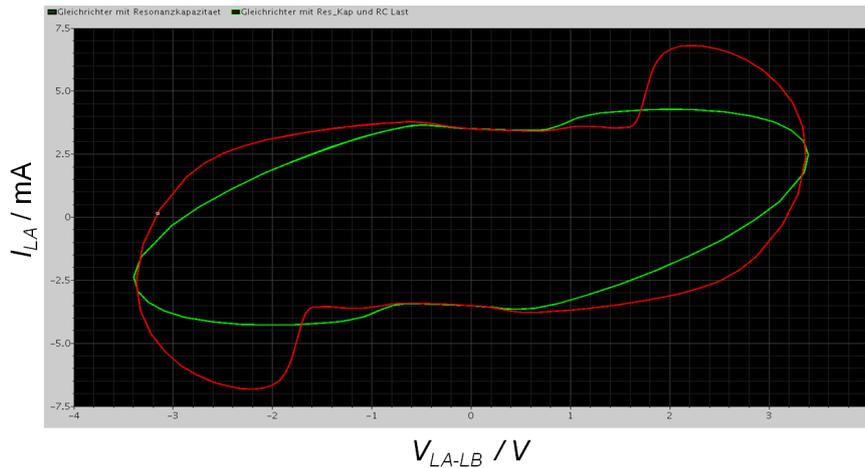


Abbildung 19: Die grüne Figur zeigt die aus Schritt vier bekannte Kennlinie. Der rote Plot zeigt die Veränderung durch einen kapazitiven Anteil in der Last. (Bild erstellt in Cadence)

spannungsquelle angesteuert wird, aufgebaut. Liegt am Gate des Modulationstransistors eine Spannung an, wird über einen der parallelen Gleichrichter die Gleichspannung auf Erde gezogen, was den bereits erwähnten Spannungseinbruch verursacht.

Finaler Schritt: Im letzten Schritt wurde abermals die Ersatzschaltung für den Digitalteil überarbeitet. Bisher wurde die Last des Digitalteils lediglich mit einer ohmschen und kapazitiven Last modelliert. Dies ist ausreichend um einen Betriebszustand des Digitalteils abzubilden. Für die Simulation einer variablen Stromaufnahme im Digitalteil ist eine RC-Ersatzlast jedoch nicht geeignet. Daher wurde die RC-Last durch eine Stromsenke ersetzt. Die Idee bestand darin, anhand eines Stromspiegels einen definierten Strom aus dem Gleichrichter ziehen zu können. Dieser Strom entspricht dann jenem, der dem Digitalteil zur Verfügung steht. Da das Spannungssignal für den Digitalteil in einem Längsregler noch weiter geglättet werden muss und in diesem Längsregler ein Stromspiegel vorkommt, wurde eine vereinfachte Version des Längsreglers als Stromsenke betrieben. Abbildung 20 zeigt die für die Ansprüche als Stromsenke vereinfachte Digitalersatzlast.

4.3 VERGLEICH DES MODELLS MIT DER GESAMTSIMULATION

Nachdem alle für die Eingangsimpedanz relevanten Teile dem Modell hinzu gefügt wurden, musste dieses mit der Gesamtsimulation des Chips verglichen werden, um die Genauigkeit des Modells zu prüfen. Die Daten der Gesamtsimulation wurden von dem dafür zuständigen Analog Designer als Lissajoufigur extrahiert. Da es sich bei dem Modell nur um eine vereinfachte Version der tatsächlichen

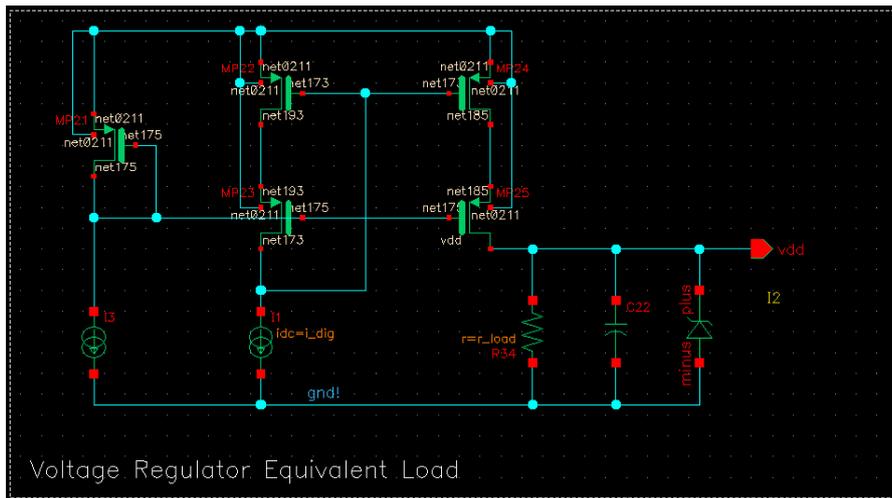


Abbildung 20: Zeigt die zur Simulation des Digitalteils entworfene Ersatzschaltung für eine variable Stromaufnahme. Durch die Stromquelle im Stromspiegel kann der zu entnehmende Strom eingestellt werden (Bild erstellt in Cadence).

Gesamtschaltung handelt, waren nicht alle einstellbaren Parameter direkt vergleichbar oder zugänglich. Einer der Unterschiede ist hier zum Beispiel, dass die Leckströme im Digitalteil in der Gesamtschaltung eingestellt werden können, im Modell gibt es hierfür keine Option. Die rote Lissajoufigur in Abbildung 21 zeigt das Strom- zu Spannungsverhältnis, welches aus der Gesamtschaltung extrahiert wurde. Das vereinfachte Modell stimmte nicht auf Anhieb mit der Gesamtsimulation überein. Erst nachdem, wie in 4.4 - Einflussfaktoren auf die Lissajoufigur beschrieben, die Einflüsse der einzelnen Blöcke auf die Lissajoufigur ausgemacht wurden, konnte das vereinfachte Modell mit der Gesamtschaltung in Übereinstimmung gebracht werden.

Abbildung 21 zeigt, dass das äußere Verhalten des vereinfachten Modells (grün) in großen Teilen, mit dem der Gesamtsimulation (rot) in Deckung gebracht werden konnte. Die Ursache für die verbleibenden Abweichungen konnten in dem vereinfachten Modell nicht auffindig gemacht werden. Für die darauffolgenden S-Parametersimulationen würde das Modell jedoch über die nötige Genauigkeit verfügen, da bei diesen Analysemethoden eine Linearisierung der Bauelemente durchgeführt wird (siehe dazu auch Abbildung 18).

In Tabelle 1 werden einige Kenngrößen des vereinfachten Modells und des Gesamtmodells gegenübergestellt. Die Werte wurden dabei aus den spectre.out Files extrahiert, welche im Zuge eines Simulationsdurchlaufes generiert werden. Aus der Tabelle geht hervor, dass das Gesamtmodell 400 Mal so viele Knoten, über etwa 800 Mal mehr Transistoren, 1600 Mal so viele Kapazitäten und 30 Mal so viele Widerstände hat. Um ein eingeschwungenes System zu erhalten ist es notwendig, eine Simulationsdauer von etwa $70 \mu\text{s}$ zu simulieren. Beim vereinfachten Modell benötigt man für diese transiente Simula-

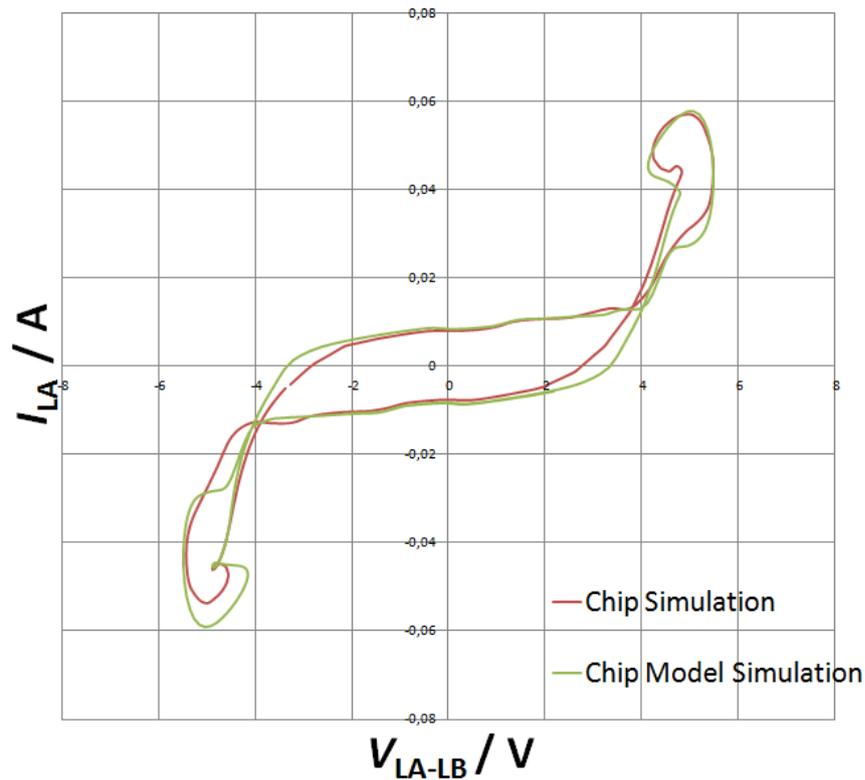


Abbildung 21: Vergleich des äußeren Verhaltens zwischen der Gesamtsimulation (rot) und dem vereinfachten Modell (grün).

tion im Cadence Spectre circa eine Minute. Die transiente Simulation der Gesamtsimulation wurde hingegen mit dem Cadence Virtuoso Accelerated Parallel Simulator (APS) berechnet. Dabei handelt es sich um einen Simulator, welcher die Simulationsgenauigkeit des Spectre bietet, jedoch durch eine verbesserte Mehrkernunterstützung eine bessere Performance erzielt. Die Simulationsdauer schwankte bei der Gesamtsimulation zwischen 4,5 und 5,5 Stunden, was dem 270- bis 330-fachen entspricht. In Anbetracht des Dimensionsunterschiedes und der Tatsache, dass die Simulationsgeschwindigkeit meist nicht linear mit der Anzahl der Komponenten wächst, überrascht es, wie schnell die Gesamtsimulation mit APS durchgeführt wird. Der für die Gesamtsimulation zuständige Analog Designer schätzt die Simulationsdauer der Gesamtsimulation mit Spectre mit der zehnfachen Dauer, also beinahe zwei Tagen, ab.

4.4 EINFLUSSFAKTOREN AUF DIE LISSAJOUFIGUR

Nachdem alle Blöcke zur vereinfachten Schaltung hinzugefügt wurden, war die erste Erkenntnis, dass die Lissajoufiguren der vereinfachten Schaltung und jene der Gesamtschaltung nicht übereinstimmten. In Absprache mit dem Analog Designer wurde festgestellt, dass nicht

BAUTEIL	EINFACHES MODELL	GESAMTMODELL
Knoten	50	20714
Transistoren	22	19397
Kapazitäten	10	16135
Widerstände	23	596
Simulationszeit	1 min	4 h 30 min

Tabelle 1: Die Tabelle stellt die Dimension des vereinfachten Modells mit dem Gesamtmodell, anhand einiger Kenngrößen, gegenüber.

alle Parameter der Schaltung exakt definiert sind und somit nicht ohne Weiteres in das vereinfachte Modell übernommen werden konnten. In den nachfolgenden Punkten werden die Einflüsse der einzelnen Randbedingungen auf die Lissajoufigur verdeutlicht. Erst durch das Anpassen der Randbedingungen konnte die, in Abbildung 21 gezeigte Überlagerung, mit dem vereinfachten Modell erreicht werden. Die nachfolgende Aufgliederung verdeutlicht die Einflüsse der einzelnen Schaltungsblöcke und Umgebungseinflüsse.

Feldstärke: Bei der Feldstärke handelt es sich um eine Variable, welche auch in der Realität leicht zu verändern ist. Dazu reicht es aus eine Chipkarte immer näher an das Lesegerät heran zu führen. Umso näher die Karte an die Antenne des Readers heran gebracht wird, umso größer ist aus Sicht der Karte die Feldstärke. Irgendwann hat man einen Abstand erreicht, bei welchem die Karte die gewünschte Funktion ausführen kann. An diesem Punkt herrscht für die Karte die minimale Arbeitsfeldstärke H_{\min} . Also die minimale Feldstärke, welche die Karte benötigt, um betriebsbereit zu sein. Im ISO 10373 Setup ist der Abstand der Karte zum Reader konstant. Hier wird die Feldstärke über einen Verstärker verändert. Der Standard verlangt von PICC Chips der Klasse 1, dass sie in einem Feldstärkebereich von 1,5 A/m - 7,5 A/m funktionieren. Abbildung 22 zeigt den Einfluss steigender Feldstärke auf die Lissajoufigur. Bei der gelben und kleinsten Figur in der Abbildung reicht die Feldstärke noch nicht aus, damit der Chip seine Funktion aufnimmt. Auch im grünen Plot liegt die angelegte Feldstärke noch unter der standardisierten Grenze von 1,5 A/m, jedoch wäre hier der Chip bereits funktionstüchtig. Außer einer deutlichen Größenänderung ist keine wesentliche Veränderung in der Lissajoufigur feststellbar. Es gibt keine grafischen Anzeichen, die auf das Erreichen der minimalen Feldstärke hindeuten würden. Die rote Figur stellt sich bei einer nochmalig deutlichen Erhöhung der Feldstärke auf ca. 3 A/m ein. Da die Spannung bei einem Pegel von 5 Volt nicht mehr weiter ansteigt, sondern nur mehr der Strom, ist dies ein

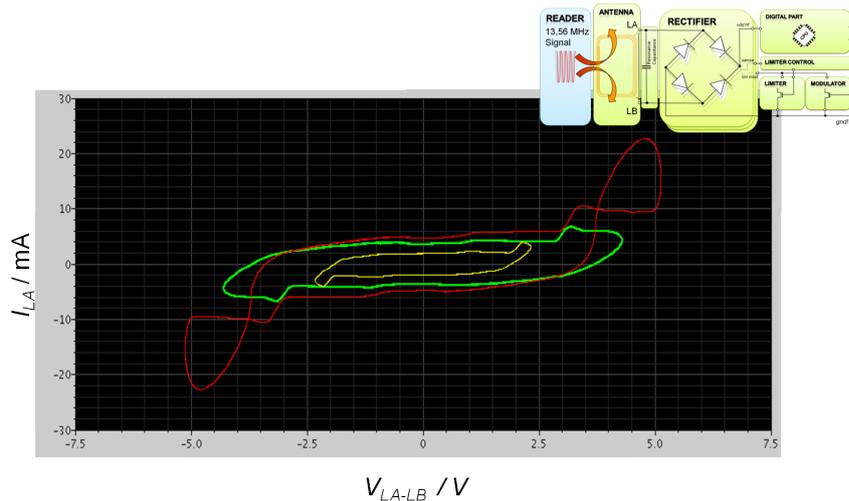


Abbildung 22: Zeigt wie sich der Eingangsstrom zur Eingangsspannung bei steigender Feldstärke verändert. Die Lissajoufigur wächst dabei mit steigender Feldstärke von der gelben zur roten Figur.

Zeichen dafür, dass der Limiter bereits eingreift. Ein weiteres Resultat aus der Erhöhung der Feldstärke ist der Kopf, der sich in der roten Lissajoufigur ausgebildet hat.

Antenne: Neben der Feldstärke handelt es sich bei der Antenne um den zweiten von außen veränderbaren Parameter. Antennen werden in unterschiedlichen Ausführungen von 3 bis 6 Windungen angeboten. Eine Änderung der Windungszahl hat dabei einen erheblichen Einfluss auf die RLC-Ersatzwerte der Antenne. Beim Design der Antenne wird jedoch immer versucht, die Antenne auf den Chip abzustimmen. Dies ist wichtig da in ein angepasstes System am effizientesten Leistung eingespeist werden kann. Beim Antennendesign werden die Eigenschaften des Chips nur in dem als Start-up bezeichneten Arbeitspunkt und dort nur als RC-Ersatzschaltung betrachtet.

Abbildung 23 stellt zwei Lissajoufiguren gegenüber. Die grüne Figur wurde mit dem Antennenmodell vor der Eingangsstufe ermittelt. Bei der Simulation der roten Figur wurde statt der Antenne eine 50Ω Quelle mit dem Modell der PICC Eingangsstufe verbunden. Beide Figuren wurden bei der selben effektiven differentiellen Eingangsspannung V_{LA-LB} aufgenommen.

Resonanzkapazität: Abbildung 24 stellt den Einfluss unterschiedlicher Resonanzkapazitäten auf die Lissajoufigur dar. In der rechten oberen Ecke von Abbildung 24 ist der Block mit der Resonanzkapazität im Blockdiagramm hervorgehoben. Im Falle der grünen Lissajoufigur liegt die Resonanzkapazität ein Picofarad über dem Niveau der roten Figur. Es wurde festgestellt, dass eine größere Resonanzkapazität zu einem dickeren Körper bei der Lissajoufigur

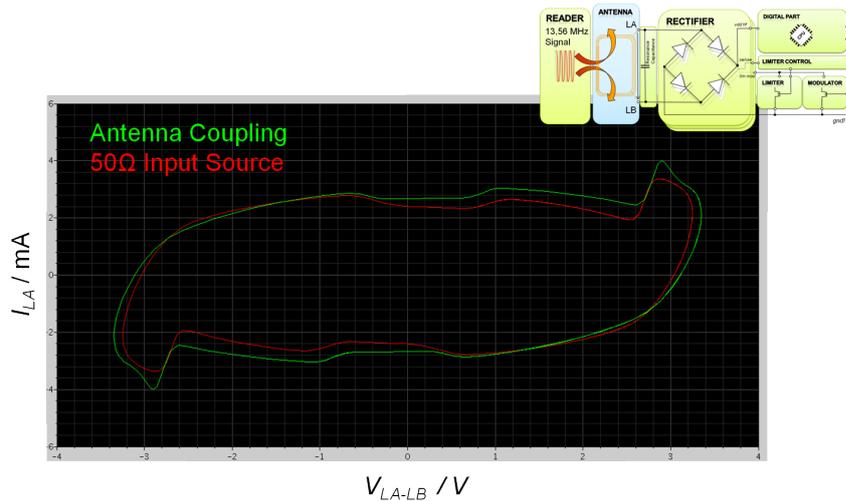


Abbildung 23: In der Abbildung wird bei der grünen Lissajoufigur der Chip über eine Antenne mit Energie versorgt. Bei der roten Lissajoufigur fungiert statt der Antenne eine $50\ \Omega$ Quelle als Energielieferant.

führt. Im Kopfbereich der Figur sind hingegen keine wesentlichen Änderungen feststellbar.

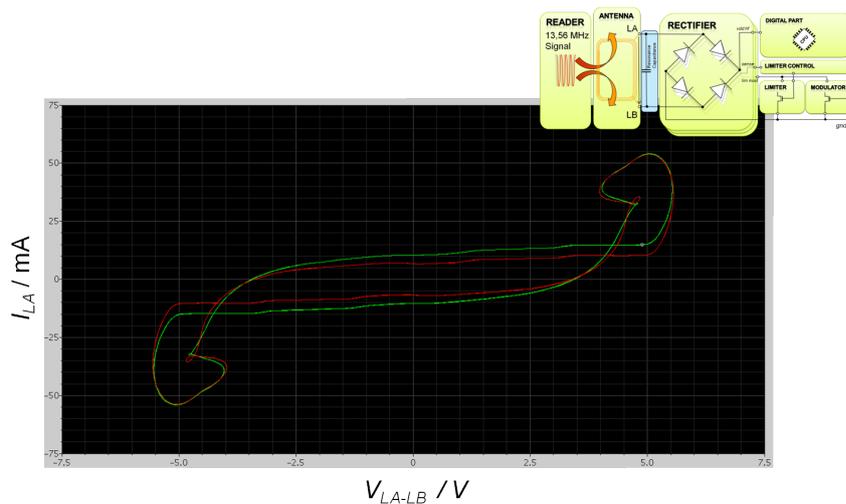


Abbildung 24: Die Abbildung stellt die Lissajoufigur bei unterschiedlichen Resonanzkapazitäten gegenüber. In der roten Lissajoufigur liegt die Resonanzkapazität um ein Picofarad unter dem Wert der grünen Figur.

Digitalteil: In Abbildung 25 ist der Einfluss der Stromaufnahme des Digitalteils auf den Eingang anhand von drei Beispielen abgebildet. In einem realen Chip würden die Figuren je nach Arbeitszustand ineinander übergehen. Auf diese Darstellung wurde aus Gründen der Übersichtlichkeit verzichtet. Stattdessen zeigt jede Lissajoufigur nur eine Periode eines Arbeitspunkts.

Bei den Einstellungen, welche in der blauen Lissajoufigur re-

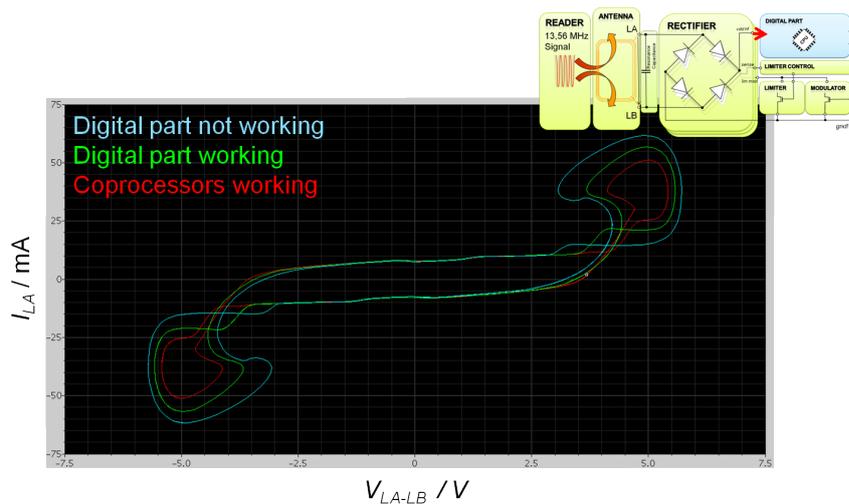


Abbildung 25: In der Abbildung sind drei Lissajoufiguren mit unterschiedlich großer Stromaufnahme des Digitalteils überlagert. Die blaue Figur hat die kleinste Stromaufnahme, in der grünen werden bereits CPU-Instruktionen ausgeführt, die rote Figur spiegelt das Verhalten bei zusätzlichen Coprozessoren als Stromverbraucher wieder.

sultieren, wurde eine sehr geringe Stromaufnahme des Digitalteils simuliert. Bei dieser kann die CPU noch nicht normal arbeiten. Diese geringe Stromaufnahme des Digitalteils setzt sich hauptsächlich aus Sicherheitsmerkmalen und Leckströmen zusammen. Als Nächstes steht die grüne Lissajoufigur im Fokus. Bei dieser wurde die Stromaufnahme des Digitalteils deutlich gesteigert. So entspricht die Stromaufnahme in diesem Arbeitspunkt intensiven Rechentätigkeiten der CPU. Im Vergleich zur ersten Figur fällt auf, dass der Körper der beiden Figuren beinahe die gleichen Eigenschaften aufweist und sich die Stromaufnahme des Digitalteils hauptsächlich im Kopfbereich der Lissajoufigur manifestiert. Die dritte Figur, welche in rot dargestellt wurde, stellt eine sehr große Stromaufnahme durch den Digitalteil dar, wie es zum Beispiel bei aktiven Kryptografiecoprozessoren der Fall ist. Das *“RFID-Handbuch”* [20, S. 408 Abs. 2] nennt hier eine Stromaufnahme von circa 4 mA als beispielhaft für diesen Arbeitspunkt. Wie schon bei der ersten Erhöhung der Stromaufnahme des Digitalteils, führt auch diese zu einer kleineren Schleife im Kopfbereich der Lissajoufigur.

Limitier: Die Funktion des Limiters wurde ebenfalls im Modell simuliert. Abbildung 26 zeigt den Unterschied zwischen aktiviertem und deaktiviertem Limiter. In der Praxis ist es möglich, das Biasing des Limiters stufenweise einzustellen. In der Grafik ist gut zu erkennen, dass bei deaktiviertem Limiter Eingangsspannungen

erreicht werden können, die über der Spannungsfestigkeit der meisten Halbleiterprozesse liegen.

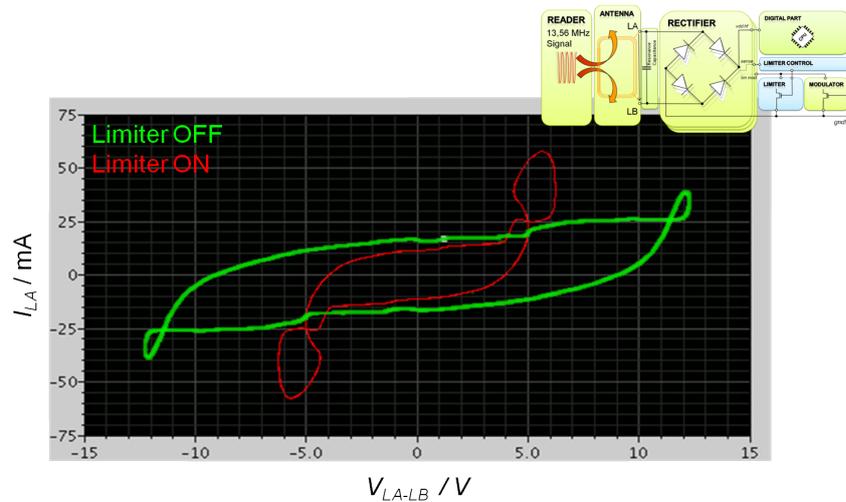


Abbildung 26: Bei aktiviertem Limiter erhält man als Ergebnis die rote Lissajoufigur. Ist der Limiter hingegen deaktiviert so wird der Körper der Figur länger, was größere Eingangsspannungen bedeutet.

Modulator: Der Modulator ist für die Amplitudenmodulation beim Senden einer Nachricht verantwortlich. Im Modell wurde der Modulator ähnlich wie der Limiter implementiert. Abbildung 27 zeigt den Einfluss des Modulationsblocks. Die rote Lissajoufigur zeigt das gewohnte Bild von Eingangsstrom I_{LA} zur Eingangsspannung V_{LA-LB} bei deaktiviertem Modulator. Bei der grünen Figur hingegen wurde der Modulator aktiviert. Demzufolge ist in der grünen Lissajoufigur der Einfluss der Lastmodulation zu sehen. Messungen, die im Anschluss an die Simulationen durchgeführt wurden, konnten das Verhalten des Modulators nicht bestätigen. Betrachtet man Abbildung 27 so kann man feststellen, dass die erreichten Eingangsspannungen durch die Modulation absinken, also die Figur kürzer wird. Dabei bleibt die Dicke der Figur allerdings konstant. In den Messungen war dies nicht der Fall. Zwar wurde die Figur wie simuliert verkürzt, jedoch wurde sie gleichzeitig auch dünner. Dies deutet darauf hin, dass der Modulator im Modell zu simpel integriert wurde um die Impedanzeigenschaften der Chips wiedergeben zu können.

Neben dem Einfluss der Blöcke wurde auch die Grundschaltung auf ihr Verhalten analysiert, um das in der Lissajoufigur abgebildete Verhalten besser verstehen zu können. Zur Analyse der Figur wurden zwei einfache Techniken angewandt. Zuerst wurde die Schaltung bis auf den Eingangsgleichrichter simplifiziert und erst danach Schritt

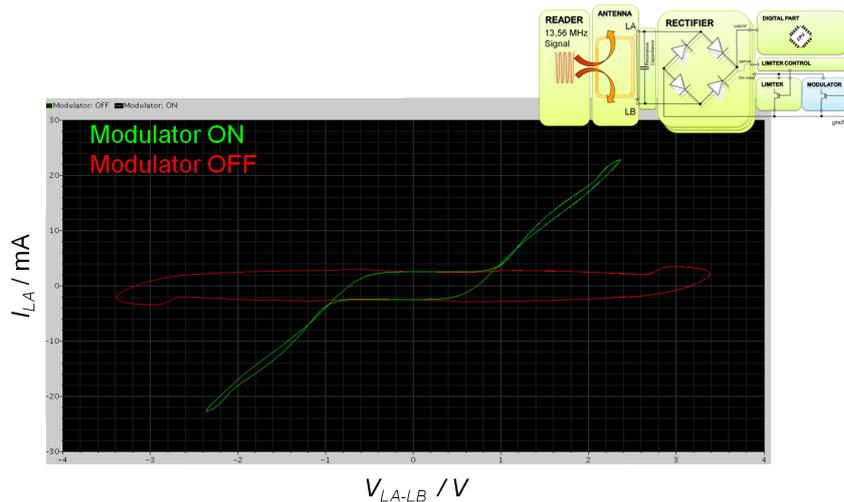


Abbildung 27: Es wird die Veränderung vom eingeschalteten zum ausgeschalteten Modulator in zwei Lissajoufiguren dargestellt.

für Schritt weitere Schaltungsblöcke hinzugefügt. Konnte durch das Hinzufügen eines Blocks eine markante Veränderung in der Lissajoufigur festgestellt werden, so wurde diese dokumentiert. Zusätzlich wurden neben dem Eingangsstrom I_{LA} an jedem weiteren Zweig der Schaltung Strommessungen durchgeführt, um feststellen zu können, in welchem Bereich der Schaltung es zu plötzlichen Veränderung in der Stromaufnahme kommt. Da, wie bereits in Abschnitt 3.1 gezeigt wurde, besonders die Kennlinie der Stromaufnahme zu den markanten Kurven in der Lissajoufigur beiträgt, kann man durch die Identifizierung der Verbraucher, die Ursache der Verformung ausmachen.

Anhand der Lissajoufigur von Abbildung 6 auf Seite 17 kann bereits eine erste Ursache für die Verformung der Lissajoufigur beschrieben werden. Die Ursache für die Änderung in den Punkten I2, I3 und I4 konnte zuerst ausfindig gemacht werden. Da dieses Phänomen bereits auftritt, wenn außer dem Gleichrichter keine weiteren Blöcke simuliert werden, mussten lediglich die Stromflüsse in der Gleichrichterstufe analysiert werden. Es konnte festgestellt werden, dass der Eingangsstromfluss beim Umschalten von einem Diodenpaar zum Nächsten kurz abnimmt. Dieses Verhalten tritt beim Umschalten von einer Diodengleichrichterstufe auf die Nächste auf. Auch für die Änderungen in den Punkten I5 und I6 wurde die Ursache gefunden. Wenn die Eingangsspannung, den Spannungspegel der Last übersteigt, wird diese wieder geladen. Für diesen Ladevorgang wird ein gewisser Stromfluss benötigt. In I6 reicht das Spannungsbudget nicht mehr aus, um die Last zu laden. Somit sinkt die Stromaufnahme wieder. Mit größer werdenden Feldstärken bildet sich aus den Punkten I5 und I6 etwas aus, was als Kopf bezeichnet wird. Alle Ausprägungen im Kopfbereich einer Lissajoufigur, können auf Vorgänge in der Digitallast zurückgeführt werden. Für die Ausprägung des Kopfes

selbst ist jedoch der Limiter verantwortlich, welcher das Eingangsspannungsniveau begrenzt und somit zu höheren Eingangsströmen führt.

4.5 VERGLEICH DES MODELLS MIT DEN ERGEBNISSEN DER MESSUNG

Als die Arbeiten an der Masterarbeit begonnen wurden, gab es bei NXP Gratkorn keinen Weg, um die Lissajoufigur in einem Messsetup zu erfassen. Erst als die Impedanzsimulationen bereits abgeschlossen waren, standen Tastköpfe zur Verfügung, mit denen es möglich wurde, sowohl den Chipeingangsstrom als auch die differenzielle Eingangsspannung zu messen und somit eine Lissajoufigur zu bilden. Mit Hilfe des HF-Stromwandlers HFI 02 der Firma Langer EMV-Technik konnte der Chip Eingangsstrom I_{LA} gemessen werden. Weiters wurde die differenzielle Eingangsspannung V_{LA-LB} mit einem aktiven differenziellen Tastkopf von Rohde & Schwarz gemessen. Da der differenzielle Tastkopf nur über einen dynamischen Bereich von ± 5 Volt verfügt, konnte die Kurve für die Eingangsspannung nur für geringe Feldstärken voll angezeigt werden. Für Feldstärken größer $2,7$ A/m befand sich der Tastkopf allerdings in Sättigung. Dank der Limiterschaltung, welche ein übermäßiges Ansteigen der Eingangsspannung begrenzt, wurde jedoch nur ein kleiner Teil der Lissajoufigur, welche über die besagten ± 5 Volt hinaus ragt, abgeschnitten.

4.5.1 *Messaufbau zur Strom- und Spannungsmessung an einer kontaktlosen Chipkarte*

Abbildung 28 zeigt den Messaufbau zur Aufnahme einer Lissajoufigur. Bei der grünen Platine handelt es sich um einen Sockel zum Testen kontaktloser Mikrochips. Aufgrund der Antennengröße wird diese Chipkarte als Typ ID1 Karte der Klasse 1 bezeichnet [16]. Die Typenbezeichnung gibt an, dass für die Antenne die Fläche einer handelsüblichen Chipkarte verwendet werden darf. Weitere Kartenklassen beschreibt Klaus Finkenzeller im "RFID-Handbuch" [20, ab S. 313]. An dem Punkt, an welchem der differenzielle Tastkopf in Abbildung 28 befestigt ist, wird die Chipeingangsspannung V_{LA-LB} abgegriffen. Folgt man der Leitung vom Pluspol in Richtung Chip, so findet sich hier als Nächstes der HF-Stromwandler HFI 02. Durch diesen Tastkopf ist es möglich den Stromfluss in dem durchgeführten Kupferdraht zu ermitteln. Nach dieser Strommesssonde findet sich auf der Schaltung noch eine Trimmkapazität. Diese dient dazu, die Resonanzfrequenz der Testkarte einzustellen. Zuletzt folgt der Sockel für ein DIP 24 Keramikgehäuse, in welchem sich der PICC Chip befindet. Die grüne Testkarte befindet sich auf einem ISO 10373 [11] Testturm. Dieser Testturm übernimmt im Testaufbau die Funktion einer

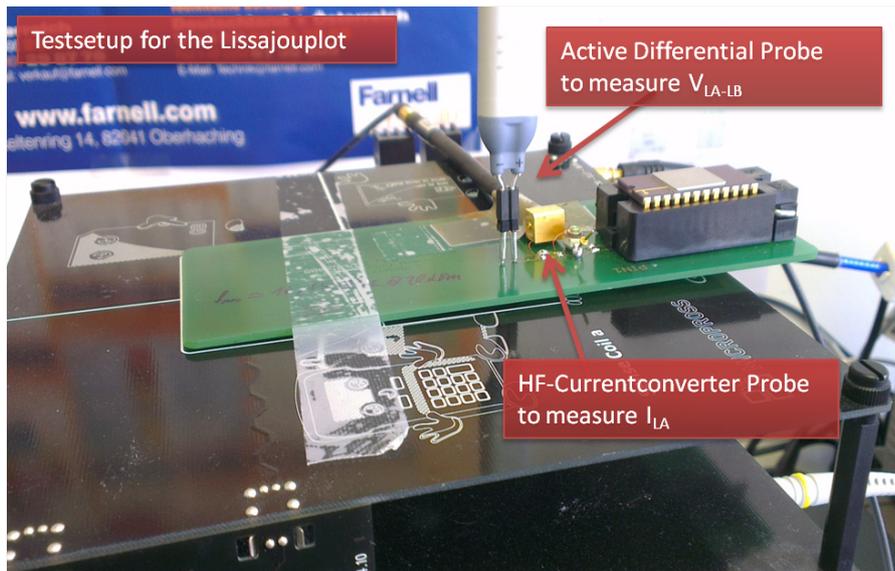


Abbildung 28: Das Bild zeigt den Messaufbau für die Aufnahme einer Lissajoufigur. Die grüne Platine fungiert als Testssocket für kontaktlose Chipkartenchips. Die Testplatine befindet sich auf einem ISO 10373 Testturm der Firma Micropross, welcher als Readerantenne fungiert.

Readerantenne. Um über den Messturm einen Kontakt mit der Chipkarte aufnehmen zu können, wird weiters eine Logik benötigt. Diese Aufgabe übernimmt ein externes Lesegerät der Firma Micropross, der MP300 TCL2 Reader. Die Tastköpfe wurden mit einem Vierkanal-Oszilloskop vom Typ RTO der Firma Rohde & Schwarz verbunden. Der aktive differenzielle Tastkopf zum Bestimmen der Eingangsspannung V_{LA-LB} wurde an Kanal 1 angeschlossen. Ein passiver Tastkopf zum Messen der effektiven Referenzspulenspannung, welche zur Berechnung der Feldstärke dient, wurde mit Kanal 2 verbunden. Das Signal der Strommesssonde zur Aufnahme des Eingangsstroms I_{IA} wurde an Kanal 3 angelegt.

4.5.2 Messergebnisse als Lissajoufigur

In diesem Punkt werden die in Form von Lissajoufiguren erhaltene Ergebnisse der Messung erläutert. Anhand einer Folge von abgebildeten Lissajoufiguren, wird gezeigt, wie sich die Form der Figur bei steigender Feldstärke verändert. In Abbildung 29 werden sowohl der gemessene Strom, als auch die erfasste Eingangsspannung, als Lissajoufigur abgebildet. Bedingt durch das Testsetup unterliegen die entstehenden Figuren einer Spannungslimitierung. Der differenzielle Tastkopf besitzt einen dynamischen Bereich von ± 5 Volt. Durch dieses Limit kann ab einer Feldstärke von circa $2,7$ A/m nicht mehr die gesamte Eingangsspannung abgebildet werden. Spannungsniveaus, die darüber hinaus reichen, werden abgeschnitten. Abbildung 29 zeigt

mit einer Feldstärke von 2,7 A/m, daher auch die maximal aussteuerbare Eingangsspannung, die ohne Informationsverlust aufgenommen werden kann. Die Y-Achse von Diagramm 2 zeigt das Ergebnis der Strommesssonde als Spannungswert. Für einen Frequenzbereich unter 300 MHz gibt der Hersteller einen Umrechnungswert von 20 μV pro μA an, was im Nullpunkt der X-Achse, bei einer Spannung von 0 Volt, einem Strom von $\pm 11,5$ mA entspricht. In Diagramm 1 werden die drei erfassten Kanäle transient dargestellt. Der erste Kanal, stellt in Gelb, das Ergebnis des differentiellen Tastkopfes dar und greift die Eingangsspannung $V_{\text{LA-LB}}$ zwischen den beiden Antennenleitungen ab. Dem zweiten Kanal ist Grün als die Darstellungsfarbe zugewiesen. Der sinusförmige Verlauf stellt die, aus dem Trägersignal in die Referenzspule des ISO 10373 Messturms, induzierte Spannung dar. Durch Kenntnis der effektiven Referenzspannung kann auf die Feldstärke H rückgeschlossen werden. Wie dies in Gleichung 16 zu sehen ist.

$$\text{Feldstärke } H = \frac{V_{\text{ReferenzCoil}}}{0,32} \quad (16)$$

Der dritte Kanal, dem Rot als Farbe zugewiesen wurde, stellt den Eingangsstrom I_{LA} dar.

Die flache Stromkurve in Diagramm 1 von Abbildung 29 ist dabei aus Skalierungsgründen klein gewählt. Durch das flache Signal wird zwar die Genauigkeit des ADCs im Oszilloskop nicht voll ausgenutzt, jedoch ist die Lissajoufigur auf diese Weise leichter mit den Cadence Simulationen zu vergleichen. Da die Ergebnisse der simulierten Lissajoufiguren ein ähnliches Verhältnis zwischen Länge und Höhe aufweisen, wie jene in Abbildung 29.

Abbildung 30 zeigt vier weitere Lissajoufiguren. Die Feldstärke wurde dabei von 0,37 A/m in Abbildung 30a auf 6 A/m in Abbildung 30d erhöht. Betrachtet man die Abbildungen in steigender Reihenfolge, so sieht man in Abbildung 30a, eine sehr kleine Lissajoufigur, da nur ein Feld von 0,37 A/m anliegt. Bei derart kleinen Feldstärken ist in Zusammenhang mit dem verwendeten Testchip noch keine Funktion der Karte zu erwarten. Abbildung 30b zeigt die Lissajoufigur bei einer Feldstärke von 1,5 A/m. Der ISO 14443 Standard definiert diese Feldstärke als minimale Feldstärke, bei der die Karte bereits arbeiten muss. In Abbildung 30c wird die Lissajoufigur bei einer Feldstärke von 3,5 A/m abgebildet. In diesem Oszilloskop-Plot übersteigt die differentielle Eingangsspannung bereits ± 5 Volt. Die Figur ist also bereits um einen kleinen Teil beschnitten. Vergleicht man 30c mit 30b so fällt auf, dass vorwiegend der Kopfteil der Figur gewachsen ist und der Körper nur minimal dicker wird. Wohingegen von 30a auf 30b, also bei geringen Feldstärken, hauptsächlich ein Wachstum im Körper der Figur festzustellen war. Die letzte Figur, welche in 30d gezeigt wird, wurde bei einer Feldstärke von 6 A/m aufgenommen. Es fällt auf, dass nun bereits ein großer Teil des Kopfbereichs grö-

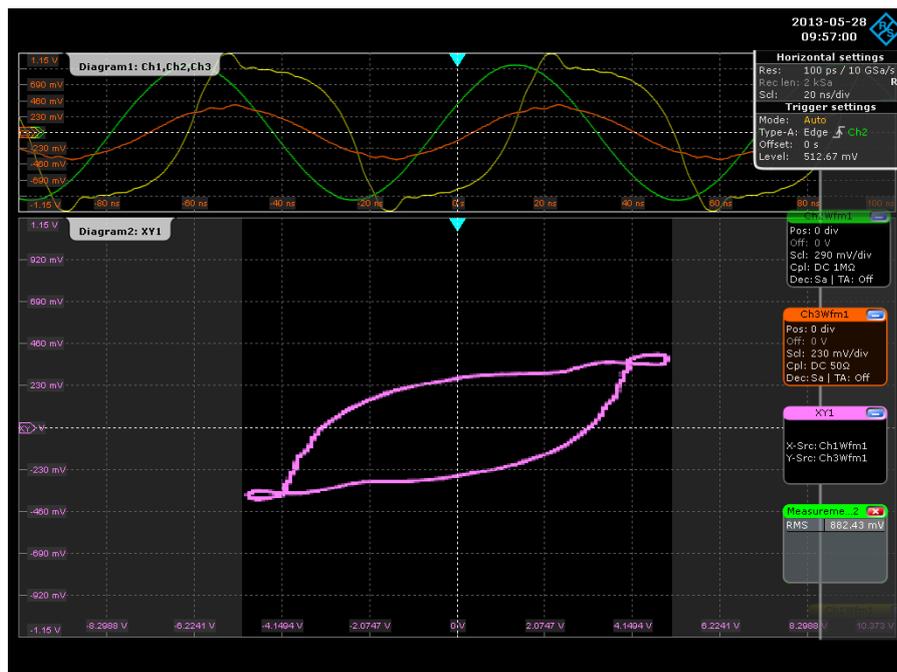


Abbildung 29: In Diagramm 1 werden drei Kennlinien transient dargestellt. Kanal 1, in Gelb, zeigt die differenzielle Eingangsspannung V_{LA-LB} . Kanal 2, in Grün dargestellt, zeigt das Signal der Referenzspule. Kanal 3, in Rot, stellt den Ausgang der HF-Strommesssonde dar. Die Abbildung stellt in Diagramm 2 eine gemessene Lissajoufigur dar.



(a) Lissajoufigur bei 0,37 A/m



(b) Lissajoufigur bei 1,5 A/m



(c) Lissajoufigur bei 3,5 A/m



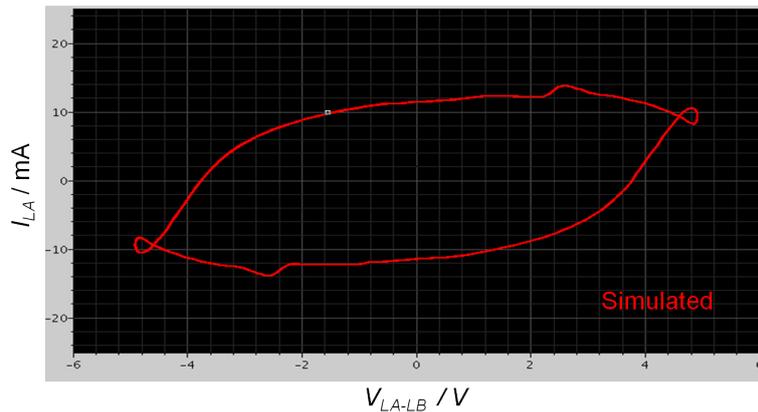
(d) Lissajoufigur bei 6 A/m

Abbildung 30: Die vier Lissajoufiguren stellen das gemessene Verhalten eines Chips über steigender Feldstärke dar.

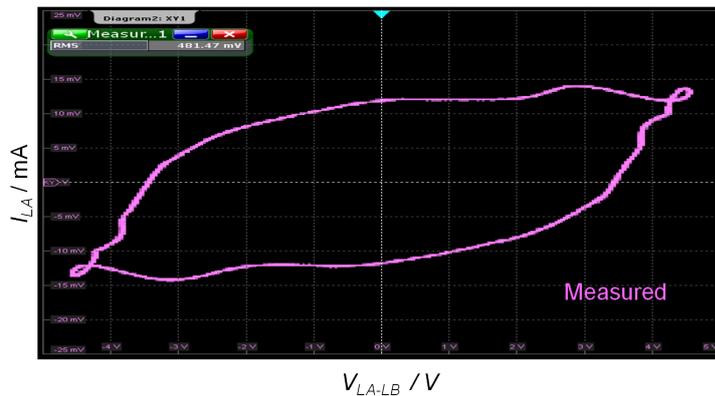
ßer als ± 5 V und damit abgeschnitten ist. Im Kopfbereich, der noch weiter gewachsen ist, kommt es nunmehr auch zu Einschnürungen, einem Phänomen, welches auch bereits beim Vergleich der beiden Simulationsmodelle in Abbildung 21 aufgefallen ist. Vergleicht man in den vier Abbildungen den Bereich des Buckels, so fällt auf, dass dieser mit steigender Feldstärke immer flacher wird. Ein Verhalten, welches auch in den Simulationen zu sehen war. Jedoch konnte dies durch das vereinfachte Modell nicht so gut abgebildet werden, wie dies bei der Gesamtsimulation der Fall ist.

4.5.3 Vergleich zwischen einer gemessenen und simulierten Lissajoufigur

Die Gegenüberstellung in Abbildung 31 vergleicht die Lissajoufigur, welche bei der Simulation des vereinfachten Modells erstellt wurde, mit der Resultierenden der Messung, wobei die Messung bei einer Feldstärke von 1,5 A/m durchgeführt wurde. Der optische Vergleich der beiden Figuren zeigt bereits eine große Ähnlichkeit zwischen Simulationen und Messung. Doch nicht nur im grafischen Vergleich passt die Simulation gut in das Bild der Messung, auch beim Vergleich der Effektivwerte konnte eine gute Annäherung erzielt werden. So wurde eine effektive differenzielle Eingangsspannung V_{LA-LB} von 3,27 V und ein effektiver Eingangsstrom I_{LA} von 9,46 mA gemessen. Durch die Simulation des vereinfachten Modells wurde eine effektive



(a) Simulationsergebnis



(b) Messergebnis

Abbildung 31: In der Abbildung sieht man einen direkten Vergleich zwischen simulierter (31a) und gemessener (31b) Lissajoufigur, bei gleicher Feldstärke.

differentielle Eingangsspannung V_{LA-LB} von 3,30 V und ein effektiver Eingangsstrom I_{LA} von 9,4 mA berechnet. Der größte Unterschied ist in der Grafik schnell identifiziert. Beim Betrachten des Kopfbereichs fällt auf, dass die simulierten Eingangsströme mit größer werdender Spannung etwas unter den gemessenen liegen.

4.6 MODELL EINES IDEALEN RICHTKOPPLERS

Im dritten Kapitel wurde in Abschnitt 3.5 bereits auf die Grundlagen und die Funktionsweise eines Richtkopplers eingegangen. Im Messaufbau zur Impedanzmessung kommt ein BDC0100-40/200 von Bonn Elektronik zum Einsatz. Abbildung 10 zeigt den Richtkoppler bei der Aufnahme seiner Streumatrix. Da diese in einem Touchstone File gesichert wurde, stand ein Modell dieses Richtkopplers für Simulationen in Cadence zur Verfügung. Im Verlauf der Arbeit wurde es jedoch notwendig ein ideales Modell dieses Richtkopplers zu erstellen. Für die Grundlagen wurde hierbei auf das Skriptum "Hoch-

frequenztechnische Systeme“ von G. Magerl und W. Ehrlich-Schupita [9, ab S. 48] zurückgegriffen. Erstellt man einen idealen Richtkoppler, so gibt es zwei wesentliche Parameter, nach denen der ideale Richtkoppler zu designen ist. Bei diesen Parametern handelt es sich um die Kopplung (engl. coupling) und die Einfügedämpfung (engl. insertion loss). Formel 17 [9] zeigt die Streumatrix eines verlustlosen Richtkopplers, dessen Tore ideal entkoppelt sind.

$$S = \begin{pmatrix} 0 & S_{12} & S_{13} & 0 \\ S_{21} & 0 & 0 & S_{24} \\ S_{31} & 0 & 0 & S_{34} \\ 0 & S_{24} & S_{34} & 0 \end{pmatrix} \quad (17)$$

Diese Parameter sind über die Direktivität verknüpft, welche in einem idealen Richtkoppler die Bedingung aus Formel 19 [9] erfüllen muss. Eine möglichst geringe Kopplung ist ebenfalls entscheidend, da in Formel 19 die maximal erzielbare Einfügedämpfung durch den Wert der Kopplung begrenzt ist. Da es sich bei dem Richtkoppler mit einer Kopplung von 40 dB bereits um ein sehr gutes Exemplar handelt, wurde dieser Wert beibehalten. Versuche mit einer Kopplung von 60 dB zeigten auch keine wesentlichen Veränderungen. Bei Simulationen mit einem 80 dB Richtkoppler wurden die einzelnen Terme so klein, dass in Cadence keine Berechnung mehr möglich war.

$$S = \begin{pmatrix} 0 & C_1 & j \cdot C_2 & 0 \\ C_1 & 0 & 0 & j \cdot C_2 \\ j \cdot C_2 & 0 & 0 & C_1 \\ 0 & j \cdot C_2 & C_1 & 0 \end{pmatrix} \quad (18)$$

$$C_1^2 + C_2^2 = 1 \quad (19)$$

Der Streuparameterwert für einen Kopplungsfaktor von 40 dB berechnet sich, wie in Formel 20 angegeben.

$$\begin{aligned} \text{Koppeldämpfung } C &= -20 \cdot \log |S_{21}| \\ 40 &= -20 \cdot \log |S_{21}| \\ -2 &= \log |S_{21}| \\ 10^{-2} &= 0,01 = |S_{21}| = C_2 \end{aligned} \quad (20)$$

In Konsequenz aus Formel 19 ergibt sich dadurch eine Eingangsdämpfung von 0,99995, siehe Gleichung 21.

$$C_1 = \sqrt{1 - 0,01^2} = 0,99995 \quad (21)$$

Die Werte für C_1 und C_2 müssen in Streumatrix 17 eingesetzt werden, um einen idealen Richtkoppler mit einem Koppelfaktor von 40 dB zu erhalten.

4.7 EXPERIMENTELLE IMPEDANZANALYSE

Nachdem ein vereinfachtes Modell der PICC Eingangsstufe angefertigt wurde, bestand das Hauptziel darin die Impedanzeigenschaften der Chipeingangsstufe zu extrahieren. Hierfür gibt es zahlreiche mit den Simulatoren mitgelieferte Analysetools. Zu diesen gehören die bereits besprochene Scattering Parameter (SP) Analyse, die Periodic Scattering Parameter (PSP) Analyse und die Large Signal Scattering Parameter (LSSP) Analyse. In einer weiteren experimentellen Untersuchung wurde versucht die Streuparameter aus einem Nachbau des Messaufbaus in einer transienten Analyse zu extrahieren. Es wurde also versucht die Funktion eines Netzwerkanalysators nachzubilden, um so auf die Streuparametereigenschaften zu schließen. Um in einer transienten Analyse die reflektierte Welle extrahieren zu können, wurde in der Simulation ein an die Messung angenäherter Schaltungsaufbau verwendet. Wie der Richtkoppler in Cadence integriert wurde, ist in Abbildung 32 zu sehen. Wie auch im Messaufbau konnten

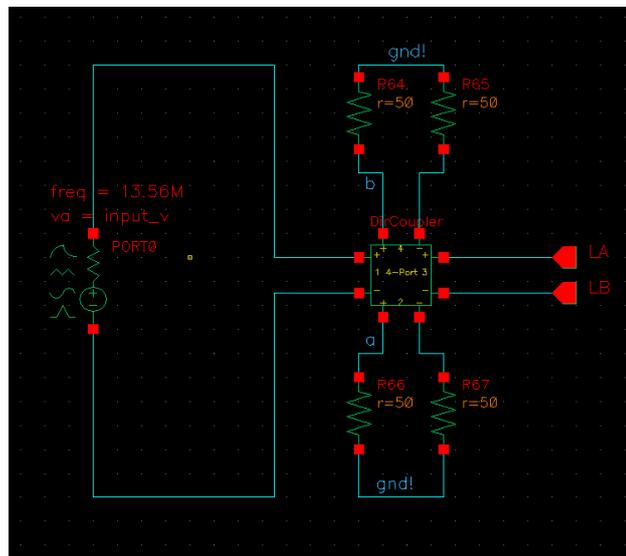


Abbildung 32: Die Einbindung des Richtkopplers in Cadence erfolgt mittels eines 4-Port Devices. Das vereinfachte Modell wurde über die Ports LA und LB angebunden.

mit Hilfe des Richtkopplers die vorlaufende und die rücklaufende Welle extrahiert werden. Sowohl die Phasenlage als auch das Spannungsverhältnis konnten mit einer transienten Analyse aus den resultierenden Signalen bestimmt werden. Durch die Eingabe des Reflexionsfaktors Γ_L in das in Abschnitt A.3 beschriebene Scattering Parameter Umrechner Tool konnten die RC-Ersatzwerte bestimmt werden. Bei den ersten Analysen wurde versucht die RC-Werte einer RC-Parallelersatzlast zu extrahieren. Doch bereits bei linearen Bauelementen war es nicht möglich die korrekten RC-Werte zu bestimmen.

Daher wurde zunächst statt des real vermessenen Richtkopplermodells ein ideales Modell eingesetzt, was jedoch zu keiner Verbesserung der Simulationsergebnisse führte. In weiteren Versuchen wurde die im NWA übliche Kalibrierung nachempfunden und in Form des in Abschnitt A.4 beschriebenen Kalibrationstools in Excel implementiert. Durch die Kalibrierung gelang es, auf den exakten Kapazitätswert der RC-Parallelschaltung zu schließen. Der Fehler des Widerstandswertes erhöhte sich durch die Kalibration jedoch sogar noch weiter. Simulationen mit dem vereinfachten Modell der nichtlinearen PICC Eingangsstufe ergaben RC-Ersatzwerte von 8,6 pF bei 240 Ω , was einen unbefriedigend großen Fehler darstellte, weshalb weitere Versuche mit dieser Methode unterlassen wurden.

Teil V

DIE IMPEDANZANALYSE

Dieses Kapitel behandelt die Vorgehensweise bei der Durchführung der unterschiedlichen Impedanzanalysemethoden. Des Weiteren werden die Resultate der Simulatoren verglichen und ausgewertet. Zuletzt folgt ein Fazit zu den Eingangsimpedanzanalysen und den Erfahrungen, die mit den Lissajoufiguren gemacht wurden.

5.1 ABLAUF DER IMPEDANZANALYSE

Nachdem das vereinfachte Modell an die Lissajoufigur des Gesamtmodells angepasst und somit der Beweis erbracht wurde, dass das vereinfachte Modell in seiner Genauigkeit hinreichend exakt ist, wurde die Untersuchungsmethode verändert.

Zunächst wurde versucht, das vereinfachte Modell mit seinen transienten Simulationsergebnissen, an jene des Gesamtmodells heran zu führen. Dabei wurde das äußere Verhalten der Modelle anhand von Lissajoufiguren verglichen.

Als das Modell mit realen Chips abgeglichen wurde, stand noch keine Strommesssonde und auch kein aktiver differentieller Tastkopf zur Verfügung, weshalb der Abgleich nicht anhand der Lissajoufigur erfolgen konnte. Es war also letztlich nicht bekannt, ob das Modell tatsächlich in der Lage sein würde die Eigenschaften eines Mikrochips in ausreichender Form wiederzugeben. Zwar konnte sich das vereinfachte Modell im Vergleich mit der original Chipsimulation bereits bewähren. Die an diesem Modell durchgeführten PSP Analysen stimmten jedoch nicht mit den Messungen des fertigen Produkts überein.

Daher mussten sämtliche Simulationsergebnisse des vereinfachten Modells erstmals mit Skepsis betrachtet werden. Wobei auch eine fehlerhafte Messung natürlich nicht ausgeschlossen werden konnte.

Für die Streuparameteranalysen waren keine Änderungen mehr am Schaltplan notwendig, da bereits bei den transienten Untersuchungen die sogenannte Port-Quelle zum Einsatz kam, welche zum Auswerten der S-Parameter benötigt wird.

Da das Ergebnis dieser Analysemethode in S-Parameterform ausgegeben wird, also eine Kombination aus Frequenz, Spannungsverhältnis und Phasenverschiebung, konnte auch dieses Ergebnis nicht direkt mit den Messergebnissen verglichen werden. Zwar nimmt der in 3.7 beschriebene Messaufbau natürlich die S-Parameter auf, die Software, welche mit dem NWA kommuniziert, übersetzt dieses Ergebnis jedoch sofort in die Kapazitäts- und Widerstandswerte einer RC-Parallelersatzschaltung. In Abbildung 33 ist eine solche bis auf zwei Komponenten vereinfachte Schaltung abgebildet. Die in Streuparameterform erhaltenen Ergebnisse der Streuparametersimulationen mussten also erst auf ihre RC-Ersatzwerte umgerechnet werden, um mit der Messung verglichen werden zu können. Zur Lösung dieses Problems wurde das in A.3 beschriebene Scattering Parameter Umrechner Tool entwickelt. Da die normale SP Analyse nicht geeignet ist

um nichtlineare Großsignalanalysen durchzuführen und dies durch erste Ergebnisse bestätigt werden konnte, wurden weitere Analysemethoden betrachtet.

Die nächste Methode zur Analyse der Impedanz war die Periodic Scattering Parameter (PSP) Analyse, jene Methode, mit welcher auch aktuelle Eingangsimpedanzanalysen bei NXP durchgeführt wurden. Die Auswertung der Periodic Scattering Parameter (PSP) Analyse erfolgt in 5.1.2.

Eine ausführliche Recherche zeigte, dass es neben den bereits durchgeführten Simulationsverfahren im Cadence Spectre® noch weitere erfolgsversprechende Simulationsverfahren am Markt verfügbar sind. So gibt es im Analog Design System (ADS) von Agilent Technologies die Möglichkeit erweiterte S-Parametersätze, sogenannte X-Parameter, aufzunehmen (siehe Abschnitt 3.3 auf Seite 20). Viele der ADS Features bietet Agilent auch für das Cadence Framework 2 in Form des Agilent GoldenGate-Plugins an. Die X-Parameter Simulation ist im GoldenGate Simulator als zusätzliche Option für Large Signal Scattering Parameter (LSSP) Analysen wählbar. Da die X-Parameter nur für Mehr Tore ausgelegt sind, konnte keine X-Parameteranalyse durchgeführt werden. Die Auswertung der mit GoldenGate® durchgeführten Large Signal Scattering Parameter (LSSP) Analyse erfolgt ab Seite 63 in Unterabschnitt 5.1.3.

Nachdem die Analysen mit GoldenGate durchgeführt waren, wurde eine namensgleiche Simulationsmethode auch im Spectre RF identifiziert. Auch die Cadence Spectre LSSP Analyse basiert, wie jene im Agilent GoldenGate Simulator, auf den Harmonic Balance (HB) Algorithmen. Ein Vergleich der LSSP & PSP Analyseergebnisse von Cadence Spectre und Agilent GoldenGate folgt in Punkt 5.1.5.

Abgeschlossen wurden die Impedanzanalysen durch die in Abschnitt 4.7 angesprochene Experimentelle Impedanzanalyse. Da die Ergebnisse dieser experimentellen Impedanzanalysemethode jedoch nur auf dem Niveau der SP Analyse waren und selbst die Analyse von RC-Parallelschaltungen nur bedingt erfolgreich war, wurde auf eine ausführliche Analyse in diesem Kapitel verzichtet.

Abschließend wird in diesem Kapitel ein Fazit zu den Ergebnissen der Impedanzsimulation gezogen.

5.1.1 Auswertung der Scattering Parameter (SP) Analyse

Die Auswertung der SP Analyse begann mit der in Abbildung 33 gezeigten Schaltung, bestehend aus einem Port-Device, einem Widerstand und einer zu diesem parallel liegenden Kapazität. Mit diesem Aufbau sollte gezeigt werden, dass durch die Ermittlung der Streuparameter in einer SP Analyse auf die exakte Impedanz zurück geschlossen werden kann. Durch Umformen der Streuparameter in RC-Ersatzwerte mit Hilfe des in Abschnitt A.3 vorgestellten Scattering

Parameter Umrechner Tools, konnte belegt werden, dass die SP Analyse für lineare Systeme Ergebnisse liefert, die den Schaltungsparametern entsprechen. Die Erwartungshaltung an die Messergebnisse

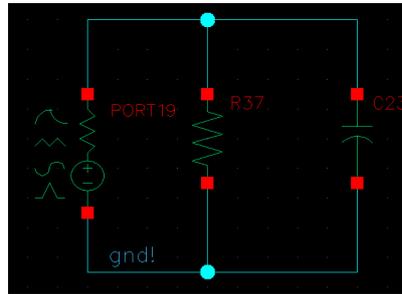


Abbildung 33: RC-Ersatzschaltung zum Überprüfen der S-Parameter Analyse (Bild erstellt in Cadence)

bei der Simulation der vereinfachten PICC Eingangsstufe war jedoch gering, da die SP Analysemethode die Anforderungen von Großsignalen und Nichtlinearität nicht unterstützt. Gerade weil die Analysemethode nicht ideal ist, waren die Ergebnisse auch interessant, um die Schwächen der SP Analyse aufzuzeigen und diese mit scheinbar geeigneteren Simulationenmethoden vergleichen zu können.

5.1.1.1 Setup der Scattering Parameter (SP) Analyse

Beim Setup für die SP Analyse wurde zunächst die RC-Ersatzschaltung durch das vereinfachte Modell der PICC Eingangsstufe ersetzt. Die Konfiguration einer SP Analyse gestaltete sich als erfreulich einfach. Die SP Analyse ist ganz normal über die Cadence Analyseauswahl zugänglich und benötigt im einfachsten Fall nur zwei Einstellungen. Diese sind: die Wahl des Port-Devices und der Frequenz. Wahlweise ist es auch noch möglich einen Sweep über unterschiedliche Parameter, wie etwa die Temperatur, Designvariablen, Komponenten Parameter oder die Frequenz anzugeben. In den meisten Fällen werden Streuparameterdaten über einen Frequenzgang aufgenommen. Was durch die Definition des RFID Standards auf 13,56 MHz jedoch nicht notwendig ist. Nach dem Einstellen der Analyseparameter für die eigentliche SP Analyse, mussten noch die Randbedingungen, wie etwa die Schaltungseingangsspannung und die Stromaufnahme des Digitalteils konfiguriert werden. Diese Randbedingungen sollten jenen Bedingungen entsprechen, welche beim Messen der Eingangsimpedanz vorherrschen. So wurde die effektive Eingangsspannung auf 2,4 Volt eingestellt. Da der Digitalteil während einer Messung keine Operationen ausführt, ist die Belastung des Gleichrichters durch den Digitalteil nur sehr gering. Die Einstellung der Stromaufnahme kann über eine Gleichstromquelle im Längsregler vorgenommen werden. Neben der Simulation mit Cadence Spectre® wurde auch eine Analyse mit dem Agilent GoldenGate Simulator durchgeführt. Im Schaltplan

musste für die Simulation mit dem neuen Simulator nichts verändert werden. Lediglich bei der Port-Quelle musste eine Quellleistung anstatt einer Quellspannung definiert werden.

5.1.1.2 *Fazit der Scattering Parameter (SP) Analyse*

Das Ergebnis der SP Analyse kann über den Result Browser angezeigt werden, wobei der richtige Port gewählt werden muss. Der mit Hilfe von Spectre analysierte Eintor-S-Parameter der Schaltung wies bei 13,56 MHz ein Spannungsverhältnis von 0,999453 bei einer Phase von $-4,190^\circ$ auf. Der Ausgangsparameter des Spannungsverhältnisses heißt in Cadence $\text{mag}(\text{sp}(1\ 1))$, jener für die Phasenlage wird als $\text{phase}(\text{sp}(1\ 1))$ bezeichnet. Dank des in Abschnitt A.3 beschriebenen Excel Tools zum Umrechnen von Streuparameter in RC-Ersatzwerte, konnten die S-Parameter in eine Kapazität von 8,6 pF und einen Widerstandswert von 182 k Ω umgerechnet werden. Auch die SP Analysen mit dem GoldenGate Simulator kamen auf sehr ähnliche Ergebnisse. Zwar lieferte der GoldenGate Simulator die Reflexionswerte direkt in Form eines Realteils von 0,996782 und Imaginärteils von -0,0730303, dies entspricht jedoch in Form eines RC-Ersatzmodells ebenfalls einer Kapazität von 8,6 pF bei einem Widerstandswert von 182 k Ω .

Anhand dieser Werte fällt ein Vergleich mit der Messung erwartungsgemäß schwer. Die gemessene Chipkapazität liegt im eingestellten Arbeitsbereich mit 18,4 pF in etwa doppelt so hoch. Der durch die Simulation ermittelte Widerstandswert ist mit seinen 182 k Ω um das 88-fache größer, als das bei der Impedanzmessung mit 2069 Ω erhaltene Ergebnis.

Die SP Analyse konnte also, wie erwartet, keine nichtlineare Schaltung simulieren, welche mit einem Großsignal gespeist wird.

Versucht man die Schaltung unabhängig von der nicht idealen Simulationsmethode zu analysieren, so ist auffällig, dass sich die Resonanzkapazität für etwa zwei Drittel der simulierten Kapazität verantwortlich zeigt, womit diese Kapazität laut Simulation dominant wäre. Die Messwerte zeigten jedoch, dass die Resonanzkapazität nicht einmal für die Hälfte des kapazitiven Impedanzanteils der Schaltung verantwortlich ist. Der Widerstand ist mit 182 k Ω sehr hoch. Die Höhe des Widerstands ließe sich dadurch erklären, dass sich die Schaltung während der Analyse nicht im gewünschten Arbeitspunkt befindet. Es ist denkbar, dass die einfache SP Analyse zwar die Randbedingungen bezüglich der Eingangsspannung und der Stromaufnahme des Digitalteils verarbeitet, dies allerdings zu einem Zeitpunkt, in welchem die Dioden noch nicht leitfähig sind. Der Zeitpunkt $t = 0$ ist für diese Annahme am naheliegendsten. Entkräftet wird diese Überlegung jedoch dadurch, dass sich nach dem Setzen von Initial Conditions auch nichts an den Simulationsergebnissen verändert hat. Um dieses Problem zu lösen, wurden Simulationstechniken entwickelt, welche auf einem Periodic Steady State (PSS) Algorithmus basieren.

Da bei einer PSS Analysen so lange transient simuliert wird, bis sich die Schaltung in einem eingeschwungenen Arbeitspunkt befindet, ist diese Methode besser für die Untersuchung der Eingangsimpedanz einer PICC Stufe geeignet.

5.1.2 Auswertung der Periodic Scattering Parameter (PSP) Analyse

Wie schon bei der SP Analyse wurde auch vor der PSP Analyse eine RC-Ersatzschaltung simuliert. Dabei wurde eine Schaltung, bestehend aus einem Widerstandselement, welches in einer Parallelschaltung zu einer Kapazität aufgebaut war, von einer Port-Spannungsquelle versorgt. Sowohl die Werte der Kapazität als auch des Widerstands konnten mit dieser Methode exakt extrahiert werden. Im nächsten Schritt wurde die RC-Ersatzschaltung durch das, in 4.2 entwickelte PICC Eingangsstufenmodell ersetzt. Das Setup und das Resultat dieser Analyse wird in den zwei nachfolgenden Punkten beschrieben.

5.1.2.1 Setup der Periodic Scattering Parameter (PSP) Analyse

Für die PSP Analyse wurden zwei weitere Simulationen aufgesetzt: eine transiente und eine Periodic Steady State (PSS) Analyse. Zuerst wurde die transiente Analyse durchgeführt. Mit ihr sollte die genaue Chip-Eingangsspannung zwischen den Pins LA und LB für das verwendete Setup ermittelt werden. Erst mit dem Wissen über die Eingangsspannung kann auch auf den Arbeitspunkt geschlossen werden, in welchem sich der Chip befindet. Die 6. Auflage des *“RFID-Handbuch”* [20, S. 481] bezeichnet die Chip-Eingangskapazität bei einer effektiven Eingangsspannung von 0,3 Volt und 2,7 Volt als interessante Arbeitspunkte. Dabei wird die effektive Eingangsspannung erst berechnet, wenn sie eingeschwungen ist. Dafür müssen in etwa 60 μs transient simuliert werden. Für die Berechnung des Effektivwertes wird die Cadence Calculator rms() Funktion benutzt.

Die zweite Analysemethode, welche durchgeführt werden muss, ist die PSS Analyse. Die erste Entscheidung, welche dabei getroffen werden muss, ist, welche Simulations Engine benutzt werden soll. Zur Auswahl steht die *“Shooting Method”* und die *“Harmonic Balance”* Engine.

Im durchgeführten Simulationssetup wurde die *“Shooting Method”* angewendet, da sich gezeigt hat, dass die Wahl der Simulations Engine weder unterschiedliche Ergebnisse liefert, noch die Ausführungszeit dadurch beschleunigt wird.

Als Fundamental Tone wurde eine Port-Quelle mit einem Großsignal von 13,56 MHz konfiguriert. Da es sich bei der Analyse der PICC Eingangsstufe um eine Eintoranalyse handelt, ist hier nur eine Quelle einzutragen. Ansonsten gilt, dass pro Tor eine Port-Quelle konfiguriert werden muss.

Ein entscheidender Parameter für den Erfolg einer PSS Analyse ist der *tstab* Wert. Er gibt dem Simulator an, nach welcher Zeit ein periodisch eingeschwungenes Ergebnis erwartet werden kann. Setzt man diese Einstellung zu klein, so wird die Analyse abgebrochen, da die Ergebnisse nicht konvergieren, was sich im Überschreiten der maximal zulässigen Iterationsschritte äußert. Für einen Arbeitspunkt ist diese Konfiguration bereits ausreichend, möchte man jedoch den Verlauf der Eingangsimpedanz bei steigender Eingangsspannung abbilden, so bietet die PSS Analysekonfiguration mit der *Sweep* Option eine einfache Möglichkeit dazu. Womit auch die Konfiguration der PSS Analyse abgeschlossen ist.

Im letzten Analyseschritt wird nun die Periodic Scattering Parameter (PSP) Analyse durchgeführt. Da diese Methode auf den Ergebnissen der PSS Analyse aufbaut, fällt das Konfigurationsmenü für die PSP Analyse erfreulich kurz aus. Es muss lediglich bestimmt werden, für welchen Frequenzbereich die S-Parameter ausgewertet werden sollen und natürlich muss auch wieder der zu analysierende Port ausgewählt werden. Da die Trägerfrequenz mit 13,56 MHz konstant ist, reicht es aus, nur für diese eine Frequenz die S-Parameter zu errechnen. Die PSP Analyse bietet weiters an, vielfache harmonische Schwingungen zu analysieren. Nutzt man diese Option, so können im Resultat die S-Parameter jeder Harmonischen für sich getrennt betrachtet werden.

Eine Vergleichsanalyse im Agilent GoldenGate Simulator war nicht möglich, da der Simulator in der verwendeten Version 4.5.2 keine Analyseverfahren zur Verfügung stellte, welche eine Implementierung des PSS Algorithmus aufweist.

5.1.2.2 Fazit der Periodic Scattering Parameter (PSP) Analyse

Anders als bei der SP Analyse, deren Ergebnisse über das Result → Print → S-Parameter → Port 1 Menü zugänglich sind, müssen die Ergebnisse der PSP Analyse über Result → Direct Plot → Main Form ... angezeigt werden. Im Direct Plot Fenster ist es möglich sämtliche Ergebnisse der drei getätigten Analysen getrennt zu betrachten. Das primäre Interesse liegt auf den Ergebnissen der PSP Analyse und dabei gezielt auf den Streuparametern. Als Standardausgabeoption sind die S-Parameter bereits vordefiniert. Zu den S-Parametern werden vier Darstellungsoptionen angeboten: Rectangular, Z-Smith, Y-Smith und Polar. Wählt man die Option "Rectengular", so sind die Werte der Spannungsverhältnisse, der Phasenverhältnisse und der auf 20dB normierten Spannungsverhältnisse zur Ausgabe wählbar. Des Weiteren können die Streuparameter des Eintors in komplexer Form angezeigt werden. Am häufigsten wurde das Spannungsverhältnis zur Phasenlage betrachtet, um so, mit Hilfe des S-Parameter Umrechner Tools, auf die RC-Ersatzparameter zu schließen. Durch die verwendete Messmethode war bei einer Frequenz von 13,56 MHz ein Span-

nungsverhältnis von 0,9373465 bei $-5,015^\circ$ Phase feststellbar, was in RC-Ersatzwerten einer Kapazität von 10,3 pF bei 1587 Ω entspricht.

Die durch die PSP Analyse erhaltenen Ergebnisse liegen mit 10,3 pF, in ihrem kapazitiven RC-Ersatzwert, um 1,7 pF über jenem der SP Analyse. Was jedoch immer noch um 8,1 pF und somit um 45 % unter dem gemessenen Kapazitätswert von 18,42 pF liegt. Bei den Widerstandswerten war eine gewaltige Veränderung feststellbar. Mit einem Simulationsergebnis von 1587 Ω liefert die PSP Analyse einen um 180,5 K Ω geringeren Wert als die SP Analyse. Durch das geän-

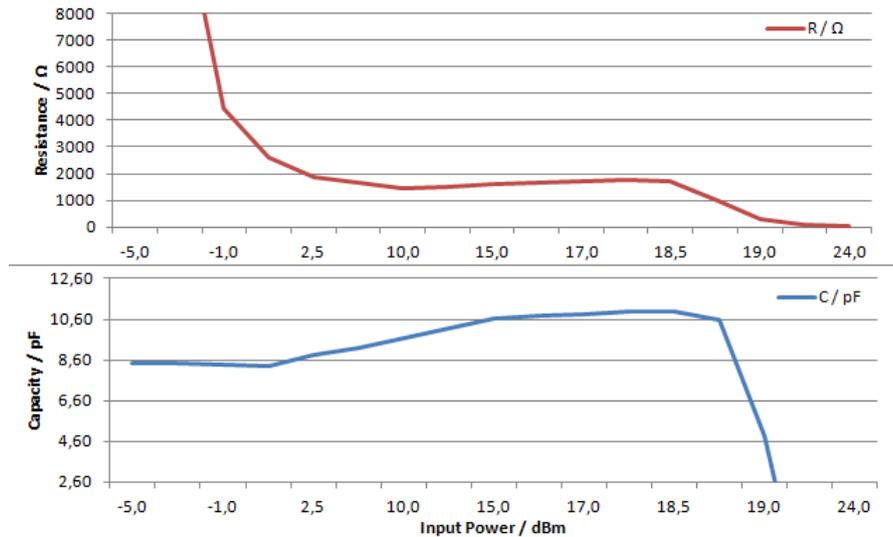


Abbildung 34: Zeigt den Verlauf des Widerstands und der Kapazität über die Eingangsleistung als Ergebnis der Cadence PSP Analyse

derte Analyseverfahren konnten Widerstandswerte simuliert werden, die in ihrem Verlauf mit der Messung korrelieren, jedoch immer noch um gut 30 % unter dem Sollwert liegen. Der kapazitive Ersatzwert ist allerdings auch bei der PSP Analyse immer noch deutlich zu gering.

Bei der, im weiteren Verlauf, durchgeführten Cadence Spectre LSSP Analysen, wurde festgestellt, dass ein leistungshungrigerer Digitalteil, aus Sicht der Impedanz, wie eine Vergrößerung der Kapazität wirkt. Diese Erkenntnis führte zu Nachuntersuchungen mit der PSP Analyse, in welcher die Stromaufnahme des Digitalteils ebenfalls erhöht wurde. Als interessantes Ergebnis ist dabei festzuhalten, dass die Leistungsaufnahme bei der PSP Analyse lediglich auf den Realteil, also den Widerstandswert der RC-Ersatzschaltung, wirkt. Es konnte durch die Leistungsaufnahme des Digitalteils nicht auf die RC-Ersatzkapazität eingewirkt werden.

5.1.3 Auswertung der mit GoldenGate® durchgeführten Large Signal Scattering Parameter (LSSP) Analyse

Nachdem das Fazit der PSP Analyse noch genügend Spielraum für Verbesserungen lies, wurde mit der Large Signal Scattering Parameter (LSSP) Analyse eine weitere Simulationsmethode gefunden, mit der es möglich ist Streuparameter zu extrahieren. Wie der Name Large Signal Scattering Parameter (LSSP) bereits andeutet, handelt es sich um eine Analyseverfahren, welche speziell für Großsignale ausgelegt ist. Die erste LSSP Analyse wurde mit Agilents GoldenGate Simulator durchgeführt. Da dieser mit der Möglichkeit beworben wird, X-Parameter Analysen durchführen zu können. Beim GoldenGate Simulator handelt es sich um ein Plug-in, welches mit den meisten Cadence Bauteilen kompatibel ist. Daher mussten in der Schaltung nur wenige Anpassungen vorgenommen werden. So muss die Port-Quelle mit einer Eingangsleistung statt einer Eingangsspannung konfiguriert werden. Dank einer Reihe von vorgefertigten mathematischen Funktionen im Performance-Reiter des LSSP Setup Menüs konnten die RC-Ersatzwerte direkt im Simulator ausgegeben werden. Damit war es überaus einfach möglich, den in Abbildung 35 dargestellten Parametersweep über die Eingangsleistung anzufertigen. Die rote

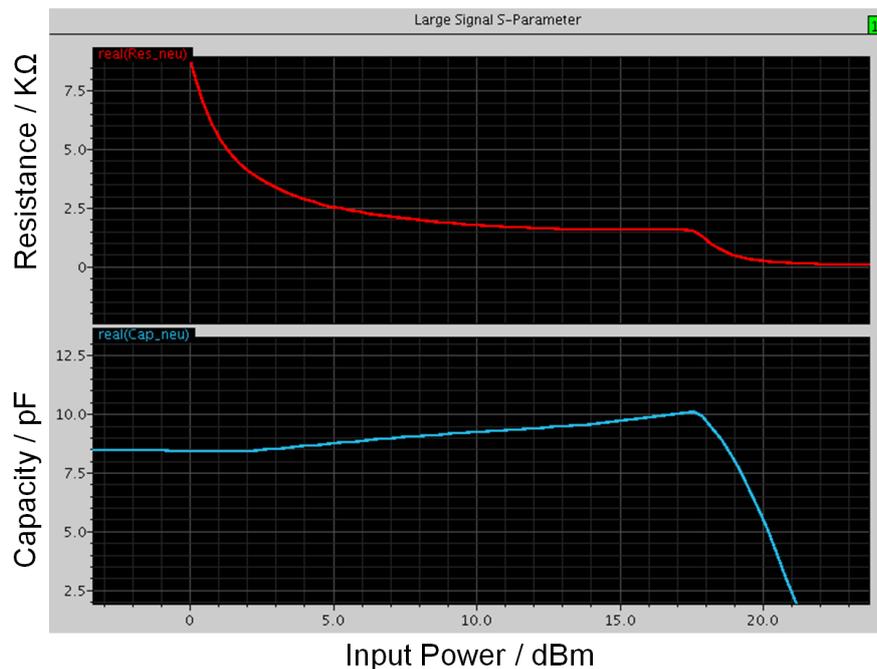


Abbildung 35: Zeigt den Verlauf des Widerstands und der Kapazität über die Eingangsleistung, als Ergebnis der GoldenGate. LSSP Analyse (Bild erstellt in Cadence)

Kennlinie stellt den Ersatzwiderstand über eine steigende Eingangsleistung dar. Der blaue Graph zeigt den Verlauf der Ersatzkapazität über eine steigende Eingangsspannung. Der relevante Arbeitspunkt,

bei welchem bereits die SP und die PSP Analyse durchgeführt wurden, liegt hier bei 14,78 dBm. In diesem Punkt liefert die GoldenGate LSSP Analyse einen Ersatzkapazitätswert von 9,7 pF bei einem Widerstand von 1580 Ω . Das Ergebnis liegt somit 0,6 pF unter jener der PSP Analyse und 1,4 pF über jenem der SP Analyse. Der Widerstandswert bewegt sich mit 1580 Ω auf demselben Niveau, wie jener der PSP Analyse. Vergleicht man die Graphen der GoldenGate LSSP Analyse aus Abbildung 35 mit den Graphen der Spectre PSP Analyse, in Abbildung 34, so fällt sofort der ähnliche Verlauf der RC-Ersatzparameter auf. Dies deutet an, dass es sich bei Agilent's GoldenGate LSSP Analyse lediglich um eine bessere Cadence Spectre PSP Analyse handelt. Besser, da die Simulationsgeschwindigkeit des GoldenGate Simulators, jene der Spectre PSP Analyse, um ein Vielfaches übertrifft. Um einen Vergleich zu bringen: in jener Zeit, die man zum Berechnen eines S-Parameters mit der PSP Analyse benötigt, kann man mit der GoldenGate LSSP Analyse einen Parametersweep über den gesamten Eingangsspannungsbereich mit etwa 80-100 Punkten durchführen.

5.1.4 Auswertung der mit Spectre® durchgeführten Large Signal Scattering Parameter (LSSP) Analyse

Der Grund, warum die Cadence Spectre LSSP Analyse erst nach der GoldenGate LSSP Analyse durchgeführt wurde, ist der folgende: Die LSSP Analyse ist im Cadence Virtuoso Analog Design Environment (ADE) nicht, wie üblich, über die "Choose Analyses ..." Schaltfläche wählbar, sondern muss über einen LSSP Wizard in Tools \rightarrow RF \rightarrow LSSP konfiguriert werden. Mit diesem Wizard wird dann keine eigene Analyse geladen, sondern es wird die Cadence eigene Harmonic Balance (HB) Engine so konfiguriert, dass eine LSSP Analyse durchgeführt wird. Der Wizard liefert die Formeln zur Berechnung der Spannungsverhältnisse und der Phase mit. Durch die in Abbildung 39 gezeigte Formel ist es dann möglich den kapazitiven und resistiven Verlauf, wie in Abbildung 36 gezeigt, darzustellen.

Der RC-Ersatzparameter der Widerstandskennlinie ist bis 20 dBm sehr konstant in einem Bereich von ca. 720 Ω . Der kapazitive Ersatzwert ist für geringe Eingangsleistungen, mit nur circa 3 pF sehr gering, steigt aber dann schnell an bis hin zu einem Maximum von 18,3 pF bei 15,5 dBm. Die Kennlinie flacht noch einmal ab, bevor sie bei 18,6 dBm stark zu steigen beginnt. Die LSSP Analyse mit Spectre liefert, was den kapazitiven Wert betrifft, die besten Ergebnisse. Zwischen 5 bis 18 dBm nähert sich die Simulation sehr gut an die Messergebnisse an. Für Werte kleiner 5 dBm bleiben die Messergebnisse aber konstant zwischen 10 bis 15 pF und sinken nicht noch weiter ab. Anders als im Simulationsergebnis abgebildet, fällt der gemessene Kapazitätswert für große Eingangsleistungen mit dem Eingreifen des Limiters ab, anstatt wie in den Simulationsergebnissen

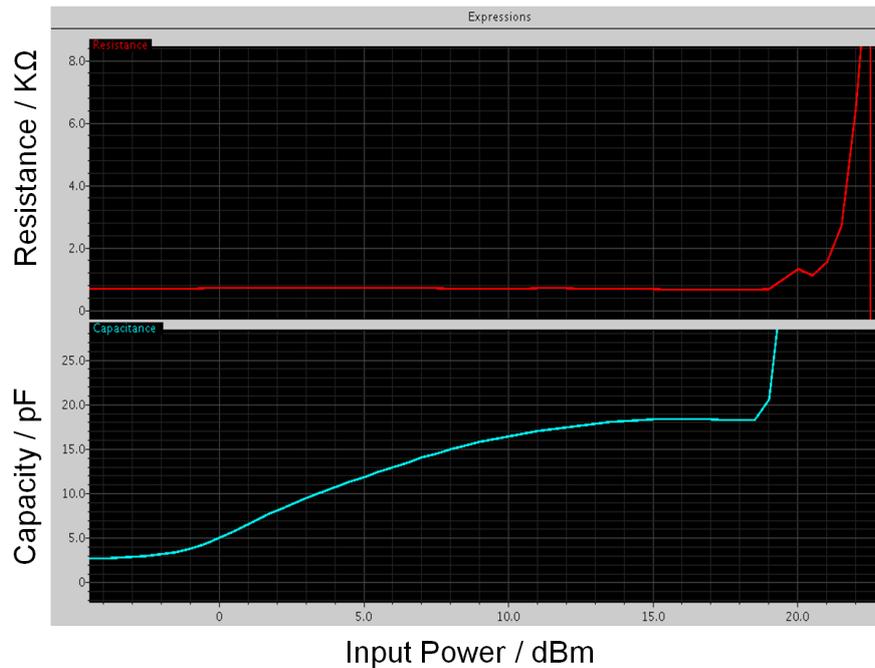


Abbildung 36: Zeigt den Verlauf des Widerstands und der Kapazität über die Eingangsleistung als Ergebnis der Spectre LSSP Analyse (Bild erstellt in Cadence)

dargestellt, weiter zu steigen. Mit nur 687Ω bei einer Leistung von $14,78 \text{ dBm}$ erreicht die LSSP Analyse gerade einmal $1/3$ des gemessenen Widerstandswerts von 2069Ω . Daher konnte die Simulationmethode zwar bezüglich des kapazitiven Ersatzwertes überzeugen, der Fehler des Widerstandswerts war jedoch immer noch unzulänglich groß.

5.1.5 Vergleich der LSSP & PSP Analyseergebnisse von Cadence Spectre und Agilent GoldenGate

Die Large Signal Scattering Parameter (LSSP) Analyse mit den beiden Simulatoren hat gezeigt, dass es große Unterschiede zwischen den Ergebnissen der beiden Simulatoren gibt. So erhält man mit dem Cadence Spectre bei $14,78 \text{ dBm}$, ein Ergebnis von 687Ω und $18,25 \text{ pF}$. Agilents GoldenGate Simulator errechnet bei derselben Eingangsleistung RC-Ersatzparameter mit einer Größe von 1580Ω und $9,7 \text{ pF}$.

Mit dem GoldenGate Simulator erhält man also ein Ergebnis, welches eher mit den Ergebnissen der Spectre PSP Analyse vergleichbar ist als, wie der Name vermuten ließe, mit Spectres LSSP Analyse.

Eine weitere sehr interessante Erkenntnis ist, dass keiner der beiden Simulatoren ein Ergebnis liefert, bei welchem sowohl der Ersatzwiderstand als auch die Ersatzkapazität auf dem Niveau der Messung ist. Entweder der Widerstand hat eine gute Annäherung an die Messung oder die Kapazität. In keiner Simulation trafen beide Werte den

SIMULATOR - ANALYSE	ERSATZWIDERSTAND	ERSATZKAPAZITÄT
Spectre - transient	240 Ω	8,6 pF
Spectre - SP	182 k Ω	8,6 pF
GoldenGate - SP	182 k Ω	8,6 pF
Spectre - PSP	1587 Ω (best)	10,3 pF
Spectre - LSSP	687 Ω	18,25 pF (best)
GoldenGate - LSSP	1580 Ω (best)	9,7 pF
Messung - NWA	2069 Ω	18,42 pF

Tabelle 2: Die Tabelle vergleicht die Ergebnisse der SP, PSP & LSSP Analyse zwischen dem Cadence Spectre und dem Agilent GoldenGate Simulator bei gleichem Arbeitspunkt.

Messwert. Es wurde auch festgestellt, dass es in den PSP und LSSP Simulationen immer nur einen RC-Parameter gab, der ein dynamisches Verhalten hatte. Bei diesem handelte es sich allerdings immer um jenen, der besser zum Messergebnis passte und dessen Kennlinie über eine steigende Feldstärke, auch mit der Kennlinie des Messergebnisses korrelierte.

Spectres LSSP Analyse war zwar in der Lage die Ersatzkapazität mit einer ausgezeichneten Annäherung zu bestimmen, jedoch betrug der Wert des Ersatzwiderstands nur $1/3$ des gemessenen Widerstands.

Bei den Ergebnissen von GoldenGates LSSP Analyse und Spectres PSP zeigte sich ein anderes Bild. Hier lag das Ergebnis des Ersatzwiderstands 30 % unter dem Ergebnis der Messung, jedoch konnte die Ersatzkapazität nicht angenähert werden.

Darüber, ob sich eine Abweichung des Widerstands von 30 % noch innerhalb der Prozesstoleranzen befindet, kann keine Angabe gemacht werden, da zu den LSSP Analysen keine zusätzlichen Corneranalysen durchgeführt wurden.

Anders als im GoldenGate Simulator ist es allerdings im Spectre möglich, durch eine PSP Analyse, gefolgt von einer LSSP Analyse, sowohl den Ersatzwiderstandswert als auch die Ersatzkapazität in guter Näherung abzuschätzen. Bei diesem Vorgehen müsste allerdings die langsame Simulationsgeschwindigkeit der Spectre PSP Analyse in Kauf genommen werden, was einen Feldstärkesweep zu einem zeitaufwändigen Unterfangen macht.

Ein Nachteil der Spectre LSSP Analyse ist allerdings, dass die Formeln zum Berechnen der RC-Ersatzparameter nicht als Ausgabe gespeichert werden kann und daher immer von Hand in den Waveform Calculator eingegeben werden müssen.

Das Problem die Formeln zur Berechnung der RC-Ersatzwerte jedes Mal von Hand eingeben zu müssen, kann mit den sogenannten OCEAN Skripts bewältigt werden.

Eine Art Cosimulation beider LSSP Analysen, sowohl mit dem Spectre als auch dem GoldenGate Simulator, würde am schnellsten Ergebnisse liefern. In der Praxis hätte dies aber zur Folge, dass man beim Simulieren immer sowohl eine Lizenz für den Spectre als auch eine Lizenz für den GoldenGate Simulator aus dem Lizenzpool entnimmt. Bei solch einem Vorgehen, sollte man die hohen Lizenzkosten und den limitierten Lizenzpool im Auge behalten. Besonders die Lizenzen für den GoldenGate Simulator sind selbst bei einer Firma wie NXP eine knappe Ressource.

Im Vergleich zum Spectre liegen die Vorteile des GoldenGate Simulators eher in der hohen Simulationsgeschwindigkeit und auch dem gehobenen Bedienkomfort. Besonders klar werden diese Vorteile, wenn man die Gleichung aus Abbildung 37 mit der Formel in Abbildung 39 vergleicht. In Abbildung 37 sind die Formeln zur Berechnung der RC-Ersatzwerte im GoldenGate Simulator abgebildet. Sowohl die Kapazität als auch der Widerstandswert konnten als Einzeiler implementiert werden. Was deutlich kürzer ist als die in Abbildung 39 dargestellte 10922 Zeichen lange Formel zur Berechnung der Kapazität im Spectre.

Auch bei der Simulationsgeschwindigkeit fallen die Vorteile des GoldenGate Simulators auf. So ist dieser bei der LSSP Analyse um beinahe das 100-fache schneller als Spectres PSP Analyse, wobei sie dabei zu vergleichbaren Ergebnissen gelangen.

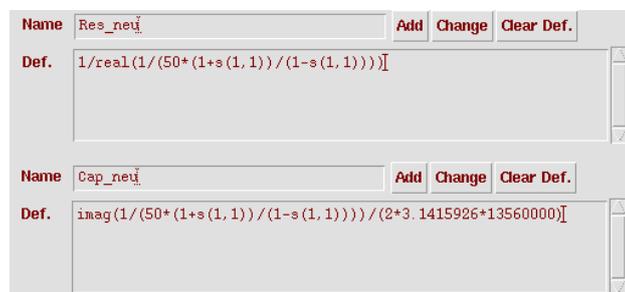


Abbildung 37: Das Bild zeigt, wie die Formeln zur Berechnung der RC-Ersatzwerte in GoldenGate implementiert wurden. Vergleicht man dies mit der in Abbildung 39 auf Seite 72 dargestellten Formel zur Berechnung des Kapazitätswertes im Spectre Simulator, so verdeutlicht dies die einfache Bedienung des GoldenGate Simulators recht anschaulich.

5.2 FAZIT UND AUSBLICK

Im Verlauf der Masterarbeit wurde erfolgreich ein vereinfachtes Modell einer Proximity Integrated Circuit Card (PICC) Eingangsstufe angefertigt und es konnte gezeigt werden, dass dieses in seinem Impedanzverhalten mit der Gesamtschaltung übereinstimmt. Da im vereinfachten Modell die Anzahl der simulierten Komponenten stark re-

duziert wurde, konnte auch die Simulationszeit um ein 270-faches beschleunigt werden und betrug somit nur mehr eine Minute.

Durch die vielen Simulationen, die dadurch getätigt werden konnten, war es möglich die Einflüsse von Parameteränderungen im Modell ausfindig zu machen, wobei zum Darstellen der Simulationsergebnisse das Konzept der Lissajoufigur gewählt wurde. Im nächsten Schritt wurde das vereinfachte Modell mit echten PICC Kartenchips verglichen. Als Vergleichsparameter dienten dabei RC-Ersatzwerte, welche von Testchips aufgenommen wurden. Um aus dem Modell vergleichbare Werte extrahieren zu können, mussten Streuparameteranalysen durchgeführt werden. Aufgrund dessen, dass es sich bei der PICC Eingangsstufe um eine Schaltung mit nichtlinearem Verhalten handelt, welche darüber hinaus noch von einem Großsignal stimuliert wird, reichte eine konventionelle Scattering Parameter (SP) Analyse nicht aus.

Dies führte zu einem Benchmark, in dem sämtliche zur Verfügung stehenden Streuparameteranalysen durchgeführt wurden, um die zur Analyse einer PICC Eingangsstufe beste Analysemethode ausfindig zu machen. Die Auswertung der Simulationsergebnisse zeigt allerdings, dass in jedem Fall zwei Analysen durchgeführt werden müssen, um sowohl den Widerstand als auch die Kapazität einer RC-Ersatzschaltung in guter Näherung zu erhalten.

Das Konzept die Simulationsergebnisse über die Lissajoufigur zu vergleichen, erwies sich als überaus nützlich und wurde noch weiter aufgewertet, als das Messen der Lissajoufigur möglich wurde. Es stellte sich heraus, dass eine gemessene Lissajoufigur ausreicht, um durch Betrachtung der äußeren Auswirkung, auf die inneren Zustände im Chip zu schließen, was bisher auf diese Weise nicht möglich war.

Es ist angedacht das im Zuge der Masterarbeit entwickelte Modell und die Impedanzanalysemethoden zur Optimierung der Antenne weiter zu verwenden. Anstatt die Antenne, wie bisher üblich, nur für das Start-up-Verhalten des Chips zu optimieren, könnte nun eine Antenne entwickelt werden, welche ein Optimum sämtlicher Betriebszustände besitzt. Beim Antennendesign könnten nun also auch das Verhalten beim Senden, beim Empfangen oder durch eine erhöhte Leistungsaufnahme durch die Coprozessoren berücksichtigt werden.

Mit der Erkenntnis, dass die Betriebszustände einen starken Einfluss auf das Impedanzverhalten haben, wäre es auf der anderen Seite wiederum denkbar, nicht nur die Antenne zu optimieren, sondern gezielt die Betriebszustände des Chips auf eine optimale Energieaufnahme auszuliegen.

Teil VI

APPENDIX

APPENDIX

A.1 SIMULATOREN

Als Simulationsumgebung wurde das Cadence Design Framework 2 verwendet. Innerhalb des Analog Design Environment (ADE) ist es möglich unterschiedliche Simulatoren zu verwenden. Im Normalfall kann man hier zwischen dem Cadence Spectre, Cadence Accelerated Parallel Simulator (APS) oder freien SPICE Simulatoren wählen. NXP verfügt jedoch auch über Lizenzen der Firma Agilent, welche den GoldenGate Simulator zugänglich machen.

A.2 TOUCHSTONE FILE FORMAT

Das Touchstone File Format wurde 1984 von der Firma EEsof entwickelt, welche inzwischen von Agilent übernommen wurde. In der *“Touchstone File Format Specification”* [28] wird der Aufbau einer solchen Datei für die aktuell zweite Version der Spezifikation beschrieben. Es wird beschrieben, wie eine Datei strukturiert sein muss, um die S-Parameter eines Ein- oder Mehrportnetzwerkes abzulegen. Daten, welche nach der Touchstone Spezifikation strukturiert sind, kann man an den Dateiendungen `.s1p`, `.s2p`, `.s3p`, `s4p` und `.snp` erkennen. Mit einem Netzwerkanalysator (NWA) ist man in der Lage die S-Parameter eines gemessenen Objekts in einem Touchstone File zu sichern. Eine der Neuerungen in Version 2.0 liegt in der Möglichkeit S-Parameter von harmonischen Schwingungen mit zu berücksichtigen. Solche erweiterten Parameter werden von Agilent als X-Parameter bezeichnet. Das Resultat einer solchen Messung kann von vielen gängigen Simulatoren als Modell interpretiert und somit in die Simulationsumgebung integriert werden. Ebenfalls ist es in Electronic Design Automation (EDA) Umgebungen möglich die S-Parameter einer Schaltung als Touchstone Datei abzuspeichern, wodurch es möglich ist, ohne die Veröffentlichung eines Schaltplans, eine genaue Verhaltensbeschreibung zu publizieren. Die Vorteile des Formats liegen darin, dass es sich um ein offenes Format handelt, welches mit einem einfachen Texteditor geöffnet werden kann.

Beim Versuch die Eigenschaften einer PICC Eingangsstufe aufzunehmen, stieß das Format jedoch an die Grenzen seiner Möglichkeiten, da die Frequenz im Touchstone Format der einzige Parameter ist, über welchen gesweept werden kann. Betrachtet man bei einer PICC Eingangsstufe jedoch das Verhalten bei unterschiedlichen Feldstärken, so eignet sich das Format daher nur bedingt.

A.3 SCATTERING PARAMETER UMRECHNER

Dabei handelt es sich um ein in Excel erstelltes Tool zum Darstellen der Impedanz als eine Kapazität und ein Widerstand in einer RC-Ersatzschaltung. Das Tool wurde mit den ersten Ergebnissen aus den Scattering Parameter (SP) Analysen für deren Auswertung erstellt. Zwar wäre es mittels des Cadence Waveform Calculators möglich, direkt in der Simulationsumgebung die Auswertung durchzuführen, doch war es anfangs auch wichtig ein allgemeines Tool für die Umrechnung von S-Parametern in RC-Ersatzgrößen zu haben. In

INPUT		Frequency/Hz	mag/dB	Degree/°
Change these ->		13560000	0,9582198	-20,299040
CALCULATION		RE	IM	Complex RE+IM
Reflektionsfaktor Γ_L		0,898709317	-0,332425553	$Z_L = Z_0 \cdot \frac{1 + \Gamma_L}{1 - \Gamma_L}$
1. Schritt	1+Rl{RE}	1,898709317	-0,332425553	1,89870931731577-0,332425552690916i
2. Schritt	1-Rl{RE}	0,101290683	0,332425553	0,101290682684229+0,332425552690916i
3. Schritt	1+Rl{RE}/1-Rl{RE}	0,677462547	-5,505258722	0,677462547058273-5,50525872219224i
4. Schritt	Z=50*1+Rl{RE}/1-Rl{RE}	33,87312735	-275,2629361	33,8731273529136-275,262936109612i
5. Schritt	Y=1/Z	0,000440385	0,003578698	0,000440385029497606+0,00357869750186506i
6. Schritt	C=IM{Y}/(2*pi*f)		R=1/RE{Y}	
RESULT		Cap		Res
		4,20035E-11 Farad		2270,740223 Ohm

Abbildung 38: Excel Sheet zum Berechnen der RC-Ersatzwerte

die rot umrandeten Felder im oberen Bereich von Abbildung 38 müssen die Frequenz, das Spannungsverhältnis und der Phasenwinkel eingegeben werden. Der graue Teil in der Mitte dient lediglich zum Berechnen aller Zwischenergebnisse. In sechs Rechenschritten wird zuerst der Reflexionsfaktor berechnet, danach die für die Impedanz notwendigen Terme. Aus der Impedanz kann einfach auf die Admittanz umgerechnet werden, aus welcher sich letztendlich die Werte für die Parallelkapazität und den Parallelwiderstand ergeben. Diese RC-Werte werden im grünen Feld des Umrechners ausgegeben. Nach den ersten LSSP Analysen mit dem GoldenGate Simulator zeigte sich, dass es recht nützlich war die RC-Ersatzwerte über einen ansteigenden Eingangsspannungsverlauf abzubilden. In Agilent GoldenGate war die Berechnung der Kapazität und des Ersatzwiderstands sehr einfach möglich. Die beschränkten Möglichkeiten des Waveform Calculators, welcher nicht mit komplexen Zahlen rechnen kann und dem auch andere mathematische Funktionen fehlen, machten die Berechnung der Kapazität und des Widerstands kompliziert. Abbildung 39 zeigt die Formel, welche zur Berechnung des Kapazitätswertes mit Spectre notwendig ist. Für den Widerstandswert ist eine ebensolange Formel notwendig. Aufgrund ihrer Länge von 10922 Zeichen, ist es nicht möglich, die Formel als Output im Virtuoso ADE einzutragen. Statt dessen muss die Formel von Hand in die Eingabezeile des Waveform Calculator kopiert werden. Erst mit dem Calculator ist es

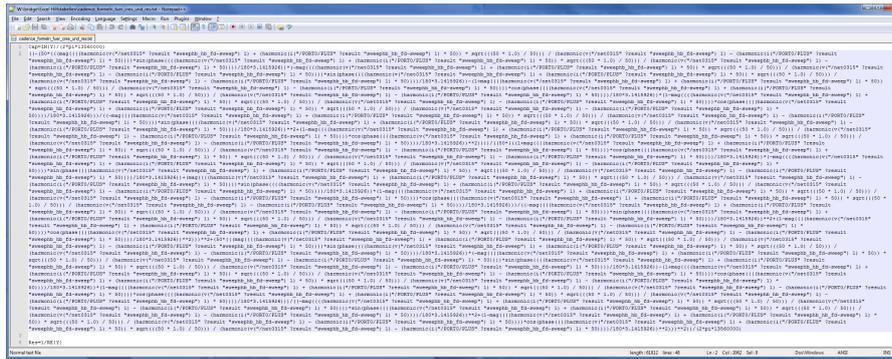


Abbildung 39: Das Bild zeigt die in Spectre für die Berechnung der Kapazität notwendige Formel.

möglich einen Sweep der Eingangsimpedanz über die Eingangsspannung als Diagramm ausgeben zu lassen.

A.4 KALIBRATIONS TOOL

Das Kalibrationsstool wurde zur Durchführung des in 4.7 - Experimentelle Impedanzanalyse beschriebenen Simulationsaufbaues benötigt. Beim Messen einer Impedanz ist es notwendig die Messgeräte vor der Messung zu kalibrieren. So ist es möglich äußere Einflüsse, wie etwa die Dämpfung eines Kabels, zu bestimmen und die Messergebnisse somit um diesen Fehler zu korrigieren. Die mathematischen Grundlagen des OSM-Verfahrens, welche für die Implementierung notwendig sind, werden auf Seite 24 in Abschnitt 3.8 - Kalibrierung beschrieben. Die Werte der Referenzmessungen für Open, Short und Match müssen mit dem Simulator ermittelt und in die dafür vorgesehenen Felder eingetragen werden. Diese finden sich im oberen hellblau hinterlegten Bereich von Abbildung 40 im Punkt Kalibrationsmessung. Durch die so erhaltenen Reflexionswerte werden im Mittelteil die Fehlerterme e_{00} , e_{10} und e_{11} bestimmt. Die Ergebnisse der Fehlerterme sind gelb hinterlegt und werden als komplexe Terme angegeben. Wurden die Kalibrationsmessungen einmalig durchgeführt, können die Kalibrationsstandards durch die zu analysierende Schaltung ersetzt werden. Ein weiteres Mal muss der Wert der Reflexion bestimmt werden. Jedoch wird dieses Mal die Testschaltung analysiert. Im unteren Drittel des Tools, unter dem Punkt *Messwert des Device Under Test (DUT)*, muss die Reflexion des Testobjekts eingetragen werden. Der korrigierte Messwert wird nun grün hinterlegt in der letzten Zeile ausgegeben.

Um nun auf die RC-Ersatzparameter rückschließen zu können, muss der korrigierte Reflexionswert in den Scattering Parameter Umrechner eingetragen werden. Dieses ist, wie in Abschnitt A.3 beschrieben, in der Lage die RC-Ersatzwerte zu bestimmen.

Kalibrationsmessungen				
		RE	IM	Complex
Messung	MM	-0,02228	-0,00263	-0,02227527-0,002629825i
Messung	MO	0,954908	-0,1238	0,954907736-0,123804788i
Messung	MS	-0,95845	-0,11398	-0,95844606-0,113983247i
Ideal	Γ _o	1	0	0,9999999999999999
Ideal	Γ _s	-1	-1,23E-16	-1-1,22515E-16i

Rechenschritte zur bestimmung der Fehlerterme	
e₀₀	-0,02227527-0,002629825i
Rechenschritte für e ₁₀	
Γ _o -Γ _s	2+1,22515E-16i
Mo-Mm	0,977183006-0,121174963i
Ms-Mm	-0,93617079-0,111353422i
(Γ _o -Γ _s)*(Mo-Mm)*(Ms-Mm)	-1,85660686698474+0,00925557840316837i
Γ _o	0,9999999999999999
Γ _s	-1-1,22515E-16i
Mo-Ms	1,913353796-0,009821541i
Γ _s *Γ _o *(Mo-Ms)	-1,913353796+0,00982154099999976i
((Γ _o -Γ _s)*(Mo-Mm)*(Ms-Mm))/(Γ _s *Γ _o *(Mo-Ms))	0,970340906616565+0,000143551389041258i
e₁₀	0,970340906616565+0,000143551389041258i
Rechenschritte für e ₁₁	
(Γ _s)*(Mo-Mm)	-0,977183006+0,121174963i
(Γ _o)*(Ms-Mm)	-0,9361707899999999-0,111353422i
(Γ _s)*(Mo-Mm)-(Γ _o)*(Ms-Mm)	-0,0410122160000009+0,232528385i
(Γ _s)*(Mo-Mm)-(Γ _o)*(Ms-Mm)/(Γ _s *Γ _o *(Mo-Ms))	0,0220579739059776-0,121415988088857i
e₁₁	0,0220579739059776-0,121415988088857i

Messwert des Device under Test			
Messung	MDUT	0,879493	-0,27905
			0,879492764-0,279047968i
Zwischenschritte			
Mdut-e00			0,901768034-0,276418143i
e11*(Mdut-e00)			-0,0136704061948153-0,115586281060489i
e10+e11*(Mdut-e00)			0,95667050042175-0,115442729671448i
(Mdut-e00)/(e10+e11*(Mdut-e00))			0,963448070137345-0,172677079322326i
RESULT	ΓDUT	0,963448070137345-0,172677079322326i	

Abbildung 40: Das Bild zeigt das Kalibrationstool, welches bei der Bestimmung der Fehlerterme hilft und die korrigierte Reflexion berechnet.

LITERATURVERZEICHNIS

- [1] mifare.net Homepage - applications, February 2013. URL <http://www.mifare.net/applications/>. (Zitiert auf Seite 10.)
- [2] Agilent Technologies. *GoldenGate 2011.07 (4.5.2)*, Juli 2011. (Zitiert auf den Seiten 26 und 27.)
- [3] Agilent Technologies. X-parameters Open Documentation, Trademark Usage & Partnerships, April 2013. URL <http://www.home.agilent.com/agilent/editorial.jsp?cc=AT&lc=ger&ckey=1822138&id=1822138&cmpid=zzfindesof-x-parameters-info>. (Zitiert auf Seite 21.)
- [4] Cadence Design Systems. *Spectre Circuit Simulator Reference*, September 2003. (Zitiert auf Seite 26.)
- [5] Cadence Design Systems. *Virtuoso Spectre Circuit Simulator RF*, Juni 2007. (Zitiert auf Seite 27.)
- [6] Christian Wolff. Richtkoppler, April 2013. URL <http://www.radartutorial.eu/17.bauteile/bt26.de.html>. (Zitiert auf Seite 21.)
- [7] Claire Swedberg. Sales of EPC RFID Tags, ICs Reach Record Level, April 2013. URL <http://www.rfidjournal.com/articles/view?7952>. (Zitiert auf Seite 9.)
- [8] Dr. Klaus H. Blankenburg. Der korrekte Umgang mit Größen, Einheiten und Gleichungen, April 2013. URL http://karriere.rohde-schwarz.de/fileadmin/customer/downloads/PDF/Der_korrekte_Umgang_mit_Groessen_Einheiten_und_Gleichungen_bro_de.pdf. (Zitiert auf Seite 77.)
- [9] G. Magerl und W. Ehrlich-Schupita. *Hochfrequenztechnische Systeme*. Institut für Nachrichtentechnik und Hochfrequenztechnik, 2. Auflage, 2005. URL http://www.nt.tuwien.ac.at/fileadmin/courses/389087/HFSv2_2.pdf. (Zitiert auf Seite 52.)
- [10] Holger Heuermann. *Hochfrequenztechnik*. Vieweg & Sohn Verlag, 1. Auflage, 2005. (Zitiert auf den Seiten 19 und 20.)
- [11] ISO 10373. Identification cards - Test methods - Part 6: Proximity cards, 2001. (Zitiert auf Seite 46.)
- [12] ISO 10536. Contactless integrated circuit(s) cards - close-coupled, 1995. (Zitiert auf Seite 12.)

- [13] ISO 14443. Contactless integrated circuit cards - proximity cards, 2008. (Zitiert auf den Seiten 11 und 12.)
- [14] ISO 15693. Contactless integrated circuit(s) cards - vicinity cards, 2000. (Zitiert auf den Seiten 11 und 12.)
- [15] ISO 18000. Radio frequency identification for item management, 2004. (Zitiert auf den Seiten 11 und 12.)
- [16] ISO 7810. Identification cards - physical characteristics, 2003. (Zitiert auf Seite 46.)
- [17] Klaus Finkenzeller. *RFID-Handbuch*. Hanser, Mühldorfstraße 15, 81671 München, Germany, 3. Auflage, 2002. (Zitiert auf den Seiten 8 und 9.)
- [18] Klaus Finkenzeller. *RFID-Handbuch*. Hanser, Mühldorfstraße 15, 81671 München, Germany, 4. Auflage, 2006. (Zitiert auf Seite 13.)
- [19] Klaus Finkenzeller. *RFID-Handbuch*. Hanser, Mühldorfstraße 15, 81671 München, Germany, 5. Auflage, 2008. (Zitiert auf Seite 14.)
- [20] Klaus Finkenzeller. *RFID-Handbuch*. Hanser, Mühldorfstraße 15, 81671 München, Germany, 6. Auflage, 2012. (Zitiert auf den Seiten 43, 46 und 60.)
- [21] Kories und Schmidt-Walter. *Taschenbuch der Elektrotechnik*. Harri Deutsch, Frankfurt am Main, Germany, 6. Auflage, 2004. (Zitiert auf Seite 22.)
- [22] M. Gebhart, J. Bruckbauer, M. Gossar. Chip impedance characterization for contactless proximity personal cards. *Communication Systems Networks and Digital Signal Processing (CSNDSP), 2010 7th International Symposium on*, pages 826–830, Juli 2010. (Zitiert auf den Seiten 3, 23 und 24.)
- [23] Mark Roberti. The History of RFID Technology, April 2013. URL <http://www.rfidjournal.com/articles/view?1338/>. (Zitiert auf Seite 9.)
- [24] Michael Hiebel. *Grundlagen der vektoriellen Netzwerkanalyse*. Rohde & Schwarz GmbH & Co. KG, Mühldorfstraße 15, 81671 München, Germany, 1. Auflage, 2006. (Zitiert auf den Seiten 21, 24, 25 und 26.)
- [25] NXP Semiconductors Austria GmbH Styria. *SmartMX2 family P60D080 and P60D144*, September 2010. URL http://www.nxp.com/documents/short_data_sheet/SMX2_FAM_P60D080_D144_SDS.pdf. (Zitiert auf Seite 13.)

- [26] R. Stadlmair und M. Gebhart. Cadence Simulation Environment for Contactless Near-Field Communication tags. *Telecommunications (ConTEL), Proceedings of the 2011 11th International Conference*, pages 39–46, Juni 2010. (Zitiert auf den Seiten 4, 5, 6, 31 und 32.)
- [27] Sozialversicherungs-Chipkarten Betriebs- und Errichtungsgesellschaft m.b.H. - SVC. e-card Homepage, März 2013. URL <http://www.chipkarte.at>. (Zitiert auf Seite 11.)
- [28] TechAmerica. Touchstone® File Format Specification. Spezifikation 2.0, April 2009. URL http://www.vhdl.org/ibis/touchstone_ver2.0/touchstone_ver2_0.pdf. (Zitiert auf den Seiten 20 und 70.)
- [29] Toys For Bob, Vicarious Visions, Frima Studio. Skylander spyro adventure, März 2013. URL <http://www.skylanders.com/>. (Zitiert auf Seite 10.)
- [30] U. Tietze und Ch. Schenk. *Halbleiter-Schaltungstechnik*. Springer, 82152 Martinsried München, Deutschland, 12. Auflage, 2002. (Zitiert auf den Seiten 16 und 19.)

KOLOPHON

This document was typeset using the typographical look-and-feel `classicthesis` developed by André Miede. The style was inspired by Robert Bringhurst's seminal book on typography "*The Elements of Typographic Style*". `classicthesis` is available for both \LaTeX and \LyX :

<http://code.google.com/p/classicthesis/>

Happy users of `classicthesis` usually send a real postcard to the author, a collection of postcards received so far is featured here:

<http://postcards.miede.de/>

Größen und Einheiten wurden unter Berücksichtigung gesetzlicher Normen verwendet. "*Der korrekte Umgang mit Größen, Einheiten und Gleichungen*" wird im gleichnamigen Werk von Dr. Klaus H. Blankenburg [8] beschrieben.

http://karriere.rohde-schwarz.de/fileadmin/customer/downloads/PDF/Der_korrekte_Umgang_mit_Groessen_Einheiten_und_Gleichungen_bro_de.pdf

Final Version as of 2. September 2013 (`classicthesis` version 1.00).