

Regelbare Betriebsbremse - intelligente Peripherieeinheit eines SPS-Systems

Masterarbeit

entworfen von

Matthias Wild

auf dem

Institut für Elektronik
Technische Universität Graz, Österreich

Institutsvorstand: Univ.-Prof. Dipl.-Ing. Dr. Wolfgang Pribyl

in Kooperation mit

Leitner Technologies

© Copyright 2010 by Matthias Wild

Betreuer: Ass.-Prof. Dipl.-Ing. Dr. Gunter Winkler
Supervisor: Dipl.-Ing. Robert Hofer (Leitner)

Graz, den 1. Dezember 2010

Kurzfassung

Diese Arbeit stellt die Entwicklung eines Steuergeräts für die elektrische Betriebsbremse einer Seilbahn vor. Ziel ist dabei die Integration des Geräts in einem Automatisierungssystem. Da es sich bei einer Seilbahn um ein Transportmittel handelt, müssen verschiedene sicherheitstechnische Aspekte berücksichtigt werden. Zunächst wird auf das der Entwicklung zugrunde liegende Bremskonzept eingegangen. Darauf folgt eine regelungstechnische Betrachtung des mechatronischen Systems. Schließlich wird die realisierte Hardwareentwicklung des Prototyps vorgestellt. Um eine möglichst modulare Systemlösung anbieten zu können, erfolgt eine Unterteilung in Steuer- und Leistungsteil. Die Umsetzung der Bremssteuerung basiert auf einem 32 Bit Mikrocontroller. Zur Anbindung des Geräts an die zentrale Recheneinheit ist eine PROFIBUS-Schnittstelle vorgesehen.

Schlüsselwörter: Seilbahn, Bremssystem, Hubmagnet, Vollbrücke, Spannungszwischenkreis, Stromregler, EMV-Maßnahmen, Mikrocontroller, SPS, PROFIBUS, Ethernet

Abstract

This thesis presents a solution of an electronic control unit for a ropeway braking system. The aim is the integration of the device in an automation system. A cable car is used for the transportation of passengers, so it's important to observe safety aspects. At first, the breaking concept, the basis of this development, is discussed. This is followed by a consideration of the mechatronic system. Finally the realized hardware development of the prototype is explained. For a modular system solution the hardware is grouped in control and power unit. The core of the realized braking device is a 32bit microcontroller. To connect the developed appliance to the central processing system a PROFIBUS interface is provided.

Keywords: Ropeway, braking system, solenoid, full bridge, voltage link, current controller, EMC measures, microcontroller, programmable logic control (PLC), PROFIBUS, Ethernet

Eidesstattliche Erklärung

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt und die den benutzten Quellen wörtlich und inhaltlich entnommene Stellen als solche kenntlich gemacht habe.

Statutory Declaration

I declare that I have authored this thesis independently, that I have not used other than the declared sources/resources, and that I have explicitly marked all material which has been quoted either literally or by content from the used sources.

.....
(Datum / date)

.....
Matthias Wild

Diese Arbeit möchte ich meinem Bruder Martin widmen, der viel zu früh aus dem Leben gerissen wurde und dem es nicht mehr vergönnt war sein Studium zu beenden.

Danksagung

Diese Masterarbeit ist der letzte Teil meines Studiums. Darum ist es an der Zeit Danke zu sagen. Der größte Dank gilt sicherlich meinen Eltern und auch meinen Großeltern, die mich in jeglicher Hinsicht unterstützt und motiviert haben.

Bedanken möchte ich mich des Weiteren bei der Firma Leitner, die mir diese Diplomarbeit ermöglicht hat. Ein großer Dank gilt dabei meinen Ansprechpartnern in der Firma, Herrn Günter Tschinkel und Herrn Robert Hofer. Erwähnen möchte ich aber auch alle anderen Kollegen der Abteilung, die mir immer wieder zur Seite gestanden sind.

Ein weiterer großer Dank gilt meinem Betreuer seitens der TU Graz, Herrn Gunter Winkler, der bei größeren Problemen immer die erste Anlaufstelle war. Bedanken möchte ich mich aber auch bei der Werkstatt des Instituts, insbesondere für die löftechnische Unterstützung bei Herrn Eduard Dorner. Erwähnen möchte ich in diesem Zusammenhang auch die Firma Astron in Feistritz, bei der ich einen Tag lang Einblicke in die professionelle Bestückung von Leiterplatten gewinnen durfte.

Zu guter Letzt möchte ich mich noch bei all jenen Menschen bedanken, die mich das Studium über begleitet haben. Ein besonderer Dank gilt meinen Freunden, mit denen ich eine wunderbare Zeit in Graz erleben durfte. Freunde, die da waren, als es mir auch mal nicht so gut ging, die mich motiviert haben. Danke für die schönen Abende und Momente, die wir gemeinsam verbringen konnten.

Matthias Wild

Graz, den 1. Dezember 2010

Inhaltsverzeichnis

1	Einleitung	1
1.1	Verbesserungen gegenüber dem bestehenden System	1
2	Grundlagen	3
2.1	Bremskonzept	3
2.1.1	Bremseinrichtungen	3
2.1.2	Ansprechen der einzelnen Bremssysteme	5
2.1.3	Einbindung der Betriebsbremsensteuerung in das Gesamtsystem	9
2.2	Regelung des Bremsmagneten	13
2.2.1	Einbindung und Ansteuerung des Stromreglers	17
3	Hardwarerealisierung	20
3.1	Allgemein	20
3.1.1	Relevante Normen für den Schaltungsentwurf	20
3.1.2	EMV Maßnahmen	22
3.2	Steuerteil	24
3.2.1	Spannungsversorgung	24
3.2.2	Mikrocontroller	29
3.2.3	Digitale Eingänge	35
3.2.4	Digitale Ausgänge	37
3.2.5	Analoge Eingänge	39
3.2.6	Analoge Ausgänge	43
3.2.7	Ethernet	45
3.2.8	Profibus	47
3.2.9	I2C	50
3.2.10	RS232	52
3.3	Leistungsteil	54
3.3.1	Sicherheitsabschaltung	54
3.3.2	Spannungszwischenkreis	55
3.3.3	MOSFET-Leistungsstufe	59
3.3.4	Strommessung und Überstrombegrenzung	65
3.3.5	Schnittstelle Leistungsteil-Steuerplatine	69
4	Softwarekonzept	72
4.1	Konfiguration der verwendeten Peripherie	72
4.1.1	Timer 1 - Erzeugung der PWM-Signale für die Leistungsmodule	72
4.1.2	Timer 3+4: Geschwindigkeitsmessung per Quadratur-Encoder	74
4.1.3	SPI 1: Strommessung von Leistungsteil 1 und 2	75
4.1.4	SPI 3: Kommunikation mit PROFIBUS-ASIC	76
4.1.5	USART 1: Ausgabe von Debug-Informationen	77
4.1.6	DAC 1+2: Referenzwerte für Analogausgänge	78

4.1.7	ADC 1: Einlesen der Analogeingänge, Messung der Betriebsspannung	78
4.1.8	Timer 7: „Überwachungstimer Hauptprogramm“	79
4.1.9	IWDG: „Watchdog zur Überwachung der Zustandsmaschine“	79
4.2	Grundstruktur der Software	80
4.2.1	Hauptprogramm	80
4.2.2	Interrupts	80
4.2.3	Zustandsmaschine	81
5	Messungen	85
5.1	Überprüfung des Stromreglers	85
5.2	EMV-Messung	89
6	Zusammenfassung und Ausblick	94
	Literaturverzeichnis	97
A	Schaltpläne	100
B	Platinenlayouts	113
C	Materialliste	121

Abbildungsverzeichnis

1.1	Übersicht des bestehenden Systems	1
1.2	Altes Leistungsteil - möglicher Stromfluss	2
2.1	Betriebsbremse auf der Antriebswelle [1]	3
2.2	Der Hubmagnet der Betriebsbremse [1]	4
2.3	Sicherheitsbremse auf der Seilscheibe [1]	4
2.4	NH-EH - Ansprechen der Verzögerungsüberwachung („neues Konzept“)	7
2.5	NH-BB - Ansprechen der Verzögerungsüberwachung („neues Konzept“)	8
2.6	Ansprechen der Sicherheitsbremse	8
2.7	Einbindung der Betriebsbremsensteuerung (mit 4 Bremszangen)	9
2.8	Regelkreis Stromregler	14
2.9	Bodediagramm des offenen Regelkreises $L^{\#}(q)$	15
2.10	Diskrete Realisierung des PI-Reglers mit Antiwindup [2]	16
2.11	Übersicht des realisierten Regelkreises	18
3.1	Möglichkeiten für Eingangsschutzschaltungen	23
3.2	Verstärkte Massefläche (über mehrere Platinenlagen) im Filterbereich [3]	23
3.3	Schutzschaltung am Versorgungsspannungseingang	25
3.4	Schaltregler mit 15V Ausgang	26
3.5	Schaltregler mit 3.3V Ausgang	26
3.6	Schaltregler mit 5V Ausgang	26
3.7	Induktivität für LM2594-3.3, LM2594-5.0 und LM2594-ADJ [4]	27
3.8	Schaltregler mit -5V Ausgang	27
3.9	Der Mikrocontroller STM32F107 als zentrale Recheneinheit	29
3.10	Beschaltung des Mikrocontrollers	33
3.11	Schaltung für Digitalen Eingang E0.0	36
3.12	Schaltung für Digitalen Ausgang A0.0	38
3.13	Strombegrenzung des BTS4175SGA [5]	39
3.14	Schaltung für Analogen Eingang AI0	40
3.15	Schaltung der Referenzspannungsquelle für die analogen Eingänge	42
3.16	Schaltung für Analogen Ausgang AO0	43
3.17	Interface zwischen Mikrocontroller und PHY [6]	45
3.18	Ethernetschnittstelle	46
3.19	Anschluss verschiedener PROFIBUS DP - bis zu 32 Teilnehmer pro Segment	47
3.20	Profibus - galvanisch getrennte RS485 Schnittstelle	48
3.21	Profibus - Beschaltung des VPC3+S	49
3.22	I2C-Datenübertragung [7]	50
3.23	I2C-Interface	51
3.24	Serielle Schnittstelle RS232	52
3.25	Programmierkabel	53
3.26	Sicherheitsabschaltung der Betriebsbremse	54
3.27	Spannungszwischenkreis des Leistungsteils	57

3.28	MOSFET-Leistungsstufe	60
3.29	Symmetrische PWM - mit Tastverhältnis 0%, 0.25%, 0.5% und 0.75%	61
3.30	Ansteuerung der MOSFETs mittels Treiberbaustein	63
3.31	Strommessung des Bremsmagneten	65
3.32	AD-Umsetzung des Bremsstroms	66
3.33	Kurzschluss-, Überstrombegrenzung	68
3.34	Schnittstelle zum Leistungsteil auf der Steuerplatine	70
3.35	SPI-Kommunikation zu ADS8321 [8]	71
4.1	Timer 1 - OC1 (ARR=8192, PWM-Mode 2, RCR=1, CCR1=7724, CC1P=1)	73
4.2	Timer 3+4 - Encoder Interface [9]	74
4.3	Lesen eines Bytes vom PROFIBUS-ASIC [10]	77
5.1	Überprüfung des Stromreglers (Sprungantwort 0 → 25A, Bremse öffnet)	86
5.2	Überprüfung des Stromreglers (Sprungantwort 0 → 30A, Bremse öffnet)	86
5.3	Überprüfung des Stromreglers (Sprungantwort 25 → 10A, Bremse offen)	87
5.4	Überprüfung des Stromreglers (Sprungantwort 30 → 10A, Bremse offen)	87
5.5	Überprüfung des Stromreglers (Sprungantwort 10 → 7A, Bremse offen)	88
5.6	Überprüfung des Stromreglers (Sprungantwort 10 → 7A, Bremse geschlossen)	88
5.7	Tastkopf laut EN55016 [11]	90
5.8	Blockschaltbild Messaufbau	90
5.9	Störspannung + U_B -Leitung, Leerlaufmessung, PWM deaktiviert	91
5.10	Störspannung + U_B -Leitung, Bremse geschlossen, PWM aktiv, Laststrom 0A	91
5.11	Störspannung Masse-Leitung, Bremse geschlossen, PWM aktiv, Laststrom 0A	92
5.12	Störspannung + U_B -Leitung, Bremse geschlossen, PWM aktiv, Laststrom 20A	92
5.13	Störspannung + U_B -Leitung, Bremse offen, PWM aktiv, Laststrom 20A	93
5.14	Störspannung + U_B -Leitung, Bremse offen, PWM aktiv, Laststrom 27A	93
6.1	Leistungsteil mit Hilfsmodulen	94
6.2	Entwickelte Steuerplatine	95
6.3	Funktionsfähiger Prototyp	95
B.1	Hauptplatine „TOP-Layer“ (V1.0)	113
B.2	Hauptplatine „BOTTOM-Layer“ (V1.0)	113
B.3	Hauptplatine „SUPPLY-Layer“ (V1.0)	114
B.4	Hauptplatine „GND-Layer“ (V1.0)	114
B.5	Hauptplatine „tPLACE-Layer“ (V1.0)	115
B.6	Hauptplatine „bPLACE-Layer“ (V1.0)	115
B.7	Leistungsteil „TOP-Layer“ (V1.0)	116
B.8	Leistungsteil „BOTTOM-Layer“ (V1.0)	117
B.9	Leistungsteil „tPLACE-Layer“ (V1.0)	118
B.10	Modul zur Strommessung „TOP-Layer“ (V1.0)	119
B.11	Modul zur Strommessung „BOTTOM-Layer“ (V1.0)	119
B.12	Modul zur Strommessung „tPLACE-Layer“ (V1.0)	119
B.13	Modul zur Begrenzung der Zwischenkreisspannung „TOP-Layer“ (V1.0)	120

B.14 Modul zur Begrenzung der Zwischenkreisspannung „BOTTOM-Layer“ (V1.0)	120
B.15 Modul zur Begrenzung der Zwischenkreisspannung „tPLACE-Layer“ (V1.0)	120

1 Einleitung

Bei Seilbahnen sind Bremssysteme von essentieller Bedeutung. In dieser Arbeit wird insbesondere auf das von Leitner Technologies eingesetzte Bremskonzept eingegangen. Dabei werden verschiedene Überlegungen in Bezug auf die Sicherheit angestellt. Primäres Ziel dieser Arbeit ist die Entwicklung einer Steuerung für die von Leitner eingesetzte elektrische Betriebsbremse. Diese wird mittels Federkraft geschlossen gehalten, die Öffnung derselben erfolgt über einen Hubmagneten. Die aufgebrachte Bremskraft ist dabei vom Strom durch den Magneten abhängig, den es in weiterer Folge zu regeln gilt. Im Sinne der Prototypenentwicklung soll ein Leistungsteil und ein zugehöriges Steuergerät realisiert werden. Ziel ist es, das Steuergerät so flexibel wie möglich auszuführen. Für die Schnittstellen des Geräts gelten die Pegel eines in der Automatisierungstechnik üblichen 24V-Versorgungsnetzes. Besonderes Augenmerk wird auf die Störsicherheit der Hardware gelegt. Zur Anbindung des Geräts an eine speicherprogrammierbare Steuerung (SPS) ist eine Profibuschnittstelle vorgesehen. Die Kommunikation zu einem oder mehreren PCs erfolgt über einen Ethernetanschluss.

1.1 Verbesserungen gegenüber dem bestehenden System

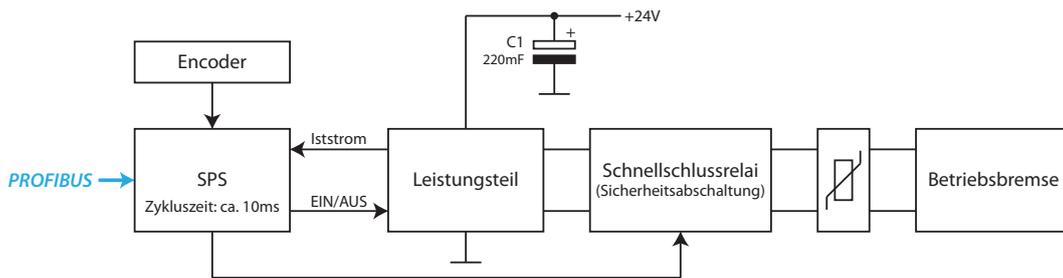


Abbildung 1.1: Übersicht des bestehenden Systems

Das bestehende System fügt sich aus einer SPS und einem Leistungsteil zusammen. Dabei kennt die Leistungsstufe nur die Zustände EIN bzw. AUS. Die Steuereinheit fungiert als Zweipunktregler. Ist der Istwert des Stroms durch den Bremsmagneten kleiner als der Sollwert, so wird die Ausgangsstufe aktiviert, ansonsten folgt eine Deaktivierung. Die Zykluszeit der SPS kann mit $10ms$ angegeben werden. Somit ist kein PI-Regler für die gegebene Strecke realisierbar (siehe Kapitel 2.2). Nachteilig ist bei Verwendung des Zweipunktreglers der große Stromrippel.

Das bestehende Leistungsteil ist eine H-Brücke (siehe Abbildung 1.2), wobei es durch die Verwendung von zwei Dioden nur zu positiven Ausgangsströmen kommen kann. Eine weitere Einschränkung besteht darin, dass die beiden Schalter nur gemeinsam geschaltet werden können. Somit ergibt sich im Eingangskreis ein Strom, dessen Richtung sich ständig ändert. In weiterer Folge resultiert daraus der große Kondensator C_1 mit $220mF$. Ein zusätzlicher Nachteil des aktuellen Leistungsteils besteht darin, dass die im Bremsmagneten gespeicherte Energie direkt in die Versorgungsleitung zurückgeführt wird. Beim Nichtvorhandensein eines Akkumulators kann es dadurch zu einer Überspannung in der Versorgung kommen.

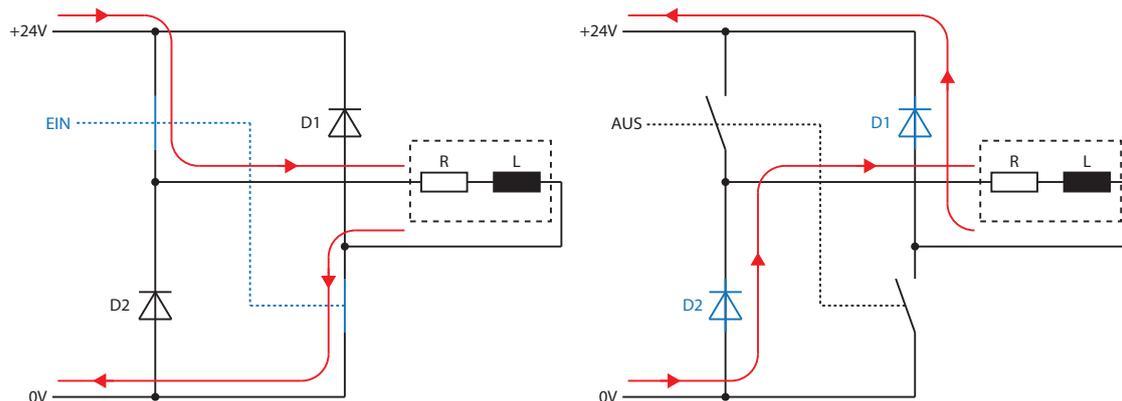


Abbildung 1.2: Altes Leistungsteil - möglicher Stromfluss

Die momentane Sicherheitsabschaltung soll gewährleisten, dass bei stillstehender Seilbahn und beim Versagen der Ausgangsstufe die Betriebsbremse sicher geschlossen bleibt. Durch das Einfügen eines Leistungsschützes direkt vor dem Magneten würde es beim Schalten während eines Stromflusses zu erheblichen Überspannungen kommen. Dies würde zur Zerstörung der Kontakte führen. Aus diesem Grund sind zusätzlich Varistoren eingefügt.

Deutlich wird, dass die momentane Systemlösung einen erheblichen Verkabelungsaufwand zur Folge hat, da die Komponenten alle getrennt angeordnet sind. Die neue Geräteentwicklung soll zusammengefasst folgende Verbesserungen mit sich bringen:

- Integration der Betriebsbremsensteuerung in einem Gerät
- Verringerung des Stromrippels durch den Bremsmagneten (PI-Regler)
- Keine Rückspeisung in die Versorgungsleitung
- Vermeidung des großen Stützkondensators

2 Grundlagen

2.1 Bremskonzept

Das nachfolgend beschriebene Konzept baut auf das von Leitner Technologies eingesetzte Bremssystem auf. Es entspricht den Forderungen der EN 13223 (Sicherheitsanforderungen für Seilbahnen für den Personenverkehr - Antriebe und weitere mechanische Einrichtungen).

2.1.1 Bremseinrichtungen

Grundsätzlich gibt es bei jeder Seilbahn drei voneinander unabhängige Bremssysteme:

- Motorbremse
- Betriebsbremse
- Sicherheitsbremse

Bei einem regulären Anhalten der Anlage erfolgt die gewünschte Verzögerung direkt über die Geschwindigkeitsvorgabe des Motors. Dabei wird die bei der Bremsung entstehende Energie über den Stromrichter in das Versorgungsnetz abgegeben. Im Falle einer Motorbremsung kann der Energiefluss in beide Richtungen erfolgen. Somit wird bei Verwendung dieses Bremssystems die geforderte Geschwindigkeitsrampe am genauesten eingehalten. [12],[13]



Abbildung 2.1: Betriebsbremse auf der Antriebswelle [1]

Die Betriebsbremse befindet sich auf der Antriebswelle zwischen Motor und Getriebe. Sie ist im Gegensatz zur Motorbremse eine rein passive Bremsvorrichtung. Die Verzögerung erfolgt mechanisch, d.h. die Energie wird in Wärme umgesetzt. Aufgrund der jeweiligen Spezifikationen einer Anlage können mehrere gekoppelte als auch voneinander unabhängige Bremszangen vorhanden sein. Die Zangen werden über Federkraft geschlossen gehalten. Zum Öffnen der

Bremseinrichtung wird Kraft über einen Hubmagneten aufgebracht. Die dabei erzeugte Kraftwirkung ist quadratisch proportional zum Strom durch die Spule des Magneten. Durch das Variieren des Stroms kann eine gewisse Bremskraft vorgegeben werden (siehe Kapitel 2.2.1). Die Abnutzung der Backen und der aktuelle Öffnungszustand der Betriebsbremse werden über Endschalter erfasst. [12],[13]



Abbildung 2.2: Der Hubmagnet der Betriebsbremse [1]

Die Sicherheitsbremse ist eine rein mechanische, unregelte Bremseinrichtung. Sie befindet sich direkt auf der Seilscheibe der Anlage und wird über einen Hydraulikzylinder offen gehalten. Die Schließung erfolgt per Federkraft. Im Gegensatz zur Betriebsbremse wird die Sicherheitsbremse bei einem regulären Halt nicht geschlossen. Auch für diese Bremseinrichtung ist eine Stellungsüberwachung und eine Überwachung für die Abnutzung der Bremsbacken vorhanden. Die Anzahl der Sicherheitsbremsen kann aufgrund der geforderten Bremskraft von Anlage zu Anlage variieren. [12],[13]



Abbildung 2.3: Sicherheitsbremse auf der Seilscheibe [1]

2.1.2 Ansprechen der einzelnen Bremssysteme

Für das Anhalten einer Seilbahn gibt es im Normalfall vier unterschiedliche HALT-Befehle:

- HALT
- NOTHALT (NH-EH)
- NOTHALT Betriebsbremse (NH-BB)
- NOTHALT Sicherheitsbremse (NH-SB)

Die verschiedenen Halt-Sequenzen werden einerseits über Stoptasten andererseits von verschiedenen Überwachungseinrichtungen aktiviert. Jedem Stop-Befehl ist eine Bremseinrichtung mit entsprechender Verzögerung zugeordnet. Zu berücksichtigen ist, dass die angeführten Stop-Sequenzen laut Priorität gestaffelt sind. Tritt während der Ausführung eines Halts ein Halt höherer Priorität auf, so wird dieser ausgeführt. Grundsätzlich gibt es eine flache ($-0.5m/s^2$) und eine steile ($-1m/s^2$) Verzögerungsrampe. Die in Klammern angeführten Werte für die Verzögerung sind dabei üblich. Unter Umständen können aber auch andere Parameter für das Anhalten der Seilbahn vorgegeben sein. [12]

Im Allgemeinen existiert ein „altes“ und ein „neues“ Bremskonzept, wobei beide Systeme Anwendung finden. Der Unterschied liegt in der Dimensionierung der Betriebsbremse. Laut „altem“ Konzept ist die genannte Bremseinrichtung so ausgelegt, dass sie für sich 100% der gesamten Bremskraft aufbringen kann, d.h. das Einhalten der steilen Bremsrampe kann bereits durch das alleinige Einwirken der Betriebsbremse erreicht werden.

Im Gegensatz dazu bringt die Betriebsbremse entsprechend dem „neuen“ Bremskonzept nur mehr 50% der Kraftwirkung auf. In weiterer Folge kann dadurch ein schnelles Verlangsamens der Seilbahn allein durch das Aktivieren der Betriebsbremse nicht garantiert werden. Das Bremssystem ist jedoch so dimensioniert, dass die flache Verzögerungsrampe bei maximaler Bremslast (volle Last Richtung Tal) sicher eingehalten wird.

Die Sicherheitsbremse besitzt in beiden Systemen eine Bremskraft von 50%. Das bedeutet, dass die für einen Halt mit Sicherheitsbremse (NH-SB) vorgegebene steile Verzögerungsrampe (siehe Tabelle 1 und 2) nur durch das Auslösen von Betriebs- und Sicherheitsbremse zuverlässig erreicht werden kann. Das „neue“ Bremskonzept hat den Vorteil, dass die Gefahr der Überbremsung deutlich geringer ist. Ein gleichzeitiges, unregelmäßiges Einfallen beider mechanischen Bremsen ist in Bezug auf die große Bremswirkung der Betriebsbremse, vor allem beim „alten“ Konzept, tunlichst zu vermeiden.[12],[13]

Für einen HALT oder einen NOTHALT erfolgt die jeweilige Bremsung über den Motor der Anlage, wobei sich eine flache bzw. steile Bremsrampe ergibt. Der entsprechende Geschwindigkeitssollwert wird direkt vom Hochlaufgeber des Stromrichters generiert. Für einen elektrischen Halt wird beim Einleiten der Bremsung der Strom durch die Betriebsbremse abgesenkt. Somit befindet sich diese in „Lauerstellung“. Damit wird ein schnelles Eingreifen der

Befehl	Motor	Betriebsbremse	Sicherheitsbremse	Verzögerung	Kommentar
HALT	geregelt	in Lauerstellung	offen	flache Rampe	Betriebsbremse schließt bei Stillstand
NH-EH	geregelt	in Lauerstellung	offen	steile Rampe	Betriebsbremse schließt bei Stillstand
NH-BB	weggeschaltet	geregelt ¹	offen	steile Rampe	Betriebsbremse schließt bei Stillstand
NH-SB	weggeschaltet	geregelt ²	geschlossen ²	steile Rampe	beide Bremssysteme bei Stillstand geschlossen

¹ 100% der gesamten Bremskraft - die steile Verzögerungsrampe kann allein durch das Auslösen der Betriebsbremse erreicht werden.

² Maximal 50% der Bremskraft kann durch die Sicherheitsbremse aufgebracht werden. Erst durch die Mithilfe der Betriebsbremse kann die geforderte steile Bremsrampe sicher erreicht werden.

Tabelle 1: Ansprechen der Bremssysteme laut „altem“ Bremskonzept [13]

Befehl	Motor	Betriebsbremse	Sicherheitsbremse	Verzögerung	Kommentar
HALT	geregelt	in Lauerstellung	offen	flache Rampe	Betriebsbremse schließt bei Stillstand
NH-EH	geregelt	in Lauerstellung	offen	steile Rampe	Betriebsbremse schließt bei Stillstand
NH-BB	weggeschaltet	geregelt ¹	offen	flache Rampe	Betriebsbremse schließt bei Stillstand
NH-SB	weggeschaltet	geregelt ²	geschlossen ²	steile Rampe	beide Bremssysteme bei Stillstand geschlossen

¹ 50% der gesamten Bremskraft - die flache Verzögerungsrampe muss bei maximaler Bremslast (volle Last Richtung Tal) eingehalten werden.

² Beide Bremssysteme aktiv \Rightarrow 100% Bremskraft. Erst dadurch wird es möglich die steile Bremsrampe sicher einzuhalten.

Tabelle 2: Ansprechen der Bremssysteme laut „neuem“ Bremskonzept [13]

Bremse bei Nichteinhaltung der geforderten Verzögerungsrampe sicher gestellt. Nach dem Erreichen der Mindestgeschwindigkeit wird die Betriebsbremse stromlos geschaltet, weiters wird der Hauptstromkreis zum Stromrichter unterbrochen.

Während des Bremsvorgangs wird die Verzögerung überwacht. Dabei erzeugt eine Sicherheits-SPS eine zur Sollgeschwindigkeit mit Offset versehene Rampe. Überschreitet der Geschwindigkeitswert diese Rampe, d.h. die geforderte Verzögerung wird nicht eingehalten, so wird die Versorgung zum Antrieb getrennt. Weiters wird ein Halt höherer Priorität ausgelöst. Die Staffelung der einzelnen Haltsequenzen ist dabei vom angewandten Bremskonzept abhängig. Beim „alten“ System folgt auf einen HALT ein NOTHALT (NH-EH) und weiter ein Halt mit Betriebsbremse (NH-BB). Findet das „neue“ Konzept Anwendung, so wird beim Ansprechen der Verzögerungsüberwachung für einen HALT die Betriebsbremse ausgelöst (NH-BB). Auf einen NOTHALT folgt die Aktivierung der Sicherheitsbremse (NH-SB). Das unterschiedliche Ansprechen der Bremsysteme in Bezug auf das angewandte Bremskonzept ergibt sich aufgrund der verschiedenen Verzögerungsrampen (vergleiche Tabelle 1 und 2). [12],[13]

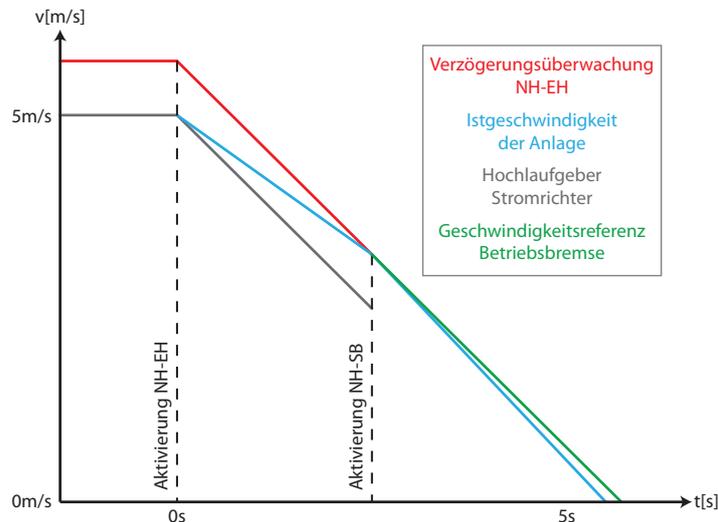


Abbildung 2.4: NH-EH - Ansprechen der Verzögerungsüberwachung („neues Konzept“)

Eine Verzögerung der Anlage mittels Betriebsbremse wird im Normalfall dann ausgeführt, wenn es zu einem Fehler des Antriebs (z.B. Ausfall des Stromrichters) bzw. einem unvorhersehbaren Einfallen der Betriebsbremse kommt. Dabei wird der Antrieb deaktiviert. Die Bremsseinheit erzeugt ausgehend von der momentanen Istgeschwindigkeit eine Rampe für die Verzögerung der Seilbahn (flach oder steil - je nach Bremskonzept). Der Geschwindigkeitsregler versucht daraufhin, mittels Anpassung des Stroms durch den Bremsmagneten die geforderte Sollverzögerung einzuhalten. Bei Erreichen der Mindestgeschwindigkeit wird die Bremsseinrichtung endgültig geschlossen.

Auch für die Betriebsbremse wird die geforderte Verzögerung überwacht. Wie beim elektrischen Halt berechnet eine Sicherheits-CPU eine mit Offset überlagerte Rampe. Wird diese überschritten, fällt die Sicherheitsbremse ein. Die Betriebsbremse bleibt weiterhin geregelt und wird erst nach Stillstand der Anlage stromlos geschaltet. [12],[13]

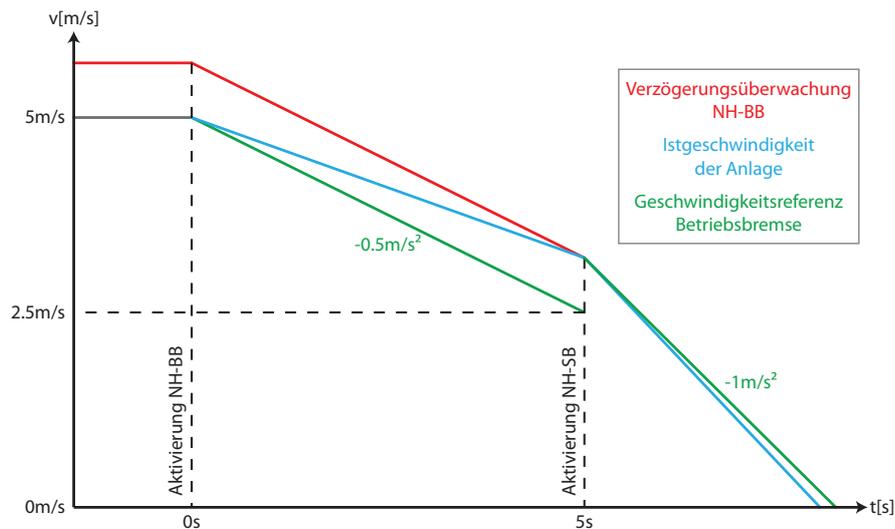


Abbildung 2.5: NH-BB - Ansprechen der Verzögerungsüberwachung („neues Konzept“)

Ein Halt mittels Sicherheitsbremse wird immer dann ausgeführt, wenn eine Überwachungseinrichtung auf einen Bruch im Antriebsstrang schließen lässt (z.B. Differenzgeschwindigkeit Motor-/Stationsencoder). In weiterer Folge wird der Antrieb deaktiviert und die Sicherheitsbremse ausgelöst.

Eine direkte Verzögerungsüberwachung für die Sicherheitsbremse gibt es nicht. Allerdings wird bei einem Halt mit Sicherheitsbremse auch die Betriebsbremse mit steiler Verzögerungsrampe aktiviert. Wenn das Einfallen der Sicherheitsbremse nicht die gewünschte Verzögerung ergibt, wirkt die Betriebsbremse mit zusätzlicher Bremskraft. Dadurch wird ein Einhalten der Rampe garantiert. Nach dem Stillstand der Anlage sind beide Bremseinrichtungen geschlossen. [12],[13]

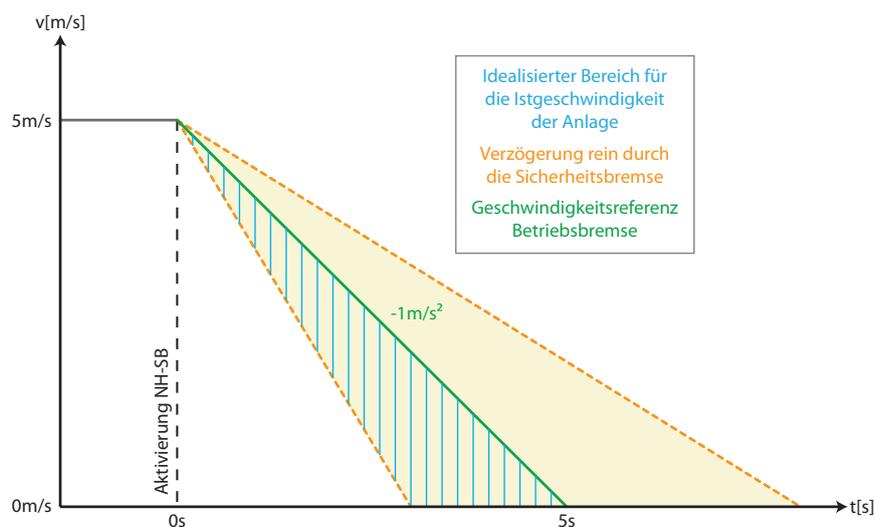


Abbildung 2.6: Ansprechen der Sicherheitsbremse

Anmerkung: Die Sicherheitsbremse kann zusätzlich über ein Handventil mechanisch ausgelöst werden. Dies garantiert eine Bremsung beim Versagen der Steuerung.

2.1.3 Einbindung der Betriebsbremsensteuerung in das Gesamtsystem

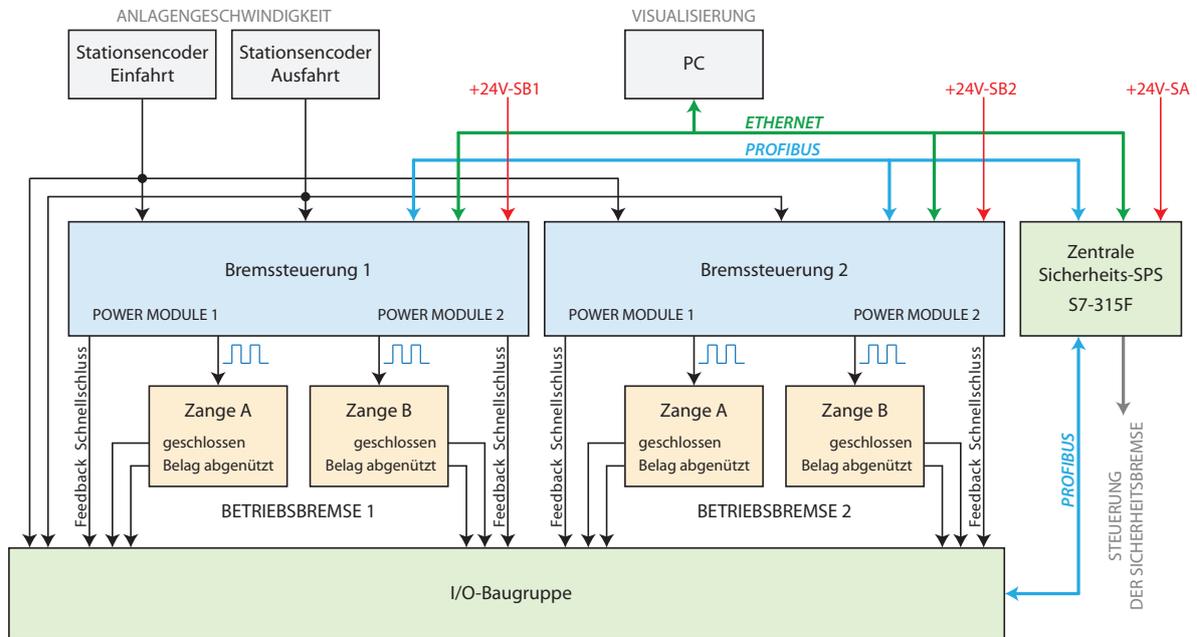


Abbildung 2.7: Einbindung der Betriebsbremsensteuerung (mit 4 Bremszangen)

Aus Abbildung 2.7 geht die Einbindung der entwickelten Bremssteuerung hervor. Dabei wird eine Ansteuerung von vier Bremszangen aufgezeigt. Die Anzahl der Bremsen hängt von den Gegebenheiten der jeweiligen Anlage (z.B. dem Gelände) ab. Zu berücksichtigen ist, dass eine Überbremsung, d.h. ein gleichzeitiges, unregelmäßiges Einfallen aller Bremsysteme, unbedingt zu vermeiden ist. Dazu ist eine strikte Trennung der Versorgungskreise von Betriebs- und Sicherheitsbremse vorgesehen. Beim Vorhandensein von zwei unabhängigen Betriebsbremsen ist eine zusätzliche Abkoppelung der Betriebsspannungen erforderlich.

Die Sicherheitsbremse wird von der zentralen Sicherheits-SPS gesteuert. Ein Ausfall derselben führt zum Schließen des genannten Bremsystems. Für diesen Fall gilt der selbe Ablauf wie bei einem „NOTHALT mit Sicherheitsbremse“. Die Betriebsbremsensteuerungen greifen geregelt in den Bremsvorgang ein und die jeweiligen Zangen werden erst nach Unterschreiten der Mindestgeschwindigkeit vollständig geschlossen. Für den Ausfall der Profibus-Kommunikation zur jeweiligen Bremssteuerung gilt das selbe Prozedere - geregelter Einfall der jeweiligen Bremszange mit schneller Rampe.

Ein unregelmäßiges Schließen der Betriebsbremsen kann sich also nicht durch den Ausfall eines externen Systems ergeben - die jeweilige Bremssteuerung arbeitet hierbei autonom weiter. Auch das Auftreten eines Haltbefehls kann immer nur eine geregelte Bremsung auslösen. Bei einem „NOTHALT mit Betriebsbremse“ (NH-BB) hängt die Verzögerung vom entsprechenden Bremskonzept ab. Für

einen „NOTHALT mit Sicherheitsbremse“ (NH-SB) oder beim Ausfall einer Systemeinheit folgt eine steile Sollrampe. [12],[14]

Nun gilt es noch das Auftreten eines Fehlers in der Bremssteuerung zu betrachten. Die Zangen der Betriebsbremse werden von der zentralen Sicherheitssteuerung überwacht. Dabei wird sowohl der aktuelle Öffnungszustand als auch die Abnutzung der Bremsbeläge über Endschalter kontrolliert. Die Kontakte der Endschalter sind so gewählt, dass im Falle eines Leiterbruchs ein Fehler detektiert wird. Des Weiteren wird für jedes Leistungsmodul der resultierende Spannungspegel der Sicherheitsabschaltung rückgelesen. Nach einem Bremsvorgang bzw. beim Unterschreiten der Mindestgeschwindigkeit muss die jeweilige Bremsenheit die Versorgung zur Ausgangsstufe trennen. Ist dies nicht der Fall, so erkennt die Sicherheits-SPS einen Fehler und schließt die Sicherheitsbremse. Somit ist ein sicherer Stillstand der Anlage gewährleistet.

Für Fehler, die während des Betriebs der Seilbahn zu einem plötzlichen Einfallen der Betriebsbremse führen, wird ein „NOTHALT mit Betriebsbremse“ (NH-BB) ausgelöst. Dies führt in erster Linie dazu, dass der Antrieb der Anlage abgeschaltet wird. Weiters wird die Verzögerungsüberwachung für die Betriebsbremse aktiv. Sollte die vorgesehene Verzögerung nicht eingehalten werden, so wird die Sicherheitsbremse ausgelöst.

Ein sofortiges Rufen der Sicherheitsbremse bei einem unkontrollierten Einfallen der Betriebsbremse wäre kontraproduktiv - dies würde die Gefahr einer Überbremsung mit sich bringen.

Auch der Ausfall des Profibussystems muss in der zentralen Sicherheits-SPS zu einem „NOTHALT mit Betriebsbremse“ führen. Das Versagen einer Steuerung hat, neben dem unregelmäßigen Einfallen der jeweiligen Betriebsbremse, auch einen Ausfall der Kommunikation zur Folge. Würde dabei ein „NOTHALT mit Sicherheitsbremse“ detektiert, könnte dies ebenso zur Überbremsung führen. [12],[14]

Für die Einleitung eines geregelten Bremsvorgangs mittels Betriebsbremse ist eine funktionierende Geschwindigkeitsmessung von Bedeutung. Dazu befinden sich an der Ein- bzw. Ausfahrt des Stationsumlaufs digitale Drehzahlgeber (Quadratur-Encoder). Die verwendeten Encoder liefern pro Umdrehung 1024 Impulse und erfassen über eine Seilrolle mit einem Durchmesser von 55cm den zurückgelegten Weg des Zugseils ($1m \hat{=} 592$ Impulsen). In weiterer Folge ergibt sich daraus die Geschwindigkeit der Seilbahn. Durch die Auswertung der beiden Encodersignale (pro Drehzahlgeber) und die Berücksichtigung von positiver als auch negativer Flanke zur Wegmessung („4-fach-Auswertung“) ergibt sich eine höhere Auflösung.

$$\Delta s = \frac{\pi \cdot d}{S \cdot 4} = \frac{\pi \cdot 550mm}{1024 \cdot 4} = 0.42184mm \text{ (Weg pro Zähleränderung)} \quad (2.1)$$

Durch die Auswertung der Flankenanzahl über eine konstante Zeiteinheit (Abtastzeit T von

38ms) ergibt sich die Anlagengeschwindigkeit.

$$v = \text{Zähleränderung} \cdot \frac{\Delta s}{T} = (z_k - z_{k-1}) \cdot \frac{0.00042184m}{0.038s} = (z_k - z_{k-1}) \cdot 0.0111012m/s \quad (2.2)$$

Für gewählte Abtastrate von 38ms folgt ein maximaler Fehler Δv von 0.0111m/s.

$$\Delta v = \frac{\Delta s}{T} = \frac{0.00042184m}{0.038s} = 0.0111m/s \quad (2.3)$$

Die zwei digitalen Drehzahlgeber werden getrennt versorgt und sind somit voneinander unabhängig. Damit ist gewährleistet, dass bei Ausfall eines Encoders trotzdem eine geregelte Bremsung eingeleitet werden kann. Dabei wird zur Berechnung der aktuelle Istgeschwindigkeit der größere Messwert der beiden Geber verwendet. Zugleich meldet das Bremssystem bei zu großer Geschwindigkeitsdifferenz einen Fehler zurück. Somit kann der Ausfall eines Encoders zu keiner Überverzögerung der Seilbahn führen. [12],[14]

Beschreibung	Anlagen- geschwindigkeit	Zähleränderung über T
Mindestgeschwindigkeit	0.1m/s	9
Nominalgeschwindigkeit Sessellifte	5m/s	450
Nominalgeschwindigkeit Kabinenbahnen	6m/s	540

Tabelle 3: Überblick Geschwindigkeitsmessung - Zähleränderung über $T = 38ms$

Wie in Abbildung 2.7 ersichtlich, erfolgt die Kommunikation zwischen der zentralen Sicherheitssteuerung und den Bremsseinheiten über PROFIBUS. Dabei ist die SPS das Mastersystem, das Daten mit den Slaves austauscht. Zwischen dem jeweiligen Bremssystem und der zentralen CPU werden derzeit ein Steuerwort und ein Statuswort per Bus übertragen. Die Zuordnung der einzelnen Bits geht aus Tabelle 4 hervor. Das entwickelte Gerät unterstützt zur Zeit nur einen zyklischen Datenaustausch (PROFIBUS DP-V0). Das Übertragen von Parametern über den PROFIBUS ist somit nicht sinnvoll. Diese müssten nämlich zyklisch gesendet werden, was den Bus unnötig belasten würde. Abhilfe schafft die Verwendung von PROFIBUS DP-V2. Diese Variante unterstützt auch die azyklische Übertragung von Daten. Aufgrund der hohen Lizenzkosten wurde dieses Protokoll jedoch nicht implementiert.

Zusätzlich erfolgt eine Kommunikation mit einem oder mehreren PCs. Der Datenaustausch findet dabei über Ethernet statt, als Protokoll wird UDP verwendet. Über die Computerverbindung können verschiedene Parameter des Bremssystems verändert werden. Weiters werden mehrere Statuswörter von der jeweiligen Bremsseinheit zum PC übertragen. Damit wird z.B. die Anzeige der aktuellen Anlagen-Geschwindigkeit als auch des Stroms durch den Magneten möglich. Ein Austausch des aktuellen Status erfolgt zyklisch alle 100ms. Parameter werden ausschließlich bei deren Änderung vom PC an die Bremsseinheit übermittelt. Die einzelnen Fließkommawerte werden im Datenformat „float32“ gesendet, für Statusbits erfolgt eine Übertragung per „uint32“. Tabelle 5 gibt einen Überblick über die per Ethernet ausgetauschten Datenwörter.

Wort	Bit	Signal	Beschreibung
EW0	0	E_Start_Stop_SB	NOTHALT mit Betriebsbremse (NH-BB)
	1	E_Start_Stop_MB	NOTHALT mit Motor (HALT oder NH-EH)
	2	E_Slow_Ramp	Schnelle/langsame Verzögerung
	3	E_Reset	Rücksetzen von Fehlern
	4	E_Manual_Open	Manuelles Öffnen sofern Testmodus aktiv
	5	E_Test_Enable	Aktivierung des Testmodus
	6	E_Parameter_Enable	Systemparameter dürfen verändert werden
	7-15	-	Frei
AW0	0	AN_Stop	Fehler in Bremssteuerung detektiert
	1-15	-	Frei

Tabelle 4: Datenaustausch zwischen SPS und Bremssystem über PROFIBUS

Wort	Beschreibung	Einheit
Parameter (PC → Bremssystem)		
EDW0	Modulierungsstrom nach Öffnen der Betriebsbremse (100%)	[A]
EDW1	Modulierungsstrom für Motorbremsung (Lauerstellung)	[A]
EDW2	Max. positive Stromstellgröße des Geschwindigkeitsreglers	[A]
EDW3	Zeitdauer Start-Verzögerung beim Öffnen	[s]
EDW4	Mindestgeschwindigkeit Betriebsbremse	[m/s]
EDW5	P-Anteil Geschwindigkeitsregler (K_p)	
EDW6	Nachstellzeit Geschwindigkeitsregler (T_I)	[s]
EDW7	Bremsverzögerung Rampe 1 (steil)	[m/s ²]
EDW8	Bremsverzögerung Rampe 2 (normal)	[m/s ²]
Statuswerte (Bremssystem → PC)		
ADW0	Strom Zange 1	[A]
ADW1	Strom Zange 2	[A]
ADW2	Referenzsignal Stromregler	[A]
ADW3	Geschwindigkeit Anlage	[m/s]
ADW4	Geschwindigkeit Encoder 1	[m/s]
ADW5	Geschwindigkeit Encoder 2	[m/s]
ADW6	Referenzsignal Geschwindigkeitsregler (Rampe)	[m/s]
ADW7	Statuswort (32bit)	

Tabelle 5: Datenaustausch zwischen PC und Bremssystem über UDP

Es wird deutlich, dass bei dem erläuterten Konzept zur Einbindung der entwickelten Bremssteuerung zwei Bussysteme (Ethernet und PROFIBUS) zum Gerät hin benötigt werden. Abhilfe könnte eine Implementierung von PROFIBUS-DP-V2 schaffen. Parameter würden somit vom PC an die zentrale SPS gesendet und weiter über Profibus an das jeweilige Bremsystem übertragen. Die Statuswörter der Bremsenheiten müssten zyklisch an die zentrale Steuerung gesendet werden, welche sie per Ethernetschnittstelle an den betreffenden Computer übermittelt.

Eine elegantere Variante wäre die Verwendung von PROFINET. Dabei handelt es sich um ein industrielles Ethernetsystem, welches sowohl eine sichere Kommunikation zwischen dem zentralen Steuerungssystem (SPS) als auch einen direkten Datenaustausch mit den PCs unterstützt. Für eine Weiterentwicklung des realisierten Prototyps sollte die Implementierung dieses Interface unbedingt in Betracht gezogen werden.

2.2 Regelung des Bremsmagneten

Für den Hubmagneten gilt es ein geeignetes Stellglied zu entwickeln und darüber hinaus einen darauf aufbauenden Stromregler zu implementieren. Sofern die Betriebsbremse geschlossen ist, wird über den eingestellten Strom die Bremskraft der jeweiligen Zange bestimmt. Im Allgemeinen gelten für den Bremsmagneten zwei Betriebszustände - geöffnete oder geschlossene Zange. Vereinfacht lässt sich der elektrische Kreis eines Hubmagneten durch einen Wirkwiderstand und eine Induktivität darstellen. Die Induktivität ist dabei von der jeweiligen Position des Ankers im magnetischen Kreis abhängig. [15]

$$u = R_{Spule} \cdot i + \frac{d(i \cdot L(x))}{dt} = R_{Spule} \cdot i + L(x) \cdot \frac{di}{dt} + i \cdot \frac{dL}{dt} \quad (2.4)$$

Sofern sich der Anker nicht bewegt, ist der letzte Term von Gleichung 2.4 Null. Unter der gegebenen Voraussetzung kann der Hubmagnet (für die Stromregelung) als reines PT1-Glied aufgefasst werden. Bei der Dimensionierung des Regelkreises ist drauf zu achten, dass sich die Parameter der Strecke mit dem jeweiligen Öffnungszustand der Bremse ändern. Für die stationären Positionen, geschlossene bzw. offene Bremszange, muss der Regelkreis auf jeden Fall stabil sein. Für den Bremsmagneten gelten folgende Induktivitätswerte:

- geschlossene Bremse: $L_{geschlossen} \approx 200mH$
- offene Bremse: $L_{offen} \approx 18mH$

Der nominelle Wirkwiderstand der Spule ist mit 0.775Ω bemessen.

Mit den gegebenen Werten kann die minimale Abtastrate abgeschätzt werden. Die Anstiegszeit t_r eines PT1-Gliedes kann mit $2 \cdot \tau$ angegeben werden. [2]

$$T_d < \frac{t_r}{10} = \frac{2 \cdot \tau}{10} = \frac{2 \cdot \frac{L}{R}}{10} = \frac{2 \cdot \frac{18mH}{0.775\Omega}}{10} = 4.6ms \quad (2.5)$$

Die Spannung für den Hubmagneten wird über eine PWM erzeugt. Laut Heuristik soll die Periodendauer der PWM mindestens ein Zehntel der maximal möglichen Abtastdauer betragen. [2]

$$T_{PWM} < \frac{T_{dmax}}{10} = \frac{4.6ms}{10} = 460\mu s \quad (2.6)$$

Um den Ausgangsstromrippel klein zu halten, wird eine Ausgangsfrequenz von ca. $10kHz$ angestrebt. Durch die Verwendung einer symmetrischen PWM liegt die eigentliche Ausgabe-frequenz bei der Hälfte. Des Weiteren soll für die DA-Umsetzung eine Auflösung von 12bit (+Vorzeichen) erzielt werden. Daraus ergibt sich die gewählte Periodendauer von $227\mu s$ und in weiterer Folge die Abtastfrequenz von $4.395kHz$.

Zur Unterdrückung von Aliasing ist ein Besselfilter 2. Ordnung mit einer Grenzfrequenz f_g von $1kHz$ vorgesehen. Dabei ergibt sich für den Filter die angeführte Übertragungsfunktion (Realisierung des Tiefpassfilters siehe Kapitel 3.3.4):

$$F_i(s) = \frac{1}{1 + 22 \cdot 10^{-5}s + 14.52 \cdot 10^{-9}s^2} \quad (2.7)$$

Für die stationären Zustände des Hubmagneten kann folgende Übertragungsfunktion angegeben werden:

$$G(s) = \frac{i_L(s)}{u(s)} = \frac{1}{s \cdot L(x) + R_{Spule}} \quad (2.8)$$

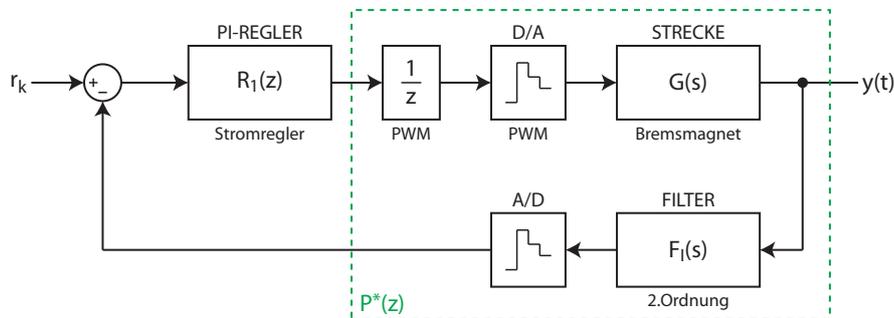


Abbildung 2.8: Regelkreis Stromregler

Zur Dimensionierung des Reglers werden zunächst die Strecke und der Filter im „s-Bereich“ zusammengefasst. Anschließend erfolgt eine Transformation ins Zeitdiskrete. Weiters ist der Term z^{-1} für die PWM-Modulation zu berücksichtigen. $P^*(z)$ ist somit die eigentliche Strecke, die der zeitdiskrete Regler $R_1(z)$ wahrnimmt. [16],[17]

$$P^*(z) = \frac{1}{z} \cdot \frac{z-1}{z} \cdot \mathcal{Z} \left\{ \frac{G(s) \cdot F_i(s)}{s} \right\} \quad (2.9)$$

Damit das Frequenzkennlinienverfahren zur Bestimmung der Reglerparameter Anwendung finden kann, muss die Strecke mittels bilinearer Transformation in den „q-Bereich“ umge-

rechnet werden. [16]

$$P^\#(q) = P^*(z) \Big|_{z = \frac{1+q \cdot \frac{T_d}{2}}{1-q \cdot \frac{T_d}{2}}} \quad (2.10)$$

Für einen PI-Regler, der für die Regelung als geeignet erachtet wird, kann im „q-Bereich“ die nachfolgende Übertragungsfunktion angegeben werden. [17]

$$R^\#(q) = \frac{V_R \cdot \left(1 + \frac{q}{\Omega_Z}\right)}{q} \quad (2.11)$$

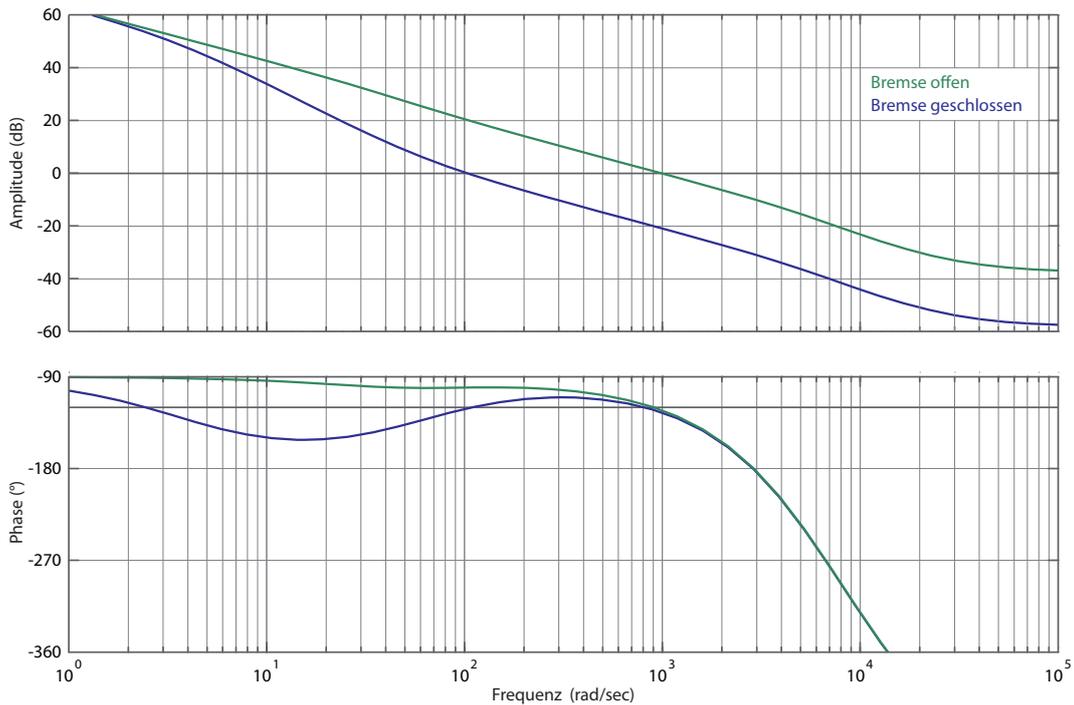


Abbildung 2.9: Bodediagramm des offenen Regelkreises $L^\#(q)$

Somit ergibt sich die Übertragungsfunktion des offenen Regelkreises. Die Parameter V_R und Ω_Z werden dahin gehend gewählt, dass bei offenem als auch geschlossenem Bremsmagneten eine Phasenreserve von ca. 60° vorliegt.

$$L^\#(q) = R^\#(q) \cdot P^\#(q) \quad (2.12)$$

Durch Transformation der ermittelten Übertragungsfunktion $R^\#(q)$ in den „z-Bereich“ ergeben sich folgende Parameter für den PI-Regler:

- Proportionalverstärkung $K_P = 18$
- Nachstellzeit $T_i = 17ms$

Der integrierte diskrete PI-Regler verfügt über eine Antiwindup-Maßnahme. Diese begrenzt den I-Anteil des Reglers, sofern die Stellgröße in die Begrenzung geht. Dadurch können

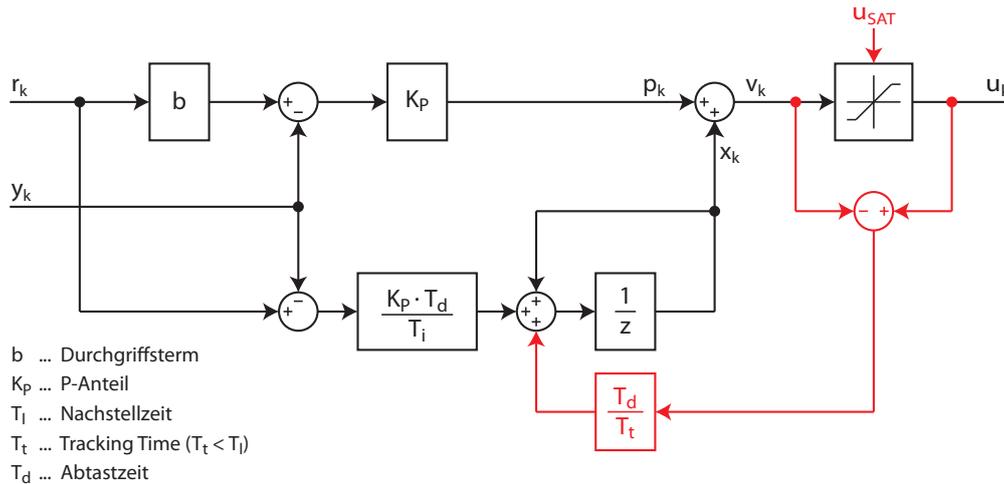
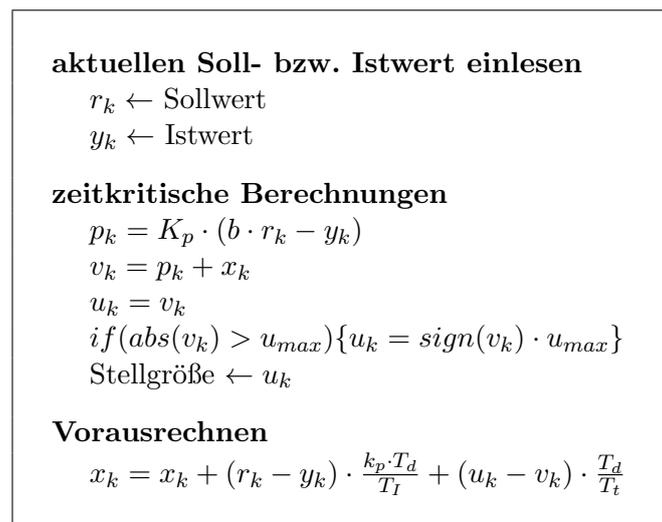


Abbildung 2.10: Diskrete Realisierung des PI-Reglers mit Antiwindup [2]

die Reglerparameter in der Praxis dynamischer bzw. aggressiver gewählt werden. Über die „Tracking Time“ lässt sich das Abdrehen des I-Anteils beeinflussen, dabei soll $T_t < T_i$ gewählt werden. Für den entworfenen Regler wird T_t mit $\frac{T_i}{5} = 3.4ms$ festgelegt. Der Regler selbst ist ein einfacher Algorithmus, der periodisch mit der eingestellten Abtastzeit ausgeführt wird. Die Implementierung der mathematischen Operationen erfolgt dabei direkt in Fließkommandarstellung. Der verwendete Mikrocontroller besitzt keine „floating point unit“, die Umsetzung der Kommazahlen erfolgt mittels Compiler. Nachteilig ist hierbei, dass zur Ausführung einer mathematischen Operation mehrere CPU-Zyklen (ca. 72 Takte) benötigt werden. Durch die hohe Taktrate von $72MHz$ stellt diese Tatsache jedoch kein Problem dar. Nachfolgend ist der implementierte Regelalgorithmus angeführt. Abbildung 2.10 zeigt das zugehörige Blockschaltbild. [2]



Wie aus dem Bodediagramm des offenen Regelkreises (siehe Abbildung 2.9) hervorgeht, könnte der Stromregler für den geschlossenen Bremsmagneten deutlich dynamischer ausge-

legt werden. Dazu müsste unter anderem ein größeres K_P für den Regler gewählt werden. Bei geöffneter Bremse würde sich dies jedoch negativ auf die Phasenreserve des Regelkreises auswirken. Eine Möglichkeit zur Optimierung der Dynamik für die jeweiligen stationären Positionen des Magneten wäre eine Umschaltung der Reglerparameter. Um sprunghafte Stellgrößenänderungen in Folge der Parameterumschaltung zu vermeiden, könnte ein PI-Regler mit „Bumpless-Transfer“ Verwendung finden. [2]

Anmerkung: Der Proportionalanteil des PI-Reglers K_P sollte im Allgemeinen nicht zu groß (< 40) gewählt werden, da dadurch das Messrauschen der Strommessung direkt verstärkt wird.

2.2.1 Einbindung und Ansteuerung des Stromreglers

Abbildung 2.11 zeigt die Einbindung des entworfenen Stromregelkreises in das Gesamtsystem. Die Vorgabe des Stromsollwertes erfolgt während eines Bremsvorgangs mit Betriebs- bzw. Sicherheitsbremse mittels eines überlagerten Geschwindigkeitsreglers. Für alle anderen Betriebszustände werden fixe bzw. parametrierbare Referenzwerte für den Strom durch den Bremsmagneten vorgegeben. Die Auswahl des jeweiligen Sollwertes erfolgt über die zentrale Steuerlogik. Im Stillstand der Seilbahn wird ein Wert von $0A$ (I_{NULL}) vorgegeben, somit ist die Bremse voll geschlossen. Beim Anfahren der Seilbahn muss die Bremse schnell geöffnet werden. Dazu wird für 5 Sekunden ein Strom von $35A$ (I_{MAX}) eingestellt. Nach Ablauf der Zeitspanne wird der Strom auf den parametrierten Haltestrom I_{HALTE} abgesenkt. Dieser Sollwert wird nun bis zum Eintreffen eines Stop-Befehls vorgegeben. Beim Auftreten eines HALT oder NOTHALT mittels Motorbremse wird der Referenzstrom weiter auf I_{LAUER} reduziert - die Bremse bleibt dabei noch geöffnet. Beim Unterschreiten der Mindestgeschwindigkeit v_{MIN} wird der Strom wieder auf $0A$ abgesenkt und die Bremse voll geschlossen. Der Parameter t_{START_Delay} ist optional. Über ihn kann eine zusätzliche Verzögerungszeit, vom Eintreffen des Startbefehls bis zum Öffnen der Betriebsbremse, eingefügt werden. [18]

Der Stromregelkreis als auch das Stellglied werden von einer Diagnoseeinheit überwacht. Dabei wird für die Sollwerte I_{NULL} , I_{HALTE} und I_{LAUER} die Regelabweichung nach einer vorgegeben Einregelzeit überprüft. Als Kontrolle wird nach Ablauf der Zeit t_{CHECK_Delay} , die Regeldifferenz über mehrere Abtastwerte gemittelt. Bei Überschreiten einer Schwelle von $\pm I_{TOL}$ wird ein Fehler ausgegeben. Getriggert wird die Diagnoseeinheit über die Steuerlogik. Somit werden sowohl Fehler des Regelkreises als auch der Leistungsstufe erkannt.

Für eine Bremsung mittels Betriebsbremse werden die Bremszangen geschlossen. Über den Strom wird anschließend die Bremskraft eingestellt. Dabei darf der Strom, der vom Geschwindigkeitsregler vorgegeben wird, nur soweit erhöht werden, dass die Bremszangen sicher geschlossen bleiben - also die Federkraft nicht überwunden wird. Dazu dient der Parameter I_{SAT} . Im Allgemeinen gilt für den geschlossenen Bremsmagneten:

$$F_{Brems} = F_{Feder} - F_{Magnetisch} = F_{Feder} - c_{geschlossen} \cdot i^2 \quad (2.13)$$

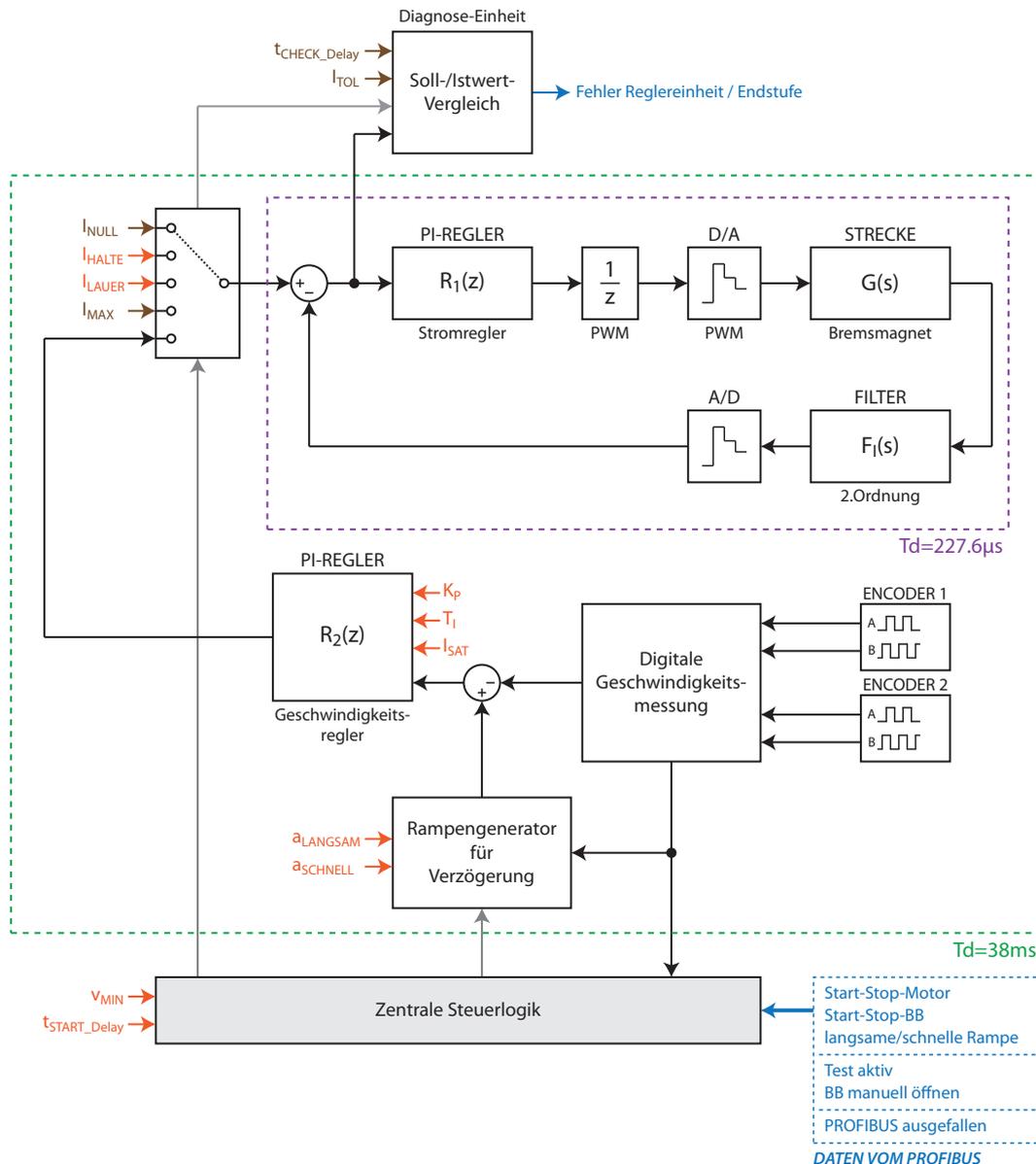


Abbildung 2.11: Übersicht des realisierten Regelkreises

Die Konstante c ist vom Aufbau des Hubmagneten abhängig. Sie wird von der Wicklungszahl, dem Luftspalt, dem ferromagnetischen Werkstoff usw. bestimmt. Die maximale Federkraft kann über die mechanische Spannung der Feder variiert werden. Aus diesem Grund sind sämtliche Stromparameter einstellbar. [15]

In diesem Zusammenhang ist zu erwähnen, dass die magnetische Kraft, die bei geschlossener Bremse aufgebracht werden kann, größer ist als jene bei offener Bremse. Damit gilt $c_{geschlossen} > c_{offen}$. Beim Betrieb des Magneten ist jedoch ein anderes Verhalten zu beobachten. Zum Öffnen der Bremse wird ein Strom größer $20A$ benötigt. Ein Schließen des Bremsmagneten ergibt sich erst durch das Absenken des Bremsstroms unter ca. $6A$ (je nach Federeinstellung). Dies würde der oben genannten Aussage bezüglich Kraftwirkung widersprechen. Erklären lässt sich diese Tatsache jedoch aufgrund der Veränderung der mechanischen

Hebelwirkung, je nach Öffnungszustand des Bremsmagneten. Deshalb gibt es auch nur zwei stationäre Positionen der Bremszangen.

Als Geschwindigkeitsregler ist von Seiten der Firma ein PI-Regler vorgegeben. Die Parameter K_P und T_i von Regler $R_2(z)$ beruhen dabei auf Erfahrungswerten. Für Seilbahnen, welche über ein Getriebe verfügen, liefert diese Art von Regler ein brauchbares Ergebnis. Für Direktantriebe zeigt sich sowohl die elektrische Ausführung der Betriebsbremse als auch die Verwendung eines PI-Reglers als ungeeignet. Die eigentliche Regelung der Geschwindigkeit ist nicht Teil dieser Arbeit, hier sei auf die Diplomarbeit „Modellbildung und Regelung der Betriebsbremse einer Liftanlage“ verwiesen (siehe [19]).

Die Generierung des Geschwindigkeitssollwertes erfolgt über einen Rampengenerator. Beim Auftreten eines Halts mittels Betriebs- oder Sicherheitsbremse wird die aktuelle Istgeschwindigkeit ausgewertet. Anschließend wird je nach Pegel an der Steuerleitung „schnelle/langsame Rampe“ eine Geschwindigkeitsreferenz über die Parameter $a_{SCHNELL}$ bzw. $a_{LANGSAM}$ erzeugt.

$$v_{REF_k} = |v_0| + a \cdot T_d \cdot k \text{ für } k = 0 \dots \left\lfloor \frac{|v_0|}{|a \cdot T_d|} \right\rfloor \quad (2.14)$$

Zu beachten ist, dass bei rückwärts laufender Anlage eine negative Geschwindigkeit vorliegt. Die Regeldifferenz wird aus diesem Grund über die Beträge der Geschwindigkeitswerte gebildet. Um das Ganze weiter zu vereinfachen, wird eine rein positive Verzögerungsrampe generiert. Der Ausgangswert der Rampe (v_0) wird aus dem Median der letzten drei Geschwindigkeitswerte vor Auftreten des Halts berechnet. Damit ist sichergestellt, dass trotz eines Messfehlers der Sollwert korrekt generiert wird.

$$e_k = |v_{REF_k}| - |v_{IST_k}| \quad (2.15)$$

3 Hardwarerealisierung

Im folgenden Abschnitt wird auf die Hardwareentwicklung des Prototypen eingegangen. Beim Schaltungsentwurf wird darauf geachtet, dass die Erstentwicklung des Geräts möglichst flexibel einsetzbar bzw. erweiterbar ist. In diesem Sinne steht zum Anschluss von zusätzlicher Peripherie eine I2C-Schnittstelle zur Verfügung. Zur Interaktion mit dem Benutzer ist eine RS232-Schnittstelle vorgesehen, an die z.B. ein Display angeschlossen werden kann. Des Weiteren sind die internen Spannungsversorgungen so ausgelegt, dass zusätzliche externe Module versorgt werden können. Da das Gerät in der industriellen Automatisierungstechnik Verwendung findet, werden sämtliche Schnittstellen laut Norm für *Speicherprogrammierbare Steuerungen - mit einer Versorgungsspannung von 24VDC* ausgeführt. Zusätzlich wird bei der Auswahl und Dimensionierung der Bauelemente ein Temperaturbereich von $-30...+60^{\circ}\text{C}$ angenommen. Beim Schaltungsentwurf wird weiters besonderes Augenmerk auf die elektromagnetische Verträglichkeit und die Störfestigkeit des Geräts gelegt.

Primäres Ziel dieser Arbeit ist es einen Prototypen zu entwickeln, der zur Steuerung der elektromagnetischen Betriebsbremse verwendet werden kann. In diesem Sinne wird ein Leistungsteil entworfen, welches zur Regelung des Bremsmagneten geeignet ist. Die Hardware desselben wird separat, d.h. auf einer eigenen Leiterplatte realisiert. Die Schnittstelle zur Steuerplatine ist dabei so definiert, dass man möglichst flexibel ist, was die Leistungsstufe betrifft. So kann z.B. für eine andere Anwendung eine der Aufgabenstellung entsprechende Endstufe entwickelt werden - eine große Modularität des System ist dadurch gewährleistet.

3.1 Allgemein

Dieses Kapitel soll einen kurzen Überblick über die für den Schaltungsentwurf zu beachtenden Belange liefern. Dabei wird vor allem auf EMV-Maßnahmen eingegangen, welche schon in der Planungsphase berücksichtigt werden können.

3.1.1 Relevante Normen für den Schaltungsentwurf

Das zu entwickelnde Gerät zur Steuerung der elektrischen Betriebsbremse kann grundsätzlich als „Mess-, Steuer- bzw. Regeleinheit“ aufgefasst werden. Damit fällt das Produkt unter die Norm EN 61326. Da die Steuerung in ein Automatisierungssystem integriert werden soll, ist es von Bedeutung, dass die Schnittstellen entsprechend ausgeführt sind. Somit werden Ein- bzw. Ausgänge nach der Norm für speicherprogrammierbare Steuerungen (EN 61131) realisiert. Die Entwicklung selbst ist jedoch nicht dieser Norm zuzuordnen.

Produktnormen:

- **Norm EN 61326-1:** Elektrische Mess-, Steuer-, Regel- und Laborgeräte - EMV-Anforderungen – Teil 1: Allgemeine Anforderungen
- **Norm EN 61131-2:** Speicherprogrammierbare Steuerungen – Teil 2: Betriebsmittelanforderungen und Prüfungen

Im Zusammenhang mit der elektromagnetischen Verträglichkeit ist es wichtig das Einsatzgebiet des Geräts zu definieren. Hierbei wird die ausschließliche Verwendung im Industriebereich spezifiziert. Damit ergeben sich für die Störaussendung höhere Grenzwerte, was sich vor allem in Bezug auf das Leistungsmodul als vorteilhaft erweist. In weitere Folge muss das Produkt jedoch auch eine größere Störfestigkeit aufweisen. Wichtig zu erwähnen ist auch die Tatsache, dass die Gerätemasse geerdet ist. Diese Vorgabe wirkt sich auf die Grenzwerte für die Störfestigkeit aus. Aufgrund der angeführten Spezifikationen liegen dem zu entwickelnden Gerät die nachfolgend aufgelisteten Fachgrundnormen zu Grunde. [20],[21]

Fachgrundnormen:

- **Norm EN 61000-6-2:** Elektromagnetische Verträglichkeit (EMV) – Teil 6-2: Fachgrundnormen - Störfestigkeit für Industriebereiche
- **Norm EN 61000-6-4:** Elektromagnetische Verträglichkeit (EMV) – Teil 6-4: Fachgrundnormen - Störaussendung für Industriebereiche

Der Norm EN 61000-6-2 sind zwei für den Schaltungsentwurf wichtige Werte zu entnehmen. Für die Stoßspannungsprüfung ($8/20\mu s$ -Impuls) gelten folgende Parameter:

- Versorgungsleitungen: Prüfung mit $2kV$ und 2Ω ($\Rightarrow 1kA$ Ableitstrom)
- Signalleitungen: Prüfung mit $1kV$ und 42Ω ($\Rightarrow 23.8A$ Ableitstrom)

Daraus ergeben sich die in Klammer angeführten Ableitströme. Für diese muss garantiert werden, dass an keinem elektronischen Bauteil die maximal zulässige Spannung überschritten wird.

Für die Prüfung des Produkts greifen wiederum entsprechende Normen. In ihnen ist vor allem beschrieben, wie die Messungen bzw. die jeweiligen Tests zu erfolgen haben. Weiters geht hervor, welche Grenzwerte bzw. Prüfspannungen einzuhalten sind. Die nachfolgend angeführte Liste soll einen Überblick über die zutreffenden Prüfnormen liefern. [20],[21]

Prüfnormen Störaussendung:

- **Norm EN 55011:** Industrielle, wissenschaftliche und medizinische Hochfrequenzgeräte (ISM-Geräte) - Funkstörungen - Grenzwerte und Messverfahren
- **Norm EN 55016-2-1:** Verfahren zur Messung der hochfrequenten Störaussendung (Funkstörungen) und Störfestigkeit - Messung der leitungsgeführten Störaussendung
- **Norm EN 55016-2-3:** Verfahren zur Messung der hochfrequenten Störaussendung (Funkstörungen) und Störfestigkeit - Messung der gestrahlten Störaussendung

Prüfnormen Störfestigkeit:

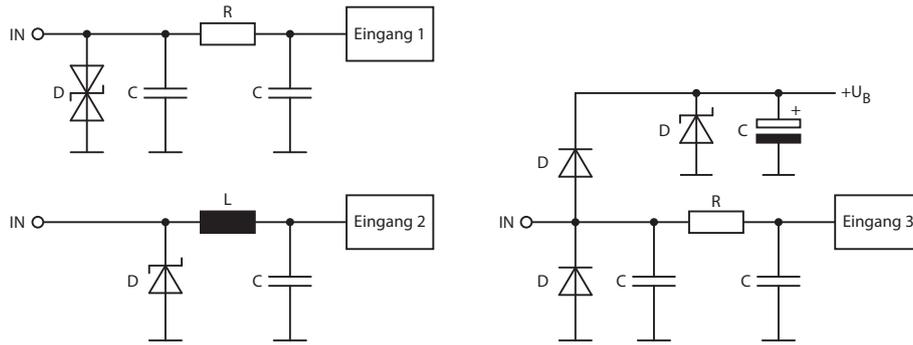
- **Norm EN 61000-4-2:** Prüfung der Störfestigkeit gegen die Entladung statischer Elektrizität (ESD)
- **Norm EN 61000-4-3:** Prüfung der Störfestigkeit gegen hochfrequente elektromagnetische Felder (HF-Felder, frei gestrahlt)
- **Norm EN 61000-4-4:** Prüf- und Messverfahren, Prüfungen der Störfestigkeit gegen schnelle transiente elektrische Störgrößen/Burst
- **Norm EN 61000-4-5:** Prüf- und Messverfahren, Prüfung der Störfestigkeit gegen Stoßspannung
- **Norm EN 61000-4-6:** Prüf- und Messverfahren, Leitungsgeführte Störgrößen, induziert durch hochfrequente Felder (HF-Felder, leitungsgeführt)
- **Norm EN 61000-4-8:** Prüf- und Messverfahren, Prüfung der Störfestigkeit gegen Magnetfelder mit energietechnischen Frequenzen EMV-Grundnorm

3.1.2 EMV Maßnahmen

Um die entsprechenden Grenzwerte für Störsicherheit als auch Störaussendung einhalten zu können, ist es bereits beim Schaltungsentwurf bzw. beim Platinenlayout wichtig gewisse Dinge zu beachten. Drei grundlegende Punkte in diesem Zusammenhang sind:

- Die Unterbringung des Geräts in einem Metallgehäuse, mit Filterung aller elektrischen Schnittstellen
- Die Verwendung einer 4-lagigen Leiterplatte mit Versorgungs- und Masselayer (sofern sich bei einer doppelseitigen Platine keine durchgehende Massefläche erzielen lässt)
- Eine sinnvoll gruppierte Anordnung der Bauelemente

Grundsätzlich muss jede von außen ins Gerät eingeführte Leitung gefiltert werden. Beim Einfügen von Filterschaltungen ist darauf zu achten, dass sich diese direkt am jeweiligen Ein- bzw. Ausgang befinden. Weiters hat die Anordnung möglichst nahe am Gehäuse zu erfolgen. Die Filter sollten sich dabei möglichst auf gleicher Höhe befinden. Damit werden kapazitive Kopplungen zwischen bereits gefilterten und nicht gefilterten Leitungen vermieden. Zum Abkoppeln von hochfrequenten Störungen werden „II-Filter“ eingesetzt. Zum Schutz vor Überspannungen sind an den jeweiligen Schnittstellen Suppressordioden angebracht. Diese leiten Spannungsspitzen direkt gegen das Gehäuse ab und schützen somit die nachfolgende Elektronik. Wichtig ist es auf der Platine eine möglichst gute Filtermasse zu erzielen. Für die verwendete 4-lagige Leiterplatte werden so gut wie möglich alle 4 Lagen im Bereich der Filter als Massefläche verwendet. Weiters werden die entsprechenden Masseanschlüsse der Filterbauelemente lokal durchkontaktiert, um jegliche Potentialverschiebungen zu vermeiden.



- ¹ „II-Filter“ aus R-C Kombination, positive/negative Eingangspegel durch Verwendung einer bidirektionalen Suppressordiode
- ² „II-Filter“ aus Ferrit und Kondensator, wobei die Kapazität der Diode ausgenutzt wird; unidirektionale Suppressordiode, rein positive Eingangspegel
- ³ Ableitung von Überspannungen gegen Masse bzw. in die Versorgungsspannung, rein positive Eingangspegel

Abbildung 3.1: Möglichkeiten für Eingangsschutzschaltungen

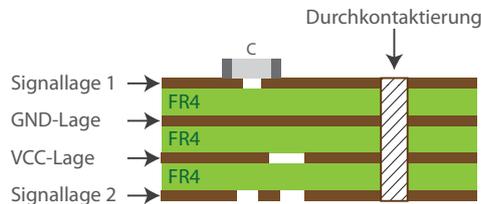


Abbildung 3.2: Verstärkte Massefläche (über mehrere Platinenlagen) im Filterbereich [3]

Zusätzlich zur Filterung aller nach außen geführten Schnittstellen ist eine durchgehende Massefläche von essentieller Bedeutung. Damit fließen Hin- und Rückstrom übereinander, was eine mögliche Abstrahlung verhindert. Um mögliche Spalten in der Massefläche zu vermeiden, wird ein 4-lagiges Platinenlayout bevorzugt, wobei ein Layer eine durchgehende Masse aufspannt.

Das Prinzip Hin- neben Rückstrom soll auch bei Steckverbindungen zwischen Leiterplatten gelten. Bei der Verwendung eines Flachbandkabels wird somit neben Signal- oder Versorgungsleitung eine Masse mitgeführt.

In Bezug auf die Spannungsversorgung der elektronischen Bauelemente ist darauf zu achten, dass Stromspitzen in den Versorgungsleitungen der ICs lokal mittels Stützkondensatoren abgefangen werden. Auch hier erweist sich ein separater Versorgungslayer bezüglich Leiterplattenlayout als Vorteil. Durch die breiten Flächen für die jeweilige Betriebsspannung ergeben sich niederinduktive Zuleitungen.

Im Sinne der Störfestigkeit sind hochohmige Schaltungspunkte (Pull-Up- bzw. Pull-Down-Widerstände) in sensiblen Signalleitungen auf jeden Fall zu vermeiden. Für analoge Signale, wie z.B. Komparatorschwellen usw., können kleine Stützkondensatoren mögliche Störungen unterdrücken. Bei digitalen Leitungen kann das Verwenden von Schmitt-Trigger-Eingängen und das Vorschalten von Tiefpassfiltern eine Lösung zur Entkopplung von schnellen Fehlimpulsen sein. [21],[3]

3.2 Steuerteil

Unter dem Begriff Steuerteil versteht sich die eigentliche Hauptplatine des Geräts. Sie ist das Herz der Entwicklung - auf ihr befindet sich die zentrale Recheneinheit. Diese Leiterplatte stellt sämtliche Schnittstellen nach außen, als auch jene für das interne Leistungsmodul zur Verfügung. Auch die notwendigen Hilfsspannungen werden auf ihr generiert. Die nachfolgende Auflistung liefert einen kurzen Überblick über sämtliche Schnittstellen.

- 8 digitale Eingänge - Typ 1: davon 4 für 2 inkrementelle Drehzahlgeber
- 8 digitale Ausgänge - kurzschlussfest
- 2 analoge Eingänge: Spannungs- oder Stromeingänge (0...10V, 0...1V, 0...20mA)
- 2 analoge Ausgänge: Spannungs- oder Stromausgänge (0...10V, 0...20mA)
- Ethernet (10/100Mbit): zur Kommunikation mit dem PC
- Profibus-DP: zur Anbindung an eine Speicherprogrammierbare Steuerung (SPS)
- RS232-Schnittstelle: zur Interaktion mit dem Benutzer (z.B. Display)
- I2C-Bus: für die Verwendung von zusätzlicher Peripherie
- Schnittstelle zum Leistungsteil

3.2.1 Spannungsversorgung

Die Spannungsversorgung des Prototypen ist mit ausreichenden Reserven dimensioniert. Es werden vier verschiedene Spannungen benötigt. Für die Versorgung des Mikrocontrollers und diverser Peripheriebausteine sind +3.3V vorgesehen. 5V benötigt sowohl das Leistungsmodul als auch die digitale Eingangsbaugruppe. Weiters wird damit der DC/DC-Konverter für den Profibus versorgt. Für die Analogbaugruppen und das Leistungsteil (zur Ansteuerung der Leistungs-MOSFET) wird eine Spannung von +15V generiert. Um bei den analogen Eingängen als auch Ausgängen auf die 0V hin zu kommen, wird noch eine negative Hilfsspannung von -5V erzeugt.

Die nominelle Eingangsversorgungsspannung des Geräts darf laut Norm EN 61131 in einem Bereich von 20.4...28.8V liegen, als absolute Grenzwerte (Überlagerung einer Wechselspannungskomponente) sind 19.2...30V angegeben. Somit folgt für sämtliche Schutzeinrichtungen, dass diese bei einer Spannung von 30V noch nicht aktiv werden dürfen. Aus der EN 61000-6-2 als auch der EN 61326-1 geht hervor, dass das Gerät in der Versorgungsleitung eine Prüfspannung von 2kV bei 2Ω (8/20μs Impuls) aushalten muss. Daraus folgt ein Strom von max. 1kA, den die Eingangsschutzdioden ableiten müssen.

Aufgrund der Eingangsversorgungsspannung des Geräts von bis zu 30V werden zur Erzeugung der 4 Hilfsspannungen Schaltregler verwendet. Somit hält sich die Verlustleistung an den Reglern in Grenzen. Die ausgewählten DC/DC Konverter der Serie LM2594HV können einen Strom bis zu 500mA abgeben. Das absolute Maximum der Eingangsspannung und der

jeweiligen Bezugsmasse der ICs beträgt $60V$. Aufgrund der negativen Hilfsspannung von $-5V$ muss die Versorgungsspannung auf $55V$ begrenzt werden. Ein weiteres Kriterium zur Spannungsbegrenzung sind die bei der Ausgangsbaugruppe verwendeten Smart-Power-Schalter, an diesen darf eine Spannung von $62V$ nicht überschritten werden. Daraus folgt, dass die Schutzeinrichtung bei $1kA$ Ableitstrom die Versorgung auf max. $55V$ klemmen muss.

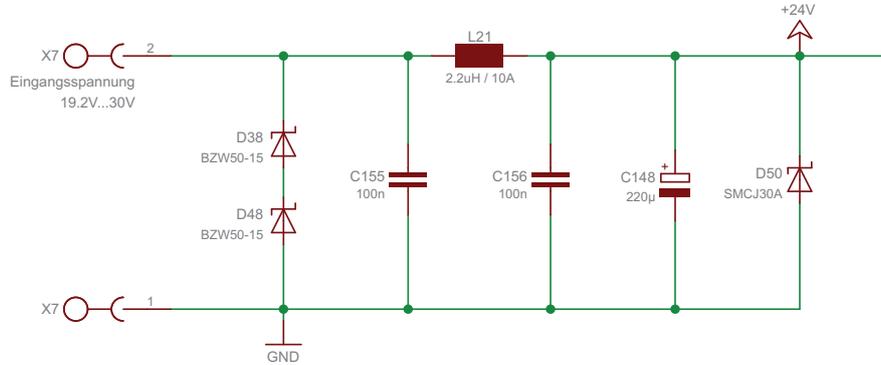


Abbildung 3.3: Schutzschaltung am Versorgungsspannungseingang

Um mögliche Überspannungen ausreichend zu begrenzen, wird eine Kombination aus Suppressordioden und Filterschaltung gewählt. Direkt am Eingang sind die zwei $5kW$ -Ableitdioden D_{38} und D_{48} des Typs BZW50-15 mit einer Nominalspannung von $15V$ in Serie geschaltet. Damit wird die Spannung auf ca. $55...60V$ begrenzt. Als zusätzlicher Schutz dient die nach dem EMV-Filter eingefügte $1.5kW$ Suppressordiode D_{50} - mit ihr soll sichergestellt werden, dass die Eingangsspannung ausreichend geklemmt wird. Ein Verpolungsschutz wird in dieser Gerätekonfiguration nicht benötigt. Die Masse ist nämlich geerdet, somit endet jegliche Verpolung im Kurzschluss. Um das Einkoppeln bzw. Abstrahlen von hochfrequenten Störungen über die Betriebsspannungsleitung zu verhindern, ist direkt am Eingang ein „II-Filter“ (siehe Abschnitt 3.1.2) angebracht, bestehend aus L_{21} , C_{155} und C_{156} . Der Aluminium-Elektrolyt-Kondensator C_{148} mit einer Größe von $220\mu F$ dient ausschließlich der Spannungsstabilisierung.

Die Schaltregler der Serie LM2594 zeichnen sich vor allem durch den geringen Bauteilufwand aus. So werden eine stromspeichernde Drossel, eine Diode und zwei Kondensatoren benötigt. Für die Spannungen von $3.3V$, $5V$ und $-5V$ können die darauf abgestimmten Wandler (des Typs LM2594-3.3V bzw. LM2594-5.0) verwendet werden.

Die $15V$ Betriebsspannung wird mittels einstellbarem Regler LM2594-ADJ realisiert. Dabei werden zusätzlich die Widerstände R_{145} und R_{146} benötigt. Die Ausgangsspannung errechnet sich wie folgt:

$$U_{OUT} = U_{REF} \cdot \left(1 + \frac{R_{145}}{R_{146}} \right) \quad (3.1)$$

Wobei sich R_{146} laut Datenblatt in einem Wertebereich von $240...1500\Omega$ bewegen soll.

$$R_{145} = R_{146} \cdot \left(\frac{U_{OUT}}{U_{REF}} - 1 \right) = 810\Omega \cdot \left(\frac{15V}{1.23V} - 1 \right) = 9068\Omega \Rightarrow 9.1k\Omega \quad (3.2)$$

Mit den gewählten Widerständen ergibt sich eine Ausgangsspannung U_{OUT} von ca. $15.05V$.

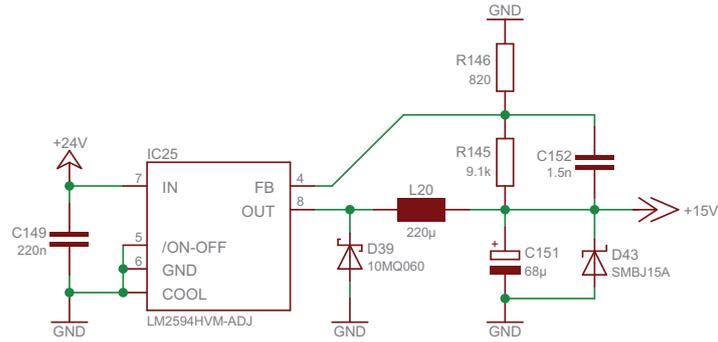


Abbildung 3.4: Schaltregler mit 15V Ausgang

Da keine allzu genaue Spannung gefordert ist, sind Widerstände mit 1% Toleranz ausreichend.

$$U_{OUT} = 1.23V \cdot \left(1 + \frac{9.1k\Omega}{810\Omega} \right) = 15.049V \quad (3.3)$$

Zur Verbesserung der Stabilität wird zusätzlich der Kondensator C_{152} eingefügt. Laut Datenblatt ergibt sich bei der Ausgangsspannung von 15V und dem Ausgangskondensator von $68\mu F$ ein Kapazitätswert von $1.5nF$ (siehe [4] - Abbildung 3).

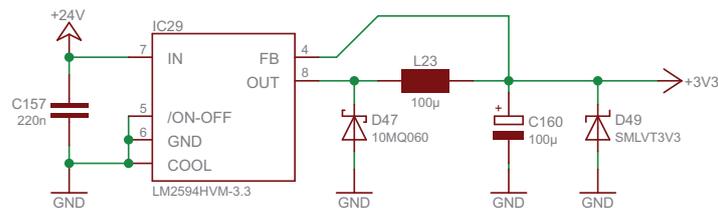


Abbildung 3.5: Schaltregler mit 3.3V Ausgang

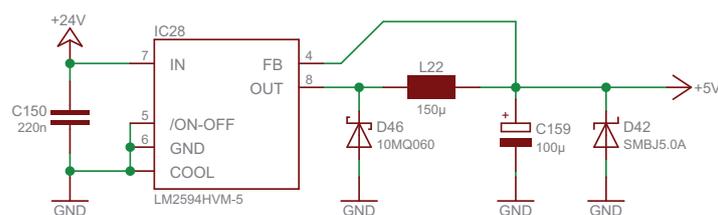


Abbildung 3.6: Schaltregler mit 5V Ausgang

Für die Auswahl der Induktivitäten vom 3.3V, 5V und 15V Schaltregler wird das jeweilige Diagramm in Abbildung 3.7 verwendet. Die max. nominelle Eingangsspannung wird mit 30V und der Ausgangsstrom mit 0.5A angenommen. Somit ergibt sich für den 3.3V-Konverter eine Induktivität von $100\mu H$. Für den 5V-Regler werden $150\mu H$ festgelegt. Die Drossel des 15V-Konverters wird über das Produkt $E \cdot T$ bestimmt. Dabei ist im Datenblatt folgende

Formel angeführt:

$$E \cdot T = (U_{IN} - U_{OUT} - U_{SAT}) \cdot \frac{U_{OUT} + U_D}{U_{IN} - U_{SAT} + U_D} \cdot \frac{1000}{150} (V \cdot \mu s) \quad (3.4)$$

$$(30V - 15V - 0.9V) \cdot \frac{15V + 0.5V}{30V - 0.9V + 0.5V} \cdot \frac{1000}{150} (V \cdot \mu s) = 49.2 \Rightarrow 220\mu H$$

U_{SAT} ist der Spannungsabfall am internen Schalter des LM2594, er ist mit $0.9V$ angegeben. Für die Diodenspannung U_D wird $0.5V$ angenommen. Über das zugehörige Diagramm (in Abbildung 3.7) lässt sich nun der Induktivitätswert von L_{20} mit $220\mu H$ bestimmen.

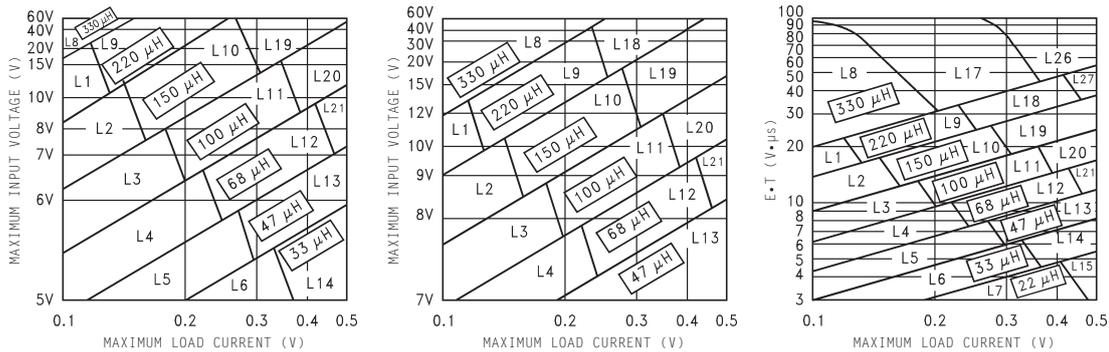


Abbildung 3.7: Induktivität für LM2594-3.3, LM2594-5.0 und LM2594-ADJ [4]

Die Elektrolytkondensatoren am Ausgang des jeweiligen Spannungswandlers werden laut Datenblatt des LM2594 festgelegt (siehe [4] - Abbildung 2 und 3). Somit ergibt sich für C_{159} als auch C_{160} ein Kapazitätswert von $100\mu F$, C_{160} ist mit $68\mu F$ bestimmt.

Als Eingangskapazität der DC/DC-Konverter gilt der ausreichend groß dimensionierte Elko C_{148} mit $220\mu F$. Zusätzlich wird am jeweiligen Wandler ein Keramikkondensator in der Größenordnung von $220nF$ positioniert. Dadurch werden die durch das Schalten entstandenen Stromspitzen lokal abgefangen.

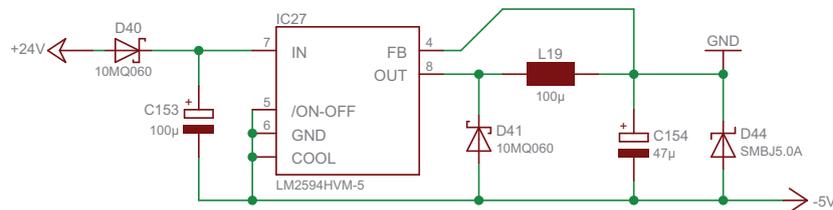


Abbildung 3.8: Schaltregler mit $-5V$ Ausgang

Zur Erzeugung der negativen Betriebsspannung von $-5V$ wird die in Abbildung 3.8 aufgezeigte Schaltung verwendet. Auffallend ist die eingefügte Diode D_{40} . In Kombination mit dem Elektrolytkondensator C_{153} werden somit zusätzlich entstehende Störungen vom Eingangskreis abgekoppelt. Der Massepunkt liegt beim invertierenden Regler am sonst üblichen Ausgang der Schaltung. Die Dimensionierung des Wandlers erfolgt laut Beispiel aus dem Datenblatt (siehe [4] - Abbildung 25). Zu beachten ist, dass bei dieser Schaltungsvariante der

maximale Ausgangsstrom von der Eingangsspannung abhängt. Er liegt für eine Betriebsspannung von 24V im Bereich von 400mA. Ein weiteres Merkmal dieser Topologie ist eine kurzzeitig hohe Stromaufnahme beim Hochfahren der Ausgangsspannung.

Als Rücklaufdioden in den jeweiligen DC-Konvertern werden die Schottky-Dioden vom Typ 10MQ060 eingesetzt. Sie entsprechen dem Vorschlag aus dem Datenblatt und haben eine Sperrspannung von 60V. Somit halten D_{39} , D_{41} , D_{46} , und D_{47} der am Eingang möglichen Überspannung von 55V stand. Zu erwähnen ist, dass der Strom durch die jeweilige Diode bis zum 1.3fachen des maximalen Laststroms ansteigen kann. Auch dieser Vorgabe entsprechen die verwendeten Dioden mit einem $I_{F(AV)}$ von 0.77A.

Die einzelnen Versorgungsspannungsausgänge der DC/DC-Wandler sind mit Suppressordioden gegen Überspannungen geschützt. Somit werden kurzzeitige Spannungsspitzen abgeleitet. Die an 15V bzw. an -5V liegenden Bauelemente sind gegenüber einer erhöhten Betriebsspannung relativ tolerant. Die Bauteile an 3.3V und 5V sind dagegen sensibler, was Spannungsspitzen in der jeweiligen Versorgungsleitung betrifft (siehe Tabelle 6). Aus diesem Grund werden diese zwei Spannungen nur geräteintern verwendet und über keine Schnittstelle nach außen geführt. Weiters erfolgt in diesen Versorgungszweigen keine Ableitung von Überspannungen in die Stromversorgung.

Bauteil	Chip	Maximum Rating	Baugruppe
+24V Versorgung			
IC25, IC27-IC29	LM2594HV	55V (60V) ¹	Spannungsversorgung
IC8-IC15	ISP752R	62V	Digitale Ausgänge
+15V Versorgung			
IC3,IC4	LT1920I	35V (40V) ¹	Analoge Eingänge
IC7	OP777AR	36V	
IC5,IC6	XTR300	39V (44V) ¹	Analoge Ausgänge
+5V Versorgung			
IC18	TES1-0511	9V	Profibus
IC1,IC2	SN74AHCT14	7V	Digitale Eingänge
+3.3V Versorgung			
IC22	STM32F107	4V	Mikrocontroller
IC23	ADR441	20V	
IC20	DP83848I	4.2V	Ethernet
IC16	VPC3+S	3.9V	Profibus
IC17	ISO1176	7V	
IC21	TRS3221E	6V	RS232

¹ Der IC liegt auf der negativen Versorgungsspannung. Die erste als Maximum Rating angegebene Spannung bezieht sich auf die Bezugsmasse, der in Klammern angeführte Wert auf -5V.

Tabelle 6: Übersicht der maximalen Versorgungsspannungen

Die Analoge Ausgangsbaugruppe leitet Überspannungen gegen die Versorgung ab. Dabei kommt es laut Prüfvorschriften der EN 61000-6-2 zu einem Ableitstrom von 21.3A. Für diesen Fall klemmt die Suppressordiode D_{45} (SMBJ15A) die 15V Betriebsspannung auf ca. 25V. Wie in Tabelle 6 ersichtlich, wird dabei kein Maximum Rating eines Bauteils überschritten.

3.2.2 Mikrocontroller

Als zentrale Verarbeitungseinheit wird ein 32bit Mikrocontroller von ST-Microelectronics verwendet. Dieser wird mit der maximalen Taktfrequenz von 72MHz betrieben. Das Zentralstück des gewählten STM32F107 ist die ARM 32-Bit Cortex-M3 CPU. Mit 256kB Flash und 64kB Ram verfügt der μC über ausreichend Speicher. Zudem bietet der Controller eine ganze Reihe an Schnittstellen (z.B. Ethernet, I2C, SPI, USART, USB) und weiteren Funktionsblöcken, wie Timer, ADC, DAC oder DMA. Die 5 I/O-Ports dienen zum Anschluss von Peripherie. Ihnen können die jeweiligen Ein- bzw. Ausgänge der internen Funktionseinheiten aufgeschaltet werden. Dabei sind die genannten Signale den PORT-Pins fest zugeordnet (siehe [6] - Tabelle 5). Zur Erhöhung der Flexibilität können die entsprechenden Leitungen auf alternative Pins umgeschaltet werden. Der Aufbau der PORTs erlaubt es Eingänge hochohmig, mit Pull-Down- oder Pull-Up-Widerständen zu betreiben. Für Ausgänge kann eine Open-Drain- als auch eine Push-Pull-Struktur gewählt werden. Weiters sind die meisten I/O-Pins 5V -tolerant.

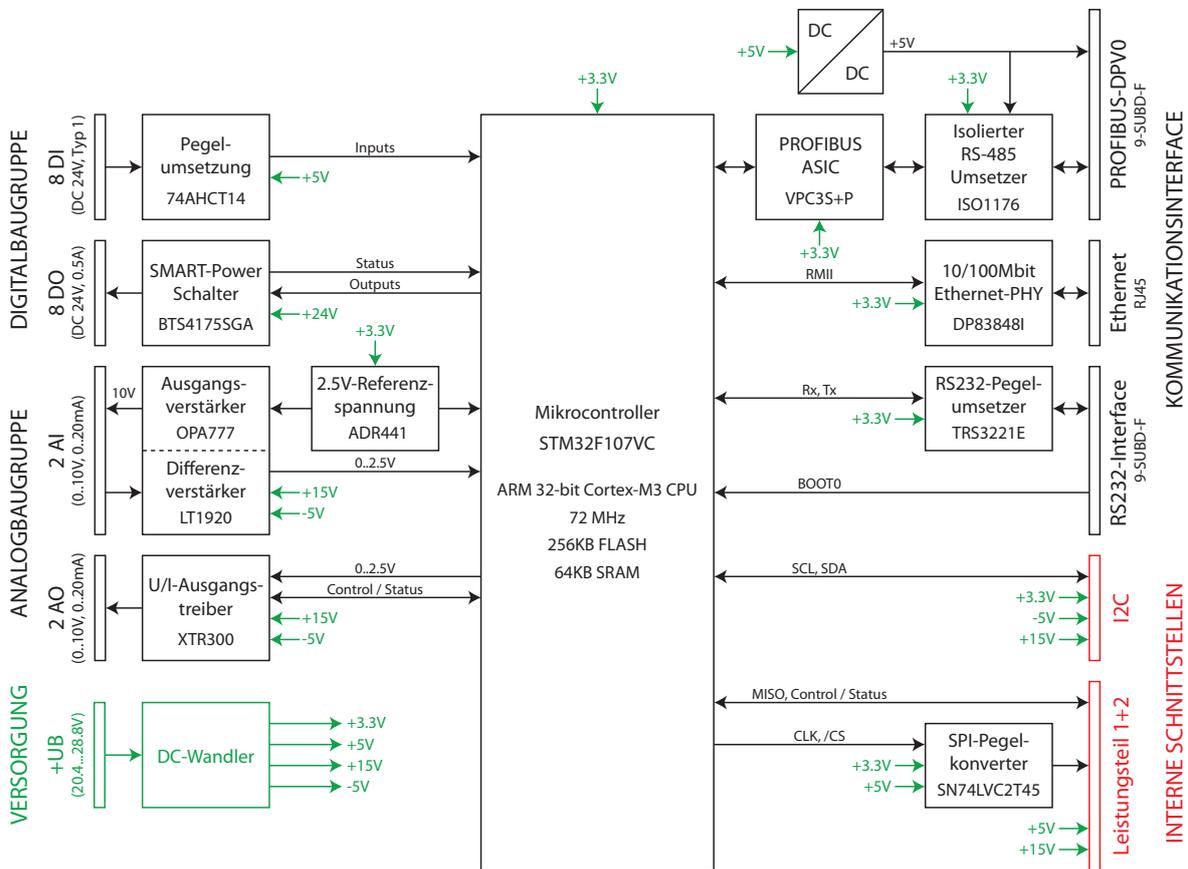


Abbildung 3.9: Der Mikrocontroller STM32F107 als zentrale Recheneinheit

Das Blockschaltbild in Abbildung 3.9 zeigt die Realisierung der peripheren Baugruppen. Weiters sind die zugehörigen Spannungsversorgungen ersichtlich. Zur Umsetzung des Konzepts werden folgende Peripherieeinheiten des Mikrocontrollers verwendet:

- Timer 1: Erzeugung von 4 PWM-Signalen für die 2 Leistungsmodule
- Timer 3+4: Geschwindigkeitsmessung über die Signale der Quadratur-Encoder

- SPI 1: Einlesen der ADC-Werte von Leistungsteil 1 und 2
- SPI 3: Kommunikation mit PROFIBUS-ASIC
- USART 1: Realisierung der RS232-Schnittstelle (Programmierinterface)
- RMI: Anbindung des Ethernet-PHYs
- DAC 1+2: Referenzwerte für die analoge Ausgangsbaugruppe
- ADC 1: Einlesen der Analogeingänge, Messung der aktuellen Betriebsspannung
- I2C 1: Anbindung von zusätzlichen Ein- und Ausgangsbaugruppen

Die nachfolgenden Tabellen zeigen die Pinbelegung des STM32F107.

Port	Pin	5V-tol.	Signal	Alternative Funktion	GPIO Modus	Remap
Digitale Eingänge						
PC9	66	x	DI_0		IN_FLOAT	
PC8	65	x	DI_1		IN_FLOAT	
PC7	64	x	DI_2	TIM3_CH2	IN_FLOAT	x
PC6	63	x	DI_3	TIM3_CH1	IN_FLOAT	x
PD15	62	x	DI_4		IN_FLOAT	
PD14	61	x	DI_5		IN_FLOAT	
PD13	60	x	DI_6	TIM4_CH2	IN_FLOAT	x
PD12	59	x	DI_7	TIM4_CH1	IN_FLOAT	x
Digitale Ausgänge						
PD4	85	x	DO_0		OUT_PP	
PD5	86	x	DO_0.STATUS		IPU	
PD6	87	x	DO_1		OUT_PP	
PD7	88	x	DO_1.STATUS		IPU	
PB8	95	x	DO_2		OUT_PP	
PB9	96	x	DO_2.STATUS		IPU	
PE0	97	x	DO_3		OUT_PP	
PE1	98	x	DO_3.STATUS		IPU	
PC13	7		DO_4		OUT_PP	
PE2	1	x	DO_4.STATUS		IPU	
PE3	2	x	DO_5		OUT_PP	
PE4	3	x	DO_5.STATUS		IPU	
PE5	4	x	DO_6		OUT_PP	
PE6	5	x	DO_6.STATUS		IPU	
PC14	8		DO_7		OUT_PP	
PC15	9		DO_7.STATUS		IPU	

Tabelle 7: Pinbelegung des Mikrocontrollers - Digitale Ein- und Ausgangsbaugruppe

Port	Pin	5V-tol.	Signal	Alternative Funktion	GPIO Modus	Remap
Analoge Eingänge						
PC2	17		AI_0	ADC12_IN12	AIN	
PC3	18		AI_1	ADC12_IN13	AIN	
Analoge Ausgänge						
PA4	29		AO_0	DAC_OUT1	AIN	
PA3	26		AO_0_ERROR		IPU	
PA0	23		AO_0_MODE		OUT_PP	
PA6	31		AO_0_/EN		OUT_OD	
PA5	30		AO_1	DAC_OUT2	AIN	
PE7	38	x	AO_1_ERROR		IPU	
PB2	37	x	AO_1_MODE	BOOT1 ¹	OUT_PP	
PE8	39	x	AO_1_/EN		OUT_OD	

¹ BOOT1 bestimmt beim Hochfahren des μC den Bootsektor. Der Pin wird über einen externen Pull-Down-Widerstand auf logisch 0 gehalten. Beim Ausführen des User-Programms wird PB2 als gewöhnlicher Push-Pull-Ausgang verwendet.

Tabelle 8: Pinbelegung des Mikrocontrollers - Analoge Ein- und Ausgangsbaugruppe

Port	Pin	5V-tol.	Signal	Alternative Funktion	GPIO Modus	Remap
Leistungsteil 1						
PE9	40	x	PM_CH1_PWM_A	TIM1_CH1	AF_PP	x
PE11	42	x	PM_CH1_PWM_B	TIM1_CH2	AF_PP	x
PE12	43	x	PM_CH1_RESET		OUT_PP	
PD10	57	x	PM_CH1_OVERLOAD		IN_FLOAT	
PB1	36		PM_CH1_ADC_/CS		OUT_PP	
Leistungsteil 2						
PE13	44	x	PM_CH2_PWM_A	TIM1_CH3	AF_PP	x
PE14	45	x	PM_CH2_PWM_B	TIM1_CH4	AF_PP	x
PE15	46	x	PM_CH2_RESET		OUT_PP	
PD11	58	x	PM_CH2_OVERLOAD		IN_FLOAT	
PB0	35		PM_CH2_ADC_/CS		OUT_PP	
Leistungsteil 1+2						
PB3	89	x	PM_ADC_CLK	SPI1_SCK	AF_PP	x
PB4	90	x	PM_ADC_DOUT	SPI1_MISO	IPD	x

Tabelle 9: Pinbelegung des Mikrocontrollers - Schnittstelle zu den 2 Leistungsmodulen

Port	Pin	5V-tol.	Signal	Alternative Funktion	GPIO Modus	Remap
Ethernet						
PB11	48	x	ETH_RMII_TX_EN	ETH_RMII_TX_EN	AF_PP	
PB12	51	x	ETH_RMII_TXD0	ETH_RMII_TXD0	AF_PP	
PB13	52	x	ETH_RMII_TXD1	ETH_RMII_TXD1	AF_PP	
PC4	33		ETH_RMII_RXD0	ETH_RMII_RXD0	IN_FLOAT	
PC5	34		ETH_RMII_RXD1	ETH_RMII_RXD1	IN_FLOAT	
PA7	32		ETH_RMII_CRSDV	ETH_RMII_CRSDV	IN_FLOAT	
PA1	24		ETH_RMII_CLK	ETH_RMII_REF_CLK	IN_FLOAT	
PA2	25		ETH_MDIO	ETH_MDIO	AF_PP	
PC1	16		ETH_MDC	ETH_MDC	AF_PP	
PA8	67	x	ETH_RMII_CLK	MCO	AF_PP	
PB14	53	x	ETH_PHY_RESET		OUT_PP	
PROFIBUS						
PC10	78	x	PROFLSCK	SPI3_SCK	AF_PP	x
PC12	80	x	PROFLMOSI	SPI3_MOSI	AF_PP	x
PC11	79	x	PROFLMISO	SPI3_MISO	IN_FLOAT	x
PD0	81	x	PROFLXCS		OUT_PP	
PD3	84	x	PROFLSYNC		IN_FLOAT	
PD2	83	x	PROFLRESET		OUT_OD	
PD1	82	x	PROFLINT		IN_FLOAT	
PA12	71	x	PROFLED		OUT_PP	
I2C						
PB6	92	x	I2C_SCL	I2C1_SCL	AF_OD	
PB7	93	x	I2C_SDA	I2C1_SDA	AF_OD	
PA11	70	x	I2C_EN		OUT_PP	
RS232						
PA9	68	x	RS232_TX	USART1_TX	AF_PP	
PA10	69	x	RS232_RX	USART1_RX	IN_FLOAT	

Tabelle 10: Pinbelegung des Mikrocontrollers - Kommunikations- und Programmierinterface

Port	Pin	5V-tol.	Signal	Alternative Funktion	GPIO Modus	Remap
CPU-Status						
PE10	41	x	CPU_MODE1		IPU	
PB10	47	x	CPU_MODE2		IPU	
PD8	55	x	CPU_STATUS1		OUT_PP	
PD9	56	x	CPU_STATUS2		OUT_PP	
PC0	15		CPU_ACTUAL_UB	ADC12_IN10	AIN	

Tabelle 11: Pinbelegung des Mikrocontrollers - CPU Status

Versorgt wird der Controller mit $+3.3V$. Die Kondensatoren $C_{130} \dots C_{134}$, C_{137} und C_{140} dienen der Spannungstabilisierung am zugehörigen Prozessorpin. Die Kapazitätswerte sind dabei laut Application Note festgelegt (siehe [22]). In Bezug auf das Platinenlayout ist darauf zu achten, dass sich die jeweiligen Kondensatoren möglichst nahe am entsprechenden Anschluss befinden. Für die realisierte Schaltung ist keine Bufferung von Daten bei Ausfall der Betriebsspannung erforderlich. Aus diesem Grund wird der Anschluss V_{BATT} ebenso auf $+3.3V$ gelegt. Um eine möglichst genaue AD- bzw. DA-Wandlung über den Mikrocontroller durchführen zu können, wird eine sehr präzise externe Referenzspannungsquelle mit $2.5V$ eingesetzt. Die verwendete ADR441 hat mit $0.5V$ eine sehr geringe „Dropout-Spannung“ und kann somit auch mit $3.3V$ versorgt werden. Des Weiteren wird dadurch auch der Forderung $V_{DDA} \geq V_{REF+}$ entsprochen (siehe [6]).

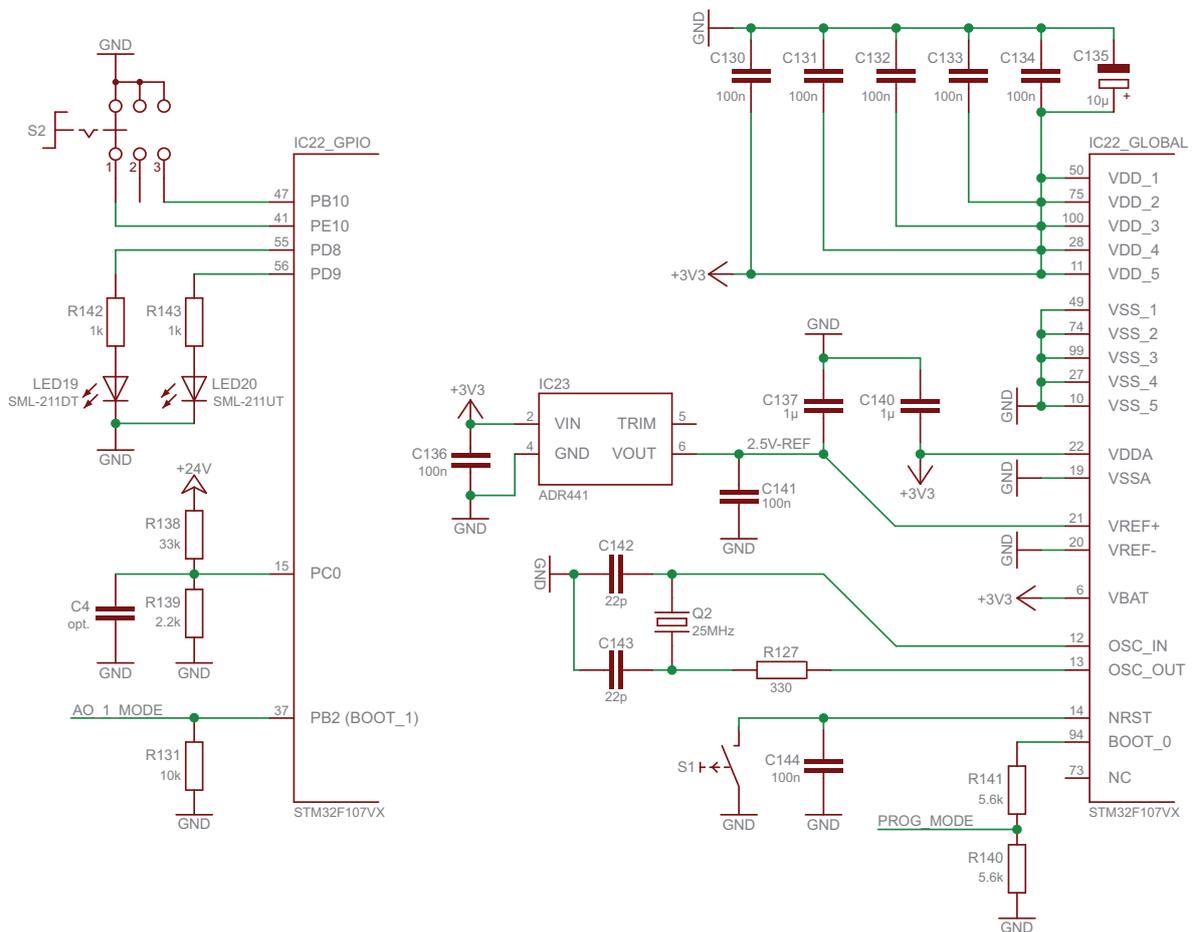


Abbildung 3.10: Beschaltung des Mikrocontrollers

Zur Erzeugung der Taktfrequenz des Mikrocontrollers wird ein externer Quarz mit $25MHz$ verwendet. Der Quarz Q_2 und die Kondensatoren $C_{142} \dots C_{143}$ bilden zusammen mit dem Ausgangstreiber des μC einen Pierce-Oszillator. Zur Dimensionierung der Kondensatoren wurden die Empfehlungen aus dem Datenblatt herangezogen. Der Wert von Widerstand R_{127} wurde ident dem Evaluation-Board von ST gewählt. Daraus folgt eine Eingangsfrequenz von $25MHz$. Der eigentliche Takt von $72MHz$ wird anschließend über eine PLL im Controller

generiert. Auch für diese Schaltungsrealisierung ist zu berücksichtigen, dass sich die Bauteile möglichst nahe am zugehörigen Gehäusepin des ICs befinden.

Zusätzlich zum Power-On-Reset kann der Mikrocontroller über die Taste S1 resetiert werden. Dabei wird beim Betätigen von S1 der NRST-Pin auf Masse gezogen und in weiterer Folge die CPU rückgesetzt. Bei offenem Taster wird der genannte Eingang über den internen Pull-Up-Widerstand (30...50kΩ) auf +3.3V gehalten. Der Kondensator C_{144} dient zur Vermeidung eines Reset in Folge von schnellen, eingekoppelten Störimpulsen.

Boot-Pins		Bootsektor
BOOT1	BOOT0	
X	0	User Flash memory
0	1	System memory (Bootloader)
1	1	Embedded SRAM

Tabelle 12: Auswahl des Bootsektors [23]

Die jeweiligen Logikpegel an den Boot-Pins bestimmen beim Hochfahren des μC den Bootsektor (siehe Tabelle 12). Standardmäßig wird das User-Programm ausgeführt, für eine Programmierung über die USART1 ist der Bootloader zu starten. Die gewünschte Funktionsweise wird erzielt, indem BOOT1 beim Starten des Controllers über R_{131} dauerhaft auf LOW gehalten wird - das Potential an BOOT0 bestimmt dann den jeweiligen Startvektor. Ist der entsprechende Programmierstecker am RS232-Interface vorhanden, so liegt Pin 94 auf HIGH. Ansonsten wird der entsprechende Eingang über R_{140} und R_{141} auf LOW-Pegel gehalten (siehe Kapitel 3.2.10).

Zur Kontrolle der Versorgungsspannung wird diese über den ADC des Mikrocontrollers erfasst. Der Spannungsteiler aus R_{138} und R_{139} bildet dabei einen Messwert von 40V auf 2.5V ab. Somit ergibt sich für den gewandelten AD-Wert ein Umrechnungsfaktor von 102.4 (24V entspricht z.B. einem Wert von 2457).

$$\frac{\text{AD-Wert}}{U_B[V]} = \frac{R_{139}}{R_{138} + R_{139}} \cdot \frac{2^{\text{BITZAHL}}}{U_{ref}} = \frac{2.2k\Omega}{33k\Omega + 2.2k\Omega} \cdot \frac{2^{12}}{2.5V} = 102.4 \quad (3.5)$$

Um dem Benutzer den aktuellen Status des Geräts zu verdeutlichen (z.B. „Hochfahren des Systems“), sind LED19 und LED20 vorgesehen. Mit einem Widerstandswert von 1kΩ ergibt sich ein Strom von ca. 1.5mA.

$$I_{LED} \approx \frac{U_b - U_{LED}}{R_{142}} = \frac{3.3V - 1.8V}{1k\Omega} = 1.5mA \quad (3.6)$$

Des Weiteren ist auf der Leiterplatte ein Schalter mit drei Positionen vorgesehen. Über diesen können verschiedene CPU-Modi ausgewählt werden (z.B. „privilegierter Modus“ oder „Testmodus“). Zur Auswertung der Schalterposition werden 2 Prozessorpins benötigt. Dabei ist der jeweilige interne Pull-Up-Widerstand des μC -Eingangs aktiviert. Somit ergibt sich die

in Tabelle 13 angeführte Wahrheitstafel. Wie ersichtlich ändert sich beim Umschalten immer nur ein Bit.

PORT-Pins		Schalterposition
PE10	PB10	
0	1	Unten (1)
1	1	Mitte (2)
1	0	Oben (3)

Tabelle 13: Auswertung der Schalterstellung für den jeweiligen CPU-Modus

Anmerkung: Aus sicherheitstechnischen Gründen ist es von essentieller Bedeutung, dass bei einem Ausfall der CPU an analogen bzw. digitalen Ausgängen definierte Zustände vorliegen. In weiterer Folge gilt dies auch für den PROFIBUS und für Baugruppen am I2C-Interface. Zur Überwachung des Mikrocontrollers wird ein "Watchdog-Timer" verwendet. Bei heruntergefahrenem μC sind alle PORT-Pins hochohmig. In weiterer Folge muss hardwaremäßig dafür Sorge getragen werden, dass ein sicherer Zustand erreicht wird. Für die Leistungsmodule ergibt sich durch das Aussetzen der PWM ein Ausgangsstrom von $0A$. In diesem Fall fällt die Bremse ungeregelt ein.

3.2.3 Digitale Eingänge

Die digitalen Eingänge sind laut Norm EN 61131-2 realisiert und werden als Typ 1 ausgeführt. Dabei müssen offene Eingänge als 0 erkannt werden. Tabelle 14 zeigt die genormten Eingangsspannungen und -ströme für die jeweiligen zu erkennenden logischen Zustände.

Grenzwert	0-Zustand		Übergangsbereich		1-Zustand	
	$U_L[V]$	$I_L[mA]$	$U_T[V]$	$I_T[mA]$	$U_H[V]$	$I_H[mA]$
max.	3	15	15	15	30	15
min.	-3	ND	5	0.5	15	2

Tabelle 14: Arbeitsbereiche für digitale Eingänge vom Typ 1, Bemessungsspannung 24V laut EN 61131-2 [24]

Zur Realisierung der in Tabelle 14 angeführten Pegel werden Schmitt-Trigger-Inverter des Typs SN74AHCT14 verwendet. Diese benötigen eine Versorgungsspannung von $+5V$, dabei sind die Schaltschwellen mit $U_{T-min} = 0.5V$ und $U_{T-max} = 2.1V$ angegeben. Weiters gehen aus dem Datenblatt des ICs folgende relevante Angaben hervor:

- absolute maximum ratings:
 - Input voltage: $-0.5...7V$
 - Input clamp current: $-20mA$
- recommended operating conditions:
 - Input voltage: $0...5.5V$

Ziel ist es, die geforderten Spannungspegel auf die Schaltschwellen der Schmitt-Trigger umzusetzen. Dabei müssen auch die vorgeschriebenen Ströme eingehalten werden.

$$R_{gesmax} = \frac{U_{Hmin}}{I_{Hmin}} = \frac{15V}{2mA} = 7.5k\Omega \quad (3.7)$$

$$R_{gesmin} = \frac{U_{Hmax}}{I_{Hmax}} = \frac{30V}{15mA} = 2k\Omega \quad (3.8)$$

weitere muss gelten:

$$U_{Lmax} \cdot \frac{R_2}{R_1 + R_2} \leq U_{T-min} \Rightarrow \frac{R_1}{R_2} \geq \frac{U_{Lmax}}{U_{T-min}} - 1 = \frac{3V}{0.5V} - 1 = 5 \quad (3.9)$$

$$U_{Hmin} \cdot \frac{R_2}{R_1 + R_2} \geq U_{T+max} \Rightarrow \frac{R_1}{R_2} \leq \frac{U_{Hmin}}{U_{T+max}} - 1 = \frac{15V}{2.1V} - 1 = 6.14 \quad (3.10)$$

Aufgrund der oben angeführten Gleichungen folgt eine Wahl von $R_1 = 5.6k\Omega$ und $R_2 = 1k\Omega$. Für R_1 wird aufgrund der etwas größeren Leistung ein Gehäuse der Bauform 1206 verwendet. In weiterer Folge müssen die erforderlichen Parameter an den Schmitt-Triggern eingehalten

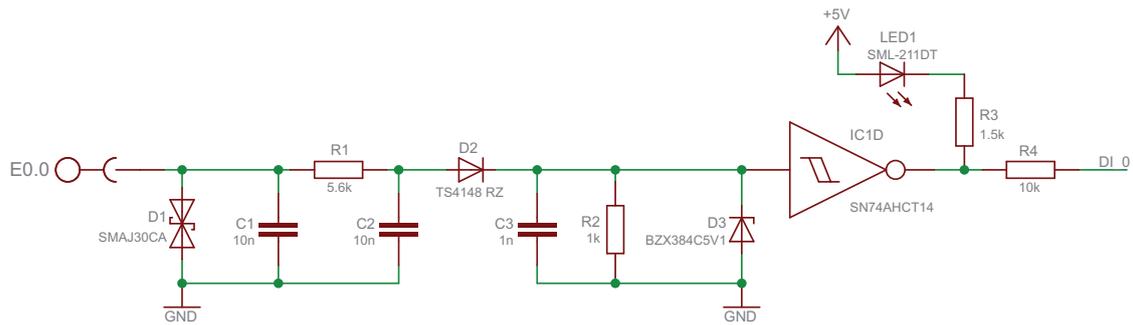


Abbildung 3.11: Schaltung für Digitalen Eingang E0.0

werden. Unter normalen Betriebsbedingungen soll gewährleistet sein, dass die Spannung am IC-Eingang sich in einem Bereich von 0...5.5V bewegt. Dies wird bei einer nominellen Eingangsspannung von bis zu $-3V$ mit dem reinen Spannungsteiler nicht bewerkstelligt. Aus diesem Grund wird die Diode D_2 in den Zweig des Eingangsteilers eingefügt. Sperrt die Diode, so wird der Eingang des 7414 durch R_2 auf Masse gehalten. Da dieser Schaltungspunkt dadurch relativ hochohmig wird, soll C_3 die Störsicherheit erhöhen. Durch die Diode kommt es jedoch auch zu einem zusätzlichen Spannungsabfall. Deshalb muss nachträglich überprüft werden, ob die Schwelle für den 1-Zustand immer noch eingehalten wird.

$$(U_{Hmin} - U_D) \cdot \frac{R_2}{R_1 + R_2} \geq U_{T+max} \Rightarrow (15V - 0.6V) \cdot \frac{1k\Omega}{5.6k\Omega + 1k\Omega} = 2.18V \geq 2.1V \quad (3.11)$$

R_1 , C_1 und C_2 realisieren ein „II-Filter“ (siehe Abschnitt 3.1.2). Damit soll Störabstrahlung bzw. Störeinkopplung über die an das Gerät angeschlossenen Leitungen vermieden werden.

D_1 ist eine bidirektionale 400W Suppressordiode, die bis zu einer Spannung von $\pm 30V$ inaktiv bleibt. Wird diese Spannung überschritten, so beginnt die Diode zu leiten und die Eingangsspannung wird geklemmt. Laut EN 61000-6-2 bzw. EN 61326-1 muss das Gerät einer Blitzstoßprüfung ($8/20\mu s$ Impuls) mit $1kV$ und 47Ω an den Eingängen standhalten. Damit ergibt sich ein Ableitstrom von $21.3A$. Aus dem Datenblatt der Suppressordiode kann die Klemmspannung für diesen Strom mit ca. $50...55V$ abgeschätzt werden. Somit würde am Eingang des Schmitt-Triggers eine Spannung von ca. $8V$ auftreten. Da dies unzulässig ist, wird die Spannung über die Zenerdiode D_3 weiter begrenzt. Der Eingang ist so optimal geschützt.

Aus der Norm EN 61131-2 geht weiters hervor, dass jeder digitale Eingang über eine Meldeeinrichtung verfügen muss, welche bei logischem 1-Zustand aktiv ist. Da die Schmitt-Trigger 7414 den Eingang zum Mikrocontroller hin invertieren, wird die als Melder verwendete LED gegen $+5V$ angeschlossen. Damit leuchtet sie, falls der Ausgang des Inverters LOW ist - d.h sie ist aktiv sofern der digitale Eingang 1-Zustand hat. R_3 ist mit $1.5k\Omega$ so ausgelegt, dass ca. $2mA$ durch die LED fließen.

$$I_{LED} \approx \frac{U_b - U_{LED}}{R_3} = \frac{5V - 1.8V}{1.5k\Omega} = 2.1mA \quad (3.12)$$

Der Widerstand R_4 ist ein reiner Schutzwiderstand. Er soll im Falle einer Überspannung in der $+5V$ -Versorgung den Mikrocontrollereingang schützen.

3.2.4 Digitale Ausgänge

Für die digitalen Ausgänge wird ein Bemessungsstrom von $0.5A$ angegeben. Des Weiteren werden sie kurzschlussfest ausgeführt. Die Ausgangsbaugruppe entspricht der Norm EN 61131-2. Dieser sind folgende Angaben für die genannten Spezifikationen zu entnehmen [24]:

- Strombereich bei 1-Signal, bei größter Spannung (dauernd): max. $0.6A$
- Spannungsabfall (nicht geschützter Ausgang): max. $3V$
- Leckstrom (0-Signal): max. $2mA$

Für einen kurzschlussfesten Ausgang muss weiters gelten [24]:

- Der Ausgang muss für Ausgangsströme bis zum zweifachen Bemessungsstrom arbeiten und vorübergehender Überlast standhalten.
- Für Ausgangsströme oberhalb des zwanzigfachen Bemessungsstroms muss die Schutzrichtung ansprechen. Nach dem Rücksetzen der Einrichtung muss das System wieder normal arbeiten.

Zur Realisierung eines solchen Ausganges wird der Smart-Power-Schalter BTS4175SGA verwendet. Über den IN-Eingang kann die Ausgangsstufe desselben aktiviert werden. Dabei unterstützt der IC TTL-Pegel, was eine direkte Ansteuerung über den Mikrocontroller ermöglicht. Weiters verfügt der Schaltkreis über eine integrierte Strombegrenzung. Ein Fehler am Leistungsausgang wird über die ST-Leitung (Open-Drain) dem Controller rückgemeldet.

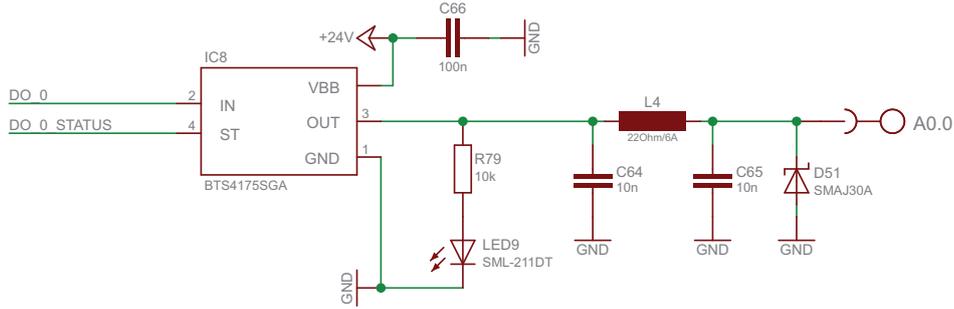


Abbildung 3.12: Schaltung für Digitalen Ausgang A0.0

Dabei muss der interne Pull-Up-Widerstand am jeweiligen μC -Eingang konfiguriert sein. Sofern ein Fehler auftritt, geht der entsprechende Eingang auf LOW-Pegel. Der gewählte Smart-Power-Schalter entspricht den Forderungen von Norm EN 61131-2. Im Datenblatt ist der nominelle Strom des BTS4175SGA mit $1.3A$ angegeben. Ein Dauerstrom von $0.6A$ stellt somit kein Problem dar. Weiters ist dadurch sichergestellt, dass beim zweifachen Bemessungsstrom des Ausgangs noch keine Überlastung auftritt. Der maximale Spannungsabfall am Schalter kann über den R_{ON} des MOSFETs berechnet werden. Mit $0.35V$ wird der in der Norm geforderte Wert deutlich unterschritten.

$$U_{MOSFET_{max}} = R_{ON_{max}} \cdot 2 \cdot I_{OUT_{nom}} = 350m\Omega \cdot 2 \cdot 0.5A = 0.35V \quad (3.13)$$

Tritt ein Ausgangsstrom von $1A$ über einen längeren Zeitraum auf, so beträgt die maximale Verlustleistung am IC $0.35W$.

$$P_{IC_{max}} = U_{MOSFET_{max}} \cdot 2 \cdot I_{OUT_{nom}} = 0.35V \cdot 2 \cdot 0.5A = 0.35W \quad (3.14)$$

Mit einem maximalen Leckstrom von $5\mu A$, liegt der verwendete Smart-Power-Schalter weit unter dem vorgeschriebenen Wert von $2mA$. Damit wird der Forderung für den ausgeschalteten Zustand auch nachgekommen.

Im Falle einer Überlastung oder eines Kurzschlusses am Ausgang wird die Strombegrenzung des BTS4175SGA aktiv. Dabei wird der Ausgangsstrom sicher auf $I_{L(LIM)} = 9A$ begrenzt. Ein zwanzigfacher Bemessungsstrom von $10A$ kann somit nicht auftreten. Wie in Abbildung 3.13 ersichtlich, wird nach Auftreten eines Überstroms der Laststrom zurückgefahren. Anschließend wird der Ausgang zeitweise aktiviert. Beim Auftreten eines Fehlers geht der ST-Ausgang nach einer kurzen Verzögerungszeit auf LOW. Daraufhin kann der Mikrocontroller den Ausgang deaktivieren.

Standardmäßig sind die I/O-Pins des Mikrocontrollers als Eingänge definiert. Weist der Controller einen Fehler auf und fährt in weiterer Folge die CPU nicht hoch, so würden die jeweiligen IN-Eingänge der Smart-Power-Schalter auf einem nicht definierten Potential liegen. Der BTS4175SGA hält den genannten Pin jedoch intern auf Masse. Damit ist garantiert, dass für diesen Fall die digitalen Ausgänge deaktiviert bleiben.

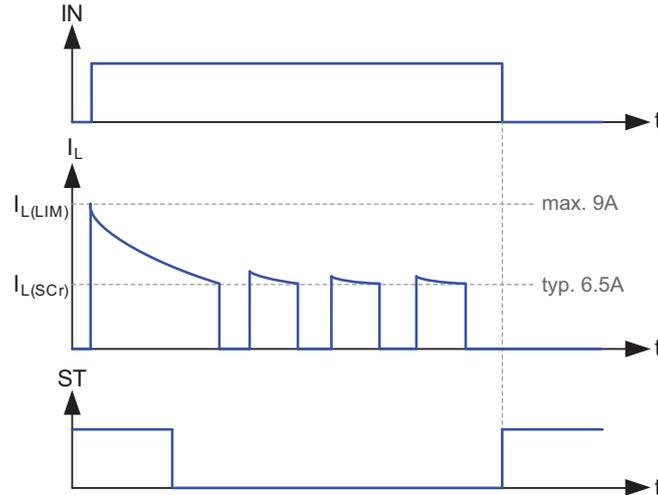


Abbildung 3.13: Strombegrenzung des BTS4175SGA [5]

Laut Norm EN 61131-2 muss für jeden digitalen Ausgang eine optische Meldeeinrichtung vorgesehen sein. LED9 gibt somit Auskunft über den aktuellen Zustand von Ausgang A0.0. Dabei begrenzt Widerstand R_{79} den Strom durch die LED auf einen maximalen Wert von $2.7mA$.

$$I_{LED_{min}} \approx \frac{U_{b_{min}} - U_{LED}}{R_{79}} = \frac{20.4V - 1.8V}{10k\Omega} = 1.86mA \quad (3.15)$$

$$I_{LED_{max}} \approx \frac{U_{b_{max}} - U_{LED}}{R_{79}} = \frac{28.8V - 1.8V}{10k\Omega} = 2.7mA \quad (3.16)$$

$$P_{R_{max}} \approx (I_{LED_{max}})^2 \cdot R_{79} = (2.7mA)^2 \cdot 10k\Omega = 72.9mW \quad (3.17)$$

Vor der jeweiligen Ausgangsklemme findet sich ein „ Π -Filter“. Damit wird einer Aussendung bzw. Einkopplung von Störungen über die Anschlussleitung vorgebeugt. Für A0.0 ist der genannte Filter aus den Kondensatoren C_{64} , C_{65} und dem Ferrit L_4 realisiert. Zum Schutz des Ausgangs ist zusätzlich die Suppressordiode D_{51} vorgesehen. Somit werden Überspannungen gegen die Masse des Geräts abgeleitet. Es gilt wie bei den digitalen Eingängen eine Blitzstoßprüfung ($8/20\mu s$ Impuls) mit $1kV$ und 47Ω . Für die verwendeten Suppressoren folgt eine Klemmung der Spannung auf ca. $50V$. Der interne Überspannungsschutz des BTS4175SGA bleibt dadurch inaktiv - sein Aktivierungspegel ist mit mindestens $62V$ bemessen.

3.2.5 Analoge Eingänge

Die Hardware der Analogeingangsbaugruppe ist so ausgelegt, dass sowohl Strom- als auch Spannungssignale verarbeitet werden können. Um die jeweiligen Signalbereiche ($0...10V$, $0...1V$, $0...20mA$) umzusetzen zu können, müssen auf der Platine unterschiedliche Widerstände eingelötet werden. Ein Strombereich von $4...20mA$ kann softwaremäßig (Verlust von Auflösung) implementiert werden.

Die realisierten Analogeingänge sind differenziell, d.h. am jeweiligen Eingang sitzt ein Instrumentierungsverstärker. Der verwendete Verstärker LT1920 wird mit $-5V$ und $+15V$

versorgt und hat einen Eingangsspannungsbereich von $-U_b + 2.1V \dots + U_b - 1.4V$. Die maximal zulässige Gleichtaktspannung, die dem Messsignal überlagert sein darf, kann somit mit (für den 10V Bereich) ca. $-2.5V \dots + 3V$ gegenüber der Bezugsmasse angegeben werden. Dabei sind Toleranzen in der Versorgungsspannung bereits berücksichtigt. Gegenüber größeren Gleichtaktspannungen ist der Eingangsverstärker geschützt.

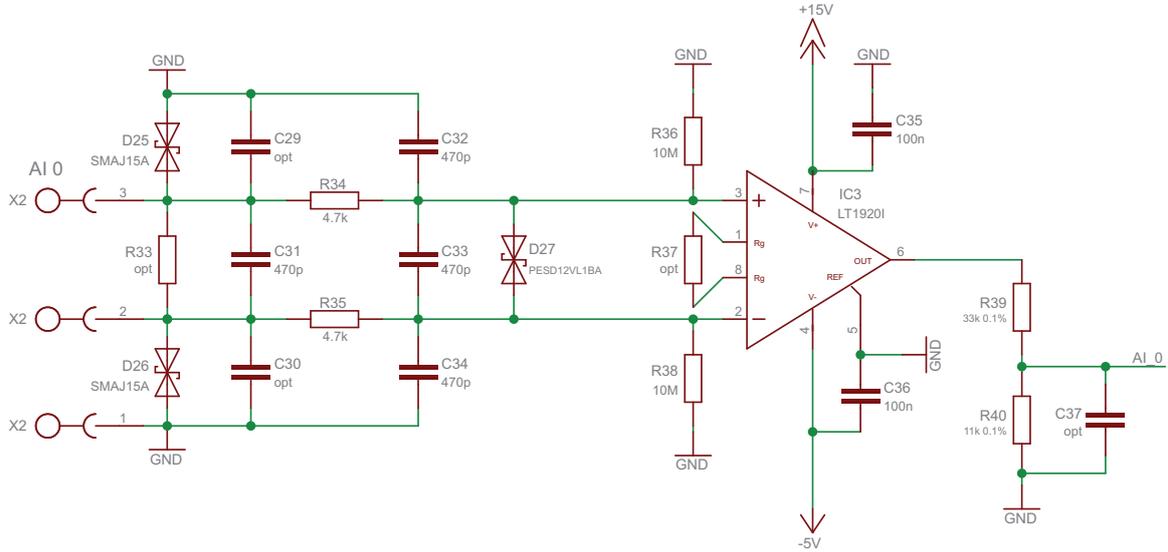


Abbildung 3.14: Schaltung für Analogen Eingang AI0

Bei Spannungen größer $\pm 15V$ an einem der Eingänge beginnen die Suppressordioden D_{25} bzw. D_{26} zu leiten - somit werden Überspannungen abgeklemmt. Wie bei den digitalen Eingängen gelten auch hier die Prüfvorschriften der EN 61000-6-2 bzw. EN 61326-1. Dem entsprechend muss der jeweilige Eingang einem $8/20\mu s$ -Impuls mit $1kV$ und 47Ω standhalten. Daraus ergibt sich beim Ableitstrom von $21.3A$ eine begrenzte Spannung von ca. $25V$. Die Schutzstrukturen des LT1920 beginnen zu leiten, falls die Spannung an den IC-Eingängen jeweils größer oder kleiner der jeweiligen Versorgungsspannung ist. Die Widerstände R_{34} bzw. R_{35} begrenzen in diesem Fall den Strom - als Grenzwert ist im Datenblatt $\pm 20mA$ angegeben. Der schlimmst mögliche Fall tritt bei ausgeschalteter Versorgung ein.

$$I_{LTinput} = \frac{U_{e_{max}}}{R_{34}} = \frac{\pm 25V}{4.7k\Omega} = \pm 5.3mA \quad (3.18)$$

Damit wäre der Instrumentierungsverstärker bereits ausreichend geschützt. Die Diode D_{27} dient als zusätzlicher Schutz, sie begrenzt die Differenzspannung am IC auf max. $20V$. Die Widerstände R_{34} und R_{35} bilden des Weiteren in Kombination mit den Kondensatoren C_{29} bis C_{33} Filterschaltungen. In diesem Fall sind C_{29} und C_{30} nicht bestückt, da D_{25} und D_{26} bereits eine Kapazität von $975pF$ aufweisen. Die „II-Filter“ aus R_{34} , C_{32} und D_{25} bzw. R_{35} , C_{34} und D_{26} unterdrücken hochfrequente Gleichtaktstörungen in beide Richtungen. C_{31} und C_{33} unterdrücken in Kombination mit den Widerständen hochfrequente Störungen im Differenzsignal. Für die Kondensatoren wird der Typ NPO gewählt, diese haben besonders kleine Leckströme.

Als nächsten Schritt gilt es die gewünschten Signalbereiche umzusetzen. Dabei sind die laut Norm EN 61131-2 in Tabelle 15 angegebenen Eingangsimpedanzen einzuhalten.

Signalbereich	Eingangsimpedanz-Grenzwerte
0V...10V	$\geq 10k\Omega$
0mA...20mA	$\leq 300\Omega$

Tabelle 15: Bemessungswerte und Impedanz-Grenzwerte von analogen Eingängen laut EN 61131-2 [24]

Da der Instrumentierungsverstärker LT1920 nur Verstärkungen größer 1 zulässt, werden sämtliche Endwerte der Eingangssignale zunächst auf 10V abgebildet. Der Spannungsteiler aus R_{39} und R_{40} teilt die Ausgangsspannung des Verstärkers um den Faktor 4 und setzt somit den Signalbereich auf den Eingangsbereich des AD-Wandlers um. R_{39} begrenzt zudem den Strom in den μC -Eingang, sofern diese Spannung größer der Versorgungsspannung des Mikrocontrollers ist. Die jeweilige Spannungsverstärkung des LT1920 ist durch folgende Formel angeben:

$$G = \frac{49.4k\Omega}{R_{37}} + 1 \quad (3.19)$$

In Tabelle 16 sind die daraus resultierenden Widerstandswerte angegeben, weiters kann man der Tabelle die dazugehörige reale Verstärkung entnehmen. Wird der analoge Eingang als Stromsenke betrieben, so wird der Strom über den Shuntwiderstand R_{33} in eine Spannung umgesetzt. Dabei entspricht der Messbereichsendwert (20mA) einer Eingangsspannung von 1.238V. Diese wird mit dem Faktor von 8.0774 verstärkt, was eine Spannung von 9.998V am Ausgang des Verstärkers zur Folge hat.

Signalbereich	Bauteilbestückung		Verstärkung G
	R_{33}/R_{41}	R_{37}/R_{45}	
0V...10V	-	-	1
0V...1V	-	5.49k Ω	9.998
0mA...20mA	61.9 Ω	6.98k Ω	8.0774

Tabelle 16: Bestückung der Bauelemente für vorgegebenen Signalbereich

Die Analogeingänge verfügen jeweils über einen Referenzspannungsausgang von 10V. Damit kann z.B. die aktuelle Position eines Potentiometers sehr einfach eingelesen werden. Die Referenzspannungsquelle ist so dimensioniert, dass eine Bürde von bis zu 500 Ω sicher betrieben werden kann. Der Ausgang ist des Weiteren strombegrenzt und kann max. 30mA treiben. Um ausreichend Genauigkeit zu erreichen, wird die Spannung direkt von der präzisen 2.5V Referenz abgeleitet. Mittels nicht invertierender Verstärkerschaltung wird eine Ausgangsspannung 10V realisiert.

Der verwendete Operationsverstärker (OPV) OP777 hat mit 200 μV eine sehr geringe Offsetspannung. Ein Verstärkungsfaktor von 4 wird mittels R_{72} und R_{73} erreicht, hier werden präzise Widerstände eingesetzt. Um ausreichend Strom für den Referenzspannungsausgang zur Verfügung zu stellen, wird dem OPV ein N Kanal MOSFET nachgeschaltet. Über Q_1

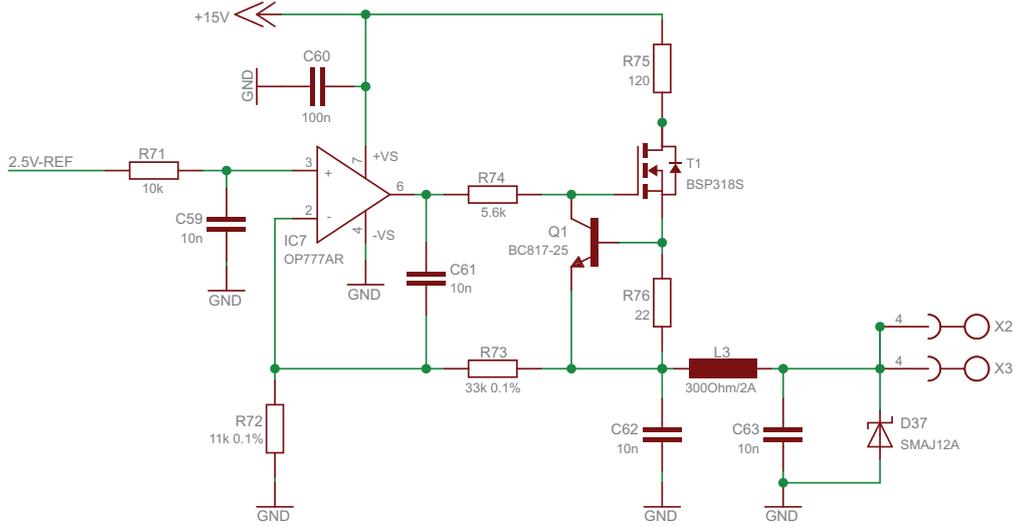


Abbildung 3.15: Schaltung der Referenzspannungsquelle für die analogen Eingänge

und R_{76} ist die Strombegrenzung realisiert. Sofern an R_{76} ca. $0.6V$ abfallen, beginnt der NPN Transistor zu leiten und verringert die U_{GS} des MOSFETs so, dass der Ausgangsstrom auf etwa $30mA$ begrenzt wird - die Ausgangsspannung sinkt. Der Widerstand R_{74} begrenzt den Ausgangsstrom des Operationsverstärkers, sofern die Strombegrenzung aktiv wird. Der Kondensator C_{61} hat die Aufgabe die Phasenreserve der Schaltung zu erhöhen. Somit wird es möglich auch kleinere kapazitive Lasten zu treiben.

$$V = \frac{R_{73}}{R_{72}} + 1 = \frac{33k\Omega}{11k\Omega} + 1 = 4 \quad (3.20)$$

$$I_{OUT_{max}} \approx \frac{0.6V}{R_{76}} = \frac{0.6V}{22\Omega} = 27.3mA \quad (3.21)$$

Am Ausgang findet sich wiederum ein „II-Filter“, bestehend aus L_3 , C_{62} und C_{63} . Dies verhindert das Einkoppeln bzw. Abstrahlen hochfrequenter Störungen. Die Suppressordiode D_{37} schützt den Ausgang vor Überspannungen. Die abgeklemmte Spannung kann für die vorgeschriebene Prüfung mit $1kV$ und 47Ω auf ca. $18V$ abgeschätzt werden. Zu beachten ist, dass dabei die maximale U_{EBO} des bipolaren Transistor nicht überschritten werden darf. Im Datenblatt des BC817 ist diese mit $5V$ definiert. Der schlimmste Fall tritt bei ausgeschalteter Versorgung ein. Sofern dabei eine Überspannung auftritt, verhindert Widerstand R_{75} einen zu großen Anstieg der Emitter-Basis-Spannung am NPN-Transistor.

$$U_{EB} = \frac{U_{D37_{max}} - 0.7V}{R_{75} + R_{76}} \cdot R_{76} = \frac{18V - 0.7V}{120\Omega + 22\Omega} \cdot 22\Omega = 2.68V \quad (3.22)$$

In weiterer Folge ist zu beachten, dass der Spannungsabfall an R_{75} und R_{76} bei maximalem nominalen Strom von $25mA$ nicht zu groß wird. Auch bei minimaler Betriebsspannung (ca. $14V$) und maximaler Belastung muss die Referenzspannung $10V$ betragen.

$$(R_{75} + R_{76}) \cdot I_{nom_{max}} = (120\Omega + 22\Omega) \cdot 25mA = 3.55V \quad (3.23)$$

Die Bauteile R_{71} und C_{59} dienen ausschließlich zur Unterdrückung von Störungen in der präzisen 2.5V-Referenz. Mittels C_{60} wird die Betriebsspannung stabilisiert.

3.2.6 Analoge Ausgänge

Für die analogen Ausgänge wird ein integrierter Schaltkreis von Texas Instruments verwendet. Dieser kann sowohl als Spannungs- als auch Stromschnittstelle betrieben werden. Der Baustein ist so beschaltet, dass die Endwerte von Strom- (0...20mA) als auch Spannungsbereich (0...10V) am Ausgang einer Chip-Eingangsspannung von 2.5V entsprechen. Damit kann der Analogausgang direkt über den DA-Wandler des Mikrocontrollers angesteuert werden. Um eine Ausgangsspannung von 0V bzw. einen Strom von 0mA zu erreichen, muss der Baustein mit $-5V$ versorgt werden. Als positive Betriebsspannung wird $+15V$ gewählt.

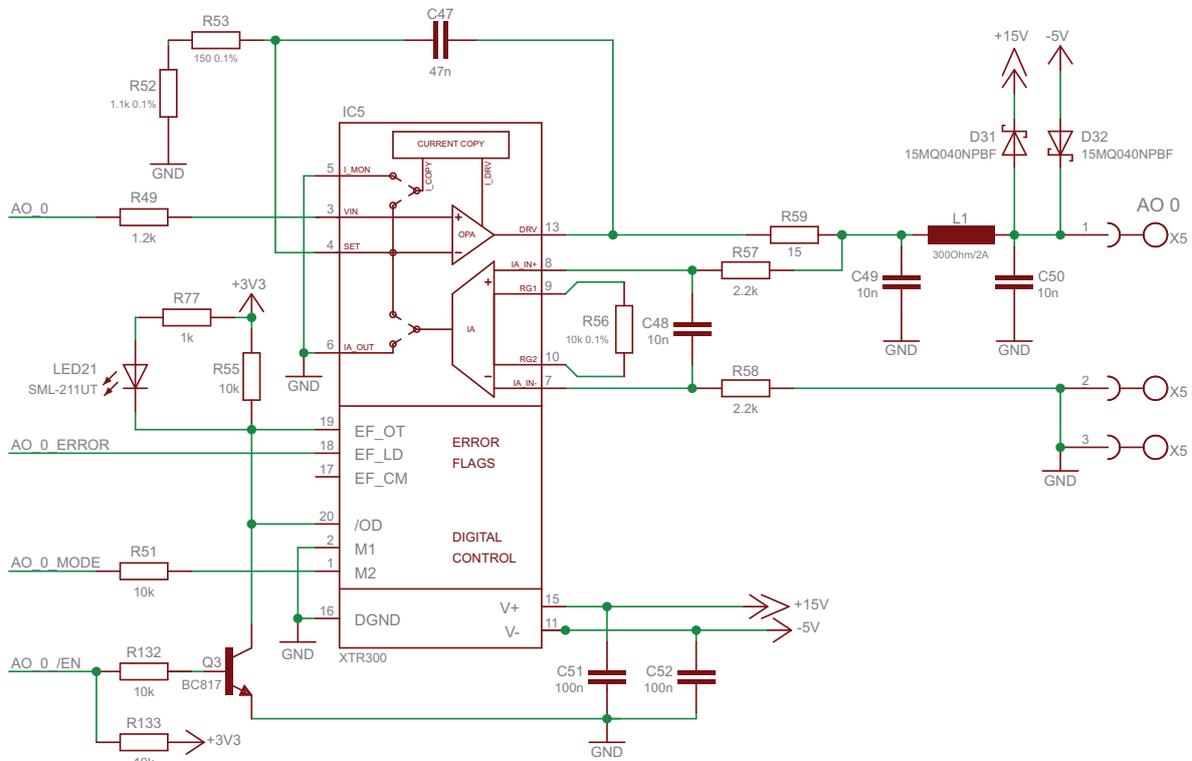


Abbildung 3.16: Schaltung für Analogen Ausgang AO0

Der verwendete IC verfügt über zwei Steuereingänge, mit denen der gewünschte Modus ausgewählt werden kann. M_1 ist für die gegebene Anwendung fix auf LOW-Pegel. Sofern auch an M_2 LOW anliegt, ist der Treiberbaustein im Spannungsmodus, ansonsten fungiert er als Stromausgang. Der Widerstand R_{51} dient dabei zum Schutz des IC-Pins. Über den Eingang /OD kann der Ausgangstreiber deaktiviert werden. Der gewählte Chip XTR300 verfügt weiters über drei Fehlerausgänge. Diese sind als Open-Collector-Ausgänge ausgeführt und beginnen im Fehlerfall zu leiten. Im Falle einer Übertemperatur wird durch vorliegende Beschaltung der Ausgang des Treibers direkt deaktiviert, LED_{21} signalisiert die Überlastung. R_{55} dient als Pull-Up-Widerstand. Das Error-Flag ER_{LD} meldet dem Mikrocontroller einen Fehler im Ausgangszweig der Analogbaugruppe. Dabei wird zwischen Strom- und Spannungsmodus un-

terschieden. Ist der Baustein als Spannungsausgang konfiguriert, so wird ER_{LD} aktiv, sofern Kurzschluss oder Überlast vorliegen. Der Ausgangsstrom ist in diesem Fall auf ca. $20mA$ begrenzt. In Konfiguration als Stromausgang liegt ein Fehler bei zu großer Bürde bzw. offenem Ausgang vor.

Im Prinzip sind im verwendeten Schaltkreis IC_5 ein OPV, ein Instrumentierungsverstärker und ein Stromspiegel integriert. Dabei wird die Zusammenschaltung der genannten Bauelemente durch die Steuereingänge M_1 und M_2 bestimmt. Ist der Treiberbaustein als Stromschnittstelle konfiguriert ($M_1 = 0, M_2 = 1$), so fließt der um den Faktor 10 kleinere gespiegelte Ausgangsstrom durch die Serienschaltung der Widerstände R_{52} und R_{53} . Dadurch entsteht am invertierenden Eingang des integrierten Operationsverstärkers ein dem Ausgangsstrom proportionaler Spannungsabfall. Der OPV fungiert als Regler und verändert die Ausgangsspannung bis die Differenzspannung zwischen seinen Eingängen Null wird. In weiterer Folge wird somit der Ausgangsstrom über die Spannung am Pin V_{IN} eingestellt. Die nachfolgende Formel beschreibt den direkten Zusammenhang.

$$I_{OUT} = \frac{10 \cdot U_{IN}}{R_{52} + R_{53}} \Rightarrow (R_{52} + R_{53}) = \frac{10 \cdot U_{IN}}{I_{OUT}} = \frac{10 \cdot 2.5V}{20mA} = 1250\Omega \quad (3.24)$$

Da $2.5V$ Eingangsspannung einem Ausgangsstrom von $20mA$ entsprechen sollen, ist der Gesamtwiderstand aus R_{52} und R_{53} mit 1250Ω bestimmt. R_{49} ist mit $1.2k\Omega$ auf einen ähnlichen Wert ausgelegt, was der Kompensation des Biasstroms dienen soll.

Nun gilt es den Baustein XTR300 als Spannungsschnittstelle zu betreiben. Für diesen Modus liegen sowohl M_1 als auch M_2 auf LOW-Pegel. Die aktuelle Ausgangsspannung wird über den Instrumentierungsverstärker gemessen. Dieser setzt seine Eingangsspannungsdifferenz in einen proportionalen Ausgangsstrom um (Übertragungsfaktor $G = 2/R_{56} = [A/V]$). Dieser Strom fließt nun durch die Serienschaltung der Widerstände R_{52} und R_{53} und wird dort wieder in eine Spannung umgesetzt. Somit ergibt sich für das Gesamtsystem folgender Zusammenhang:

$$U_{OUT} = \frac{R_{56} \cdot U_{IN}}{2 \cdot (R_{52} + R_{53})} \quad (3.25)$$

Durch die Vorgabe, dass $2.5V$ Eingangsspannung einer Ausgangsspannung von $10V$ entsprechen müssen, ist der Wert von R_{56} eindeutig bestimmt.

$$R_{56} = \frac{2 \cdot (R_{52} + R_{53}) \cdot U_{OUT}}{U_{IN}} = \frac{2 \cdot 1250\Omega \cdot 10V}{2.5V} = 10k\Omega \quad (3.26)$$

Die Dioden D_{31} und D_{32} leiten Spannungsspitzen in die Versorgung ab. Die Versorgungsspannung selbst ist durch Suppressordioden geklemmt. Da auch im Ausgangstreiber eine ähnliche Diodenstruktur vorhanden ist, muss der Strom in den Ausgang durch R_{59} begrenzt werden. Die Widerstände R_{57} und R_{58} dienen zum Schutz des Instrumentierungsverstärkers. Auch sie begrenzen den Strom in den Verstärkereingang. Die Bauteile L_1 , C_{49} und C_{50} bilden einen „II-Filter“. Dieser dämpft hochfrequente Störungen sowohl in Richtung Schaltung als auch in

Richtung Anschlussleitung.

Bei ausgeschaltetem Mikrocontroller wird die Analogbaugruppe deaktiviert. Damit wird auch für diesen Fall ein definierter Ausgangszustand erreicht. Der Eingang /OD des Treiberbausteins wird über den Transistor Q_3 auf Masse gehalten. Sofern der Controller startet, legt dieser die Leitung /EN auf LOW-Pegel, der Transistor sperrt und der Analogausgang wird in weiterer Folge aktiv.

3.2.7 Ethernet

Mittels Ethernetschnittstelle können Daten schnell und zuverlässig mit einem oder mehreren PCs ausgetauscht werden. Somit ist es z.B. möglich Kennlinienverläufe von Geschwindigkeits- bzw. Stromregler am Computer darzustellen. Der verwendete Mikrocontroller STM32F107 unterstützt die Anbindung eines Ethernet-PHYs über ein MII als auch RMI Interface. Aufgrund der geringeren Anzahl von Busleitungen wird die RMI-Schnittstelle für den Datenaustausch bevorzugt. Um die von ST-Microelectronics bereitgestellte Library verwenden zu können, wird der selbe Ethernetchip wie auf dem Evaluation Board STM3210C-EVAL eingesetzt. Der verwendete DP83848I stellt den physikalischen Layer der Ethernetschnittstelle dar und unterstützt Autonegation und Parallel Detection. Somit sind Datenraten von 10Mbit/s als auch 100Mbit/s möglich. Der Chip arbeitet mit einer Versorgungsspannung von 3.3V und benötigt zudem einen Takt von 50MHz . Dieser kann über die PLL des Mikrocontrollers erzeugt werden. Das sich daraus ergebende Interface zwischen μC und PHY ist in Abbildung 3.17 ersichtlich.

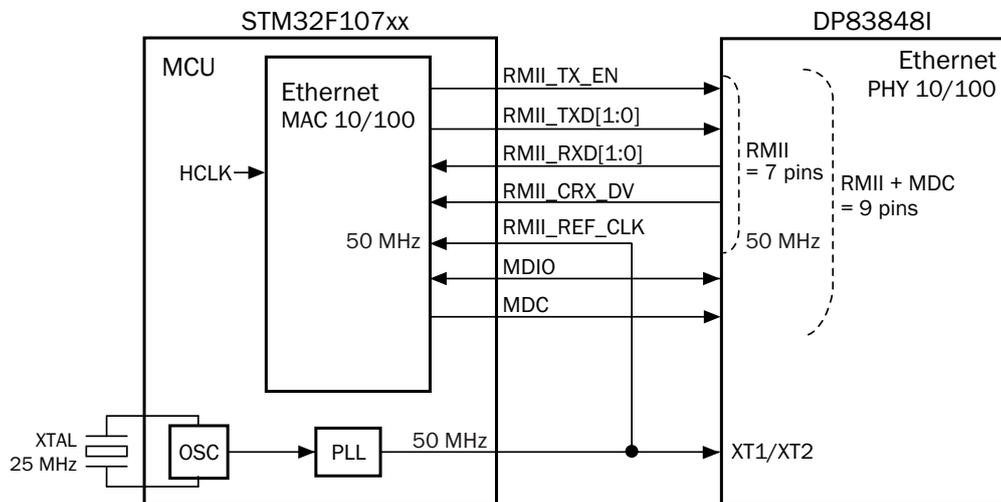


Abbildung 3.17: Interface zwischen Mikrocontroller und PHY [6]

Die Konfiguration des Ethernetchips erfolgt über über externe Widerstände mit einem Wert von $2.2\text{k}\Omega$. Nach einem Reset werden die entsprechenden Pins eingelesen und es erfolgt eine Konfiguration laut Tabelle 17.

Zur eigentlichen Realisierung der Ethernetschnittstelle wird eine RJ45-Buchse mit integriertem Pulswandler gewählt. Sowohl für das PHY als auch für die Buchse gilt ein Arbeitsbereich von $-40... + 85^\circ\text{C}$. Die für das Ethernet-Interface benötigte Spannung von 3.3V wird

zum PHY gelangen können, ist D_{35} als zusätzlicher Schutz vorgesehen. Die Kondensatoren $C_{104} \dots C_{105}$ sowie der Tantalkondensator C_{109} dienen zur Stabilisierung der vom Chip erzeugten internen Hilfsspannung. Die Keramikkondensatoren sollen sich dabei möglichst nahe an den PFBIN-Pins befinden.

Die gewählte Ethernetbuchse hat zwei integrierte LEDs, welche verwendet werden, um den aktuellen Status von Link und Datenaktivität anzuzeigen. Die Ausgänge LED_LINK bzw. LED_ACT ziehen das jeweilige LED bei entsprechender Aktivität auf Lowpegel. Die Widerstände $R_{109} \dots R_{110}$ begrenzen dabei den Strom auf ca. $10mA$.

3.2.8 Profibus

Die Profibusschnittstelle ermöglicht die Anbindung des Geräts an eine speicherprogrammierbare Steuerung (SPS). Dabei kann die entworfene Einheit als dezentrale Peripherie betrachtet werden, d.h. sie fungiert als Slave welche mit dem Mastersystem zyklisch Prozessdaten austauscht.

Der implementierte PROFIBUS DP verwendet als physikalisches Interface eine RS485 Schnittstelle. Auch eine Anbindung über Lichtwellenleiter ist möglich. Diese Variante wird jedoch hauptsächlich zur Überbrückung längerer Wegstrecken verwendet. RS485 baut auf symmetrischer Übertragung auf. Somit steckt der eigentliche Bitzustand in der Spannungsdifferenz der beiden Busleitungen. Das macht die Übertragungstrecke robuster gegenüber Störungen. Weiters können mehrere Sender und Empfänger direkt an den Bus angeschlossen werden. Laut Norm dürfen in einem Segment bis zu 32 Teilnehmer auf einer max. Strecke von $1.2km$ verteilt sein. Zur Anbindung einer größeren Teilnehmerzahl muss ein Repeater eingesetzt werden. Die verwendbare Übertragungsrate hängt von der eigentlichen Buslänge ab und kann bis zu $12Mbit/s$ betragen.

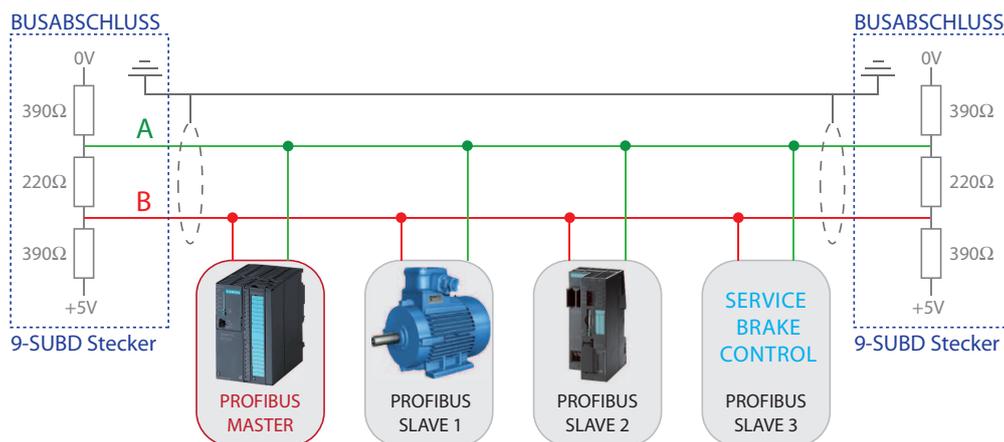


Abbildung 3.19: Anschluss verschiedener PROFIBUS DP - bis zu 32 Teilnehmer pro Segment

Um Reflexionen auf der Busleitung zu vermeiden, werden sowohl Anfang als auch Ende der Leitung mit dem Wellenwiderstand abgeschlossen. Der Abschluss erfolgt dabei aktiv, d.h. die Busleitungen sind auf einem definierten Ruhepotential, sofern kein Teilnehmer den Bus für sich beansprucht. Der Anschluss eines PROFIBUS DP erfolgt im Normalfall über

einen 9-poligen SUBD-Stecker. In diesem ist bereits der jeweilige Busabschluss vorhanden und kann für den letzten als auch ersten Teilnehmer zugeschaltet werden. Dazu muss das angeschlossene Endgerät über den 9-poligen Stecker eine potentialgetrennte Spannung von +5V zur Verfügung stellen. Die vorgeschriebene Steckerbelegung ist Tabelle 18 zu entnehmen. [25],[26]

PIN	Signal	Beschreibung	Anmerkung
1	Schirm	Schutzerde	nicht empfohlen
2	M24	Masse für 24V Spannung	optional
3	RxD/TxD-P	Daten Leitung Plus (B-Leiter)	Pflicht
4	CNTR-P	Repeater Richtungskontrolle	optional
5	DGND	Daten Masse	Pflicht
6	VP	+5V Speisung für Busabschluss	Pflicht
7	P24	+24V Speisung	optional
8	RxD/TxD-N	Daten Leitung Minus (A-Leiter)	Pflicht
9	CNTR-N	Repeater Richtungskontrolle	optional

Tabelle 18: Pinbelegung PROFIBUS Stecker [25]

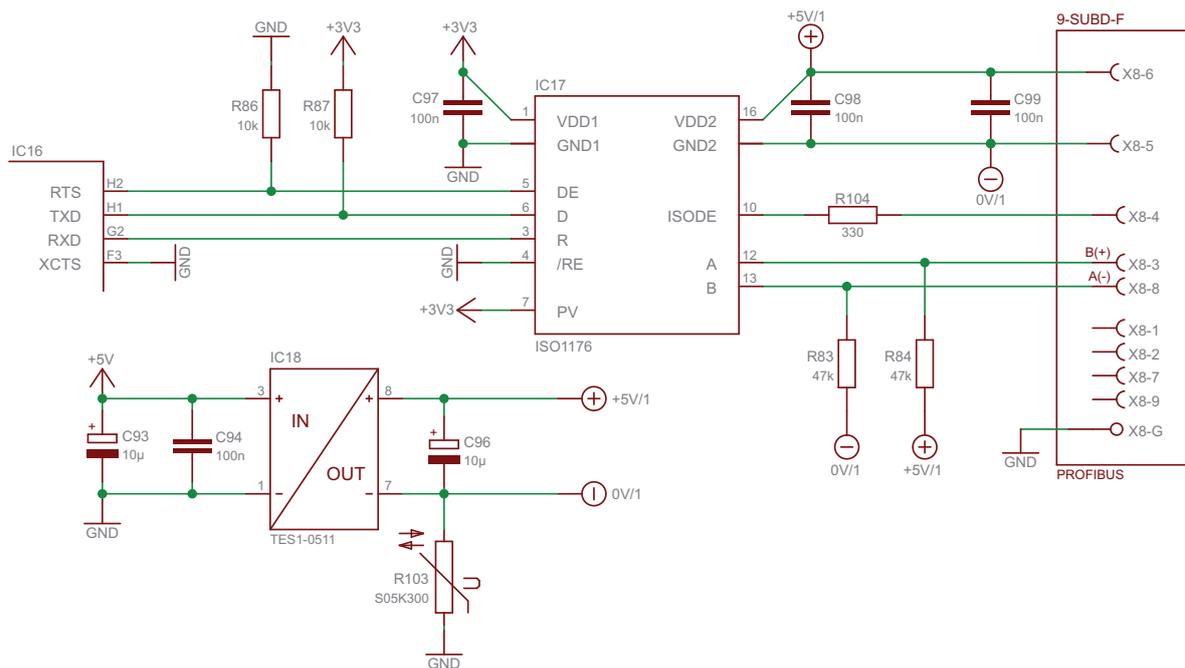


Abbildung 3.20: Profibus - galvanisch getrennte RS485 Schnittstelle

Zur Implementierung der RS485-Schnittstelle wird der integrierte Schaltkreis *ISO1176* von Texas Instruments verwendet. Dieser entspricht den Spezifikationen von PROFIBUS und unterstützt eine Übertragungsrate von bis zu 40Mbit/s . Die galvanische Trennung zwischen Bus- und Systemseite erfolgt bereits im Baustein, zusätzliche Optokoppler werden eingespart. Alternativ dazu kann für *IC17* auch der Baustein *ADM2486* von Analog Devices verwendet werden. Die Widerstände R_{83} bzw. R_{84} stellen sicher, dass bei ausgestecktem Bus ein definiertes Potential am Empfänger vorliegt.

Zur Versorgung der Busseite wird eine galvanisch getrennte Spannung von $+5V$ benötigt. Diese wird mittels DC/DC-Konverter $IC18$ erzeugt. Der verwendete TES1-0511 von Traco kann einen max. Ausgangsstrom von $200mA$ liefern. Die Isolationsspannung zwischen Ein- und Ausgang beträgt $1500V$. Varistor R_{105} begrenzt dabei den Potentialunterschied zwischen System- und Busmasse.

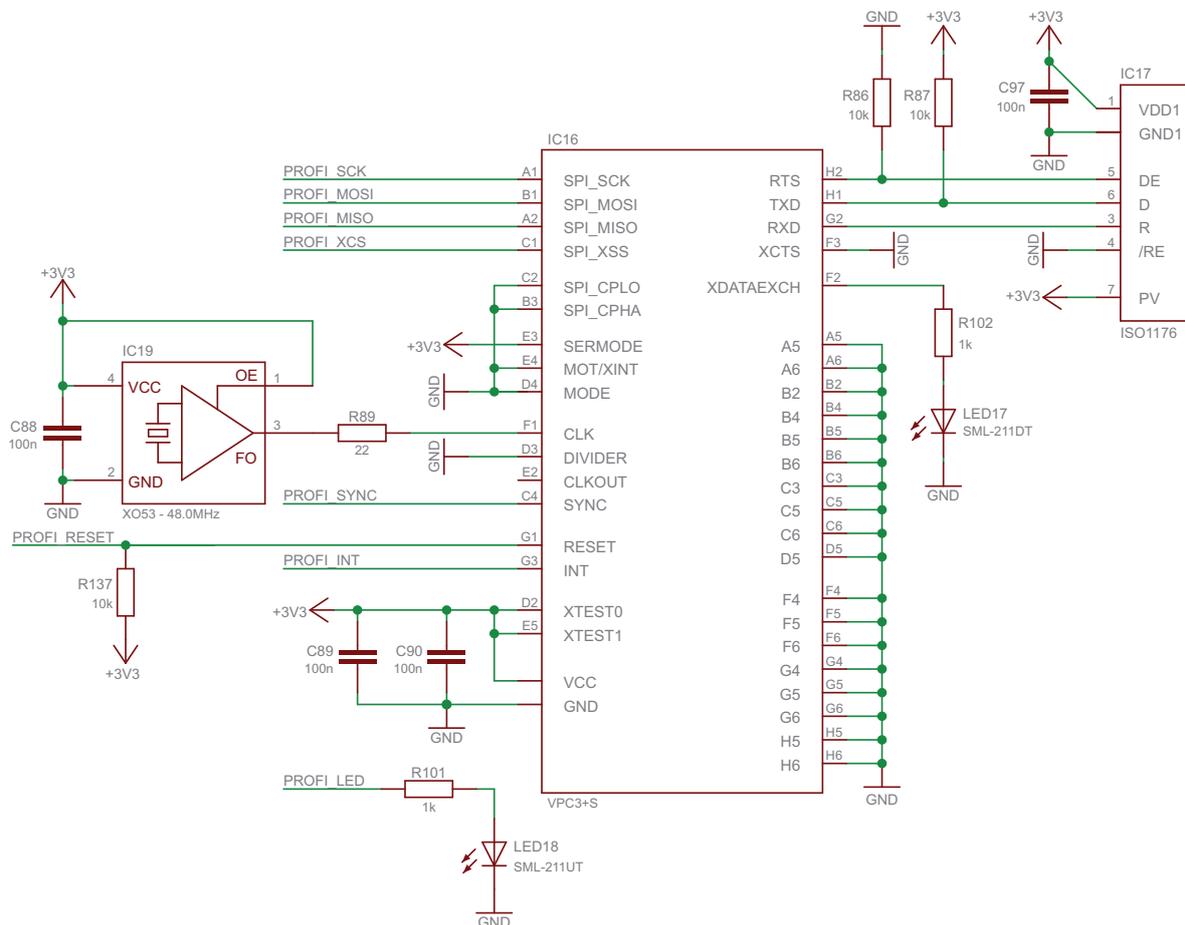


Abbildung 3.21: Profibus - Beschaltung des VPC3+S

Die eigentliche Profibusanbindung erfolgt über den ASIC VPC3+S der Firma Profichip. Dieser implementiert die verschiedenen Schichten des Kommunikationsprotokolls und vermindert somit den Rechenaufwand des Mikrocontrollers. Zum Datenaustausch mit dem μC bietet der integrierte Schaltkreis verschiedene Möglichkeiten an Schnittstellen - darunter SPI, I2C und parallelen Datentransfer. Im vorliegenden Projekt wird der ASIC mittels SPI an die zentrale Recheneinheit angebunden. Dabei darf der SPI-Takt nicht größer als $6MHz$ sein. Zur Konfiguration des seriellen Interfaces zum Datenaustausch mit dem Mikrocontroller müssen die in Tabelle 19 angeführten PINs auf das entsprechende logische Potential gelegt werden. Der integrierte Schaltkreis $IC16$ benötigt weiters einen Takt von $48MHz$. Dieser wird über den Oszillator $IC19$ generiert, R_{98} dient zur Bedämpfung der Taktleitung. Der ASIC-Ausgang TXD besitzt Open-Collector-Struktur und wird über den Pull-Up-Widerstand R_{87} gegen die positive Betriebsspannung gezogen. Die LED an Ausgang XDATAEXCH signalisiert den Ver-

PIN	Signal	Beschreibung	Logikpegel
E3	SERMODE	HIGH → Serielles Interface	HIGH
D4	MODE	LOW → SPI Modus	LOW
C2	SPI_CPOL	Clock Polarität	LOW
B3	SPI_CPHA	Clock Phase	LOW
...	...	nicht benutzte Eingänge	LOW

Tabelle 19: Hardware-Konfiguration für SPI-Interface [10]

bindungsstatus. Bei bestehender Kommunikation zum Mastersystem geht der genannte Ausgang auf LOW. Zusätzlich gibt *LED18* Auskunft über den aktuellen Zustand des VPC3 (z.B. Initialisierungsphase, fehlerhafte Konfigurationsdaten, ...).

3.2.9 I2C

Der I2C Bus ist ein bidirektionaler 2-Draht Bus. Dabei werden im Ruhezustand die Busleitungen über Pull-Up-Widerstände auf HIGH-Pegel gehalten. Die jeweiligen Ausgangstreiber der Teilnehmer verfügen somit über eine Open-Collector-Struktur. Für unsere Anwendung wird der I2C-Bus als reines Master-Slave-System betrieben. Es sei jedoch an dieser Stelle erwähnt, dass das Protokoll einen Betrieb mehrerer Master unterstützt. Das Taktsignal SCL (Serial Clock) wird immer vom aktiven Master generiert - dieser ist für den Ablauf der Datenübertragung verantwortlich. Synchron zum Takt werden die entsprechenden Nutzdaten über die Leitung SDA (Serial Data) übertragen. In Bezug auf die Übertragungsgeschwindigkeit werden 100 kbit/s (Standard Mode) oder 400 kbit/s (Fast Mode) unterstützt. Demnach muss die Taktfrequenz an den langsamsten Busteilnehmer angepasst sein. Zu beachten ist, dass die Buskapazität auf maximal 400 pF begrenzt ist. Dies beschränkt die Leitungslänge auf einige Meter. [7]

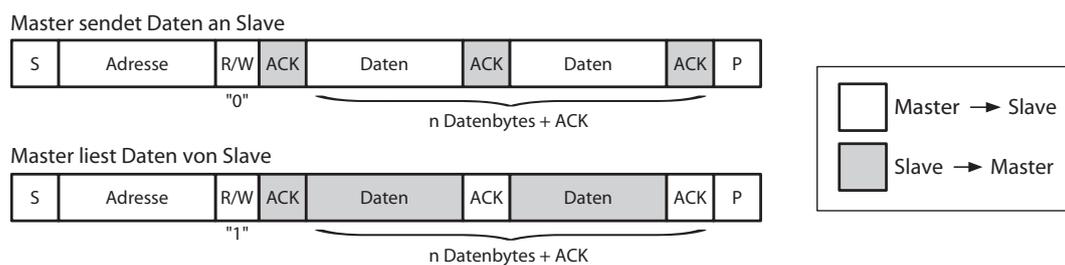


Abbildung 3.22: I2C-Datenübertragung [7]

Die Adressierung der Teilnehmer erfolgt bei I2C per Software. Dabei leitet der aktive Master eine Kommunikation mit dem Slave durch das Übertragen der entsprechenden Adresse ein. Die Adresse hat im Allgemein eine Länge von 7 Bit. Theoretisch würden sich somit 128 Teilnehmer ergeben. Allerdings sind bestimmte Bitfolgen für Befehle reserviert. Laut Spezifikation ist die maximale Teilnehmerzahl mit 112 festgelegt. [7]

Der Ablauf einer Übertragung ist folgender: Während SCL auf HIGH-Pegel liegt, erzeugt der

Master eine negative Flanke an der Leitung SDA. Dies kennzeichnet den Beginn der Kommunikation. Darauf sendet das Mastersystem ein Byte. In diesem ist die 7-Bit Adresse des ausgewählten Slave enthalten. Das niederwertigste Bit stellt das Lese-/Schreib-Kommando dar. Darauf antwortet der angesprochene Slave mit einem ACK. Damit teilt er mit, dass er für die Übertragung eines weiteren Bytes bereit ist. War das vorher gesendete R/W-Bit 0, so sendet der Master nun weitere Bytes an den Slave. Diese werden wiederum durch eingefügte ACKs vom Slave bestätigt. Für den Fall, dass das angesprochene Bit 1 war, sendet der ausgewählte Slave jeweils ein Byte an den Master. Der Master bestätigt mit einem ACK, dass er zum Empfang eines weiteren Bytes bereit ist. Die Kommunikation wird solange fortgeführt, bis der Master die Übertragung beendet. Dies erfolgt durch eine positive Flanke an SDA während SCK auf HIGH-Pegel liegt (siehe Abbildung 3.22). [7]

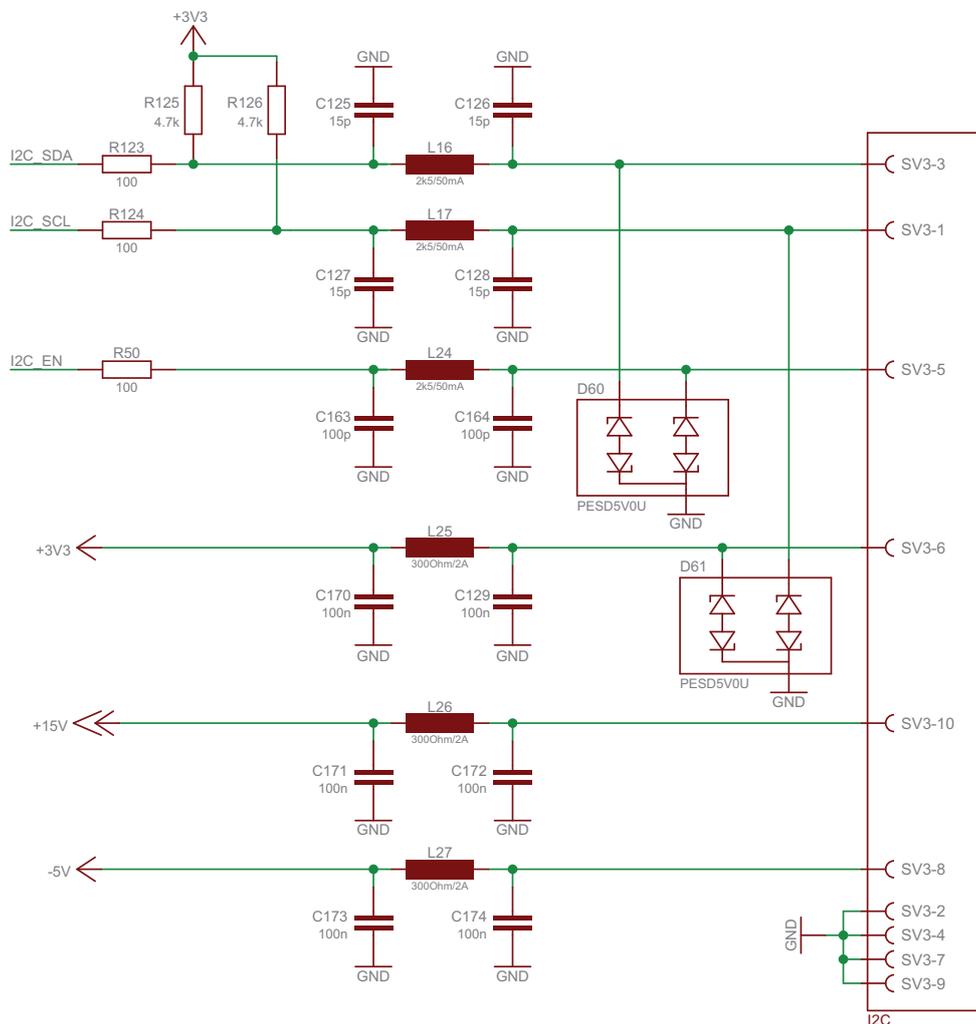


Abbildung 3.23: I2C-Interface

Die I2C-Schnittstelle des Geräts ist für Erweiterungszwecke vorgesehen. Zusätzliche IO-Gruppen können über den Datenbus angeschlossen werden. Um z.B. den Anschluss analoger Ein- oder Ausgänge zu ermöglichen, werden über den vorgesehenen Stecker zusätzlich zu den

Die Pegelumsetzung für die serielle Schnittstelle erfolgt über IC21. Der verwendete Baustein TRS3221 benötigt dazu die 4 externen Kondensatoren $C_{117} \dots C_{120}$. Die maximal zulässige Datenrate ist $250kBit/s$. Zum Abblocken hochfrequenter Störungen finden sich auch hier in Richtung Stecker die bekannten „II-Filter“. Zu beachten ist, dass die Kapazitätswerte auf den Datenleitungen klein gehalten werden müssen. Aus diesem Grund werden Ferrite mit größerer Impedanz eingesetzt. Eine zusätzliche ESD-Schutzbeschaltung ist für die Datenleitungen nicht notwendig, da der Pegelumsetzer bereits die entsprechenden Anforderungen erfüllt.

Für die Versorgung von externer Peripherie, die über die serielle Schnittstelle angebunden wird, ist eine Spannung von 15V auf Pin 9 des SUB-D-Steckers geführt. Über Pin 1 kann der Bootloader zum Programmieren des Mikrocontrollers gestartet werden. Dazu ist die angesprochene Leitung auf 15V zu legen. Diese Verbindung erfolgt, wie in Abbildung 3.25 aufgezeigt, direkt im Programmierstecker. Somit ist auf dieser Leitung kaum mit hochfrequenten Störungen zu rechnen, ein reiner ESD-Schutz ist ausreichend. Die Widerstände R_{81} und R_{140} stellen einen Spannungsteiler dar. Damit liegt bei eingestecktem Programmierkabel eine Spannung von ca. 3V am BOOT-Eingang des μC an. Wird nun ein Reset durchgeführt, so startet der Bootloader. Ist Pin 1 des SUB-D Steckers offen, so liegt BOOT_0 über R_{140} auf Masse.

$$U_{BOOT.0} = \frac{R_{140}}{R_{81} + R_{140}} \cdot U_{SUBD_{PIN1}} = \frac{5.6k}{22k + 5.6k} \cdot 15V = 3.04V > 2V = U_{IH_{\mu C}} \quad (3.27)$$

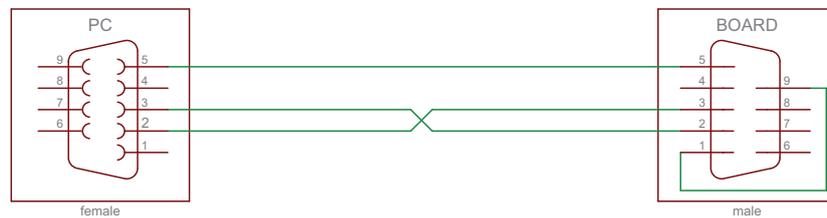


Abbildung 3.25: Programmierkabel

3.3 Leistungsteil

Das Leistungsteil dient zur Versorgung bzw. Regelung der mechanischen Betriebsbremse, die essentieller Teil dieser Arbeit ist. Der vorhandene Hubmagnet kann einen maximalen Strom von bis zu 40A ziehen. Dieser ergibt sich bei maximaler Versorgungsspannung und minimalem Wicklungswiderstand. Dabei wird eine maximale Umgebungstemperatur von 40°C angenommen.

$$I_{max} = \frac{U_{max}}{R_{20^\circ} \cdot \vartheta_{40^\circ}} = \frac{28.8V}{0.775\Omega \cdot 0.927} \approx 40A \quad (3.28)$$

Ziel ist es, den Strom durch den Magneten zu messen und einem entsprechenden Sollwert nachzuführen. Dieser Sollstrom wird bei laufender Anlage konstant gehalten. Während eines Bremsvorgangs wird der Referenzwert vom Geschwindigkeitsregler vorgegeben. Dieser generiert die Bremsrampe. Ein Bremsvorgang mittels Betriebsbremse ist nach max. 12 Sekunden abgeschlossen (siehe Kapitel 2.1). Versorgt wird das Leistungsteil über eine vom Steuerteil getrennte Versorgungsspannung.

3.3.1 Sicherheitsabschaltung

Die entworfene Bremssteuerung entspricht keinen speziellen Sicherheitsanforderungen. Das Gerät ist somit nicht fehlertolerant. Auf Grund dieser Tatsache muss die Bremse von außen zusätzlich überwacht werden. Diese Aufgabe übernimmt eine dafür geeignete Sicherheits-SPS. Um zu gewährleisten, dass die Betriebsbremse nach dem Anhalten der Seilbahn sicher geschlossen bleibt, ist auf der Leistungsplatine eine so genannte Sicherheitsabschaltung vorhanden.

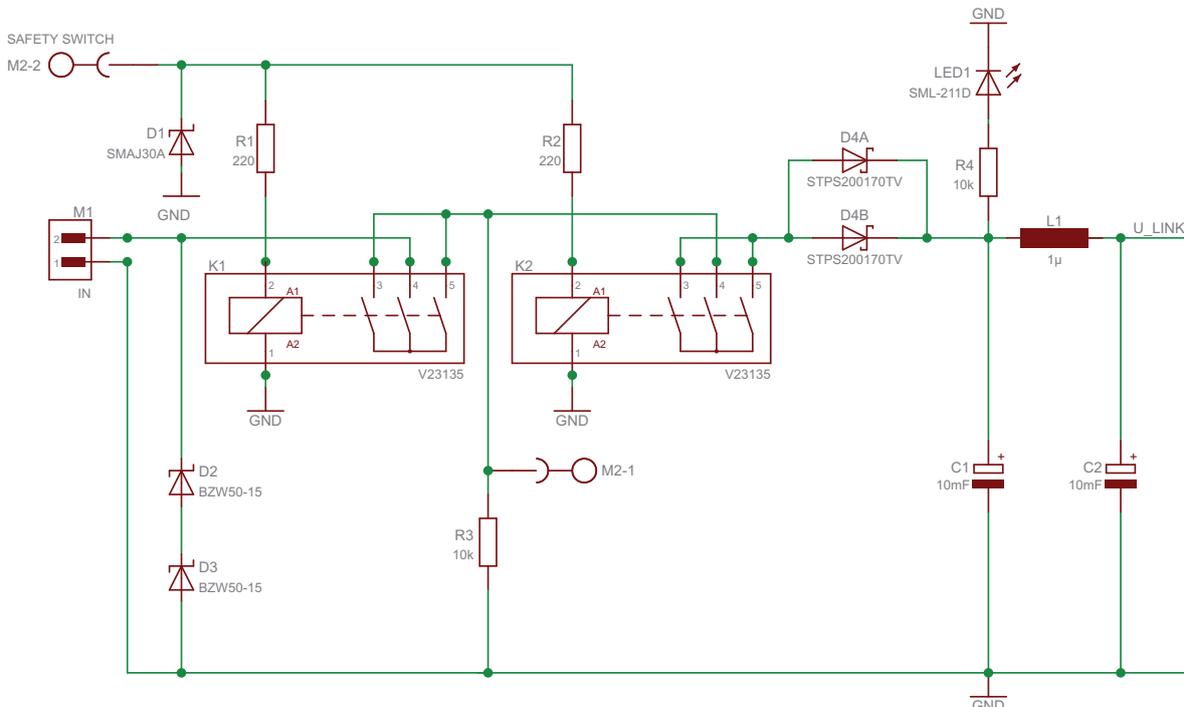


Abbildung 3.26: Sicherheitsabschaltung der Betriebsbremse

Dazu befinden sich am Versorgungseingang des Leistungsmoduls zwei Relais. Beim Anfahren der Seilbahn muss zuerst die Spannungsversorgung für die Regeleinheit des Bremsmagneten zugeschaltet werden. Dies erfolgt über das Signal an Klemme $M2 - 2$. Liegen an diesem Signaleingang $24V$ an, so schalten die beiden Leistungsrelais $K1$ und $K2$ durch. Über die Klemme $M2 - 1$ kann der Status der Sicherheitsabschaltung zurückgelesen werden. Sofern die Leistungsstufe aktiv ist, liegen hier $24V$ an. Im umgekehrten Fall wird dieser Schaltungspunkt über R_3 auf Masse gehalten. Die Einbindung der Bremseinheit in das Gesamtkonzept sieht eine Steuerung der Sicherheitsabschaltung direkt über das Gerät vor. Die Überwachung der Abschaltung erfolgt über die zentrale Sicherheits-SPS.

Die Betriebsbremse kann über die Leistungsrelais, auch bei Versagen der MOSFET-Endstufe, sicher geschlossen werden. Eine solche unregelmäßige Schließung des Magneten darf im Normalfall allerdings nur bei Stillstand der Anlage durchgeführt werden. Eine Ansteuerung der Sicherheitsabschaltung über das zentrale Steuerungssystem ist nicht zulässig, da bei Ausfall desselben sowohl Sicherheits- als auch Betriebsbremse unregelmäßig einfallen würden (siehe Kapitel 2.1.3).

Die verwendeten Relais $K1$ bzw. $K2$ können bei einer Spannung von $36V$ einen Laststrom von $60A$ sicher trennen. Sie sind damit für diese Anwendung gut geeignet, da der Bremsmagnet max. $40A$ aufnehmen kann. Die Spulen der Relais sind für eine Nennspannung von $12V$ ausgelegt, d.h. es werden zusätzliche Vorwiderstände benötigt. Der Innenwiderstand der Spulen beträgt jeweils $150\Omega \pm 10\%$. Laut Datenblattangaben schalten die Relais bei einer Spulenspannung von $6.2V$ noch sicher durch. Bei gewähltem Widerstandswert von $220\Omega \pm 5\%$ (für R_1 und R_2) liegt der Eingangspegel zur sicheren Aktivierung der Leistungsstufe in einem Bereich von ca. $16.8V$ bis $30V$.

$$U_{Schalt_{min}} = \left(1 + \frac{R_{vor_{max}}}{R_{Spule_{min}}}\right) \cdot U_{Spule_{min}} = \left(1 + \frac{231\Omega}{135\Omega}\right) \cdot 6.2V = 16.8V \quad (3.29)$$

Die Suppressordiode D_1 hat einerseits die Aufgabe den Steuereingang zu schützen, andererseits begrenzt sie Überspannungen, die beim Ausschalten der Relaispulen entstehen. Die Schutzdioden D_2 und D_3 klemmen Überspannungen in der Versorgungsleitung des Leistungsteils ab und schützen somit die nachfolgende Elektronik. Auch hier ist wieder der vorgeschriebene Wert laut Norm EN 61000-6-2 bzw. EN 61326-1 zu berücksichtigen. Da die Masse des Leistungsteils mit Erde verbunden ist, gilt für den $8/20\mu s$ Impuls eine Prüfung mit $2kV$ bei 2Ω , woraus sich ein Ableitstrom von $1kA$ ergibt. Mit den verwendeten Dioden vom Typ BZW50-15 ergibt sich eine Begrenzung der Versorgungsspannung auf ca. $55...60V$.

3.3.2 Spannungszwischenkreis

Der zu steuernde Bremsmagnet hat im geschlossenen Zustand eine Induktivität von ca. $200mH$. Ist er offen, so sinkt dieser Wert um etwa ein Zehntel. Zur Verbesserung des dynamischen Verhaltens der Stromregelung kann das Stellglied die Spannung am Bremsmagne-

ten umpolen. In diesem Fall versucht die Spule den Strom aufrecht zu erhalten und beginnt zurückzuspeisen. Der schlimmste Fall tritt ein, wenn sich die Bremse bei maximalem Strom von $40A$ noch nicht geöffnet hat und eine plötzliche Abschaltung auftritt. Somit gilt es, eine Energie von ca. $160J$ abzubauen.

$$E_{max} = \frac{L_{max} \cdot I_{max}^2}{2} = \frac{0.2H \cdot 40A^2}{2} = 160J \quad (3.30)$$

Eine Rückspeisung in die Versorgungsleitung des Leistungsteils ist aus Sicherheitsgründen nicht zulässig. In der jeweiligen Versorgung ist zwar ein Bleiakкумуляtor vorhanden. Ist dieser jedoch defekt, so bringt der Rückstrom eine Erhöhung der gesamten Betriebsspannung mit sich. Das wiederum könnte andere Geräte im selben Versorgungskreis beschädigen. Aus diesem Grund wurde Diode D_4 eingesetzt. Sie verhindert jeglichen negativen Stromfluss aus dem Gerät. Somit gilt es, die in der Spule gespeicherte Energie im Leistungsteil umzusetzen. Eine Möglichkeit besteht darin die Zwischenkreisspannung in gewissem Maße ansteigen zu lassen und in weiterer Folge die Energie in einen Kondensator umzuladen. Das Problem, das sich dabei stellt, ist die Größe der Kapazität. Für die Annahme, dass die Spannung um max. $25V$ (Sperrspannung der MOSFET) ansteigen darf, erhält man durch Simulation einen Kapazitätswert von ca. $120mF$. Entsprechende Elektrolytkondensatoren sind zwar verfügbar, aber die mechanischen Abmessungen als auch der Preis sprechen gegen diese Schaltungsvariante. Eine andere Möglichkeit ist es, die auftretende Energie in Wärme umzusetzen. Dies geschieht am einfachsten über einen Leistungswiderstand, wie die konzipierte Schaltung in Abbildung 3.27 zeigt. Der Widerstandswert von R_{14} ist mit $1\Omega \pm 5\%$ so gewählt, dass bei $40A$ die Zwischenkreisspannung auf $42V$ begrenzt ist.

$$U_{LINK_{max}} = I_{max} \cdot R_{14_{max}} = 40A \cdot 1.05\Omega = 42V \quad (3.31)$$

Weiters muss der eingesetzte Widerstand der möglicherweise auftretenden maximalen Stoßenergie standhalten. Für den verwendeten $100W$ Leistungswiderstand der Serie HSC100 ist im Datenblatt eine max. Pulsenergie von $380J$ angegeben. Positiv wirkt sich in diesem Fall der Serienwiderstand der Spule aus. Somit muss nicht die gesamte gespeicherte Energie im Widerstand R_{14} umgesetzt werden. Der Wirkwiderstand des Bremsmagneten weist einen minimalen Widerstand von 0.718Ω auf. Daraus ergibt sich eine max. Stoßenergie von $95J$ an R_{14} .

$$E_{R_{14_{max}}} = E_{max} \cdot \frac{R_{14_{max}}}{R_{14_{max}} + R_{SPULE_{min}}} = 160J \cdot \frac{1.05\Omega}{1.05\Omega + 0.718\Omega} = 95J \quad (3.32)$$

Die Funktion der Schaltung zur Begrenzung der Zwischenkreisspannung ist folgende: Steigt die Spannung U_{LINK} über eine gewisses Level an, so wird der 1Ω Leistungswiderstand zugeschaltet. Das bewirkt ein Absinken der Spannung. Beim Unterschreiten einer unteren Schaltschwelle wird der Widerstand R_{14} wieder ausgeschaltet. Ist noch ausreichend Energie im Magneten vorhanden, so steigt die Spannung im Zwischenkreis wieder an. Der MOSFET Q_1 aktiviert daraufhin wieder den Widerstand. Dieses Prozedere wiederholt sich so lange, bis

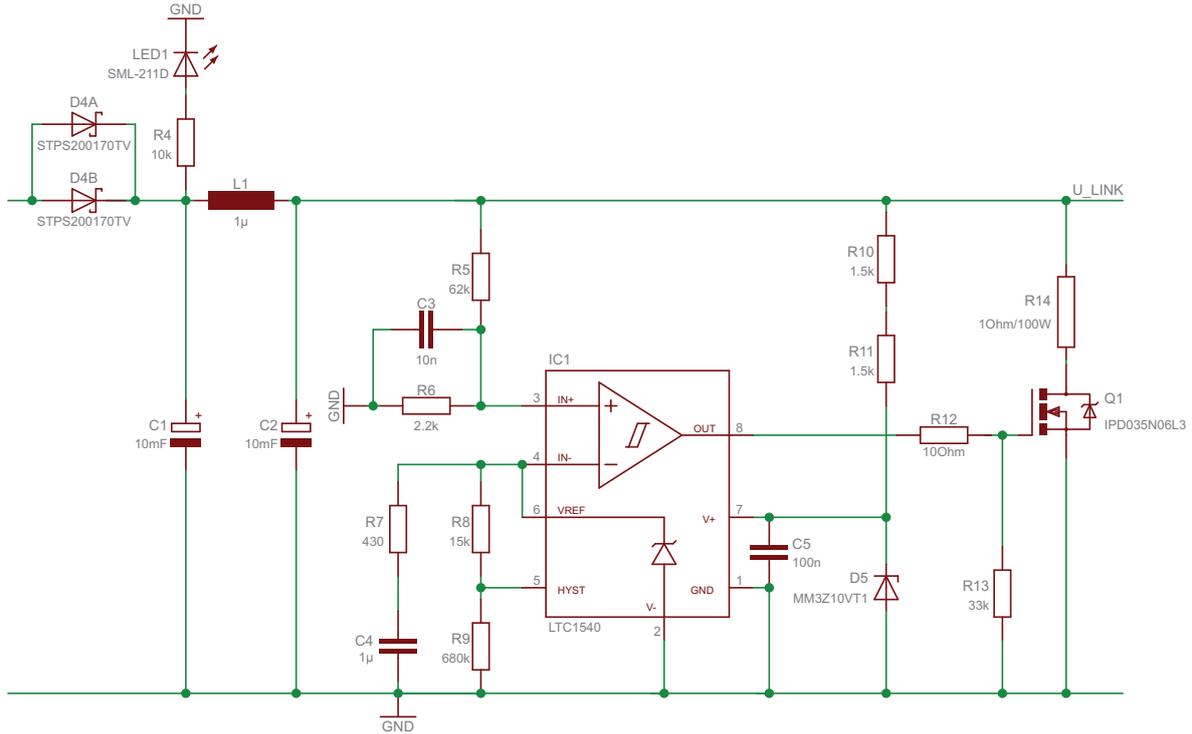


Abbildung 3.27: Spannungszwischenkreis des Leistungsteils

die Energie im Magneten abgebaut ist. Die Elkos C_1 und C_2 bestimmen in diesem Fall die Schaltfrequenz. Je größer die Kapazitätswerte gewählt werden, desto kleiner wird die Anzahl der Schaltzyklen. Mit den gewählten Kondensatoren (2 mal $10mF$) ergibt sich eine Frequenz im Bereich von 400Hz.

Die mit $IC1$ realisierte Schaltung entspricht einem Zweipunktregler. Über Widerstand R_8 und R_9 lässt sich die Hysterese des Reglers einstellen. Der Widerstand R_7 und der Kondensator C_4 stabilisieren dabei den Referenzspannungsausgang. R_5 und R_6 bestimmen den Mittelpunkt, um welchen sich die Schaltschwellen bewegen. C_3 unterdrückt das Schalten bei schnellen Störimpulsen.

$$U_{MITTEL} = U_{Ref} \cdot \frac{R_5 + R_6}{R_6} = 1.182V \cdot \frac{62k\Omega + 2.2k\Omega}{2.2k\Omega} = 34.49V \quad (3.33)$$

$$U_H = 2 \cdot U_{Ref} \cdot \frac{R_8}{R_8 + R_9} \cdot \frac{R_5 + R_6}{R_6} = 2 \cdot 1.182V \cdot \frac{15k\Omega}{15k\Omega + 680k\Omega} \cdot \frac{62k\Omega + 2.2k\Omega}{2.2k\Omega} = 1.489V \quad (3.34)$$

Zur Dimensionierung von R_8 und R_9 werden die im Datenblatt des LTC1540 angegebenen Formeln herangezogen. Bei der Wahl der Widerstände ist weiters zu berücksichtigen, dass sich der Strom über den Teiler in einem Bereich von $0.1 \dots 5\mu A$ bewegen soll (siehe [27]).

$$I_{Ref} = \frac{U_{Ref}}{R_8 + R_9} = \frac{1.182V}{15k\Omega + 680k\Omega} = 1.7\mu A \quad (3.35)$$

Somit ergeben sich folgende Schaltschwellen für den Zweipunktregler:

$$U_{EIN} = U_{MITTEL} + \frac{U_H}{2} = 34.49V + \frac{1.489V}{2} = 35.24V \quad (3.36)$$

$$U_{AUS} = U_{MITTEL} - \frac{U_H}{2} = 34.49V + \frac{1.489V}{2} = 33.76V \quad (3.37)$$

Der verwendete LTC1540 hat einen Push-Pull-Ausgang und kann somit direkt zur Ansteuerung des MOSFET verwendet werden. In diesem Sinne wird für den IC eine Versorgungsspannung von 10V gewählt. Zum Schutz des Leistungsmoduls ist die Funktion der Schaltung zur Begrenzung der Zwischenkreisspannung von essenzieller Bedeutung. Somit versorgt sich dieser Schaltungsteil direkt aus dem Zwischenkreis. Damit wird sichergestellt, dass die Überwachung immer aktiv ist, sofern eine Spannungserhöhung auftritt. Der LTC1540 zeichnet sich weiters durch seinen geringen Eigenstromverbrauch von ca. $0.3\mu A$ aus.

Zur Versorgung des Schaltungsmoduls wird eine Stabilisierung mit Zenerdiode gewählt. Die nominelle Eingangsspannung wird dabei in einem Bereich von 20...40V angenommen. Als Ausgangsspannung sind 10V gefordert, wobei der Ausgangsstrom auf 0.01...1mA geschätzt wird. Der minimale Diodenstrom I_{Zmin} wird mit 2mA festgelegt. Die verwendete Diode vom Typ MM3Z10VT1 weist eine Diodenspannung von 9.4...10.6V auf, die maximale Verlustleistung beträgt 200mW.

$$R_{max} = \frac{U_{LINKmin} - U_{Zmax}}{I_{amax} + I_{Zmin}} = \frac{20V - 10.6V}{1mA + 2mA} = 3.13k\Omega \Rightarrow 3k\Omega \quad (3.38)$$

$$I_{Zmax} = \frac{U_{LINKmax} - U_{Zmin}}{R} - I_{amin} = \frac{40V - 9.4V}{3k\Omega} - 10\mu A = 10.2mA \quad (3.39)$$

$$P_{Zmax} = I_{Zmax} \cdot U_{Zmax} = 10.2mA \cdot 10.6V = 108.1mW < 200mW \quad (3.40)$$

$$P_{Rmax} = I_{Zmax} \cdot (U_{LINKmax} - U_{Zmin}) = 10.2mA \cdot (40V - 9.4V) = 312mW \quad (3.41)$$

Der Widerstand R entspricht der Serienschaltung aus R_{10} und R_{11} . Dabei weisen die Widerstände von $1.5k\Omega$ jeweils eine max. Verlustleistung von 250mW auf. Die Schaltung ist somit ausreichend dimensioniert.

Die realisierte Schaltung zur Begrenzung der Zwischenkreisspannung dient ausschließlich zur Umsetzung der im Magneten gespeicherten Energie in Wärme. Sie ist für den schlimmsten möglichen Fall dimensioniert. Voraussetzung für die Funktion der Schaltung ist allerdings eine möglichst konstante Stellgröße des Stromreglers. In diesem Sinne würde ein dauerhaftes Rückspeisen durch ständiges Umpolen der Spulenspannung zur Zerstörung der Schaltung führen. Im stationären Betrieb, d.h. bei laufender Anlage, ist der Sollstrom und in weiterer Folge die Spannung an der Spule quasi konstant. Es kommt maximal beim Einregelvorgang zu einer kurzen Erhöhung der Zwischenkreisspannung. Bei geöffneter Bremseinrichtung ist die Induktivität und damit die gespeicherte Energie sehr viel kleiner als im geschlossenen Fall. Beim Einsetzen des Bremsvorgangs wird die Bremse geschlossen. Anschließend wird die Bremskraft über den Sollstrom durch den Magneten geregelt. Um sicherzustellen, dass

während des Verzögerungsvorgangs keine Überlastung des Widerstandes R_{14} auftritt, wird der maximale Sollstrom auf einen Wert von $15A$ begrenzt. Für eine Zeitdauer von 12 Sekunden hält der verwendete Leistungswiderstand HSC100 eine Verlustleistung von $240W$ aus. In weiterer Folge ergibt sich für den Bremsvorgang ein maximaler mittlerer Strom von $15.5A$ über den Widerstand R_{14} .

$$\bar{I}_{R_{14}12sec} = \sqrt{\frac{P_{R_{14}12sec}}{R_{14}}} = \sqrt{\frac{240W}{1\Omega}} = 15.5A \quad (3.42)$$

Dieser Wert dient zur reinen Abschätzung einer oberen Grenze. Er würde nämlich voraussetzen, dass über 12 Sekunden ein mittlerer Rückstrom von $15.5A$ aus dem Magneten fließt. Durch die Stellgrößenbeschränkung des Geschwindigkeitsreglers auf $15A$ kann dieser Strom nie auftreten. Selbst für eine Beschränkung auf $25A$ kann angenommen werden, dass die maximale Verlustleistung eingehalten wird. Die Energie, die an R_{14} in Wärme umgesetzt wird, muss während der Bremsung in Form von magnetischer Energie aufgebracht werden. Weiters erfolgt bei einer relativ gleichbleibenden Stellgröße des Geschwindigkeitsreglers keine Rückspeisung. Damit sollte der Widerstand ausreichend dimensioniert sein. Für spezielle Anforderungen kann ein externer Bremswiderstand zugeschaltet werden.

Zu den dynamischen Verlusten, die beim Bremsvorgang an R_{14} entstehen, kommen die Verluste an Diode D_4 während des Betriebs des Magneten. Zum Öffnen der Bremse wird für 5 Sekunden ein Sollstrom von $35A$ aufgeschaltet. Dieser wird anschließend auf unter $20A$ abgesenkt. Die verwendete Schottky-Diode STPS200170TV1 zeichnet sich durch eine sehr geringe Durchlassspannung aus. Somit hält sich der Leistungsverlust während des Betriebs in Grenzen. Für $20A$ ergeben sich bei Parallelschaltung der im Gehäuse untergebrachten Dioden etwa $10W$ (siehe [28] - Abbildung 1). Die Sperrspannung der Dioden beträgt $170V$ und ist damit ausreichend bemessen. Zu beachten ist, dass sich bei maximaler Sperrschichttemperatur der Dioden ein Leckstrom von bis zu $40mA$ ergeben kann (siehe [28] - Abbildung 5). Aus diesem Grund kann das Feedback für die Sicherheitsabschaltung nicht direkt an der Anode von Diode D_4 rückgelesen werden. Dazu würde es nämlich einen Pull-Down-Widerstand kleiner 100Ω benötigen. Aus Gründen der Verlustleistung scheidet diese Schaltungsvariante aus.

Die Schaltungsrealisierung bietet keinen Schutz vor schnellen transienten Überspannungen. Dafür sind, wie in Abbildung 3.28 ersichtlich, Suppressordioden vorgesehen.

3.3.3 MOSFET-Leistungsstufe

Die eigentliche Stromregelung des Bremsmagneten erfolgt über eine Vollbrückenschaltung aus vier Power-MOSFETs. Dadurch kann die Spule des Magneten sowohl positiv als auch negativ gepolt werden, was eine schnellere Ummagnetisierung der Strecke zur Folge hat. Für die Wahl der Leistungsschalter ist zu berücksichtigen, dass möglichst wenig Leistung in Wärme umgesetzt wird. Weiters ist in Hinblick auf eine Serienfertigung ein SMD-Gehäuse für die Leistungsbaulemente zu bevorzugen. Der verwendete MOSFET STV250N55 hat bei $40A$ Laststrom einen nominellen ON-Widerstand von $1.5m\Omega$. Bei einer maximalen Sperrschichttemperatur T_J von $175^\circ C$ vergrößert sich der Widerstand um den Faktor 1.9, woraus sich

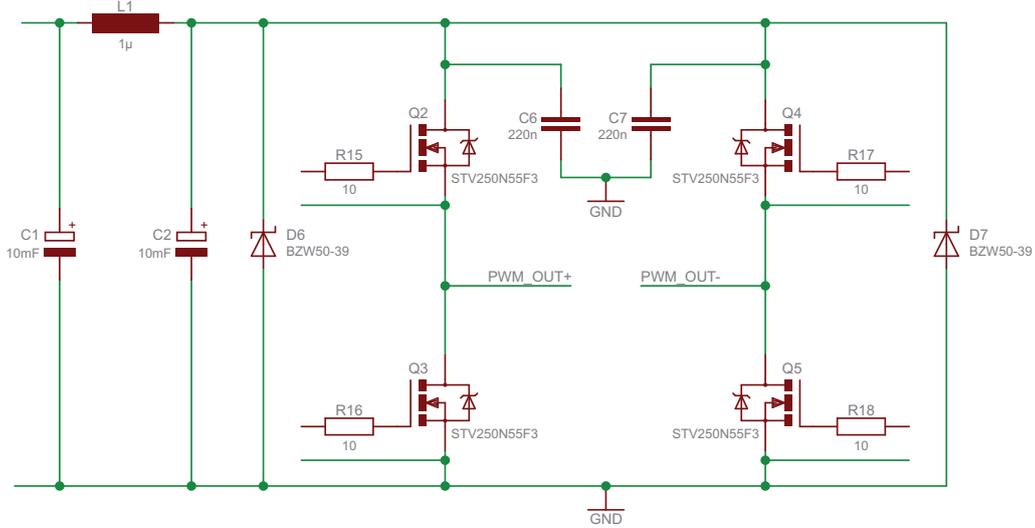


Abbildung 3.28: MOSFET-Leistungsstufe

ein R_{ON} von $2.85m\Omega$ errechnet. Daraus ergibt sich in weiterer Folge eine max. statische Verlustleistung von $4.56W$ pro Leistungsschalter.

$$P_{statisch} = R_{ON_{max}} \cdot I_{L_{max}}^2 = 2.85m\Omega \cdot 40A^2 = 4.56W \quad (3.43)$$

Die Stromregelung basiert auf einer Pulsweitensteuerung der Spannung am Bremsmagneten. Durch das daraus resultierende Schalten entstehen in den Leistungsbauelementen zusätzliche Verluste, die mit größer werdender Schaltfrequenz zunehmen. Eine größere Frequenz bringt aber den Vorteil, dass die Stromwelligkeit der Stellgröße geringer wird. Für eine Vollbrücke empfiehlt es sich eine symmetrische PWM zu verwenden, d.h. die zwei Halbbrücken werden symmetrisch zueinander angesteuert. Dadurch ergibt sich quasi die doppelte Schaltfrequenz, die der Strecke aufgeschaltet wird. Der Stromrippel wird somit verringert ohne die dynamischen Verluste an den Leistungsschaltern zu erhöhen. Die Schaltverluste an den Leistungselementen lassen sich wie folgt berechnen (siehe [29]):

$$W_{on} = U_b \cdot (I_L + I_{RM}) \cdot \frac{t_r}{2} = 28.8V \cdot (40A + 3.5A) \cdot \frac{150ns}{2} = 93.96\mu J \quad (3.44)$$

$$W_{off} = U_b \cdot I_L \cdot \frac{t_f}{2} = 28.8V \cdot 40A \cdot \frac{50ns}{2} = 28.8\mu J \quad (3.45)$$

Für die Berechnungen wird die Betriebsspannung U_b bzw. der Laststrom I_L als maximal angenommen. Die benötigten Angaben t_r (Rise time), t_f (Fall time) und I_{RM} (Reverse recovery current) sind dem Datenblatt des MOSFETs zu entnehmen (siehe [30]). Mit der gewählten Schaltfrequenz f_{schalt} von $4.395kHz$ ergeben sich die angeführten Verluste.

$$P_{dynamisch} = f_{schalt} \cdot (W_{on} + W_{off}) = 4.395kHz \cdot (93.96\mu J + 28.8\mu J) = 0.540W \quad (3.46)$$

$$P_v = P_{statisch} + P_{dynamisch} = 4.56W + 0.540W = 5.1W \quad (3.47)$$

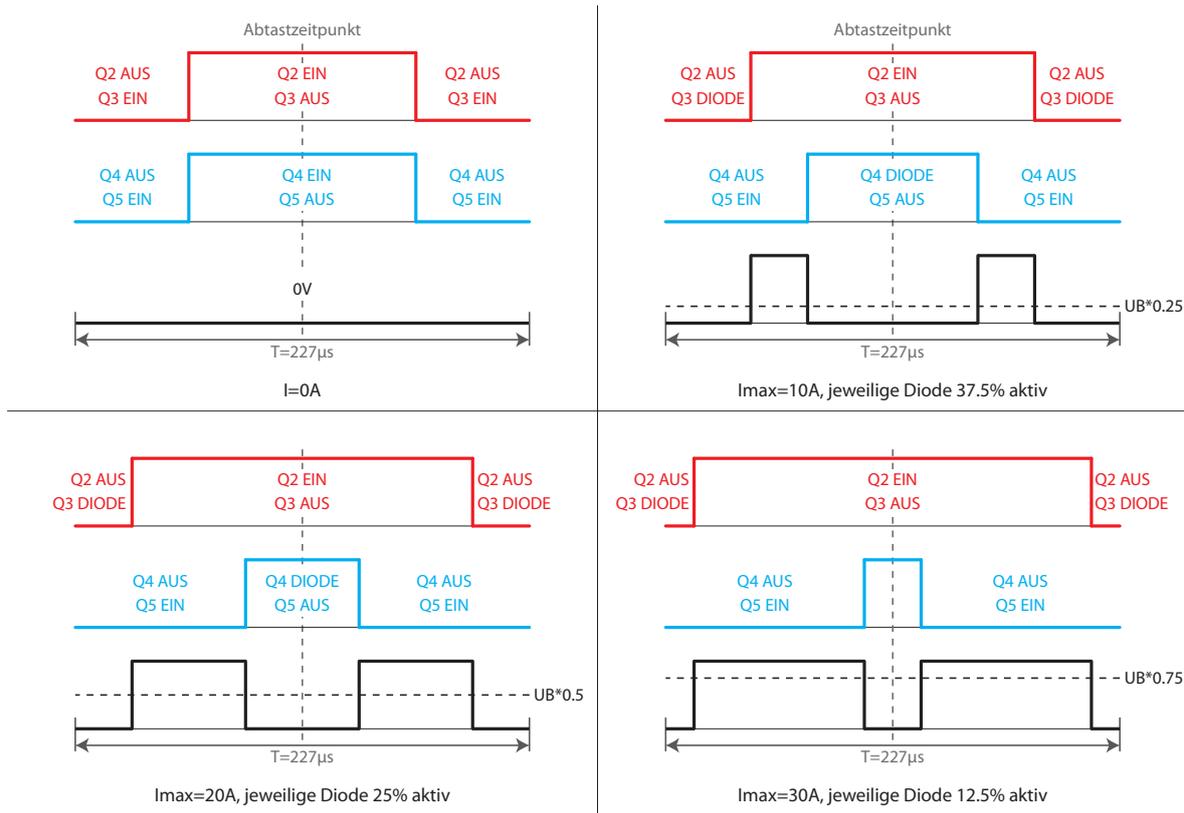


Abbildung 3.29: Symmetrische PWM - mit Tastverhältnis 0%, 0.25%, 0.5% und 0.75%

Zu beachten ist, dass die MOSFETs nicht rein in Durchlassrichtung betrieben werden. Deshalb kommt für die Verlustleistung nicht nur der jeweilige R_{ON} zum Tragen, sondern auch die Vorwärtsspannung der zugehörigen Rücklaufdiode. Sofern der Stromregler korrekt arbeitet, wird sich die PWM (bei konstantem Sollstrom) nach kurzer Zeit auf einen stationären Wert einpendeln. Das zugehörige Tastverhältnis wird dabei nur von Betriebsspannung und Spulenwiderstand bestimmt. In weiterer Folge ergibt sich eine rein positive Ausgangsspannung. Auch der Strom durch den Magneten ist ausschließlich positiv. Somit ist der R_{ON} von Q_3 bzw. Q_4 ohne Bedeutung. Beim Ausschalteten von Q_2 wird die Rücklaufdiode von Q_3 aktiv, für Q_5 beginnt die Diode von Q_4 zu leiten (siehe Abbildung 3.29). Laut Datenblatt ergibt sich für einen Strom von $40A$ eine U_{SD} von $0.83V$. Wie in Abbildung 3.29 ersichtlich, nimmt mit zunehmenden Laststrom die Zeit, über welche die jeweilige Rücklaufdiode aktiv ist, ab. Die nachfolgend angeführte Formel beschreibt in vereinfachter Form den Zusammenhang zwischen Verlustleistung, Tastverhältnis und Spulenstrom:

$$P_{Diode} = U_{SD} \cdot I_L \cdot d_{Diode} \quad (3.48)$$

$$P_{Diode}(x) \approx U_{SD_{max}} \cdot (I_{L_{max}} \cdot x) \cdot (0.5 \cdot (1 - x)) \text{ für } x=0..1 \quad (3.49)$$

Für einen Laststrom von $20A$ ($x = 0.5$) ergibt sich die maximale Verlustleistung von $4.15W$. Damit liegt die statische Verlustleistung über die in Diodenrichtung betriebenen MOSFETs

unterhalb des oben abgeschätzten $P_{statisch}$.

$$P_{Diode_{max}} = 0.83V \cdot 20A \cdot 0.25 = 4.15W < P_{statisch} \quad (3.50)$$

Anmerkung: In Bezug auf den rein positiven Spulenstrom könnten die MOSFETs Q_3 und Q_4 durch schnelle Recovery-Dioden ersetzt werden. Das im nachfolgenden Abschnitt aufgezeigte Bootstrap-Prinzip zur Ansteuerung von HIGH-Side-MOSFETs setzt jedoch die Verwendung von 2 Transistoren pro Halbbrücke voraus. Weiters sind beim Einsatz von vier Leistungsschaltern die jeweiligen Rücklaufdioden der FETs optimal aufeinander abgestimmt.

In weiterer Folge lässt sich nun durch Annahme einer max. Umgebungstemperatur von $60^\circ C$ der notwendige Gesamtwärmewiderstand pro Leistungselement berechnen. Als Grenzwert für die max. Sperrschichttemperatur des MOSFETs ist $175^\circ C$ angegeben.

$$R_{th_{GES}} = \frac{T_{J_{max}} - T_{U_{max}}}{P_v} = \frac{175^\circ C - 60^\circ C}{5.1W} = 22.55K/W \quad (3.51)$$

Eine gewisse Wärmeableitung erfolgt bereits über die Kupferflächen der Leiterplatte. Im Datenblatt des MOSFET ist hierzu ein Wert von $50K/W$ für eine $70\mu m$ Platine mit einer Kupferfläche von $25.4mm \times 25.4mm$ angegeben. Weiters kann dem Datenblatt der Wärmewiderstand zwischen Sperrschicht und Gehäuse entnommen werden. Dieser beträgt $0.5K/W$. Unter Zuhilfenahme eines SMD-Kühlkörpers mit $25K/W$ ergibt sich ein realer Gesamtwärmewiderstand von etwa $16.9K/W$.

$$R_{th_{GES}} = \frac{1}{\frac{1}{R_{th_{JPCB}}} + \frac{1}{R_{th_{JG}} + R_{th_{GU}}}} = \frac{1}{\frac{1}{50K/W} + \frac{1}{0.5K/W + 25K/W}} = 16.9K/W \quad (3.52)$$

Damit ist eine Reserve in Bezug auf die Kühlung der Leistungsbauteile bereits vorhanden. Der Wärmeabfuhr kommt weiters zugute, dass die Leiterplatte eine Kupferschicht von $105\mu m$ besitzt. Auch die Kühlflächen sind so groß wie möglich ausgeführt. Zudem teilen sich die berechneten statischen Verluste pro Halbbrücke (je nach PWM-Signal) auf beide Leistungsschalter auf. Durch die gute Wärmeleitung der Kupferbahnen kann angenommen werden, dass der Kühlkörper des einen MOSFET auch zur Kühlung des Anderen beiträgt.

Die realen Verluste, die im Leistungsteil entstehen, sind durch die Funktionalität der Steuerung deutlich geringer. Ein Sollwert von $35A$ wird ausschließlich die ersten Sekunden zur Öffnung der Bremse vorgegeben. Dadurch wird ein rasches Anheben des Magneten garantiert. Anschließend wird der Strom um etwa die Hälfte reduziert.

Ein kleiner ON-Widerstand der MOSFETs ist ausschlaggebend für eine geringe Verlustleistung der Ausgangsstufe. Für den geforderten zu schaltenden Strom von $40A$ kommen aufgrund der besseren Packungsdichte ausschließlich N-Kanal Transistoren in Frage. Nachteilig ist jedoch der höhere Schaltungsaufwand zur Ansteuerung der jeweiligen Halbbrücke. So muss zum Durchschalten des HIGH-Side-Schalters Q_2 die Spannung am Gate des MOSFETs um ca. $10V$ größer sein als die Betriebsspannung.

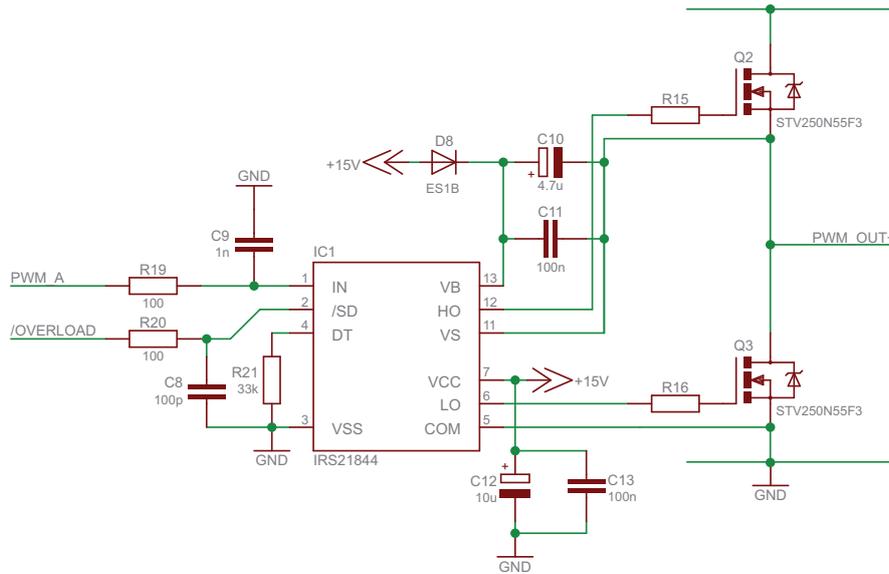


Abbildung 3.30: Ansteuerung der MOSFETs mittels Treiberbaustein

Der verwendete Schaltkreis IRS21844 arbeitet nach dem Bootstrap-Prinzip und realisiert die Ansteuerung von HIGH-Side als auch LOW-Side-Schaltern. Der Ausgangsspitzenstrom des Treibers wird mit mindestens 1.4A angegeben. Damit kann ausreichend schnelles Schalten (dynamischen Verluste) garantiert werden. Über den Eingang IN kann der jeweilige MOSFET aktiviert werden (IN=HIGH: Q_2 leitet, Q_3 sperrt; IN=LOW: Q_2 sperrt, Q_3 leitet). Dabei muss am Pin /SD HIGH-Pegel anliegen, ansonsten sind beide Leistungsschalter deaktiviert. Der IC ist 3.3V-Logik kompatibel und verfügt über Schmitt-Triggereingänge, wodurch die Störsicherheit der Eingänge erhöht wird. Die Filter aus R_{19} und C_9 bzw. R_{20} und C_8 wirken in diesem Zusammenhang schnellen Störimpulsen entgegen. Bei der Ansteuerung der beiden Leistungs-MOSFETs ist darauf zu achten, dass eine bestimmte Verriegelungszeit eingehalten wird. Ist dies nicht der Fall, so leiten beim Umschalten der Halbbrücke kurzzeitig beide Transistoren, was zu einem Kurzschluss führt. Die minimale Totzeit errechnet sich aus den jeweiligen Verzögerungs- bzw. Übergangszeiten der Leistungsschalter. Dem Datenblatt des STV250N55 sind folgende Angaben zu entnehmen:

- Turn-on delay time: $t_{d(on)} = 25ns$
- Rise time: $t_r = 150ns$
- Turn-off delay time: $t_{d(off)} = 110ns$
- Fall time: $t_f = 50ns$

Daraus ergibt sich eine minimale Verriegelungszeit von 135ns [31].

$$t_{tod_{min}} = t_{d(off)} + t_f - t_{d(on)} = 110ns + 50ns - 25ns = 135ns \quad (3.53)$$

Der verwendete MOSFET-Treiber bietet die Möglichkeit die geforderte Verzögerungszeit über einen externen Widerstand (in unserem Fall R_{21}) einzustellen. Wird $R_{21} = 0\Omega$ gewählt, so

hat der IC seine minimale Totzeit von 280...520ns - diese wäre bereits ausreichend. Aus Sicherheitsgründen wird für den Prototyp ein Widerstandswert von $33k\Omega$ gewählt. Damit ergibt sich eine Verzugszeit von ca. $1\mu s$ - ein gleichzeitiges Leiten von Q_2 und Q_3 kann somit sicher ausgeschlossen werden.

Der IRS21844 benötigt zur Ansteuerung der Leistungsschalter eine Hilfsspannung von 15V. Die notwendige Spannung am Gate des HIGH-Side-MOSFETs Q_2 wird über die fliegenden Kondensator C_{10} bzw. C_{11} erreicht. Sofern Q_3 durchgeschaltet hat, werden über die Diode D_8 die genannten Kondensatoren aufgeladen. Für den Fall, dass nun Q_2 aktiviert wird, beginnt Q_3 zu sperren. Über die Kondensatorspannung von C_{10} und C_{11} kann das Gate von Q_2 versorgt werden. Durch das Umladen der Gate-Kapazität und durch Leckströme der Bauelemente sinkt die Spannung jedoch langsam ab. Ein kurzes Umschalten von Q_2 auf Q_3 wird notwendig. Im Normalfall passiert dies bei jeder PWM-Periode automatisch. Nur bei einem Tastverhältnis von 1 bleibt das zyklische Laden der Bootstrap-Kapazitäten aus. Dieser Fall ist strikt zu vermeiden. Ist ein Tastverhältnis von 1 zwingend vorgegeben, muss anstelle des verwendeten Treibers eine Ladungspumpe eingesetzt werden. Für unsere Art von Anwendung ist diese Tatsache jedoch weniger von Bedeutung. Weiters ist im gewählten Schaltkreis eine Unterspannungserkennung integriert. Somit wird garantiert, dass die MOSFETs entweder voll oder gar nicht durchgeschaltet sind. Die Gatespannung ist im EIN-Zustand sicher größer 10V. Zur Berechnung der minimalen Bootstrap-Kapazität sind folgende Datenblattangaben von Bedeutung [32]:

- Umzusetzende Gate-Ladung (Datenblatt STV250N55): $Q_g = 100nC$
- Versorgungsstrom für HIGH-Side-Treiber (Datenblatt IRS21844): $I_{qbs(max)} = 150\mu A$
- Umladungsverluste pro Schaltzyklus für IRS21844 (siehe [32]): $Q_{ls} = 5nC$
- Leckstrom des Bootstrap-Kondensators: $I_{Cbs(leak)} = 1.2\mu A$
- Betriebsspannung des integrierten Schaltkreises: $U_{CC} = 15V$
- Vorwärtsspannung der Diode: $U_f = 0.95V$
- Spannungsabfall am LOW-Side-MOSFET (angenommen): $U_{LS} = 0.1V$
- Minimale Spannung am Kondensator (Unterspannungserkennung): $U_{min} = 10V$

$$\begin{aligned}
 C_{boot(min)} &= \frac{2 \cdot \left(2 \cdot Q_g + \frac{I_{qbs(max)}}{f} + Q_{ls} + \frac{I_{Cbs(leak)}}{f} \right)}{U_{CC} - U_f - U_{LS} - U_{min}} \\
 &= \frac{2 \cdot \left(2 \cdot 100nC + \frac{150\mu A}{4.395kHz} + 5nC + \frac{1.2\mu A}{4.395kHz} \right)}{15V - 0.95V - 0.1V - 10V} = 121nF
 \end{aligned} \tag{3.54}$$

Die berechnete Kapazität soll mindestens um den Faktor 15 größer gewählt werden. Damit verkleinert sich der Spannungsrippel. Für den Bootstrap-Kondensator C_{10} wird somit eine Kapazität von $4.7\mu F$ gewählt [32].

$$C_{10} \geq C_{boot(min)} \cdot 15 = 121nF \cdot 15 = 1.82\mu F \Rightarrow 4.7\mu F \quad (3.55)$$

Ziel ist es, einen möglichst konstanten Strom über die Versorgungsleitung zu ziehen. Dazu ist der Spannungszwischenkreis aus L_1 , C_1 und C_2 vorhanden. Der durch das Schalten entstehende Stromrippel soll somit von den $10mF$ großen Elektrolytkondensatoren ausgeglichen werden. Zur zusätzlichen Filterung ist die Drossel L_1 vorgesehen. Aus L_1 und C_1 ergibt sich ein Filter 2. Ordnung in Richtung Versorgungsleitung mit einer Grenzfrequenz von ca. $1.6kHz$.

$$f_g = \frac{1}{2 \cdot \pi \cdot \sqrt{L_1 \cdot C_1}} = \frac{1}{2 \cdot \pi \cdot 1\mu H \cdot 10mF} = 1.59kHz \quad (3.56)$$

Die Keramikkondensatoren C_6 bzw. C_7 sind räumlich so nah wie möglich bei den Leistungstransistoren angeordnet. Ihre Aufgabe ist es, sehr schnelle Stromspitzen abzufangen und einer möglichen Schwingneigung vorzubeugen. Die Suppressordioden D_6 und D_7 vom Typ BZW50-39 begrenzen die Spannung U_{LINK} für einen $8/20\mu s$ Impuls mit $80A$ auf ca. $50V$. Damit ist der Ausgang der Leistungsendstufe ausreichend vor Blitzstoßspannungen geschützt (siehe EN 61000-6-2 bzw. EN 61326-1). Sowohl die maximale U_{DS} der MOSFETs ($55V$) als auch die maximale Spannung der Elkos C_1 und C_2 ($63V$) werden somit eingehalten. Um ein Leiten der Suppressoren D_6 und D_7 bei normalen Betrieb zu vermeiden, wird der maximale Sollstrom des Stromreglers auf $35A$ festgelegt. Somit ist eine Begrenzung der Zwischenkreisspannung auf unter $39V$ sicher gewährleistet (siehe Kapitel 3.3.2).

3.3.4 Strommessung und Überstrombegrenzung

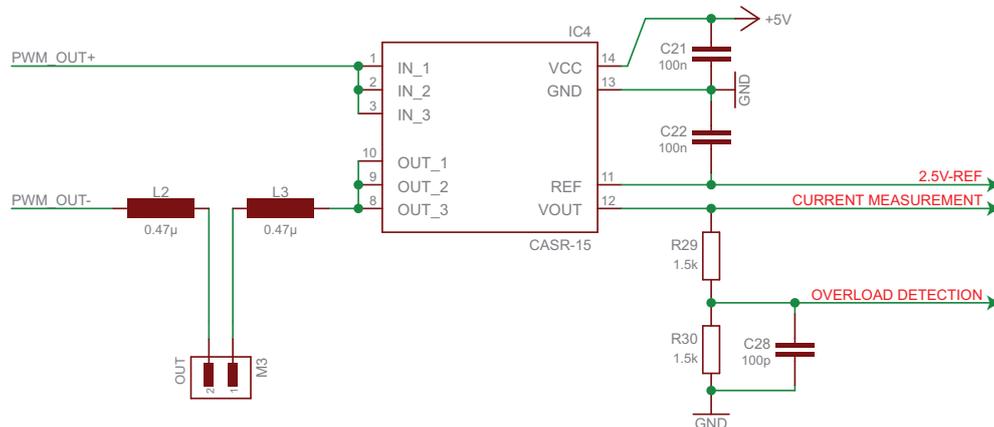


Abbildung 3.31: Strommessung des Bremsmagneten

Um den Strom des Bremsmagneten regeln zu können, muss dieser gemessen werden. Dazu wird ein kompensierter Stromwandler eingesetzt. Der verwendete CASR-15 kann Ströme bis zu $\pm 51A$ messen und bildet diese in einem Bereich von $2.5V \pm 41.67mV/A$ ab. Die Versorgungsspannung des Wandlers beträgt $5V$. Weiters stellt der Sensor vom Typ CASR über den Ausgang REF seine interne $2.5V$ Referenzspannung zur Verfügung (der Ausgangswiderstand liegt bei 680Ω). Zur Verringerung von Störungen ist es von Vorteil die AD-

Umsetzung direkt in Sensornähe durchzuführen. Der gewählte Baustein ADS8321 kommuniziert über die SPI-Schnittstelle mit dem Mikrocontroller und unterstützt zudem eine direkte AD-Wandlung des vom Stromsensor ausgegebenen Signals. Für die Erkennung von Überlast bzw. Kurzschluss erweist es sich als vorteilhaft, das Messsignal um den Faktor 2 zu teilen. Damit kann die von Stromsensor ausgegebene Referenzspannung zur Erzeugung der Schaltschwellen verwendet werden. Für den genannten Schaltungsteil ergibt sich eine Sensorspannung von $1.25V \pm 20.835mV/A$.

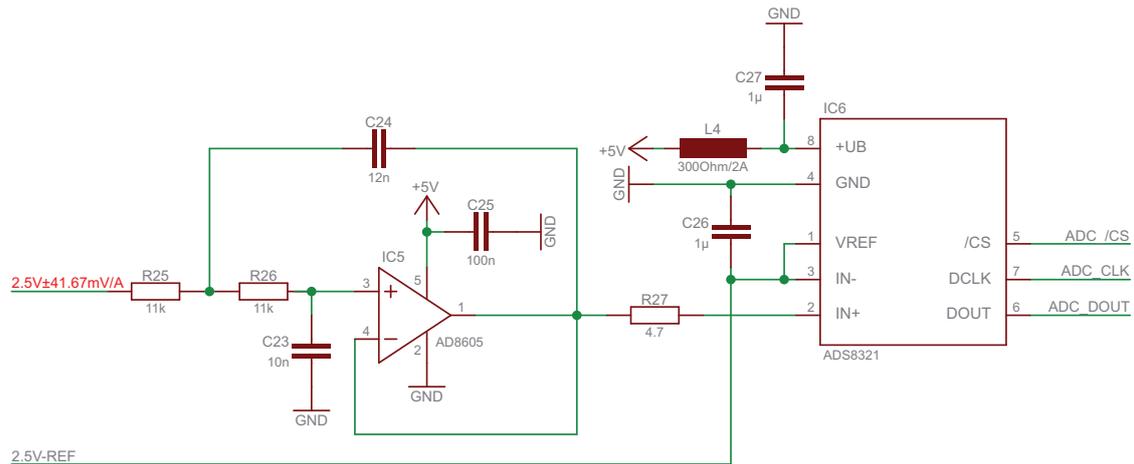


Abbildung 3.32: AD-Umsetzung des Bremsstroms

Zur eigentlichen Strommessung muss das Signal des CASR-15 gefiltert bzw. bandbegrenzt werden. Der digitale Regelkreis arbeitet mit einer Abtastrate von $4.395kHz$. Daraus ergibt sich eine Aliasingfrequenz von $2.198kHz$. Zur Unterdrückung hochfrequenter Störungen und zur Vermeidung von Aliasing wird ein Besselfilter 2. Ordnung in „Sallen-Key“-Struktur eingesetzt. Die Grenzfrequenz desselben wird mit $1kHz$ festgelegt. Damit ist sichergestellt, dass Störungen bei der Abtastung ausreichend unterdrückt werden. Zur Berechnung des Filters wird das Programm „FilterPro“ von Texas Instruments verwendet. Als Verstärkung des Filters wird 1 gewählt. Das Softwaretool liefert die in Abbildung 3.32 angeführte Schaltung mit den zugehörigen Bauteilwerten. Die Software nimmt die Schaltungssimulation unter Annahme eines idealen OPVs vor. Um eine möglichst große Abschwächung für hohe Frequenzen gewährleisten zu können, ist ein OPV mit $f_T \gg f_g$ zu wählen. Der verwendete AD8605 weist eine f_T von $10MHz$ auf. Weiters ist die Eingangsoffsetspannung mit max. $750\mu V$ sehr gering. **Zu beachten ist, dass das Filter die Phase des Regelkreises zusätzlich beeinflusst. Für das Frequenzkennlinienverfahren muss das Filter in die Strecke mit eingerechnet werden.** Die Übertragungsfunktion des Tiefpassfilters kann wie folgt angegeben

werden [33]:

$$\begin{aligned}
F_{FILTER}(s) &= \frac{1}{1 + C_{23} \cdot (R_{25} + R_{26}) \cdot s + C_{23} \cdot C_{24} \cdot R_{25} \cdot R_{26} \cdot s^2} \\
&= \frac{1}{1 + 10nF \cdot (11k\Omega + 11k\Omega) \cdot s + 10nF \cdot 12nF \cdot 11k\Omega \cdot 11k\Omega \cdot s^2} \\
&= \frac{1}{1 + 22 \cdot 10^{-5}s + 14.52 \cdot 10^{-9}s^2}
\end{aligned} \tag{3.57}$$

Das entworfene Filter weist bei der Aliasingfrequenz eine Abschwächung von ca. $-11dB$ auf. Für $10kHz$ folgen $-35dB$ und für $100kHz$ $-75dB$. Messrauschen wird somit ausreichend unterdrückt. Zusätzlich zur Bandbegrenzung des Sensorausgangs wird eine symmetrische Abtastung gegenüber des PWM-Signals gewählt - dies erhöht die Störsicherheit weiter.

Die eigentliche AD-Wandlung des Messsignals erfolgt über den differentiellen 16bit-Umsetzer ADS8321. Durch das Aufschalten der $2.5V$ Referenzspannung am IN- als auch REF-Eingang wird eine direkte Wandlung des Sensorsignals unterstützt. Der Zusammenhang zwischen Strom und gewandeltem digitalem Wert kann wie folgt angegeben werden:

$$\frac{\text{AD-Wert}}{I_{mess}[A]} = G \cdot \frac{2^{BITZAHL-1}}{U_{ref}} = 0.04167V/A \cdot \frac{2^{15}}{2.5V} = 546.177 \tag{3.58}$$

Dabei gilt für den AD-Wert ein Wertebereich von -32.768 bis 32.767 . Die maximale theoretische Auflösung, die erzielt werden kann, ist $1.83mA$.

Zum Schutz der Leistungsschalter ist eine elektronische Überstrombegrenzung vorgesehen. Tritt ein Kurzschluss auf, so gilt es, die MOSFETs so schnell wie möglich auszuschalten. Um die Leistungsschalter optimal zu schützen, sind im Ausgangszweig der Endstufe die Spulen L_2 bzw. L_3 vorgesehen. Im Falle eines Kurz- bzw. eines Masseschlusses begrenzen die Hochstromdrosseln den entstehenden Stromanstieg. Die Elektronik muss in diesem Fall die Leistungstransistoren abschalten bevor der erlaubte Arbeitsbereich derselben verlassen wird. Die Verzögerungszeit bis zum Abschalten der Leistungstransistoren im Falle eines Überstroms kann wie folgt abgeschätzt werden:

$$\begin{aligned}
t_{d(of)} &\approx t_{dLEM} + t_{dCOMP} + t_{dD_FF} + t_{dIRS} + t_{dMOSFET} + t_{dFILTER} \\
&\approx 800ns + 210ns + 4.1ns + 290ns + 110ns + 100ns = 1.514\mu s
\end{aligned} \tag{3.59}$$

Dabei sind die angeführten Datenblattangaben berücksichtigt:

- Reaktionszeit des Stromwandlers für 45A: $t_{dLEM} < 800ns$
- Ansprechzeit der Komparatoren: $t_{dCOMP} = 210ns$
- Verzögerungszeit des D-Flip-Flops: $t_{dD_FF} = 4.1ns$
- Verzögerungszeit des Treiberbausteins IRS21844: $t_{dIRS} = 270ns + 20ns$

- Turn-off delay des MOSFET: $t_{d_{MOSFET}} = 110ns$
- Filteranstiegszeiten in Schaltung (geschätzt): $t_{d_{FILTER}} = 100ns$

Aus dem Datenblatt des STV250N55 geht hervor, dass für eine anliegende U_{DS} von $28.8V$ ein maximaler Strom von ca. $120A$ fließen darf (Pulsbreite von $100\mu s$). Die Hochstromdrosseln L_2 bzw. L_3 besitzen jeweils eine Induktivität von $0.47\mu H$, weiters ist ein Sättigungsstrom von $123A$ angegeben. Daraus folgt für einen Schluss gegen Masse ein Stromanstieg von ca. $61.27A/\mu s$.

$$\frac{\Delta i}{\Delta t} = \frac{u_{L_{max}}}{L} = \frac{28.8V}{0.47\mu H} = 61.27A/\mu s \quad (3.60)$$

$$i_{off} = t_{d(off)} \cdot \frac{\Delta i}{\Delta t} = 1.514\mu s \cdot 61.27A/\mu s = 92.8A \quad (3.61)$$

Somit schützt die elektronische Strombegrenzung die Leistungsschalter ausreichend. Für die Berechnungen wurden teilweise Vereinfachungen getroffen. So wurde z.B. die Induktivität über den Ausgangsstrom als konstant angenommen. Zugute kommen der Überstromabschaltung zusätzliche Induktivitäten bzw. Widerstände im Ausgangskreis, die sich aufgrund des Aufbaus ergeben. Für einen Kurzschluss zwischen den Ausgängen wirken sowohl Drossel L_2 als auch L_3 . Der Stromanstieg wird dadurch weiter verlangsamt - ein Kurzschluss ist damit leichter zu handhaben.

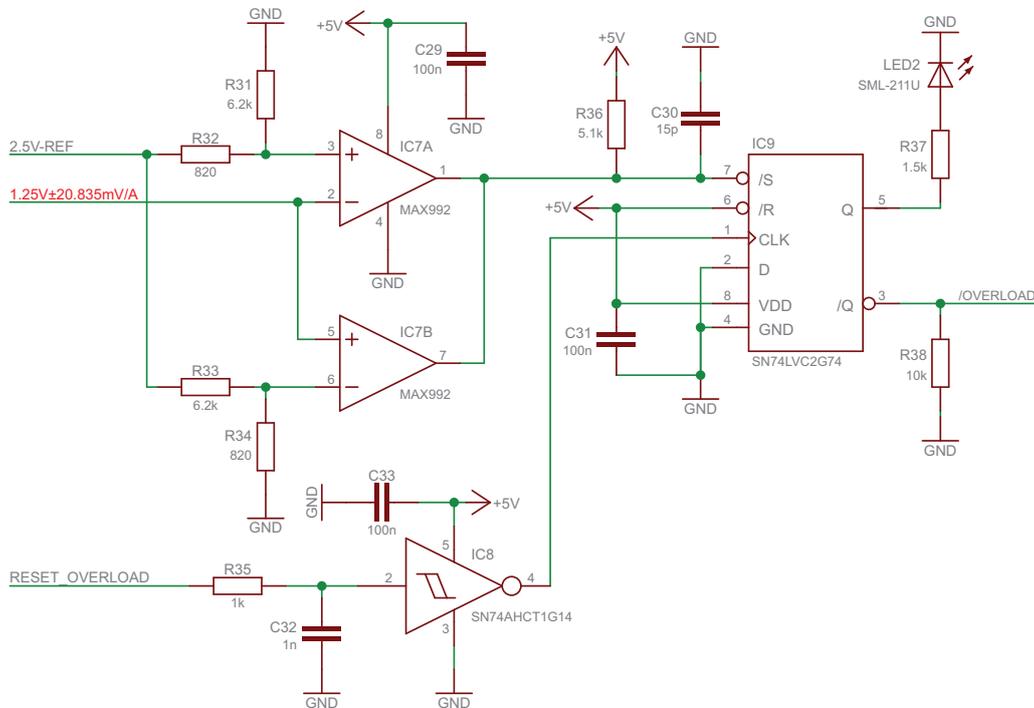


Abbildung 3.33: Kurzschluss-, Überstrombegrenzung

Da ein Überstrom sowohl in positiver als auch in negativer Richtung auftreten kann, wird der aktuelle Strom über einen Fensterkomparator überwacht. Die Schwellen desselben sind

so ausgelegt, dass eine Abschaltung bei ca. $\pm 45A$ erfolgt. Aus den Spannungsteilern R_{31} und R_{32} bzw. R_{33} und R_{34} errechnen sich folgende Schaltpunkte:

$$U_{T+} = \frac{R_{31}}{R_{31} + R_{32}} \cdot U_{ref} = \frac{6.2k\Omega}{6.2k\Omega + 820\Omega} \cdot 2.5V = 2.208V \quad (3.62)$$

$$I_{max+} = \frac{U_{T+} - U_{Offset}}{G} = \frac{2.208V - 1.25V}{20.835mV/A} = 45.98A \quad (3.63)$$

$$U_{T-} = \frac{R_{34}}{R_{33} + R_{34}} \cdot U_{ref} = \frac{820\Omega}{6.2k\Omega + 820\Omega} \cdot 2.5V = 0.292V \quad (3.64)$$

$$I_{max-} = \frac{U_{T-} - U_{Offset}}{G} = \frac{0.292V - 1.25V}{20.835mV/A} = -45.98A \quad (3.65)$$

Sofern ein Überstrom auftritt, schaltet einer der beiden Komparatoren durch. Der verwendete MAX992 besitzt Open-Collector-Ausgänge. Diese können direkt zusammen geschaltet werden. Mit dem Pull-Up-Widerstand R_{36} ergibt sich eine logische ODER-Verknüpfung der Ausgänge. Wird der Leistungsausgang kurzgeschlossen oder tritt eine Überlastung auf, so zieht einer der beiden Komparatoren den /S-Eingang des nachgeschalteten D-Flip-Flops auf Masse. Dadurch wird der Ausgang Q desselben aktiviert, LED_2 beginnt zu leuchten. Zudem geht die Leitung /OVERLOAD auf LOW-Pegel, der Treiberbaustein IRS21844 deaktiviert somit die Leistungs-MOSFETs. Dem Mikrocontroller wird die Überlastung rückgemeldet. Die Endstufe bleibt unabhängig von den PWM-Eingängen solange deaktiviert, bis der Controller über eine negative Flanke an der Leitung RESET_OVERLOAD das Leistungsteil wieder freigibt. Der Schmitt-Triggerbaustein IC8 erhöht zusammen mit dem Filter aus R_{35} und C_{32} die Störsicherheit der Schaltung.

Die elektronische Überstrombegrenzung dient ausschließlich zum Schutz der Leistungstransistoren. Eine Absicherung des Leistungsteils durch eine externe Schutzeinrichtung ist zwingend erforderlich. Diese ist entsprechend dem verwendeten Leitungsquerschnitt zu dimensionieren. Empfohlen wird ein Leitungsschutzschalter mit 32A (C-Charakteristik). Dieser löst bei dem kurzzeitig auftretenden Strom von 35A noch sicher nicht aus. Wichtig ist, dass die Schutzeinrichtung für Gleichspannungen spezifiziert ist.

3.3.5 Schnittstelle Leistungsteil-Steuerplatine

Die für das Leistungsteil notwendigen Spannungen werden auf der Steuerplatine generiert. Die Versorgungsspannung von $+15V$ dient zur Ansteuerung der Leistungs-MOSFETs. Die Betriebsspannung von Logikschaltung, Komparator, Stromwandler, Filter und AD-Umsetzer ist $+5V$. In Tabelle 20 finden sich die jeweiligen Signalleitungen mit zugehöriger Steckerpinbelegung.

Die Stromaufnahme des Leistungsteils in der $+5V$ Versorgung kann mit ca. $50mA$ abgeschätzt werden und wird hauptsächlich vom Stromwandler bestimmt. Im Datenblatt des

PIN	Signal	Beschreibung	Signalrichtung
20	PWM_B	PWM-Signal für Halbbrücke B	Main → Power
18	PWM_A	PWM-Signal für Halbbrücke A	Main → Power
16	/OVERLOAD	Überlast-/Kurzschluss (aktiv LOW)	Power → Main
14	RESET	Fehler rücksetzen durch ↓-Flanke	Main → Power
12	ADC_DOUT	SPI Datenausgang von ADC (MISO)	Power → Main
10	ADC_/CS	SPI Slaveauswahl, Aktivierung AD-Konversion	Main → Power
8	ADC_CLK	SPI Takt (2.25MHz)	Main → Power
5,6	+15V	Steuerspannung Leistungs-MOSFETs	Main → Power
2,3	+5V	Versorgung Mess-/Steuerlogik	Main → Power

Tabelle 20: Schnittstelle Steuerplatine-Leistungsteil

selben ist folgende Formel angegeben:

$$I_{LEM} = 20mA + \frac{I_{mess}[mA]}{N_P} = 20mA + \frac{40000mA}{1731} = 43.1mA \quad (3.66)$$

Die Stromaufnahme ist dabei abhängig vom Strom im Leistungszweig (kompensierender Wandler).

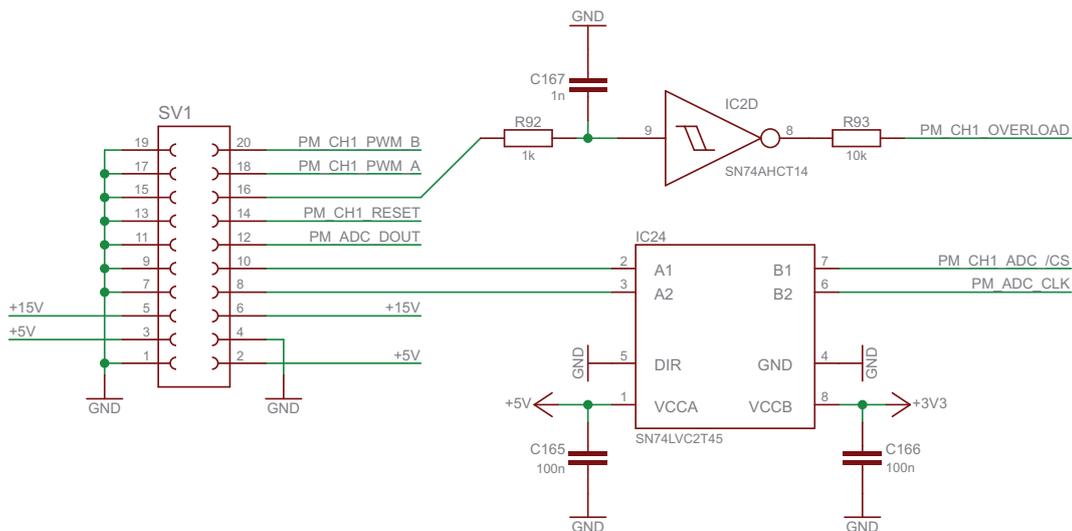


Abbildung 3.34: Schnittstelle zum Leistungsteil auf der Steuerplatine

Die PWM-Eingänge des Leistungsteils sind 3.3V logikkompatibel. Die SPI-Eingänge des ADCs (ADC_/CS, ADC_CLK) benötigen hingegen 5V-Logikpegel. Eine Umsetzung dieser Pegel erfolgt über den auf der Steuerplatine untergebrachten Pegelwandler SN74LVC2T45. Der genannte IC wird jeweils mit 3.3V als auch 5V versorgt. Für unsere Anwendung liegt der Anschluss DIR auf Masse, somit ergibt sich als Signalrichtung B → A. Die jeweiligen Eingänge der Steuerplatine sind 5V tolerant. Somit ist für die Signale /OVERLOAD und ADC_DOUT keine Umsetzung notwendig. Die Leitungen /OVERLOAD als auch RESET sind wie die PWM-Signale über eine Kombination aus TP-Filter und Schmitt-Triggereingang gegenüber Störungen robust (siehe z.B. Abbildung 3.34). Die Verbindung zwischen den Leiterplatten

ist über ein Flachbandkabel ausgeführt. Zwischen den Signalleitungen wird jeweils Masse mitgeführt. Damit liegt Hin- neben Rückleiter. Die Abstrahlung bzw. Störeinkopplung über das Flachbandkabel ist somit gering.

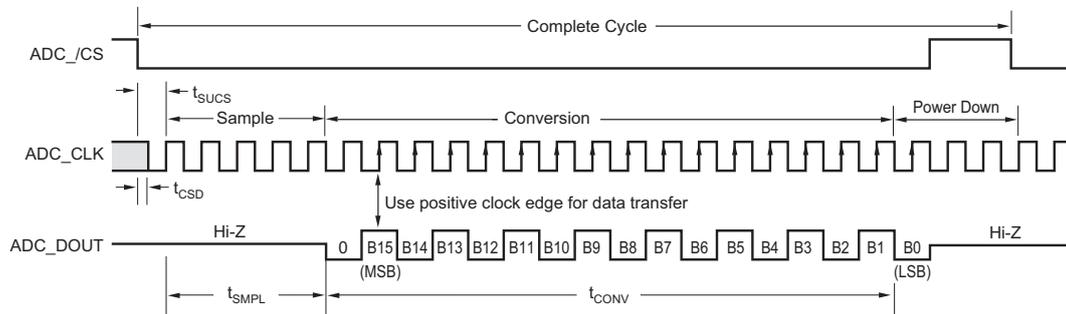


Abbildung 3.35: SPI-Kommunikation zu ADS8321 [8]

Der aktuelle Strom durch den Bremsmagneten wird direkt auf der Leistungsplatine digitalisiert. Die Kommunikation zum ADC wird über die SPI-Schnittstelle abgewickelt. Wird die Leitung ADC_/CS auf LOW-Pegel gegeben so beginnt die AD-Umsetzung mit der nächsten positiven Flanke an ADC_CLK. Über die ersten 4.5 Taktzyklen wird der jeweilige Analogwert gesampelt, das Signal ADC_DOUT ist dabei noch hochohmig. Anschließend beginnt die eigentlich Konversion. Ab der siebten positiven Taktflanke werden die jeweiligen Bits für den digitalisierten Wert an ADC_DOUT ausgegeben (siehe Abbildung 3.35). Nach weiteren 16 Taktflanken ist der gewandelte Wert vollständig übertragen. Da die SPI nur byteweise Werte einliest, folgen für eine gesamte AD-Umsetzung 24 Taktzyklen. Nach erfolgtem Lesevorgang wird die ADC_/CS-Leitung wieder auf HIGH gelegt. Der maximale SPI-Takt des ADC ist $2.9MHz$. Die minimale CLK-Frequenz liegt bei $24kHz$, diese ergibt sich aufgrund von Leckströmen im Samplezweig. Gewählt wurde eine Taktrate von $2.25MHz$. Daraus ergeben sich folgende Zeiten für eine jeweilige Umsetzung [8]:

$$t_{SMPL} = 4.5 \cdot \frac{1}{f_{CLK}} = 4.5 \cdot \frac{1}{2.25MHz} = 2\mu s \quad (3.67)$$

$$t_{CONV} = 16 \cdot \frac{1}{f_{CLK}} = 16 \cdot \frac{1}{2.25MHz} = 7.1\mu s \quad (3.68)$$

$$t_{ADC} \approx 24 \cdot \frac{1}{f_{CLK}} \approx 24 \cdot \frac{1}{2.25MHz} \approx 11\mu s \quad (3.69)$$

Somit dauert es ca. $11\mu s$ bis der gewandelte Wert dem Mikrocontroller zur Verfügung steht. Dies ist bei einer Abtastperiode von $227.6\mu s$ ausreichend.

4 Softwarekonzept

Dieses Kapitel soll einen kurzen Überblick über die implementierte Software geben. Aus urheberrechtlichen, aber auch sicherheitstechnischen Gründen kann auf gewisse Details (z.B. Datenaustausch bzw. Übertragung von Parametern) im Rahmen dieser Diplomarbeit nicht eingegangen werden.

Als Ausgangsprojekt wird die von ST geschriebene Firmware „STM32F107 ETH LwIP“ verwendet. Diese beinhaltet bereits die Bibliotheken für den Zugriff auf das Ethernet-Interface („STM32_ETH_Driver“) und integriert zugleich den freien TCP/IP-Stack „LWIP“. In dieser Firmware sind bereits Beispiele für verschiedene Ethernet Protokolle (z.B. DHCP, TCP, FTP) implementiert. Somit ist es einfach den gewünschten Datenaustausch zu realisieren. Zusätzlich wird in das bestehende Projekt die neuste „Standard Peripheral Library“ aufgenommen. Für den Profibus-ASIC wird die von der Firma Profichip frei zugängliche DP-V0 Firmware integriert und auf den verwendeten Mikrocontroller angepasst.

4.1 Konfiguration der verwendeten Peripherie

Im nachfolgenden Abschnitt ist die Konfiguration der Peripherie des Mikrocontrollers beschrieben. In Bezug auf die Ethernetschnittstelle und das RMI-Interface werden sämtliche Einstellungen vom Ausgangsprojekt „STM32F107 ETH LwIP“ übernommen. Die für Erweiterungen vorgesehene I2C-Schnittstelle wird derzeit nicht unterstützt.

4.1.1 Timer 1 - Erzeugung der PWM-Signale für die Leistungsmodule

Der genannte 16bit-Timer wird zur Erzeugung der PWM-Signale für die Leistungsendstufen verwendet. Ziel ist es, eine symmetrische PWM mit einer Periode von ca. $5kHz$ zu erzeugen. Des Weiteren soll für die „DA-Wandlung“ eine Auflösung von 12 Bit erzielt werden. Dazu wird für den Timer 1 der Modus „center-aligned“ konfiguriert. Der Counter zählt somit bis zum Erreichen eines eingestellten Endwerts in positive Richtung. Anschließend folgt ausgehend vom konfigurierten Wert ein Erniedrigen des Zählerstandes pro Taktzyklus. Wird Null erreicht, so dreht die Zählrichtung wieder um. Mit der Vorgabe 12 Bit (+1 Vorzeichenbit) erhält man einen max. Zählerendwert von $2^{13} = 8192$. Der Vorteilerwert des Timers wird mit Eins festgelegt, die Taktfrequenz beträgt $72MHz$. Daraus folgt eine PWM-Periode von $227.6\mu s$ und eine Ausgabefrequenz von $4394.5Hz$.

$$T_{PWM} = \frac{2 \cdot \text{Zählerendwert}}{\text{Vorteiler} \cdot f_{CLK}} = \frac{2 \cdot 2^{13}}{1 \cdot 72MHz} = 227.6\mu s \Rightarrow f_{PWM} = 4394.5Hz \quad (4.1)$$

Diese Frequenz soll zugleich der Abtastrate des Stromregelkreises entsprechen. Somit gilt es den Timer so zu konfigurieren, dass periodisch beim Erreichen der PWM-Mitte ein Interrupt ausgelöst wird. Dies wird durch das Eins setzen des „Repetition-Counter“ (RCR=1) und durch die Freigabe des „Update-Interrupts“ erzielt. Zu beachten ist, dass immer dann ein Interrupt ausgelöst wird, wenn der Timer den Wert Null erreicht.

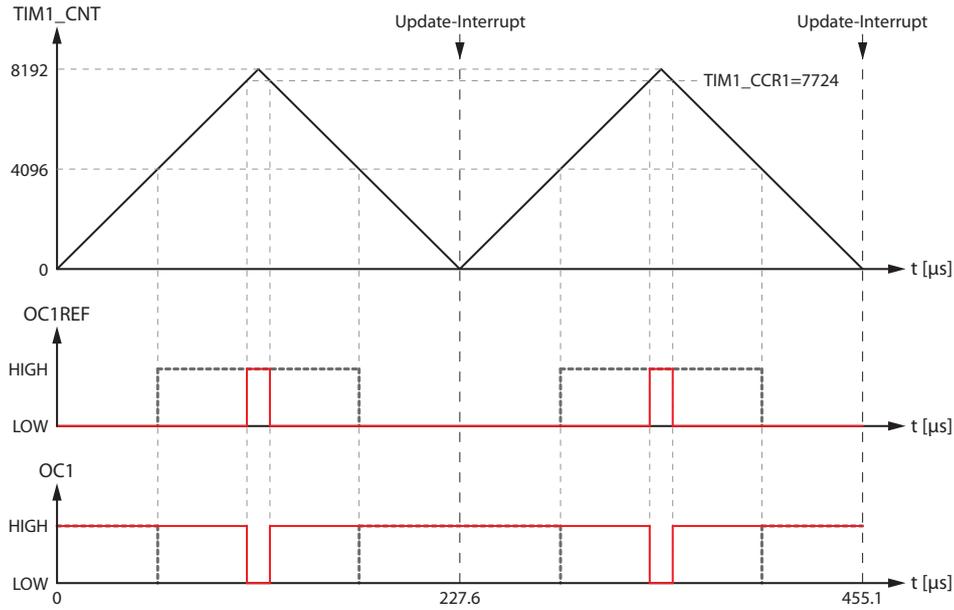


Abbildung 4.1: Timer 1 - OC1 (ARR=8192, PWM-Mode 2, RCR=1, CCR1=7724, CC1P=1)

Die Konfiguration der PWM hat so zu erfolgen, dass ihre Symmetrieachse um Null liegt. Die einzelnen PWM-Kanäle werden auf „PWM-Modus 2“ eingestellt, weiters wird die Ausgangspolarität auf LOW-aktiv gesetzt ($CCxP = 1$). Die „Output-Compare“-Register (TIM1_CCRx) sind standardmäßig für alle Ausgänge auf einen Wert von 4096 konfiguriert - dies entspricht einer Ausgangsspannung von 0V (siehe Abbildung 3.29). Die Kanäle 1-2 werden für Leistungsmodul 1 verwendet, die Kanäle 3-4 sind für ein zweites Module vorgesehen. Der Wertebereich für den eigentlichen AD-Wert liegt zwischen $-4096 \dots 4096$. Somit können die Werte für die einzelnen „Compare-Register“ berechnet werden. Zu beachten ist hierbei, dass durch die gegebene Ansteuerung der MOSFETs (Bootstrap-Prinzip - siehe Kapitel 3.3.3) nie das volle Tastverhältnis von 100% gefahren werden darf. Durch Begrenzung des jeweiligen „Compare-Werts“ auf 8140 wird garantiert, dass die Ansteuerung des entsprechenden HIGH-Side-MOSFET sicher funktioniert. [9]

$$\text{TIM1_CCR1}(x) = \begin{cases} 8140 & \text{wenn } (4096 - x) \geq 8140, \\ 0 & \text{wenn } (4096 - x) \leq 0, \\ 4096 - x & \text{sonst.} \end{cases} \quad (4.2)$$

$$\text{TIM1_CCR2}(x) = \begin{cases} 8140 & \text{wenn } (4096 + x) \geq 8140, \\ 0 & \text{wenn } (4096 + x) \leq 0, \\ 4096 + x & \text{sonst.} \end{cases} \quad (4.3)$$

Abbildung 4.1 verdeutlicht die Erzeugung des PWM-Signals für OC1, dabei wird ein DA-Wert von z.B. -3628 umgesetzt ($CCR1 = 4096 + 3628 = 7724$).

4.1.2 Timer 3+4: Geschwindigkeitsmessung per Quadratur-Encoder

Der verwendete Mikrocontroller unterstützt die direkte Anbindung von digitalen Drehzahlgebern. Zur Messung der Geschwindigkeit über die zwei Quadratur-Encoder werden Timer 3 und Timer 4 eingesetzt. Bei der Konfiguration der Timer als Encoder-Interface sind die externen μC -Pins TIMx_CH1 und TIMx_CH2 die eigentlichen Zählereingänge. Die Zuordnung der Eingänge bzw. die Wahl der Polarität erfolgt über die Bits CC1S/CC2S (=01) bzw. CC1P/CC2P (=0). Des Weiteren soll eine Vierfachauswertung (Zählung der beiden Flanken pro Encodersignal) unterstützt werden. Dies wird erreicht, indem die Bits SMS im „SMCR-Register“ auf 011 gesetzt werden. Zu guter Letzt gilt es noch, den „auto-reload-Wert“ 0xFFFF ins Register ARR zu schreiben und den Timer zu aktivieren (CEN=1). Damit zählt der Counter zwischen 0 und 65535, wobei die Richtung vom Encoder-Interface vorgegeben wird. Die jeweilige Zählrichtung wird aus dem Zusammenhang der beiden Quadratursignale ermittelt - siehe Tabelle 21 (bzw. Abbildung 4.2).[9]

Signalpegel am anderen Encodereingang	TI1		TI2	
	↑-Flanke	↓-Flanke	↑-Flanke	↓-Flanke
HIGH	down	up	up	down
LOW	up	down	down	up

Tabelle 21: Änderung des Zählerstandes in Abhängigkeit der Encodersignale [9]

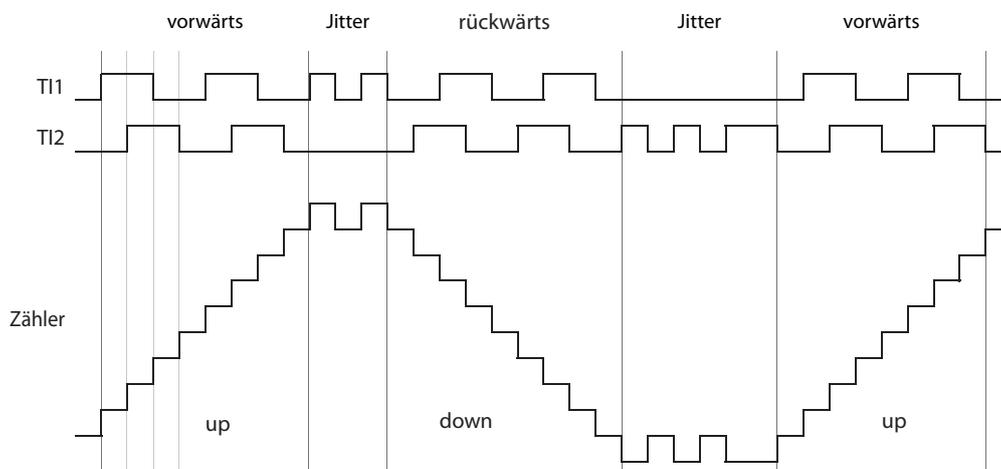


Abbildung 4.2: Timer 3+4 - Encoder Interface [9]

Die Auswertung der Geschwindigkeit erfolgt in einem Intervall von $38ms$. Dabei wird die Differenz aus dem aktuellen und dem Zählerwert der vorherigen Abtastperiode gebildet. Zu beachten ist, dass das Counter-Register (CNT) 16 Bit breit ist und bei 0xFFFF überläuft. Die nachfolgenden Codezeilen zeigen auf, wie die eigentliche Berechnung der Geschwindigkeit durchgeführt wird. Der Faktor 0.0111012 beschreibt dabei den Zusammenhang zwischen Zähleränderung und Anlagengeschwindigkeit (siehe Kapitel 2.1.3).

```

//globale Variable
uint16 last_counter_value_ = 0;
float actual_speed_ = 0.0;

//Aufruf alle 38ms
uint16 actual_counter_value = TIMx->CNT;
int32 counter_diff = (int32)actual_counter_value -
                    (int32)last_counter_value_;
if(counter_diff < -32768) { counter_diff += 65535; }
else if(counter_diff > 32767) { counter_diff -= 65535; }
actual_speed_ = (float)counter_diff * 0.0111012;
last_counter_value_ = actual_counter_value;

```

4.1.3 SPI 1: Strommessung von Leistungsteil 1 und 2

Die Messung des Bremsstroms erfolgt direkt auf der Leistungsplatine, wobei als Interface zum AD-Wandler die SPI-Schnittstelle verwendet wird. Wie in Kapitel 3.3.5 beschrieben, beginnt die Umsetzung des Analogwertes direkt mit der Ausgabe des SPI-Clocks (sofern /CS auf LOW liegt). Nach 24 Taktzyklen ist der 16-Bit AD-Wert vollständig eingelesen. Da die SPI-Schnittstelle des STM32F107 nur Byteweise (oder 16 Bit) lesen kann, müssen die 3 Byte im RAM zwischengespeichert werden. Für die aufgezeigte Problemstellung zeigt sich die Verwendung des DMA-Controllers von Vorteil. Mit dem von Timer 1 ausgelösten Interrupt wird der DMA-Prozess angeregt. Daraufhin werden die Bytes in den Speicher eingelesen. Somit steht der umgesetzte Analogwert zur Verfügung und der DMA löst schließlich ein Interrupt aus.

Die SPI-Schnittstelle wird auf eine Taktrate von $2.25MHz$ konfiguriert. Dazu werden die BR-Bits im „SPI-Control-Register“ (SPI_CR1) auf 100 gesetzt, was zur Folge hat, dass ein Vorteiler von 32 verwendet wird.

$$f_{SPI} = \frac{f_{CLK}}{Vorteiler} = \frac{72MHz}{32} = 2.25MHz \quad (4.4)$$

Des Weiteren wird die Schnittstelle als Master (MSTR=1) im „full-duplex-Modus“ (BIDI-MODE=0 und RXONLY=0) betrieben. Die Polarität (CPOL=1) bzw. die Phase (CPHA=1) des Taktes werden der vom AD-Wandler vorgegeben Datenübertragung angepasst (vergleiche Abbildung 3.35). Die SPI wird auf den 8-Bit Modus (DFF=0) konfiguriert, wobei das MSB zuerst übertragen wird (LSBFIRST=0).[9]

Beim verwendeten „full-duplex-Modus“ im Master-Betrieb werden Daten eingelesen, sofern etwas auf der SPI-Schnittstelle ausgegeben wird. Somit gilt es, um 3 Byte zu empfangen 3 Byte zu senden. Dazu werden 3 „Pseudobyte“ über einen DMA-Kanal gesendet. Ein zweiter DMA-Kanal schreibt die empfangenen Bytes ins RAM und löst nach Abschluss den angesprochenen Interrupt aus. Der Lesezyklus beginnt also durch das Anregen des Schreibvorgangs,

welcher alle $227.6\mu s$ gestartet wird.

```

//Globales Array in welches der DMA-Controller schreibt
uint8 spi_rx_buffer_[3] = {0, 0, 0};

//Umrechnung des Datenstroms in eine Fließkommazahl
int16 current_int = (int16)((((uint16)(spi_rx_buffer_[0])) << 14) |
                            (((uint16)(spi_rx_buffer_[1])) << 6) |
                            (((uint16)(spi_rx_buffer_[2])) >> 2));
float current = (float)current_int / 546.177024;

```

Aus dem eingelesenen Datenstrom vom AD-Wandler wird zunächst der 16-Bit-Wert ermittelt. Anschließend erfolgt die Umrechnung in eine Fließkommazahl. Der Faktor 546.177 ergibt sich aufgrund des verwendeten Stromwandlers (siehe Kapitel 3.3.4).

4.1.4 SPI 3: Kommunikation mit PROFIBUS-ASIC

Die SPI 3 wird für den Datenaustausch mit dem PROFIBUS-ASIC genutzt. Dabei wird eine Taktrate von $4.5MHz$ (Vorteilerwert 16 \Rightarrow BR=011) eingestellt. Ansonsten fungiert die Schnittstelle als Master im „full-duplex-Modus“. Ein Datenframe hat die Länge von 8 Bit. Das MSB wird zuerst übertragen. Die Polarität (CPOL=0) bzw. Phase (CPHA=0) des SPI-Taktes werden laut Hardwarekonfiguration des VPC3 gewählt (siehe Kapitel 3.2.8 - Tabelle 19).

Befehl	Befehlscode	Beschreibung
READ BYTE	0001 0011 (0x13)	Lesen eines einzelnen Datenbytes von einer bestimmten Adresse
READ ARRAY	0000 0011 (0x03)	Lesen von mehreren Datenbytes mit Angabe eine Startadresse
WRITE BYTE	0001 0010 (0x12)	Schreiben eines einzelnen Datenbytes an eine bestimmte Adresse
WRITE ARRAY	0000 0010 (0x02)	Schreiben von mehreren Datenbytes mit Angabe eine Startadresse

Tabelle 22: ASIC-Instruktionen zum Lesen bzw. Schreiben von Daten über die SPI [10]

Zum Austausch von Daten mit dem ASIC benötigt es ein vorgegebenes Protokoll. Dabei werden im Normalfall mindestens 4 Byte über die SPI-Schnittstelle ausgetauscht. Zunächst teilt der Mikrocontroller über eine spezielle Befehlsfolge (1 Byte) dem ASIC mit, wie der Datenaustausch zu erfolgen hat. Hierbei bestehen die in Tabelle 22 aufgezeigten Möglichkeiten. Grundsätzlich wird zwischen Schreib- bzw. Lesevorgang unterschieden. Dabei kann ein einzelnes Byte oder eine ganze Folge von Daten ausgetauscht werden. Nach der Angabe des Befehls folgt die Bekanntgabe der eigentlichen 16-Bit-Adresse von der gelesen oder auf welche geschrieben werden soll. Darauf werden die eigentlichen Daten übertragen. Im Falle von

mehreren Datenbytes wird die Adresse im RAM des VPC3 automatisch erhöht. Ein Datenaustausch ist dann abgeschlossen, wenn die /CS-Leitung wieder auf HIGH-Pegel geschaltet wird. Abbildung 4.3 zeigt das SPI-Protokoll für das Lesen eines Einzelnen Bytes vom PROFIBUS-ASIC.[9],[10]

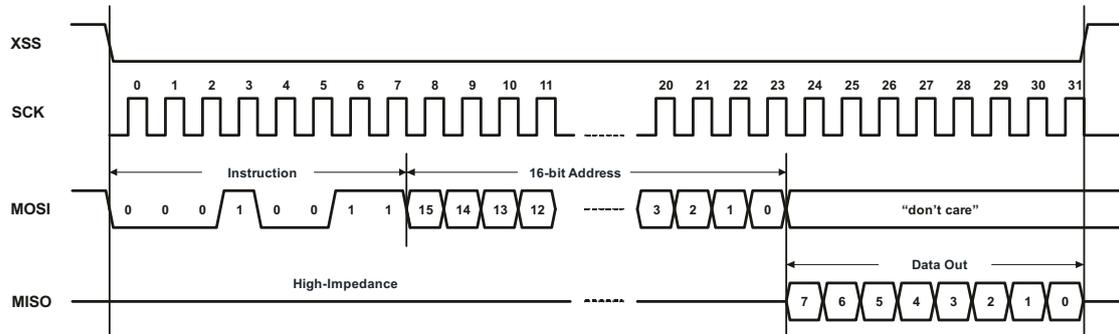


Abbildung 4.3: Lesen eines Bytes vom PROFIBUS-ASIC [10]

Der eigentliche Austausch von Daten zwischen PROFIBUS-ASIC und Mikrocontroller erfolgt direkt im Hauptprogramm und beruht auf Polling. Somit besteht eine zyklische Kommunikation zwischen den beiden Chips. Der VPC3 verfügt des Weiteren über einen internen Watchdog-Controller, der beim Durchlaufen der Hauptprogrammschleife über einen Befehl zurückgesetzt wird. Sollte der Mikrocontroller aufgrund eines Fehlers den zyklischen Datenaustausch unterbrechen, so wird dies detektiert. Daraufhin meldet der ASIC dem PROFIBUS-Master einen Ausfall der Kommunikation.

4.1.5 USART 1: Ausgabe von Debug-Informationen

Die USART-Schnittstelle wird momentan rein zur Ausgabe von Debug-Nachrichten verwendet und ist wie folgt konfiguriert:

- Bits pro Sekunde: 115200
- Datenbits: 8
- Stopbits: 1
- Parität: keine
- Flusststeuerung: keine

Für die angeführten Einstellungen reicht es aus die USART zu aktivieren (UE=1) und den Empfänger (RE=1) sowie den Sender (TE=1) einzuschalten. Der Rest ist standardmäßig definiert. Zusätzlich muss noch die gewünschte BAUD-Rate eingestellt werden. Dazu ist der Vorteilerwert für die USART zu berechnen:

$$USARTDIV = \frac{f_{CLK}}{16 \cdot \text{BAUD-Rate}} = \frac{72MHz}{16 \cdot 115200} = 39.0625 \quad (4.5)$$

Der ermittelte Teiler kann über das „BAUD-Raten-Register“ (BRR) mittels Mantisse (=39) und Bruchanteil (=0.0625=1/16) genau eingestellt werden. Durch das Laden von 0x0271 in das genannte Register, wird die entsprechende Bitrate erreicht. [9]

```

#ifdef __GNUC__
    #define PUTCHAR_PROTOTYPE int __io_putchar(int ch)
#else
    #define PUTCHAR_PROTOTYPE int fputc(int ch, FILE *f)
#endif //__GNUC__

PUTCHAR_PROTOTYPE
{
    USART_SendData(USART1, (uint8) ch);
    while (USART_GetFlagStatus(USART1, USART_FLAG_TC) == RESET);
    return ch;
}

```

Um die Funktion printf(„Hallo“) im Code verwenden zu können, müssen die oben angeführten Zeilen im Code vorhanden sein (entnommen [34]).

4.1.6 DAC 1+2: Referenzwerte für Analogausgänge

Zur Ansteuerung der analogen Ausgänge werden direkt die am Chip des STM32F107 integrierten DA-Wandler verwendet. Sie haben eine Auflösung von 12 Bit und verfügen jeweils über einen Ausgangsbuffer, welcher zu deaktivieren ist (BOFFx=0). Bei eingeschalteten Ausgangstreibern ist es nämlich nicht möglich im gesamten Spannungsbereich von 0...2.5V auszusteuern. Weiters sind die Umsetzer so konfiguriert, dass sie per Software getriggert werden können (TENx=1, TSELx=111). Somit ist es möglich, die DA-Werte in einem beliebigen Programmabschnitt zu verändern, die Übernahme am jeweiligen Ausgang jedoch mit einer bestimmten Abtastfrequenz durchzuführen. Wichtig ist es noch, beide DACs zu aktivieren (ENx=1) und die jeweiligen PORT-Pins als Analoge Eingänge zu definieren.[9]

4.1.7 ADC 1: Einlesen der Analogeingänge, Messung der Betriebsspannung

Der im Mikrocontroller integrierte AD-Wandler verfügt über eine Auflösung von 12 Bit. Er wird zur Umsetzung des an den analogen Eingängen anliegenden Signals verwendet. Weiters wird die aktuelle Betriebsspannung des Geräts gemessen. Dazu wird der AD-Wandler über das Interrupt von Timer 1 getriggert. Nach der Umsetzung der 3 Werte wird ein Interrupt ausgelöst, in welchem die Daten gespeichert werden.

Der maximale Takt des AD-Wandlers beträgt laut Datenblattangaben 14MHz (siehe [6] - Tabelle 51). Somit wird der Umsetzer mit einem Sechstel des CPU-Takts (12MHz) betrieben. In Bezug auf den Fehler, der bei der Konversion entstehen kann, ist es wichtig die Samplezeit auf den Ausgangswiderstand der Messgröße anzupassen. Je größer der Innenwiderstand der Quelle, desto länger muss das Signal abgetastet werden. Für die analogen Eingänge kann der

Ausgangswiderstand über die Parallelschaltung von R_{39} und R_{40} berechnet werden (siehe Abbildung 3.14). Der Wert beträgt somit $8.25k\Omega$. Mit der im Datenblatt angegebenen Formel lässt sich die Anzahl der Taktzyklen (T_s) zur Abtastung der Eingangsspannung bestimmen.

$$T_s > (R_{AIN} + R_{ADC}) \cdot (f_{ADC} \cdot C_{ACD} \cdot \ln(2^{N+2})) = \\ (8.25k\Omega + 1k\Omega) \cdot (12MHz \cdot 8pF \cdot \ln(2^{12+2})) = 8.62 \Rightarrow 13.5 \quad (4.6)$$

Dabei lassen sich nur bestimmte Werte für die Anzahl der Takte festlegen (1.5, 7.5, 13.5,...). Für die AD-Wandlung der analogen Eingänge beträgt die Samplezeit (t_s) somit $1.125\mu s$.

$$t_s > \frac{T_s}{f_{ADC}} = \frac{13.5}{12MHz} = 1.125\mu s \quad (4.7)$$

Der Ausgangswiderstand des Spannungsteilers zur Betriebsspannungsmessung kann in etwa mit $2k\Omega$ angegeben werden. In weiterer Folge ist eine Anzahl von 7.5 Taktzyklen zur Abtastung des Messsignals bereits ausreichend ($t_s = 625ns$). Die Zeit für die gesamte Umsetzung eines Wertes beträgt laut Datenblatt ($t_s + 12.5/f_{ADC}$). Somit ergibt sich für die Konversion eines Analogwertes eine Zeit von $2.17\mu s$ bzw. $1.67\mu s$. Die gesamte Umsetzung der drei Werte kann im gewählten Modus mit etwa $6\mu s$ abgeschätzt werden.

Wichtig ist, dass beim Hochfahren des Mikrocontrollers eine Kalibrierung des AD-Wandlers durchgeführt wird. Nur so ist es möglich ausreichende Genauigkeit für die Messungen zu gewährleisten. [9],[6]

4.1.8 Timer 7: „Überwachungstimer Hauptprogramm“

Für das Hauptprogramm ist es essentiell, dass es zyklisch mindestens alle 20ms durchlaufen wird (siehe Kapitel 4.2.1). Bei einer Überschreitung der genannten Zykluszeit sind die PROFIBUS-Eingangsdaten als ungültig zu betrachten. Zur angesprochenen Überwachung wird Timer 7 verwendet. Dieser ist so konfiguriert, dass er einmal von Null bis zu dem im „Auto-Reload-Register“ (ARR) geladenen Wert zählt. Wird der Endwert erreicht, so wird der Zähler auf Null zurück gesetzt und deaktiviert (One-pulse-Mode \Rightarrow CEN=0). Der Timer wird mit dem Systemtakt von $72MHz$ betrieben, wobei ein Vorteilerwert von 72 eingestellt ist. Somit ergibt sich ein Wert von 20000 für das ARR, welcher $20ms$ entspricht. Bei Eintritt in die Hauptprogrammsschleife wird Timer 7 aktiviert. Anschließend wird bei jedem Schleifendurchlauf der Zählwert auf Null zurück gesetzt. Sollte das Hauptprogramm einmal nicht innerhalb von $20ms$ durchlaufen werden, so wird der Timer deaktiviert. Dies lässt sich über das Auslesen des CEN-Bits feststellen. [9]

4.1.9 IWDG: „Watchdog zur Überwachung der Zustandsmaschine“

Zur Überwachung der Zustandsmaschine wird der im Mikrocontroller integrierte Watchdog-timer verwendet. Ziel ist es zu kontrollieren, ob der genannte Programmabschnitt regelmäßig alle $38ms$ durchlaufen wird. Ist dies nicht der Fall, so wird der Controller resetiert, was die Bremse unregelt einfallen lässt und somit einen Halt mit Betriebsbremse auslöst (auch der

PROFIBUS fällt aus). Der Watchdog wird über die interne Taktfrequenz von $40kHz$ betrieben, wobei diese zwischen $30\dots 60kHz$ variieren kann. Zusätzlich ist der minimale Vorteilerwert mit 4 festgelegt. Somit wird ein Wert von 600 ins „Reload-Register“ (RLR) geladen. Damit kann die Taktperiode des Watchdog zwischen $40\dots 80ms$ schwanken. Sofern der Watchdog alle $38ms$ neu geladen wird („Key-Register“=0xAAAA), erfolgt sicher kein Rücksetzen der CPU. Ein Nichtausführen der Zustandsmaschine innerhalb eines Intervall von $80ms$ kann also ausgeschlossen werden. [9]

4.2 Grundstruktur der Software

Im Allgemeinen wird zwischen Hauptprogramm und interruptgesteuerten Programmabschnitten unterschieden. Die Zustandsmaschine, welche die eigentliche Steuerung des Regelkreises bzw. des Bremsmagneten übernimmt, wird alle $38ms$ ausgeführt.

4.2.1 Hauptprogramm

Im Hauptprogramm laufen vor allem Hintergrundprozesse, wie die Kommunikation über Ethernet und PROFIBUS. Diese Routinen haben zwar geringe Priorität, trotzdem ist es wichtig, dass ein zyklischer Aufruf derselben erfolgt. Dies gilt insbesondere für die Kommunikation über die PROFIBUS-Schnittstelle. Somit wird dieser Softwareteil mittels Timer überwacht. Sollte die Hauptprogrammenschleife nicht mindestens alle $20ms$ ausgeführt werden, so wird dies erkannt und als Ausfall der PROFIBUS-Kommunikation interpretiert. In weiterer Folge leitet die Bremsenheit für sich einen geregelten Halt über die Betriebsbremse ein. In diesem Zusammenhang ist zu beachten, dass im Normalfall nur ein überdurchschnittliches Eintreffen von Ethernetdaten (z.B. durch einen Angriff) das Hauptprogramm in der Ausführung verzögern kann. Grundsätzlich dient der Empfang von Ethernetpaketen nur zur Änderung von Parametern der Bremsenheit. Da ein Verändern des Parametersatzes nur bei stillstehender Seilbahn erlaubt ist, können sämtliche empfangene Ethernet-Daten während des Betriebs der Anlage ignoriert werden. Somit geht auch bei einem Angriff auf das Kommunikationsnetz keine Gefahr aus. Das Senden der Statuswerte zu den PCs passiert auch im Hauptprogramm. Hierbei wird alle $100ms$ ein UDP-Paket mit den jeweiligen Daten übertragen (siehe Tabelle 5).

4.2.2 Interrupts

Interruptgesteuert sind hingegen zeitkritische Prozesse, wozu auch die Ausführung der Regleralgorithmen gehört. Weiters werden Interrupts sowohl zum Erzeugen der Zeitbasis als auch zum Triggern der AD-Wandlung verwendet. Auch der Empfang der Daten über Ethernet funktioniert mittels Interrupt. Wichtig ist es dabei die einzelnen Unterbrechungen laut Priorität zu staffeln, wozu der verwendete Controller ausreichend Möglichkeit bietet. Grundsätzlich wird die Anzahl von interruptgesteuerten Prozessen klein gehalten. Die nachfolgende Auflistung zeigt die verwendeten Unterbrechungsrouinen:

- **„System-Ticker“:** Dieser Zeitgeber dient zum Erhöhen der Systemzeit. Das Interrupt ist dabei so konfiguriert, dass es alle $10ms$ auftritt.

- **„Timer 1 Update Interrupt“:** Es wird alle $227.6\mu s$ ausgelöst und dient zum Triggern der AD-Konversionen des aktuellen Bremsstroms bzw. der Signale an den Analogeingängen. Weiters wird beim Auslösen des Interrupts überprüft, ob ein Fehler im Leistungsweig (z.B. ein Kurzschluss) vorliegt. Sollte dies der Fall sein, so wird über mehrere Perioden versucht die Fehlererkennung auf der Leistungsplatine zurückzusetzen. Ist dies nicht möglich, so wird die Leistungsstufe deaktiviert und der Fehler rückgemeldet.
- **„SPI 1 DMA-Transfer-Complete Interrupt“:** Dieses Interrupt tritt nach der vollständigen Messung des Stroms durch den Bremsmagneten auf. Der Aufruf passiert in etwa $11\mu s$ nach dem Timer Interrupt und in weiterer Folge periodisch alle $227.6\mu s$. Beim Eintritt in die Interrupt-Serviceroutine (ISR) steht der aktuelle Istwert des Stromregelkreises zur Verfügung. Somit folgt die Abarbeitung der eigentlichen Regleralgorithmen. Der Stromregelkreis wird bei jedem Aufruf der ISR durchlaufen. Die Messung der aktuellen Anlagengeschwindigkeit sowie das Ausführen der eigentlichen Zustandsmaschine erfolgen hingegen nur jedes 167ste Mal beim Eintritt in die ISR. Somit ergibt sich ein Zeitintervall von $38ms$. Bei einer eingeleiteten Bremsung mittels Betriebsbremse findet in diesen Zeitabständen auch die Ausführung des Geschwindigkeitsreglers und die Generierung der Verzögerungsrampe statt (siehe Kapitel 2.2).
Die Ausführung dieses Interrupts wird per Watchdogtimer überwacht. Somit ist sichergestellt, dass der Regler zyklisch ausgeführt wird. Sollte der Watchdog ansprechen, so wird der Mikrocontroller deaktiviert. Die Bremse fällt darauf ungeregelt ein, die PROFIBUS-Kommunikation setzt aus. Die zentrale Sicherheitssteuerung leitet einen Halt mit Betriebsbremse ein (siehe Kapitel 2.1.3).
- **„ADC 1/2 Update Interrupt“:** Sofern die Signale an den zwei Analogeingängen und die aktuelle Betriebsspannung in einen digitalen Wert umgesetzt sind, wird dieses Interrupt ausgelöst. Um den Mikrocontroller nicht zu belasten, werden die Werte rein an die entsprechende Speicherstelle ins RAM kopiert. Alternativ kann auch der DMA-Controller verwendet werden, damit kann dieses Interrupt eingespart werden.
- **„Ethernet global Interrupt“:** Dieses Interrupt tritt dann auf, wenn über das Ethernet-Interface Daten empfangen werden. Dabei werden die empfangenen Pakete vom entsprechenden Buffer gelesen und zur Abarbeitung in eine Datenstruktur eingefügt.

4.2.3 Zustandsmaschine

Die Zustandsmaschine ist ein endlicher Automat, welcher alle $38ms$ ausgeführt wird. In ihm erfolgt die Bewertung der Eingangsdaten abhängig vom aktuellen Zustand. Aufgrund dieser Bewertung kann sich entweder ein neuer Folgezustand ergeben oder der Automat verbleibt in der momentanen Position. Zusätzlich existierten auch gewisse Ausgangsfunktionen, wie z.B. der Ausgang zur Ansteuerung der Sicherheitsabschaltung oder eben der Stromsollwert für den Stromregelkreis.

Vor der Ausführung des Automaten ist es wichtig die benötigten Eingangsdaten zu berechnen bzw. zu bewerten. Hauptsächlich entsprechen diese Daten dem PROFIBUS-Eingangswort

EW0 (siehe Tabelle 4). Ist die Verbindung zum Mastersystem unterbrochen, so sind sämtliche Bits auf Null. Damit ist bereits ein sicherer Zustand gewährleistet, die „Start-Stop-Bits“ sind Null (\Rightarrow Halt aktiv) und auch die schnelle Rampe ist aktiviert. Sollte die zyklische Ausführung des Hauptprogramms und somit die PROFIBUS-Kommunikation nicht mehr erfolgen, kann dies anhand des verwendeten Timers detektiert werden (siehe Kapitel 4.1.8). Ist dieser deaktiviert, so werden die Eingangsdaten auf Null gesetzt - ein geregelter Halt wird ausgelöst. Zusätzlich benötigt der Automat als Eingang das Signal „Mindestgeschwindigkeit unterschritten“. Um dieses Bit berechnen zu können, muss zunächst die Berechnung der aktuellen Anlagengeschwindigkeit erfolgen. Aufgrund des berechneten Wertes und des Parameters „Mindestgeschwindigkeit“ ergibt sich der logische Zustand des Bits. Die Geschwindigkeit ist dabei über mehrere Werte gefiltert, ein einzelner Messfehler kann somit nicht das Bit setzen.

Die nachfolgende Auflistung zeigt die neun möglichen Zustände des Automaten. Weiters finden sich die Folgezustände, welche sich aufgrund der Eingangsdaten ergeben. Der Startzustand ist z_0 .

- z_0 : **„Warten auf Bereitstellung“**
 - $\rightarrow z_1$: sofern kein Fehler vorliegt und das Resetsignal auf logisch 1 ist
- z_1 : **„Bereitstellung“**
 - $\rightarrow z_0$: sofern ein Fehler vorliegt
 - $\rightarrow z_2$: sofern Start-Stop-Betriebsbremse und Start-Stop-Motor auf logisch 1 sind
 - $\rightarrow z_8$: bei aktiviertem Testmodus und anliegendem Signal „Manuelles Öffnen“
- z_2 : **„Start-Verzögerung“**
 - $\rightarrow z_3$: automatisch nach der eingestellten Verzögerungszeit
 - $\rightarrow z_0$: sofern Start-Stop-Betriebsbremse oder Start-Stop-Motor auf logisch 0 sind
- z_3 : **„Maximaler Strom“**
 - $\rightarrow z_4$: automatisch nach 5 Sekunden
 - $\rightarrow z_5$: sofern Start-Stop-Motor auf 0 und Start-Stop-Betriebsbremse auf 1 sind
 - $\rightarrow z_6$: sofern Start-Stop-Betriebsbremse auf 0 und langsame Rampe aktiv sind
 - $\rightarrow z_7$: sofern Start-Stop-Betriebsbremse auf 0 und schnelle Rampe aktiv sind
- z_4 : **„Haltestrom“**
 - $\rightarrow z_5$: sofern Start-Stop-Motor auf 0 und Start-Stop-Betriebsbremse auf 1 sind
 - $\rightarrow z_6$: sofern Start-Stop-Betriebsbremse auf 0 und langsame Rampe aktiv sind
 - $\rightarrow z_7$: sofern Start-Stop-Betriebsbremse auf 0 und schnelle Rampe aktiv sind
- z_5 : **„Lauerstellung“**
 - $\rightarrow z_6$: sofern Start-Stop-Betriebsbremse auf 0 und langsame Rampe aktiv sind
 - $\rightarrow z_7$: sofern Start-Stop-Betriebsbremse auf 0 und schnelle Rampe aktiv sind
 - $\rightarrow z_0$: sofern die Mindestgeschwindigkeit unterschritten ist

- z_6 : „Geschwindigkeitsregelung - langsame Rampe“
 - z_7 : sofern schnelle Rampe aktiv ist
 - z_0 : sofern die Mindestgeschwindigkeit unterschritten ist
- z_7 : „Geschwindigkeitsregelung - schnelle Rampe“
 - z_0 : sofern die Mindestgeschwindigkeit unterschritten ist
- z_8 : „Manuelles Öffnen“
 - z_1 : sofern das Signal „Manuelles Öffnen“ auf 0 geht
 - z_0 : sofern das Signal Testmodus auf 0 ist

Aufgrund des aktuellen Zustandes oder des Übergangs in einen neuen Zustand ergeben sich verschiedene Ausgangsfunktionen:

- **Ausgang für die Sicherheitsabschaltung**
 - $z_0...z_1$: LOW-Pegel
 - $z_2...z_8$: HIGH-Pegel
- **Sollstrom**
 - $z_0...z_2, z_6...z_7$: $0A$
 - z_3, z_8 : $I_{MAX} = 35A$
 - z_4 : I_{HALTE}
 - z_5 : I_{LAUER}
- **Geschwindigkeitsregler aktiv**
 - $z_0...z_5, z_8$: 0
 - z_6 : 1 (langsame Rampe)
 - z_7 : 2 (schnelle Rampe)
- **Parameterfreigabe zulässig**
 - $z_0...z_1$ und Parameterschalter auf logisch 1: HIGH-Pegel
 - $z_2...z_8$: LOW-Pegel
- **Triggerausgang für Rampengenerator**
 - Beim Übergang von $z_x \rightarrow z_6$ oder $z_x \rightarrow z_7$: HIGH-Pegel
 - sonst: LOW-Pegel
- **Timer „Soll-/Istwertvergleich“**
 - Beim Übergang von $z_x \rightarrow z_1, z_x \rightarrow z_4, z_x \rightarrow z_5$: Timerwert = t_{CHECK_Delay} (ms)
 - Beim Verharren in z_1, z_4 oder z_5 : Timerwert = Timerwert - 38 (⇒ bis 0)
 - $z_0, z_2, z_3, z_6...z_8$: Timerwert = -1
- **Timer „Start-Verzögerung“**
 - Beim Übergang von $z_1 \rightarrow z_2$: Timerwert = t_{START_Delay} (ms)

- Beim Verharren in z_2 : Timerwert = Timerwert - 38 (\Rightarrow bis 0)
- $z_0\dots z_1, z_3\dots z_8$: Timerwert = -1

- **Timer „Maximaler Strom“**

- Beim Übergang von $z_2 \rightarrow z_3$: Timerwert = 5000 (ms)
- Beim Verharren in z_3 : Timerwert = Timerwert - 38 (\Rightarrow bis 0)
- $z_0\dots z_2, z_4\dots z_8$: Timerwert = -1

Für eine eingeleitete Bremsung mit der Betriebsbremse erfolgt nach dem Berechnen der Ausgangszustände die Ausführung des Rampengenerators und des Geschwindigkeitsreglers. Dabei ergibt sich ein entsprechender Sollwert für den Stromregelkreis, die Variable der Zustandsmaschine wird überschrieben.

Zu guter Letzt erfolgt im Intervall von $38ms$ noch die Abfrage auf Fehler der Bremseinheit. Sofern der Timer für den „Soll-/Istwertvergleich“ den Wert Null aufweist, wird die Überprüfung der Regelabweichung für den Stromregelkreises durchgeführt. Sollte eine zu große Abweichung über eine gewisse Anzahl von gemittelten Stromwerten vorliegen, so wird ein Fehler detektiert. Im Prinzip kann die Bremssteuerung folgende Fehlfunktionen aufweisen:

- Ausfall der PROFIBUS-Kommunikation
- Geschwindigkeitsdifferenz zwischen den Encoder 1 und 2
- Fehler im Stromregelkreis - bleibende Regeldifferenz
- Kurzschluss im Leistungszweig

Ist einer dieser Fehler aktiv, so wird dies der zentralen Sicherheitssteuerung über PROFIBUS mitgeteilt. Diese löst daraufhin einen Halt mit Betriebsbremse aus. Nach dem Anhalten der Seilbahn muss die Bremseinheit erst wieder über einen Reset bereitgestellt werden. Dabei wird auch das zentrale Fehlerbit wieder zurückgesetzt.

Nach der Abarbeitung der genannten Routinen wird noch der Stromregler ausgeführt.

5 Messungen

5.1 Überprüfung des Stromreglers

Um die korrekte Funktion des implementierten Stromregelkreises zu überprüfen, werden verschiedene Sprungantworten aufgenommen. Dabei gilt es die zwei stationären Positionen des Bremsmagneten (offen/geschlossen) zu betrachten. Die angeführten Messungen werden mit folgenden Reglerparametern durchgeführt:

- Proportionalverstärkung $K_P = 22$, $b = 0.5$
- Nachstellzeit $T_i = 19ms$
- Tracking Time $T_t = 3.8ms$
- Stellgrößenbeschränkung $|u|_{max} = 27V$

Zur Bewertung des Regelkreises werden die digitalen Daten von Soll-, Istwert und Stellgröße (r_k, y_k, u_k) erfasst und aufgezeichnet. Für die verschiedenen Sprungfunktionen werden die für die Anwendung des Geräts interessanten Referenzwerte vorgegeben.

- **Öffnen der Bremse mit einem Sollwert von 25A bzw. 30A**

Die Abbildungen 5.2 und 5.1 zeigen den jeweiligen Stromverlauf durch den Bremsmagneten. Ersichtlich ist, dass während des Übergangs von geschlossenem auf offenen Zustand der Strom absinkt. Grund dafür ist die gegeninduzierte Spannung, die sich durch die Bewegung des Ankers im magnetischen Feld ergibt. Deutlich wird auch die relativ große Zeitkonstante des geschlossenen Magneten. So braucht es bei maximaler Stellgröße von etwa 27V ca. 0.45s bis sich die Bremse öffnet. Die Ausgangsspannung ist in diesem Fall rein positiv, es wird keine Energie zurückgespeist.

- **Absenken des Bremsstroms auf den Haltestrom $I_{HALTE} = 10A$**

Die Bremse ist offen und hat somit eine deutlich geringere Induktivität. Die Stellgrößenbeschränkung ist während des Einregelvorgangs nur kurz aktiv. Aus diesem Grund wird der gewünschte Sollwert auch schnell erreicht (siehe Abbildung 5.4 und 5.3). Aus den Diagrammen geht weiters hervor, dass die Ausgangsspannung kurzzeitig negativ ist. Dabei wird Energie in die Leistungsendstufe zurückgeführt, welche im Zwischenkreis in Wärme umgesetzt wird.

- **Übergang von Halte- auf Lauerstrom $I_{LAUER} = 7A$**

Auch hierbei ist die Bremse geöffnet. Der Sollstrom kann, wie in Abbildung 5.5 ersichtlich, sehr schnell erreicht werden. Das Absenken des Stroms führt zu einer kurzzeitigen Rückspeisung.

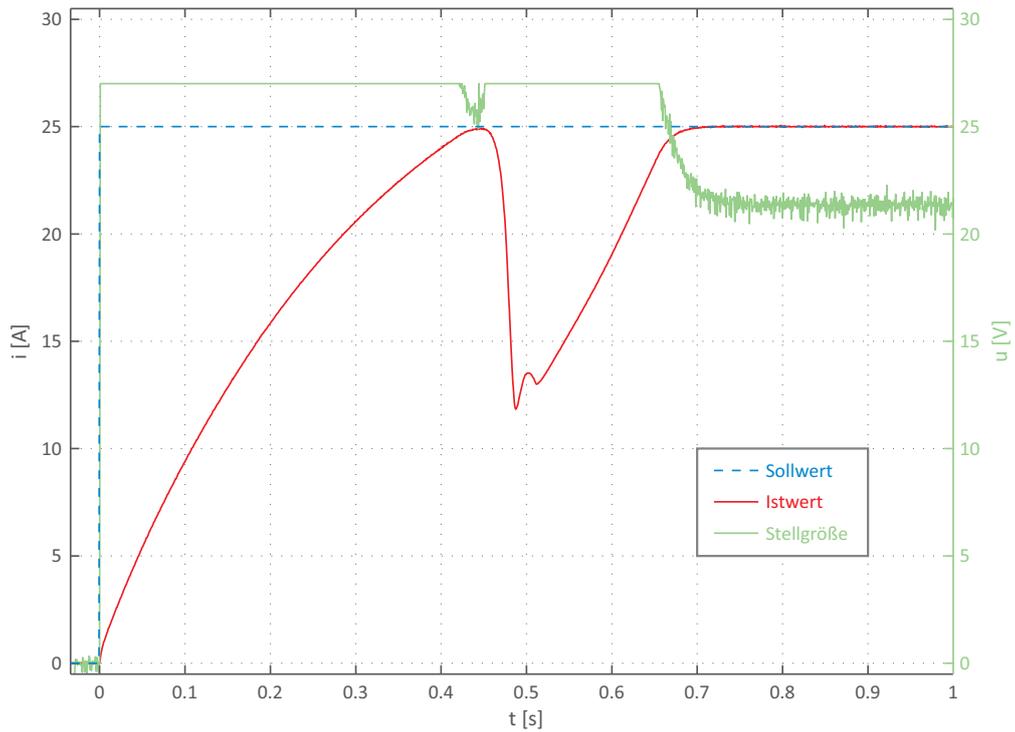


Abbildung 5.1: Überprüfung des Stromreglers (Sprungantwort $0 \rightarrow 25A$, Bremse öffnet)

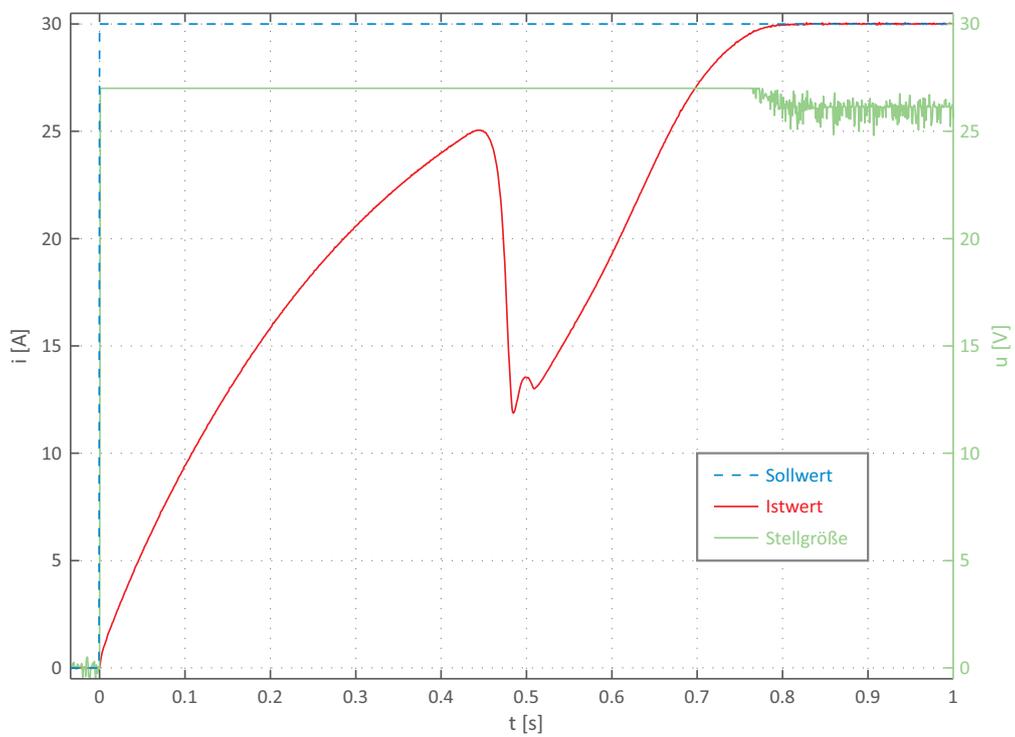


Abbildung 5.2: Überprüfung des Stromreglers (Sprungantwort $0 \rightarrow 30A$, Bremse öffnet)

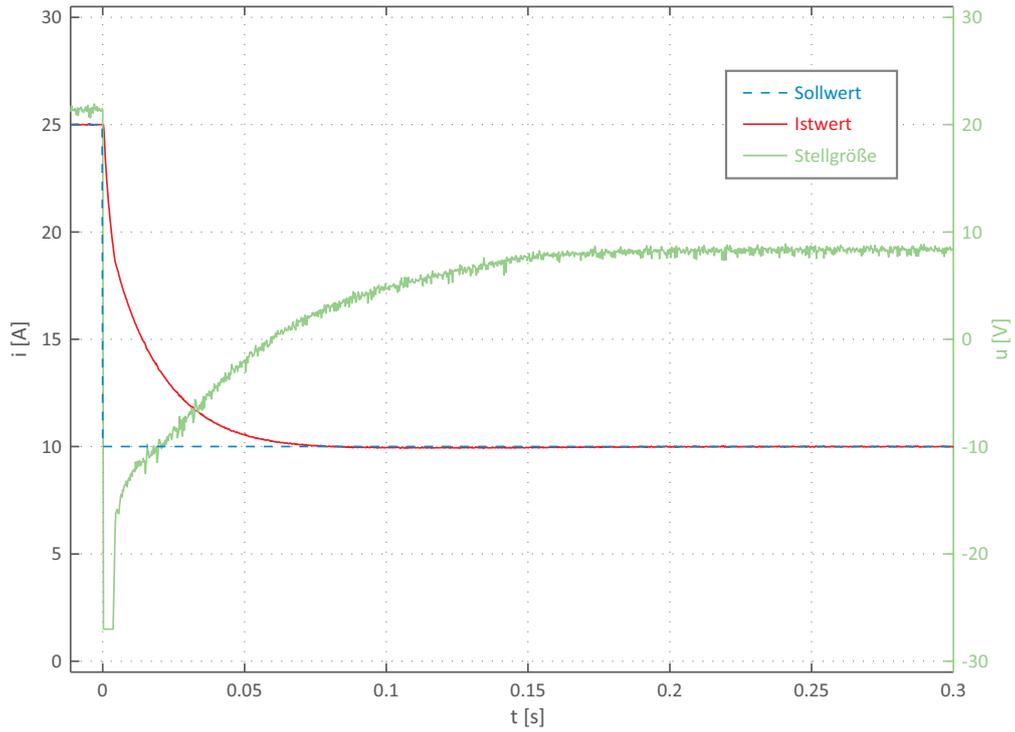


Abbildung 5.3: Überprüfung des Stromreglers (Sprungantwort $25 \rightarrow 10A$, Bremse offen)

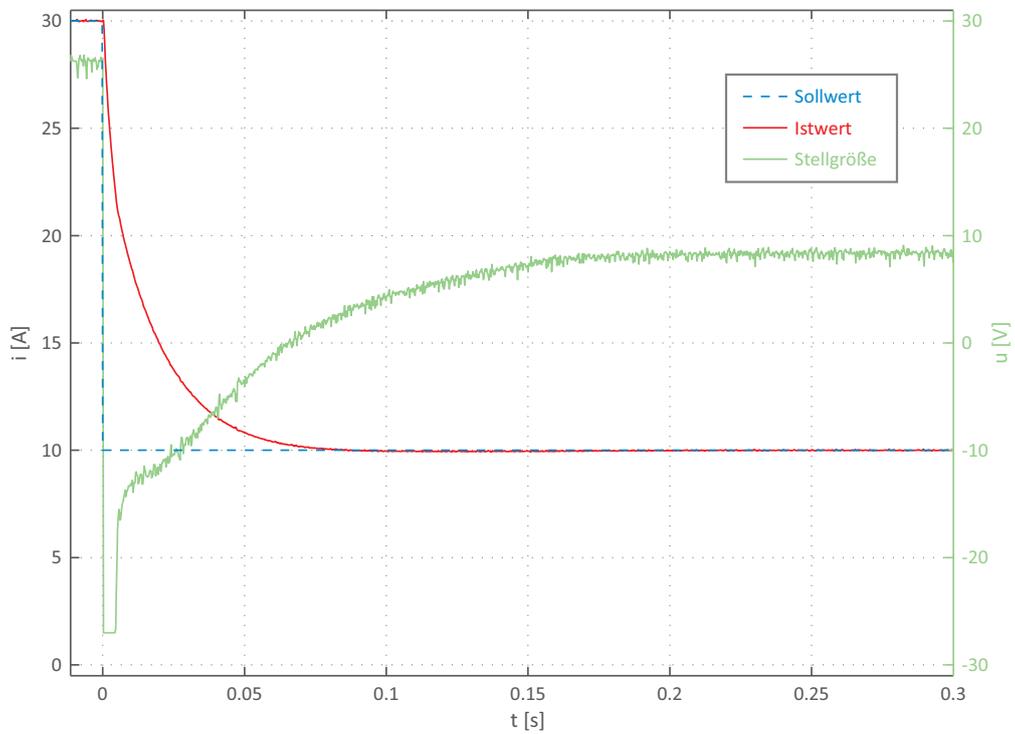


Abbildung 5.4: Überprüfung des Stromreglers (Sprungantwort $30 \rightarrow 10A$, Bremse offen)

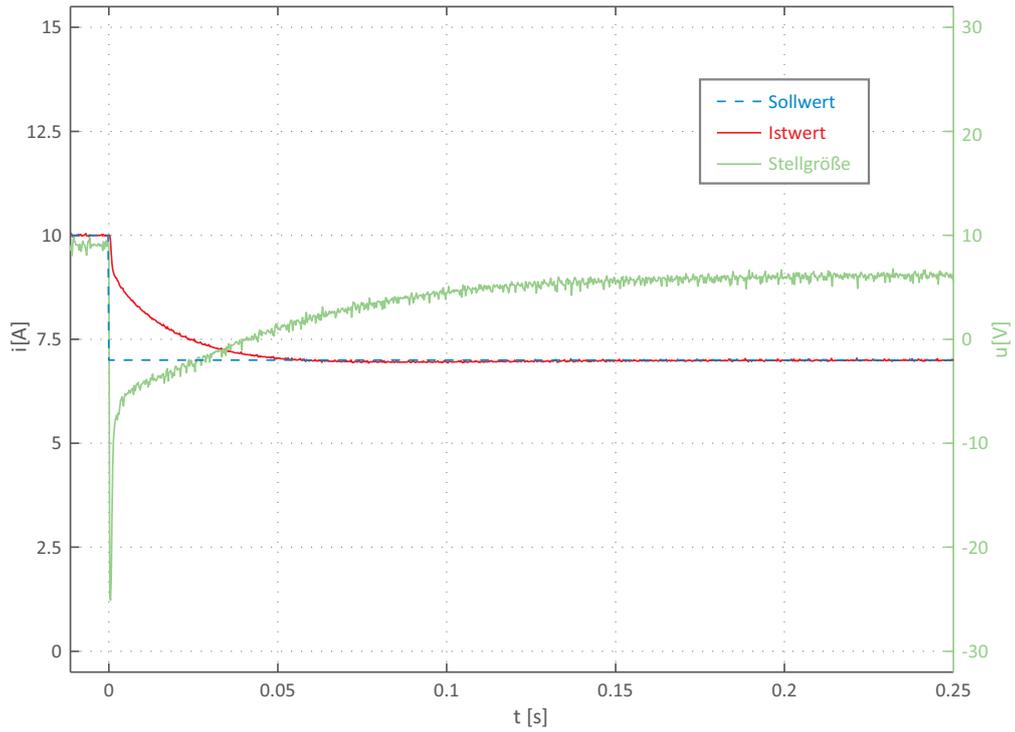


Abbildung 5.5: Überprüfung des Stromreglers (Sprungantwort $10 \rightarrow 7\text{A}$, Bremse offen)

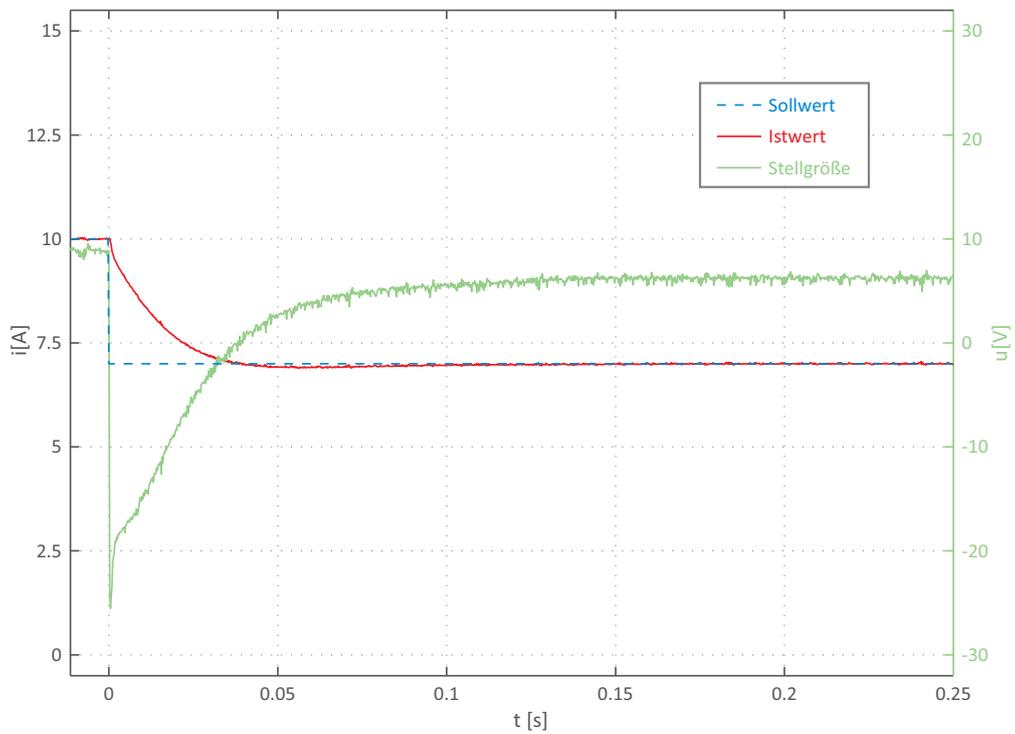


Abbildung 5.6: Überprüfung des Stromreglers (Sprungantwort $10 \rightarrow 7\text{A}$, Bremse geschlossen)

Aus den aufgezeigten Messungen geht hervor, dass der Strom durch den Bremsmagneten im stationären Zustand sehr glatt ist. Die bleibende Regelabweichung ist Null. Eine Rückspesung erfolgt wie erwartet nur bei Verringerung des Sollwertes. Zum Vergleich der Regelung in den jeweiligen mechanischen Endlagen des Magneten erfolgt eine Sollwertvorgabe von 10A auf 7A auch bei geschlossener Bremse (siehe Abbildung 5.6). Gegenüber der geöffneten Bremse ist die Fläche, über welche die Stellgröße negativ ist, deutlich größer (vergleiche Abbildung 5.5). Dies ist auf die höhere Induktivität zurückzuführen. Somit wird bei geschlossenem Magneten mehr Energie abgebaut, was in weiterer Folge die Zwischenkreisspannung ansteigen lässt. Die bei den Messungen aufgezeigte Stellgröße u_k basiert auf der Annahme, dass die Zwischenkreisspannung konstant 27V beträgt. Das schnellere Hinregeln auf den vorgegeben Sollwert ist bei geschlossener Bremse auf die größere Zwischenkreis (Gegenspannung) zurückzuführen.

5.2 EMV-Messung

In Bezug auf die elektromagnetische Verträglichkeit wird der entwickelte Prototyp als „Mess-, Steuer- bzw. Regelgerät“ betrachtet. Damit greift die Norm EN 61326⁽¹⁾, laut der eine Prüfung des Produkts durchzuführen ist. Auf eine Prüfung der Störfestigkeit wird im Rahmen der Diplomarbeit verzichtet. Von Interesse ist hingegen die Störaussendung über die Versorgungsleitung des Leistungsmoduls.

Frequenzbereich [MHz]	Quasi-Spitzenwert [dB(μ V)]	Mittelwert [dB(μ V)]
0.15...0.5	79	66
0.5...5	73	60
5...30	73	60

Tabelle 23: Grenzwerte für Emission laut EN55011 (Klasse A, Gruppe 1) [35]

Die Grenzwerte für die Störaussendung gehen aus der Norm EN 55011⁽²⁾ hervor. An dieser Stelle ist zu erwähnen, dass das Lifthäuschen bzw. der Maschinenraum, in dem das Gerät untergebracht ist, als Industriebereich angesehen wird. Somit ergeben sich die höheren Grenzwerte in Bezug auf die Störaussendung (Klasse A, Gruppe 1). Die entsprechenden Werte für die maximale „Störspannung am Netzanschluss“ sind Tabelle 23 zu entnehmen.

Wie die Messung der auftretenden Störspannung durchzuführen ist, geht aus der EN 55016⁽³⁾ hervor. Laut Norm hat die Messung entweder über ein dafür ausgelegtes „V-Netzwerk“ oder einen entsprechenden Tastkopf zu erfolgen. Für den Prüfaufbau wird ein Tastkopf wie in Abbildung 5.7 ersichtlich verwendet. Dieser hat im Frequenzbereich von 150kHz...30MHz eine konstante Abschwächung von $-30dB$. Zum Schutz des Messempfängers wird zusätzlich ein

⁽¹⁾Elektrische Mess-, Steuer-, Regel- und Laborgeräte - EMV Anforderungen

⁽²⁾Industrielle, wissenschaftliche und medizinische Hochfrequenzgeräte (ISM-Geräte), Funkstörungen - Grenzwerte und Messverfahren

⁽³⁾Anforderungen an Geräte und Einrichtungen sowie Festlegung der Verfahren zur Messung der hochfrequenten Störaussendung (Funkstörungen) und Störfestigkeit

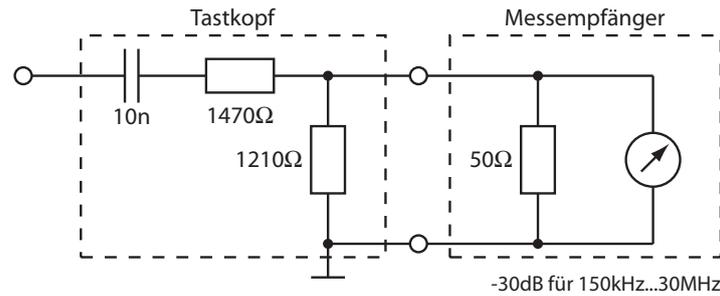


Abbildung 5.7: Tastkopf laut EN55016 [11]

Impulsbegrenzer eingesetzt - dadurch kommt es zu einer weiteren Verringerung des Messsignals um $-10dB$.

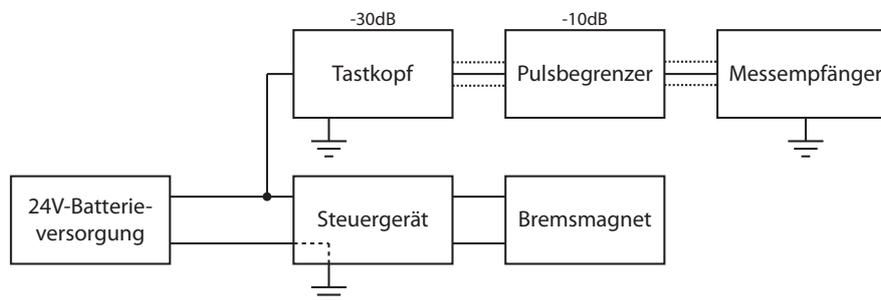


Abbildung 5.8: Blockschaltbild Messaufbau

Die nachfolgenden Abbildungen zeigen die jeweiligen Messergebnisse. Dabei können folgende Aussagen getroffen werden: Für die verschiedenen Ausgangsströme bzw. Öffnungszustände des Bremsmagneten ergeben sich im Grunde ähnliche Frequenzgänge. Im Prinzip kann man von einer Grenzwertüberschreitung in einem Frequenzbereich von $1...10MHz$ sprechen. Hierbei ist anzumerken, dass die maximale Erhöhung ca. $14dB$ (also das 5fache des zulässigen Mittelwerts) beträgt. Somit kann von einer geringfügigen Überschreitung gesprochen werden. Aus den Abbildungen 5.10 bzw. 5.11 geht des Weiteren hervor, dass die Störspannungen auf der negativen als auch auf der positiven Versorgungsleitung in etwa identisch sind. Das lässt darauf schließen, dass es sich vorwiegend um Gleichtaktstörungen handelt.

Die Messungen wurden ohne Gerätegehäuse durchgeführt. In dieser Hinsicht kann ein Metallgehäuse und eine gut ausgeführte Erdung bereits die Lösung des Problems darstellen. Da es sich mit großer Wahrscheinlichkeit um Gleichtaktstörungen handelt, ist das Einsetzen einer stromkompensierten Drossel (mit Kondensatorbeschaltung) in Betracht zu ziehen.

Zusätzlich zur Messung der Störspannung auf der Versorgungsleitung ist in Bezug auf die Störaussendung noch eine Störstrahlungsmessung im Bereich von $30MHz...1GHz$ notwendig. Aufgrund des fehlenden Messequipments wurde diese Prüfung jedoch nicht durchgeführt.

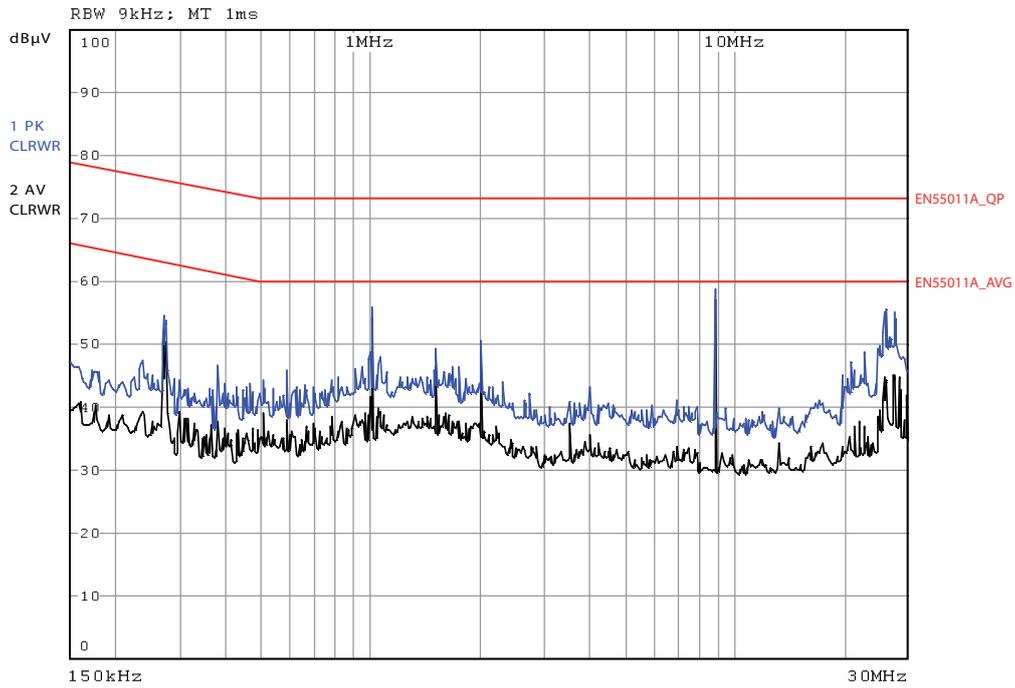


Abbildung 5.9: Störspannung $+U_B$ -Leitung, Leerlaufmessung, PWM deaktiviert

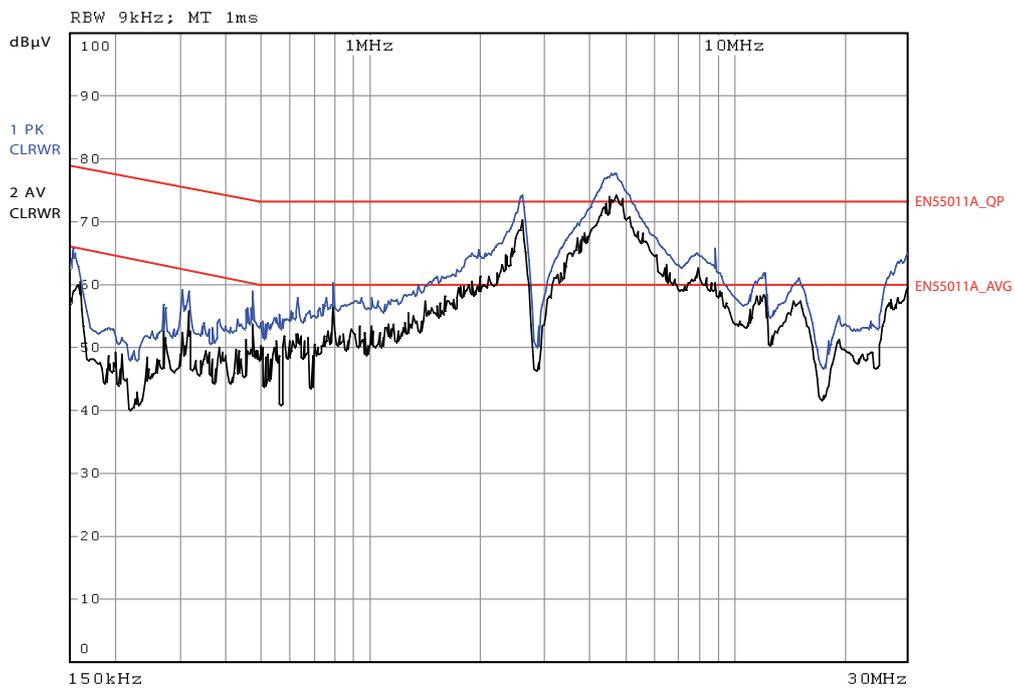


Abbildung 5.10: Störspannung $+U_B$ -Leitung, Bremse geschlossen, PWM aktiv, Laststrom 0A

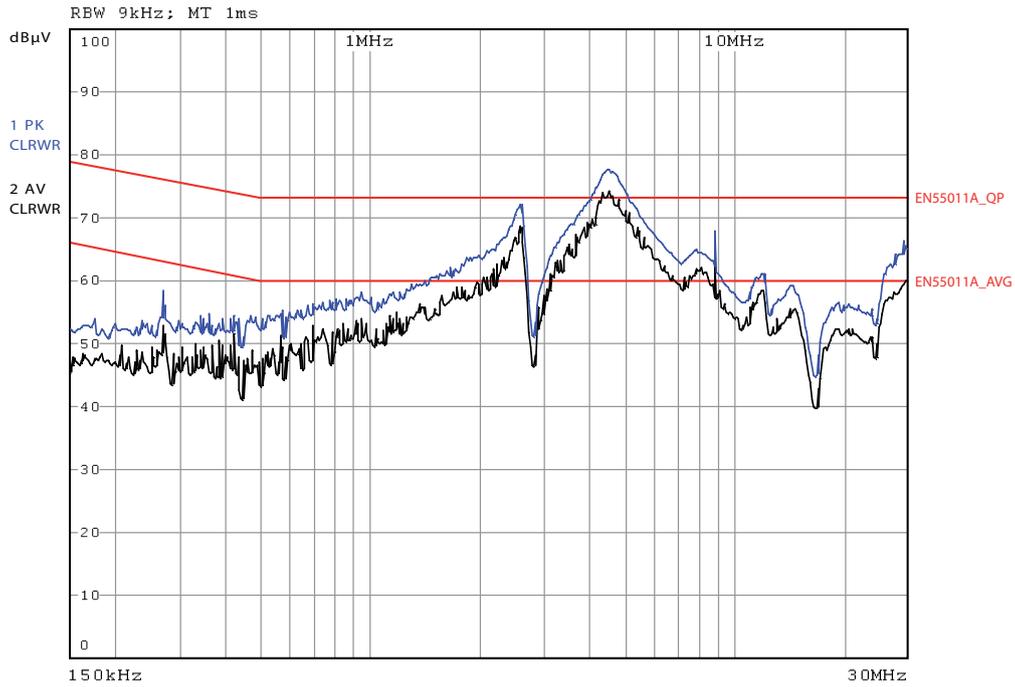


Abbildung 5.11: Störspannung Masse-Leitung, Bremse geschlossen, PWM aktiv, Laststrom 0A

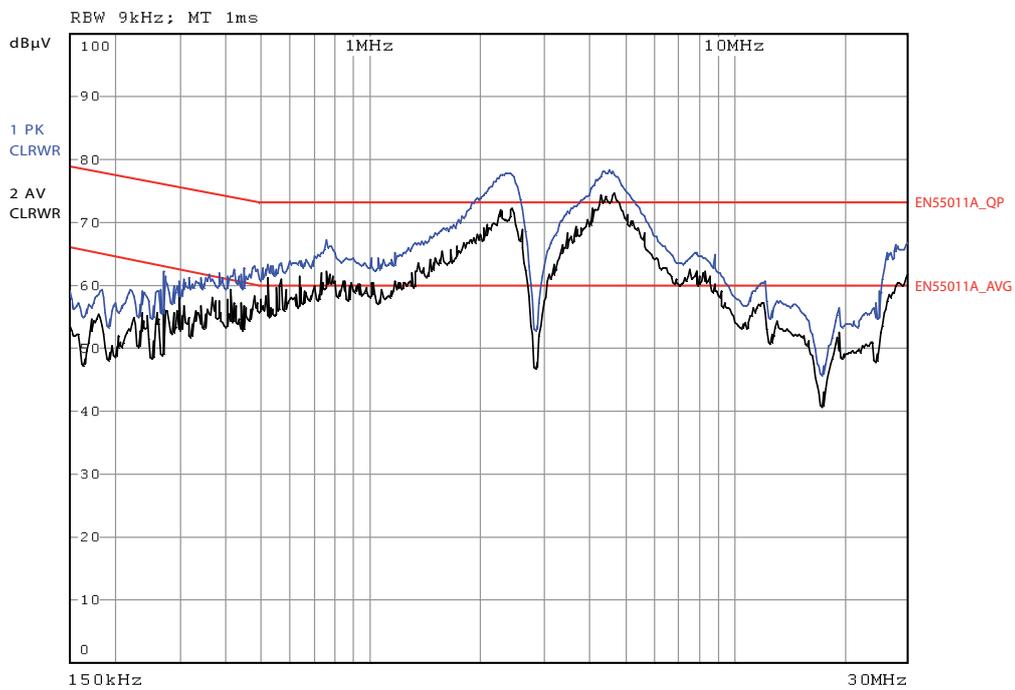


Abbildung 5.12: Störspannung $+U_B$ -Leitung, Bremse geschlossen, PWM aktiv, Laststrom 20A

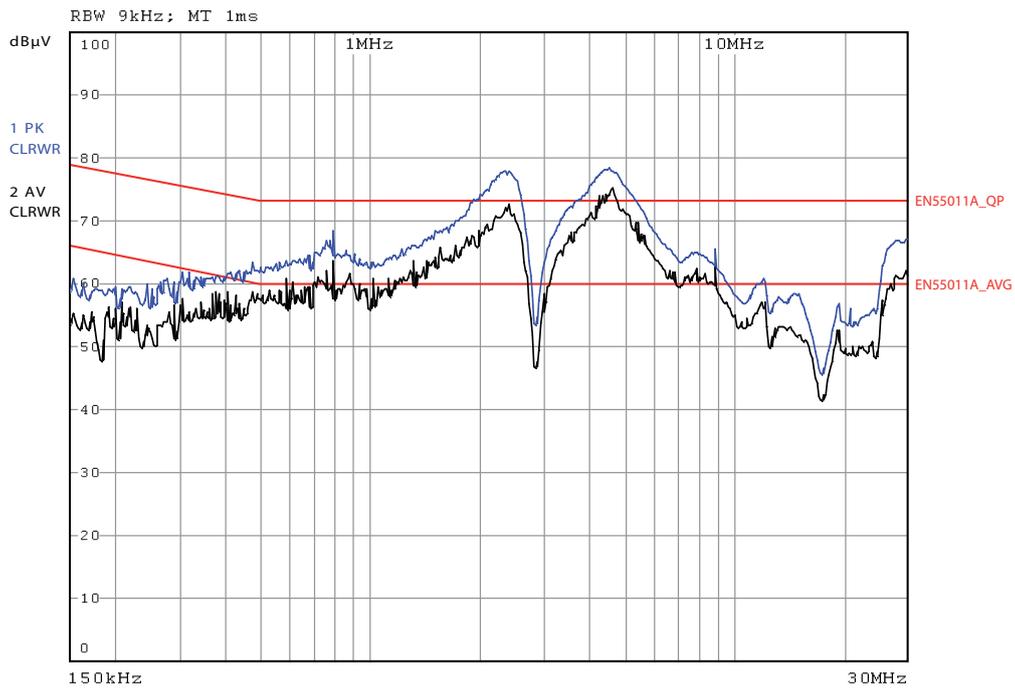


Abbildung 5.13: Störspannung $+U_B$ -Leitung, Bremse offen, PWM aktiv, Laststrom 20A

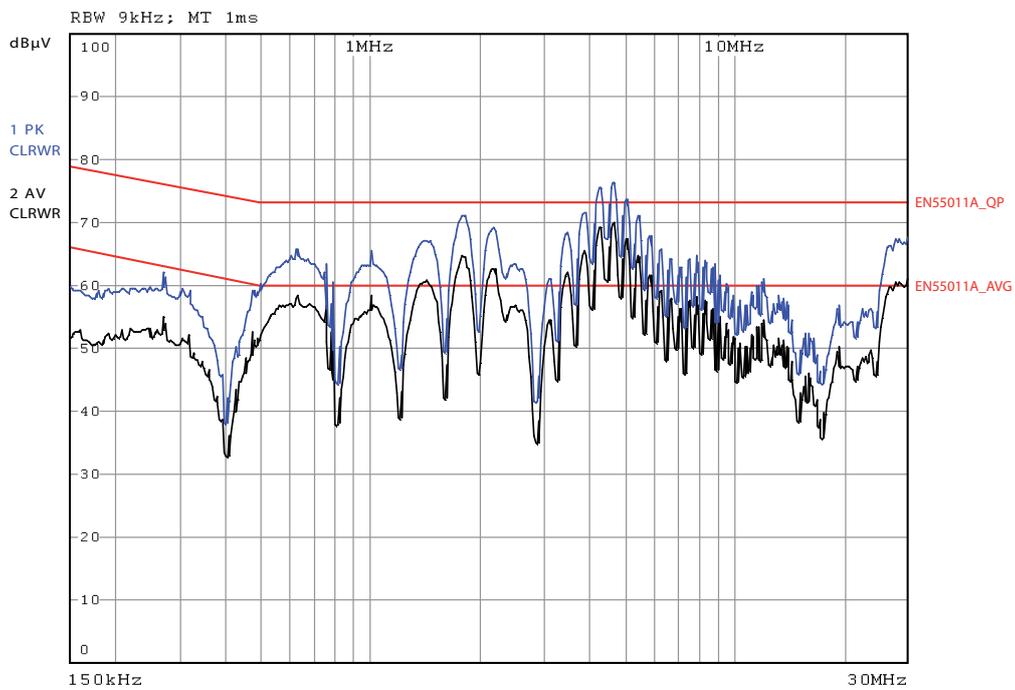


Abbildung 5.14: Störspannung $+U_B$ -Leitung, Bremse offen, PWM aktiv, Laststrom 27A

6 Zusammenfassung und Ausblick

Im Rahmen der Diplomarbeit wurde ein Prototyp realisiert, mit dem die Regelung der Betriebsbremse auf einem Mikrocontroller ermöglicht wird. Die Funktionsfähigkeit der Hardware ist gegeben. Die Software unterstützt eine einfache Einbindung der einzelnen Hardwareschnittstellen. Weiters wurde der geforderte Stromregler integriert und getestet. Die Geschwindigkeitsmessung als auch die Kommunikation über Ethernet und Profibus sind funktionsfähig. Eine Überprüfung des integrierten Geschwindigkeitsreglers wurde noch nicht durchgeführt.

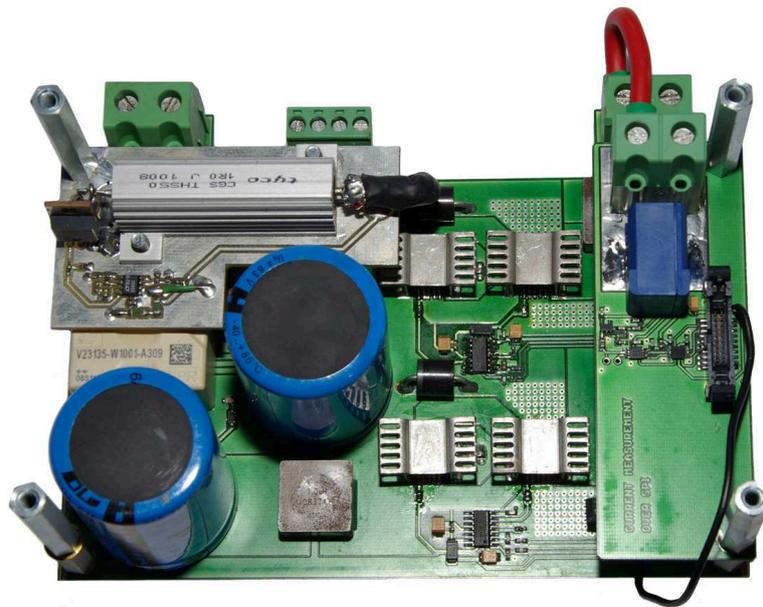


Abbildung 6.1: Leistungsteil mit Hilfsmodulen

Das Leistungsteil besteht derzeit aus zwei zusätzlichen Hilfsmodulen. Eine Leiterplatte dient dabei zur Begrenzung der Zwischenkreisspannung, die Zweite verwirklicht die Messung des Bremsstroms über die SPI. Für die Serienreife des Leistungsteils gilt es alle Komponenten auf einer Platine unterzubringen. Weiters ist die Schnittstelle des Moduls entsprechend anzupassen.

Die Steuerplatine wird in dieser Form nicht in Serie umgesetzt. Trotzdem ist sie ein guter Ausgangspunkt für die Weiterentwicklung, da sämtliche Schnittstellen bereits realisiert wurden. Zudem steht für jegliche weitere Prototypenentwicklung ein flexibel einsetzbares Testboard zur Verfügung.

Für das Serienprodukt gilt es die Schnittstellen des Steuergeräts optimal für die Anwendung anzupassen und zu reduzieren. So sind 4 digitale Eingänge für die Encodersignale und 2 digitale Ausgänge für die Sicherheitsabschaltung bereits ausreichend. Auf die analoge Baugruppe kann verzichtet werden, wodurch auch die Versorgungsspannung von $-5V$ überflüssig wird. Auch kann dadurch die hoch präzise Referenzspannungsquelle eingespart werden. Für die Erzeugung von $+15V$ ist ein Linearregler in Betracht zu ziehen. Aufgrund der von der Firma

geplanten Umstellung des Feldbussystems auf PROFINET ist eine Implementierung von industriellem Ethernet gegenüber der von PROFIBUS zu bevorzugen. Durch die angesprochene Reduktion der Peripherie ist es möglich einen STM32F107 im 64-Pin-Gehäuse zu verwenden. Somit kann das Steuerteil deutlich billiger produziert werden.

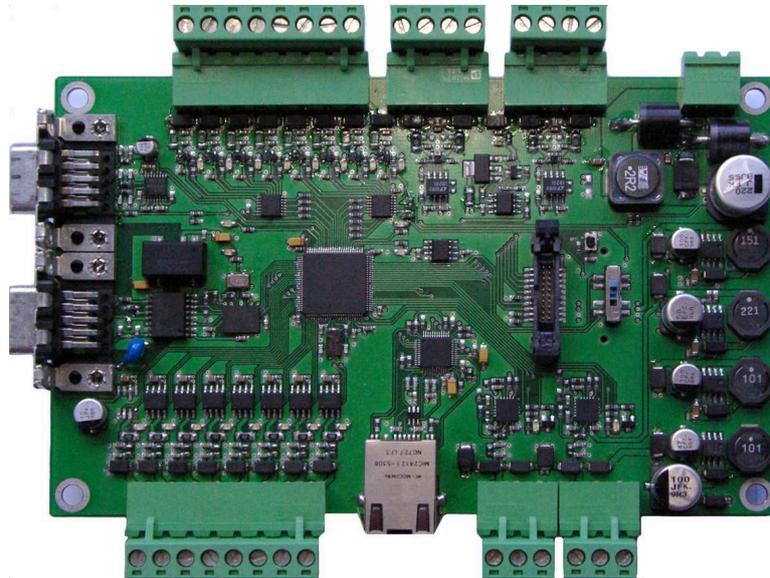


Abbildung 6.2: Entwickelte Steuerplatine

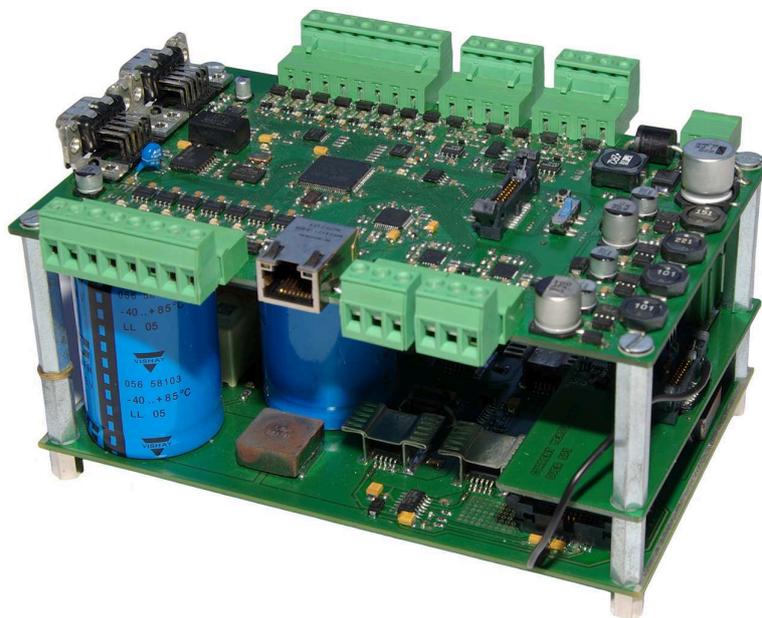


Abbildung 6.3: Funktionsfähiger Prototyp

Die Fehler- bzw. Ausfallwahrscheinlichkeit für das entwickelte Gerät sollte möglichst gering sein. Somit gilt es vor einer Serienproduktion eine ausreichende Testphase einzuplanen. Dabei kann z.B. die maximale Anzahl von Schaltspiele für die Sicherheitsabschaltung (bei vollem Bremsstrom) ermittelt werden. Auch eine Evaluierung des Geräts bei laufender Seil-

bahn ist noch durchzuführen. Weiters sind sämtliche Vorschriften, die aus der Produktnorm EN 61326 hervorgehen, einzuhalten. Dies betrifft auch die „EMV-technischen“ Belange. Um zusätzliche Sicherheit zu gewährleisten, ist eine Zertifizierung durch den TÜV in Betracht zu ziehen.

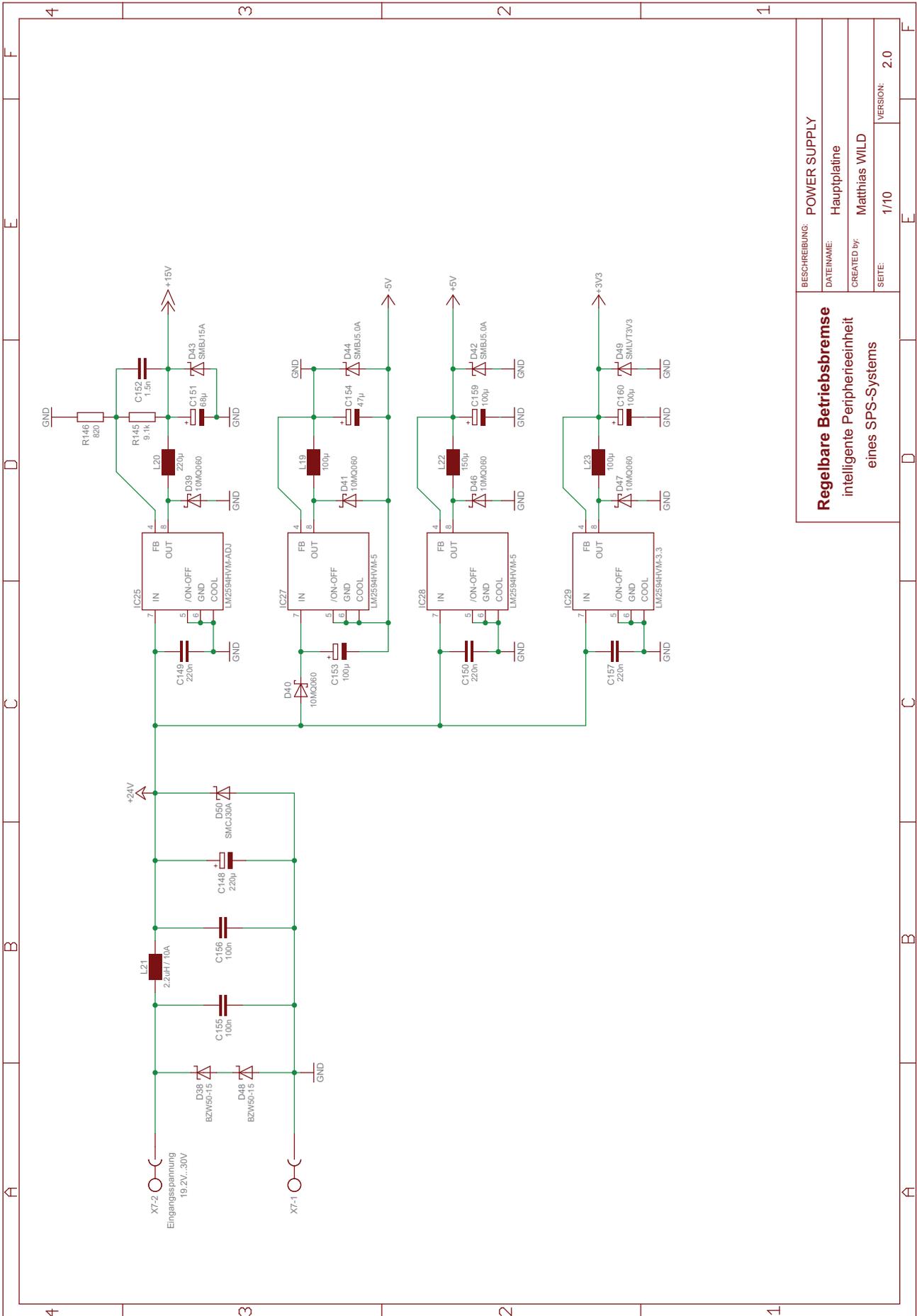
Literatur

- [1] *Baustellenfotos*. Leitner Technologies, Sterzing.
- [2] M. Hofbaur. *Automatisierung mechatronischer Systeme - Vorlesungsunterlagen*. Institut für Regelungs- und Automatisierungstechnik, TU Graz, Graz, 2008.
- [3] T. Brander, A. Gerfer, B. Rall, und H. Zenker. *Trilogie der induktiven Bauelemente*. Würth Elektronik, Waldenburg, 2008.
- [4] *Datasheet LM2594/LM2594HV SIMPLE SWITCHER*. National Semiconductor, 2000. <http://www.national.com/ds/LM/LM2594.pdf>.
- [5] *Datasheet BTS4175SGA: Smart High-Side Power Switch*. Infineon Technologies AG, Munich, Germany, 2008.
- [6] *Datasheet STM32F105/107xx*. STMicroelectronics, 2009. <http://www.st.com/stonline/products/literature/ds/15274.pdf>.
- [7] R. Dillmann, T. Gockel, und J. Schröder. *Embedded Linux - Kapitel: Der Inter-IC-Bus*. Springer, Berlin, 2009.
- [8] *Datasheet ADS8321: 16-Bit, High Speed, MicroPower Sampling ANALOG-TO-DIGITAL CONVERTER*. Texas Instruments, 2004. <http://focus.ti.com/lit/ds/sbas123b/sbas123b.pdf>.
- [9] *RM0008 - Reference manual: STM32F101xx, STM32F102xx, STM32F103xx, STM32F105xx and STM32F107xx advanced ARM-based 32-bit MCUs*. STMicroelectronics, 2009. <http://www.st.com/stonline/products/literature/rm/13902.pdf>.
- [10] *VPC3+S User Manual (Revision 1.00)*. Profichip GmbH, Herzogenaurach, 2009. <http://www.procentec2.com/downloads/asics/VPC3-S-UM100.pdf>.
- [11] *TK 9420 Tastkopf 9 kHz - 30 MHz, TK 9420 Voltage Probe*. Sschwarzbeck Mess - Elektronik, Schönau. <http://www.unitest.com/pdf/schwarzbeck/probes/k9420.pdf>.
- [12] R. Hofer und G. Tschinkel. *Bremskonzept für Umlaufbahnen*. Leitner Technologies, Sterzing, 2009.
- [13] A. Huber, G. Tschinkel, und F. Jacquier. *Technical Report BRAKING PHILOSOPHY POMA/LEITNER*. Leitner Technologies, Sterzing, 2008.
- [14] R. Hofer. *Konzept der Bremsensteuerung zur Vermeidung des gleichzeitigen Einfallens aller Bremszangen für Leitner Seilbahnanlagen*. Leitner Technologies, Sterzing, 2008.
- [15] M. Froschhammer. *Codegenerierung mit Matlab/Simulink für Mikrocontroller und FPGAs*. Fachhochschule Regensburg, Regensburg, 2007.
- [16] R. Bauer. *Prozessautomatisierung - Vorlesungsunterlagen*. Institut für Regelungs- und Automatisierungstechnik, TU Graz, Graz, 2009.
- [17] A. Hofer und R. Seebacher. *Elektrische Antriebssysteme - Vorlesungsunterlagen*. Institut für Elektrische Antriebstechnik und Maschinen, TU Graz, Graz, 2008.
- [18] R. Hofer. *Modulierte Betriebsbremse*. Leitner Technologies, Sterzing, 2004.

- [19] M. Rieder. *Modellbildung und Regelung der Betriebsbremse einer Liftanlage*. Institut für Regelungs- und Automatisierungstechnik, TU Graz, Graz, 2009.
- [20] *Elektromagnetische Verträglichkeit*. Wikipedia, 2010. http://de.wikipedia.org/wiki/Elektromagnetische_Vertr%C3%A4glichkeit.
- [21] H. Hartl, E. Krasser, W. Pribyl, P. Söser, und G. Winkler. *Elektronische Schaltungstechnik*. Pearson Studium, München, 2008.
- [22] *Application note AN2586: STM32F10xxx hardware development*. STMicroelectronics, 2009. <http://www.st.com/stonline/products/literature/an/13675.pdf>.
- [23] *Application note AN2606: STM32F105xx and STM32F107xx system memory boot mode*. STMicroelectronics, 2009. <http://www.st.com/stonline/books/pdf/docs/13801.pdf>.
- [24] *Norm EN 61131-2: Speicherprogrammierbare Steuerungen - Betriebsmittelanforderungen und Prüfungen*. Österreichischer Verband für Elektrotechnik, Wien, 2000.
- [25] M. Felser. *PROFIBUS Handbuch*. Berner Fachhochschule - PROFIBUS Kompetenzzentrum, Burgdorf, 2008. http://www.see-solutions.de/sonstiges/PROFIBUS%20Handbuch%208_2009.pdf.
- [26] *PROFIBUS Technologie und Anwendung - Systembeschreibung*. Profibus Nutzerorganisation e.V., Karlsruhe, 2002. http://www.profibus.com/uploads/media/4001_v0ktober2002-German.pdf.
- [27] *Datasheet LTC1540 Nanopower Comparator with Reference*. Linear Technology, 1997. <http://cds.linear.com/docs/Datasheet/1540fas.pdf>.
- [28] *Datasheet STPS200170TV1: High voltage power Schottky rectifier*. STMicroelectronics, 2005. <http://www.st.com/stonline/products/literature/ds/11857.pdf>.
- [29] K. Krischan. *Stromrichtertechnik*. Institut für Elektrische Maschinen und Antriebstechnik, TU Graz, Graz, 2007.
- [30] *Datasheet STV250N55F3: N-channel 55V, 1.5mΩ, 250A, PowerSO-10 STRipFET Power MOSFET*. STMicroelectronics, 2009. <http://www.st.com/stonline/books/pdf/docs/14088.pdf>.
- [31] H. Hochreutener. *Leistungs-FETs und IGBTs*. School of Engineering, Zürcher Hochschule für Angewandte Wissenschaften, Winterthur, 2009. <https://home.zhaw.ch/~hhrt/EK1/LeistungsFETundIGBT.pdf>.
- [32] J. Adams. *Design Tip DT98-2a: Bootstrap Component Selection For Control ICs*. International Rectifier, California, 1998. <http://www.irf.com/technical-info/designntp/dt98-2.pdf>.
- [33] *Application Report: Analysis of the Sallen-Key Architecture*. Texas Instruments, 2002. <http://focus.ti.com/lit/an/sloa024b/sloa024b.pdf>.
- [34] *STM32F10x_StdPeriph_Lib: ARM-based 32-bit MCU STM32F10x Standard Peripheral Library V3.3.0*. STMicroelectronics, 2010. http://www.st.com/stonline/products/support/micro/files/stm32f10x_stdperiph_lib.zip.

- [35] *Norm EN 55011: Industrielle, wissenschaftliche und medizinische Hochfrequenzgeräte (ISM-Geräte) - Funkstörungen - Grenzwerte und Messverfahren.* Österreichischer Verband für Elektrotechnik, Wien, 2009.
- [36] *Norm EN 61000-6-2: Elektromagnetische Verträglichkeit - Fachgrundnormen, Störfestigkeit für Industriebereiche.* Österreichischer Verband für Elektrotechnik, Wien, 2005.
- [37] *Norm EN 61326-1: Elektrische Mess-, Steuer-, Regel- und Laborgeräte - EMV-Anforderungen (Allgemeine Anforderungen).* Österreichischer Verband für Elektrotechnik, Wien, 2006.
- [38] *Norm EN 55016: Anforderungen an Geräte und Einrichtungen sowie Festlegung der Verfahren zur Messung der hochfrequenten Störaussendung (Funkstörungen) und Störfestigkeit.* Österreichischer Verband für Elektrotechnik, Wien.
- [39] *Automatisierungssysteme S7-300, M7-300 Baugruppendaten - Referenzhandbuch (Ausgabe 2).* Siemens.
- [40] G. Stöckler. *Konstruktion elektronischer Geräte und Systeme, Schnittstellen - Vorlesungsunterlagen.* Institut für Elektronik, TU Graz, Graz, 2008.

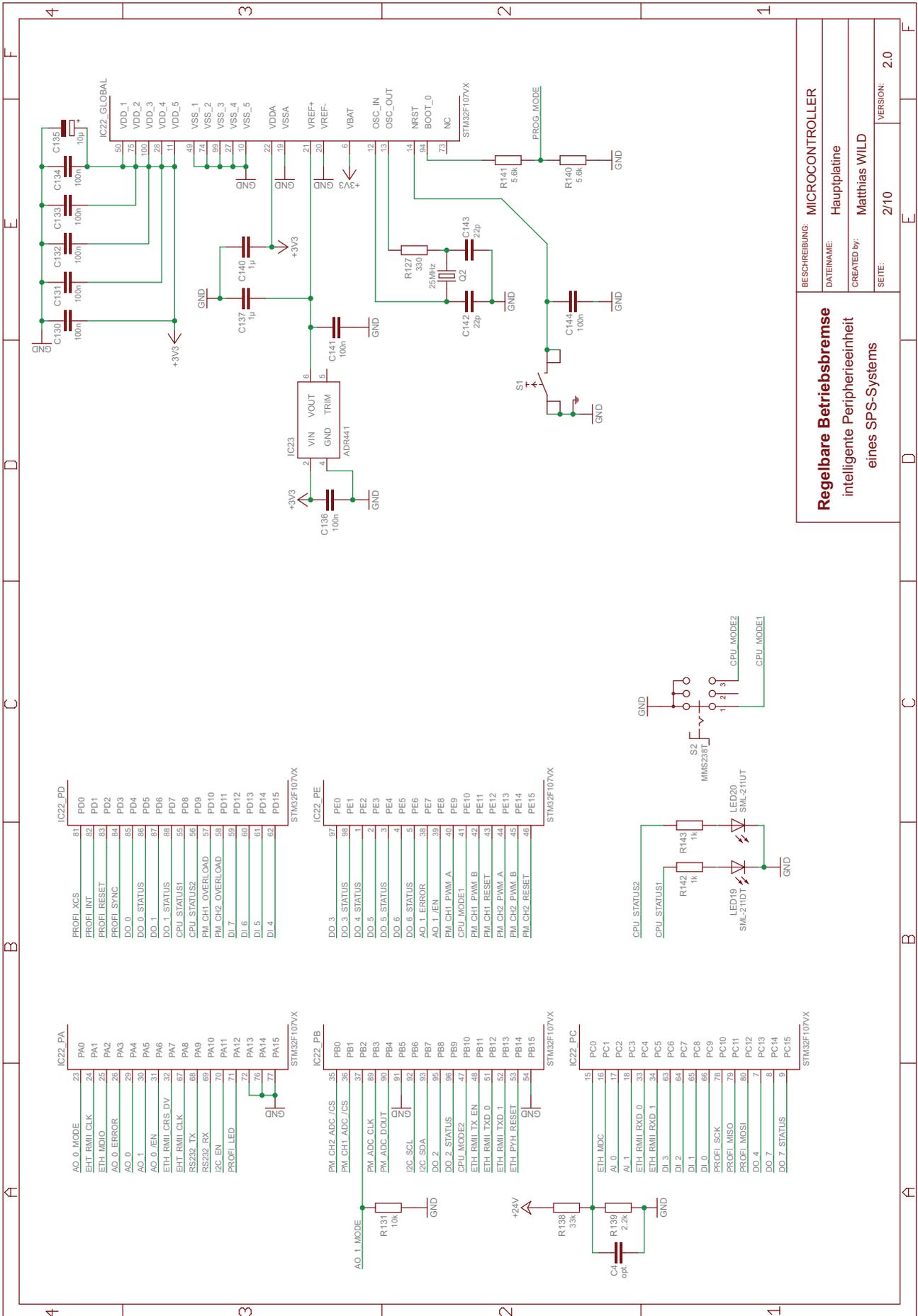
ANHANG A: Schaltpläne



BESCHREIBUNG:	POWER SUPPLY
DATEINAME:	Hauptplatine
CREATED by:	Matthias WILD
SEITE:	1/10
VERSION:	2.0

Regelbare Betriebsbremse
intelligente Peripherieinheit
eines SPS-Systems

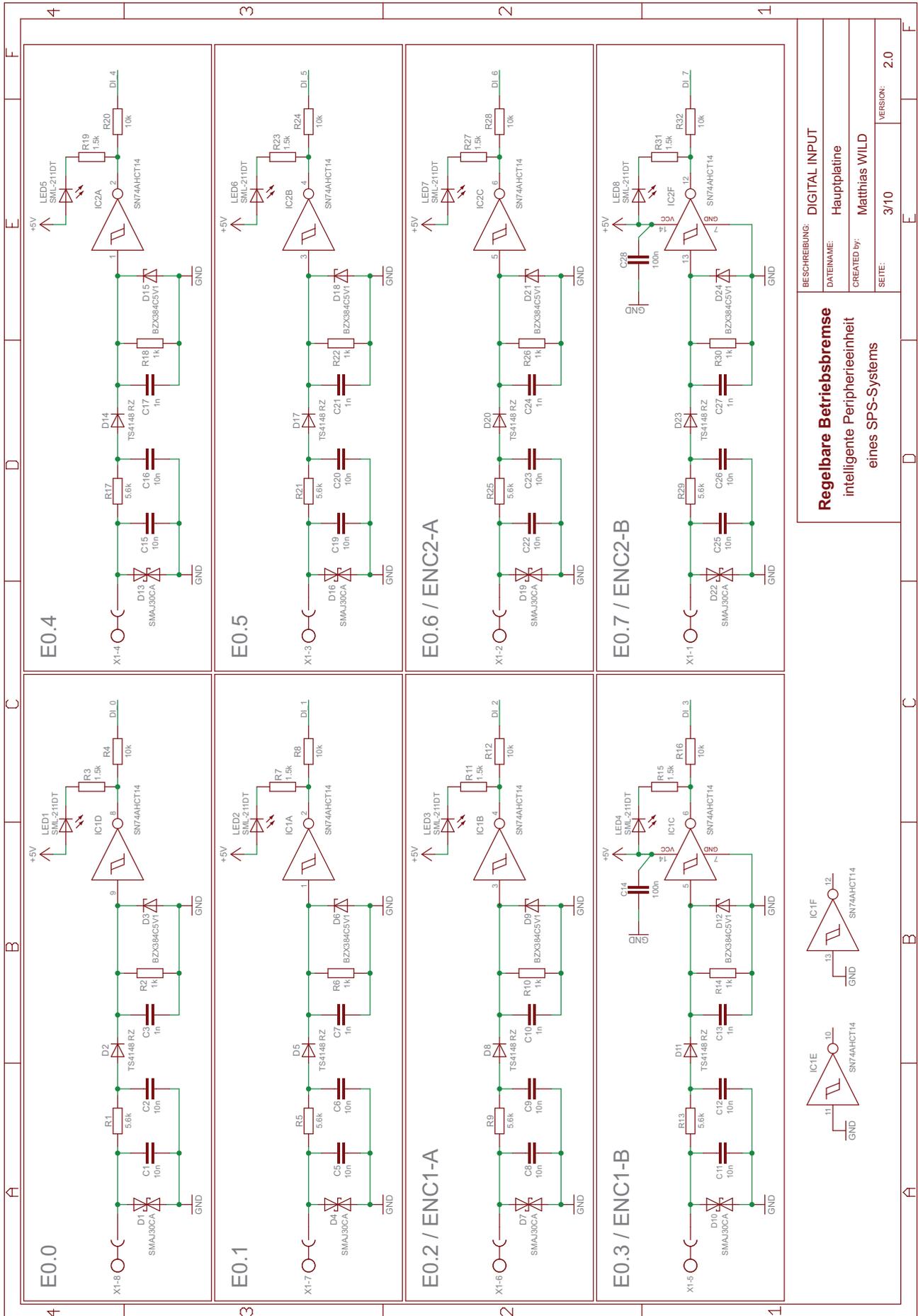
ANHANG A: Schaltpläne



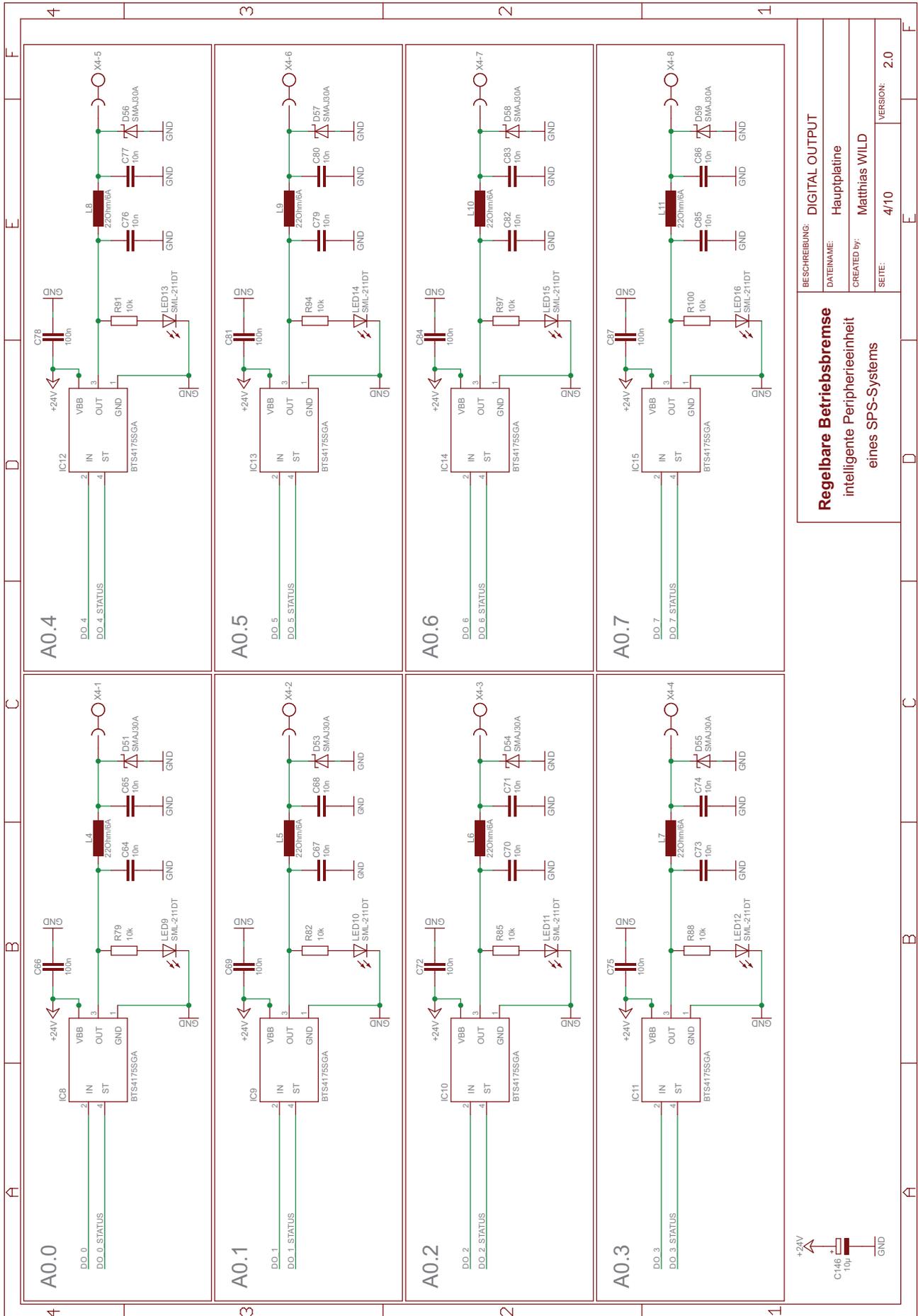
BESCHREIBUNG:	MICROCONTROLLER
DATEINAME:	Hauptplatine
CREATED BY:	Matthias WILD
SEITE:	2/10
VERSION:	2.0

Regelbare Betriebsbremse
intelligente Peripherieinheit
eines SPS-Systems

ANHANG A: Schaltpläne

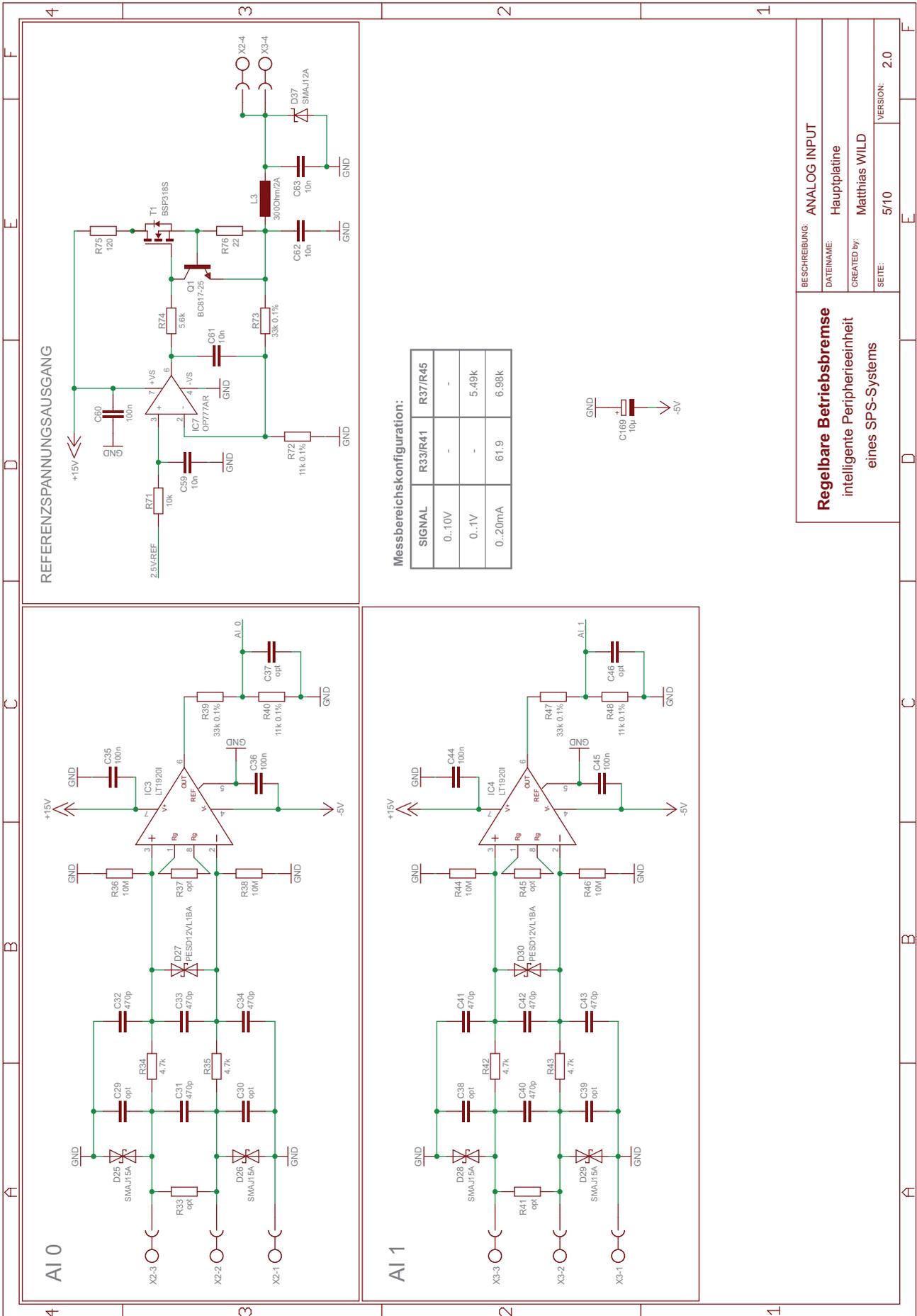


ANHANG A: Schaltpläne



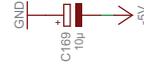
Regelbare Betriebsbremse intelligente Peripherieinheit eines SPS-Systems	BESCHREIBUNG: DIGITAL OUTPUT
	DATEINAME: Hauptplatine
	CREATED by: Matthias WILD
	SEITE: 4/10 VERSION: 2.0

ANHANG A: Schaltpläne



Messbereichskonfiguration:

SIGNAL	R33/R41	R37/R45
0..10V	-	-
0..1V	-	5.49k
0..20mA	61.9	6.98k

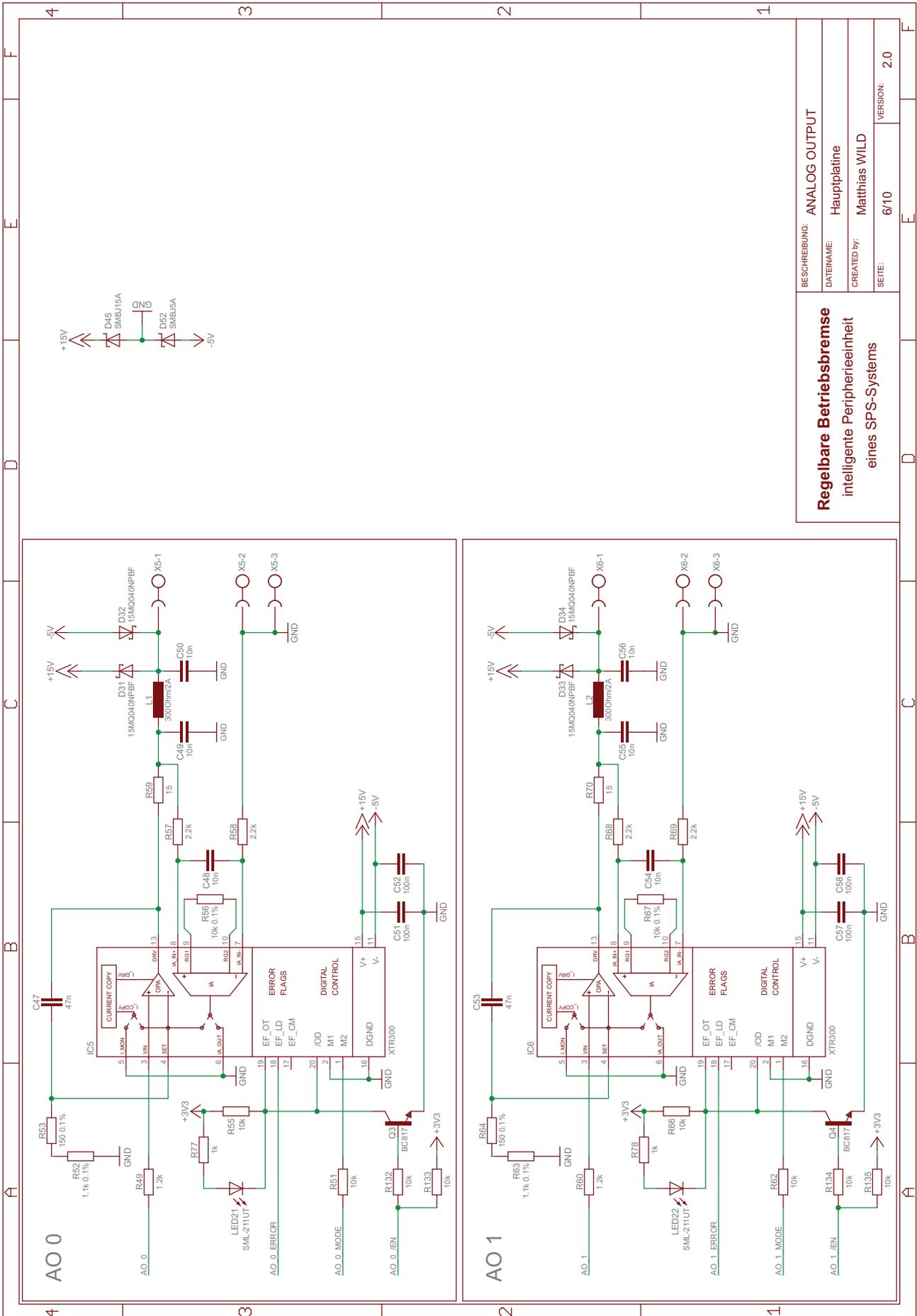


Regelbare Betriebsbremse
intelligente Peripherieinheit
eines SPS-Systems

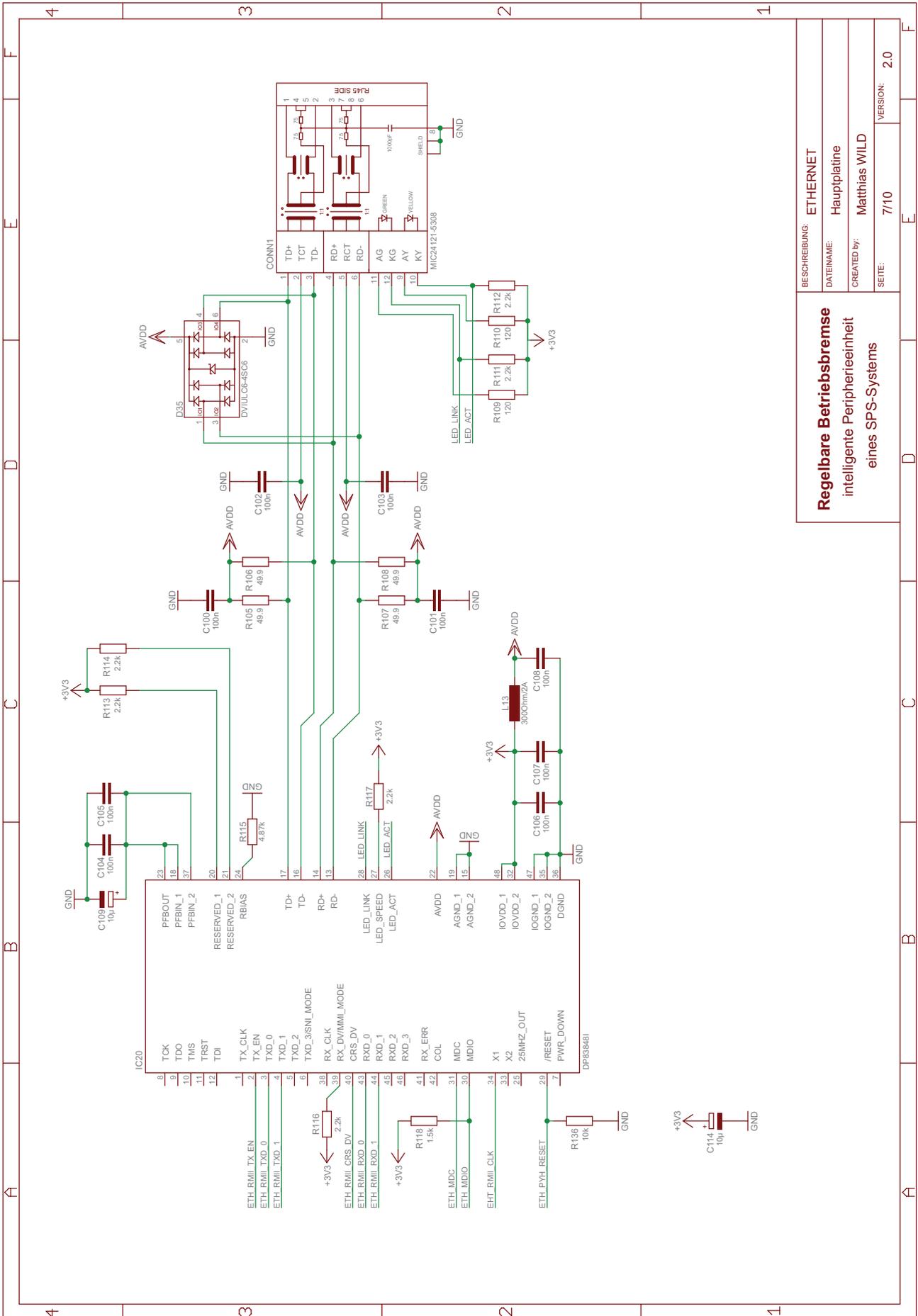
BESCHREIBUNG: ANALOG INPUT
DATEINAME: Hauptplatine
CREATED BY: Matthias WILD
SEITE: 5/10

VERSION: 2.0

ANHANG A: Schaltpläne



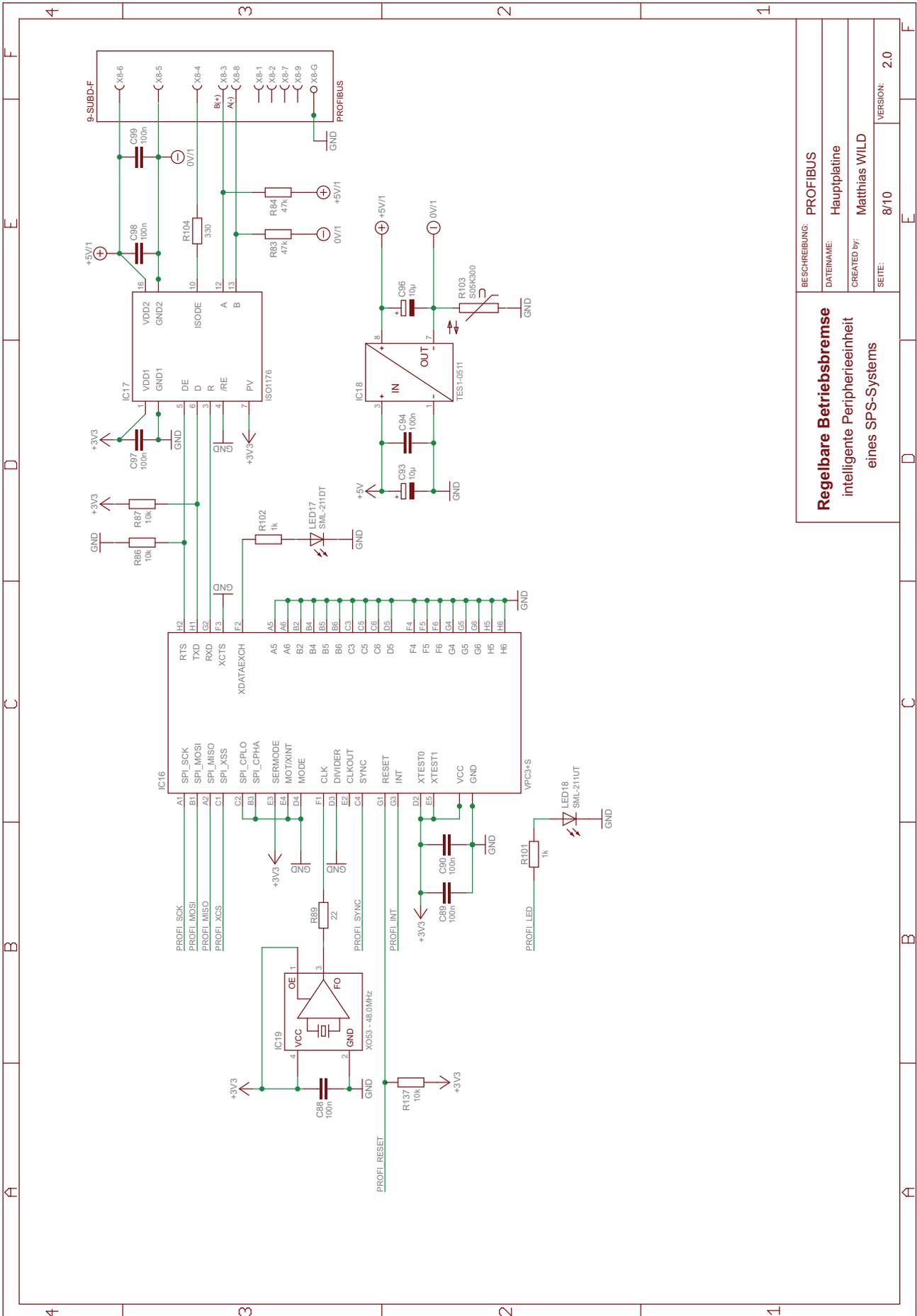
ANHANG A: Schaltpläne



BESCHREIBUNG:	ETHERNET
DATEINAME:	Hauptplatine
CREATED BY:	Matthias WILD
SEITE:	7/10
VERSION:	2.0

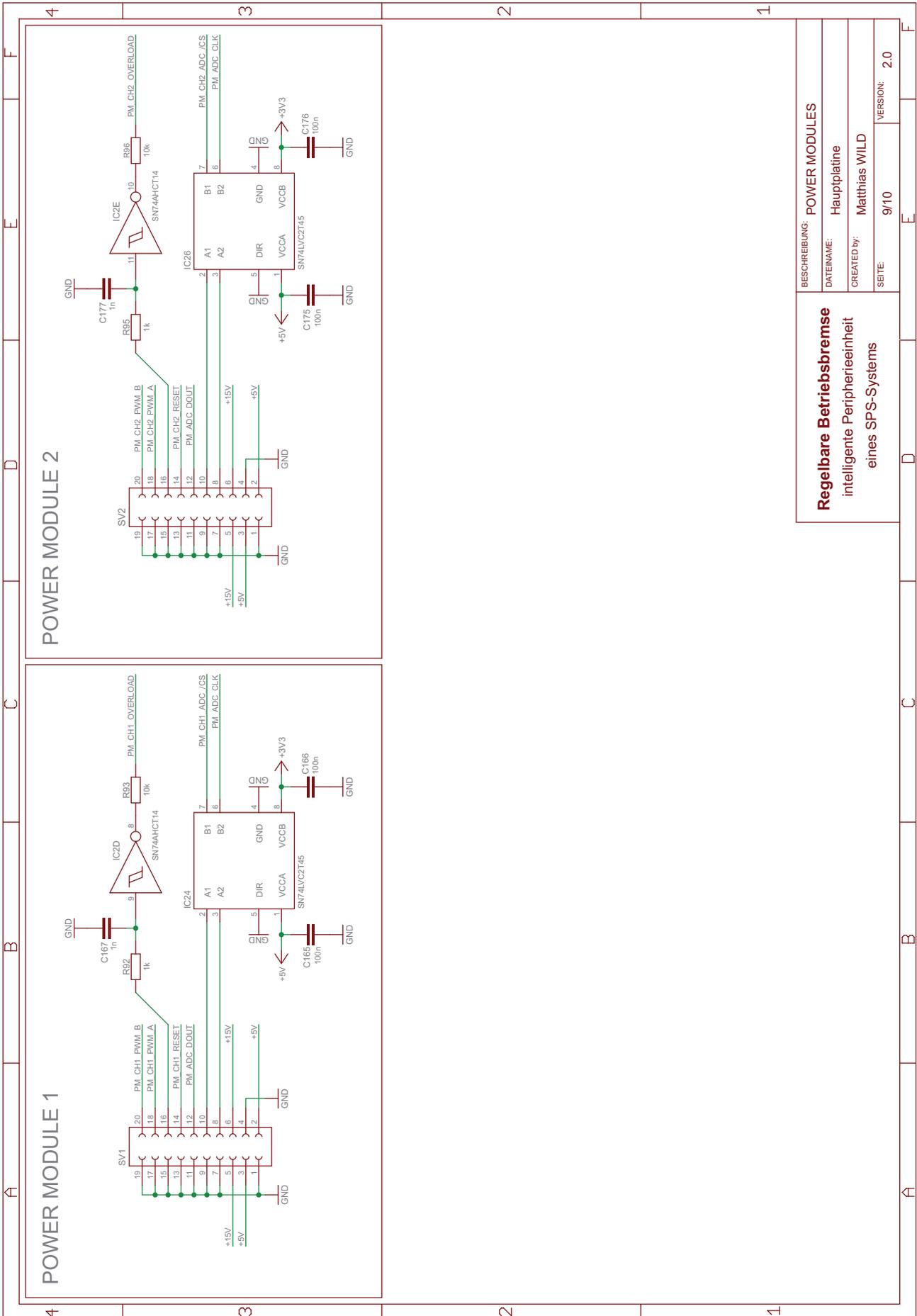
Regelbare Betriebsbremse
intelligente Peripherieeinheit
eines SPS-Systems

ANHANG A: Schaltpläne



BESCHREIBUNG:	PROFIBUS
DATEINAME:	Hauptplatine
CREATED BY:	Matthias WILD
SEITE:	8/10
VERSION:	2.0

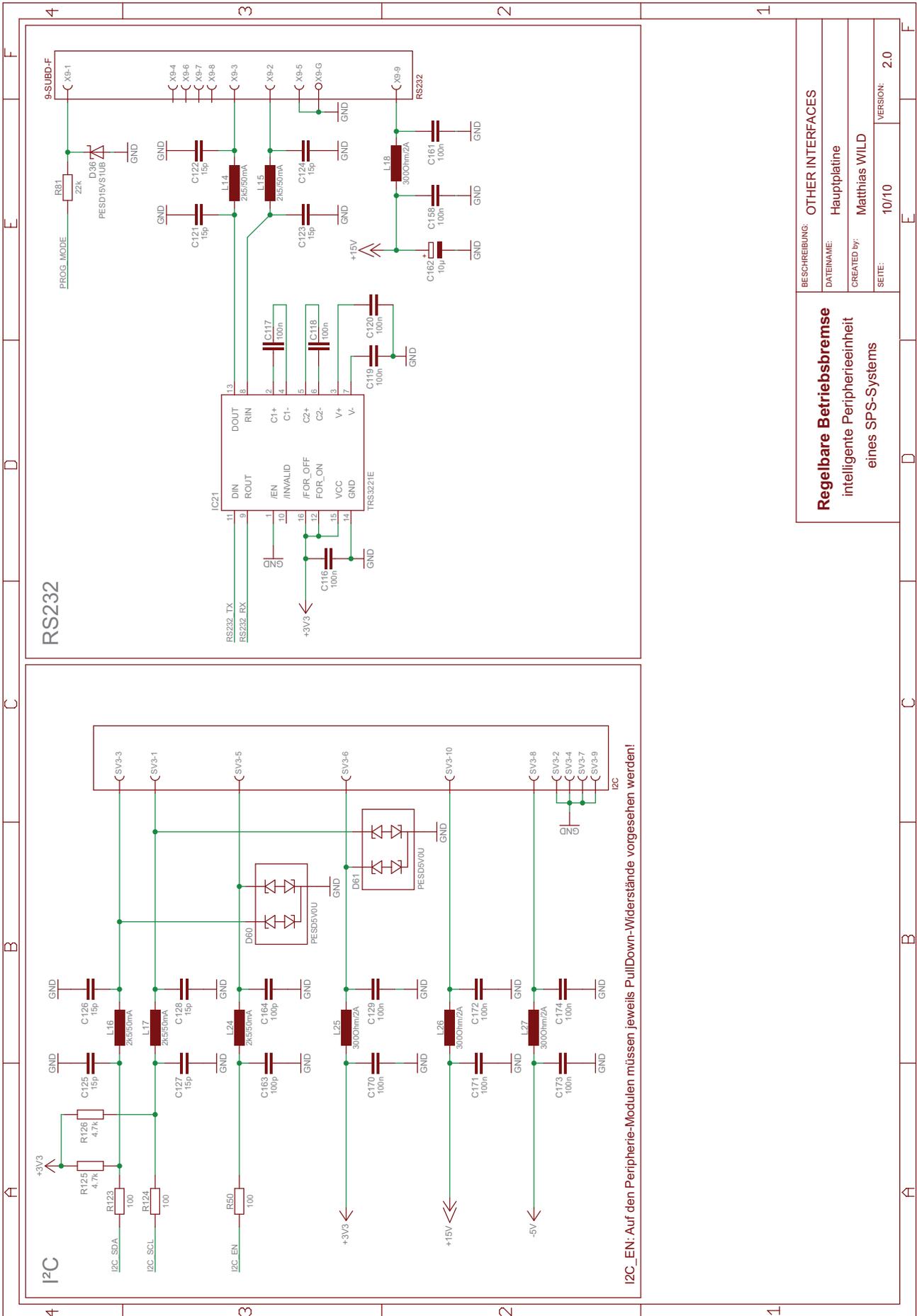
Regelbare Betriebsbremse
intelligente Peripherieeinheit
eines SPS-Systems



BESCHREIBUNG: POWER MODULES	
DATEINAME:	Hauptplatine
CREATED BY:	Matthias WILD
SEITE:	9/10
VERSION:	2.0

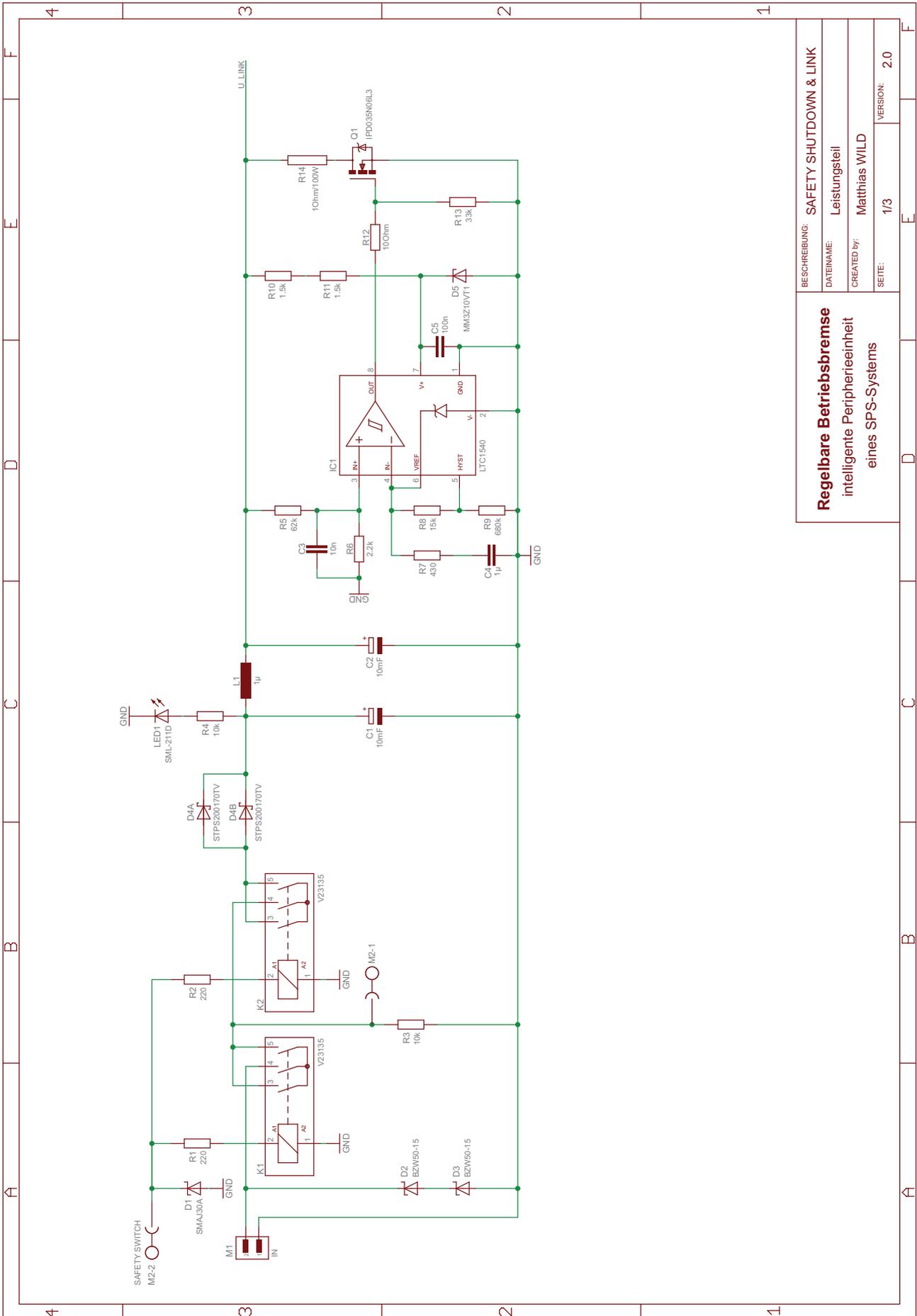
Regelbare Betriebsbremse
intelligente Peripherieeinheit
eines SPS-Systems

ANHANG A: Schaltpläne



BESCHREIBUNG: Regelbare Betriebsbremse	
intelligente Peripherieeinheit	
eines SPS-Systems	
OTHER INTERFACES:	Hauptplatine
DATEINAME:	Matthias WILD
CREATED BY:	10/10
SEITE:	VERSION: 2.0

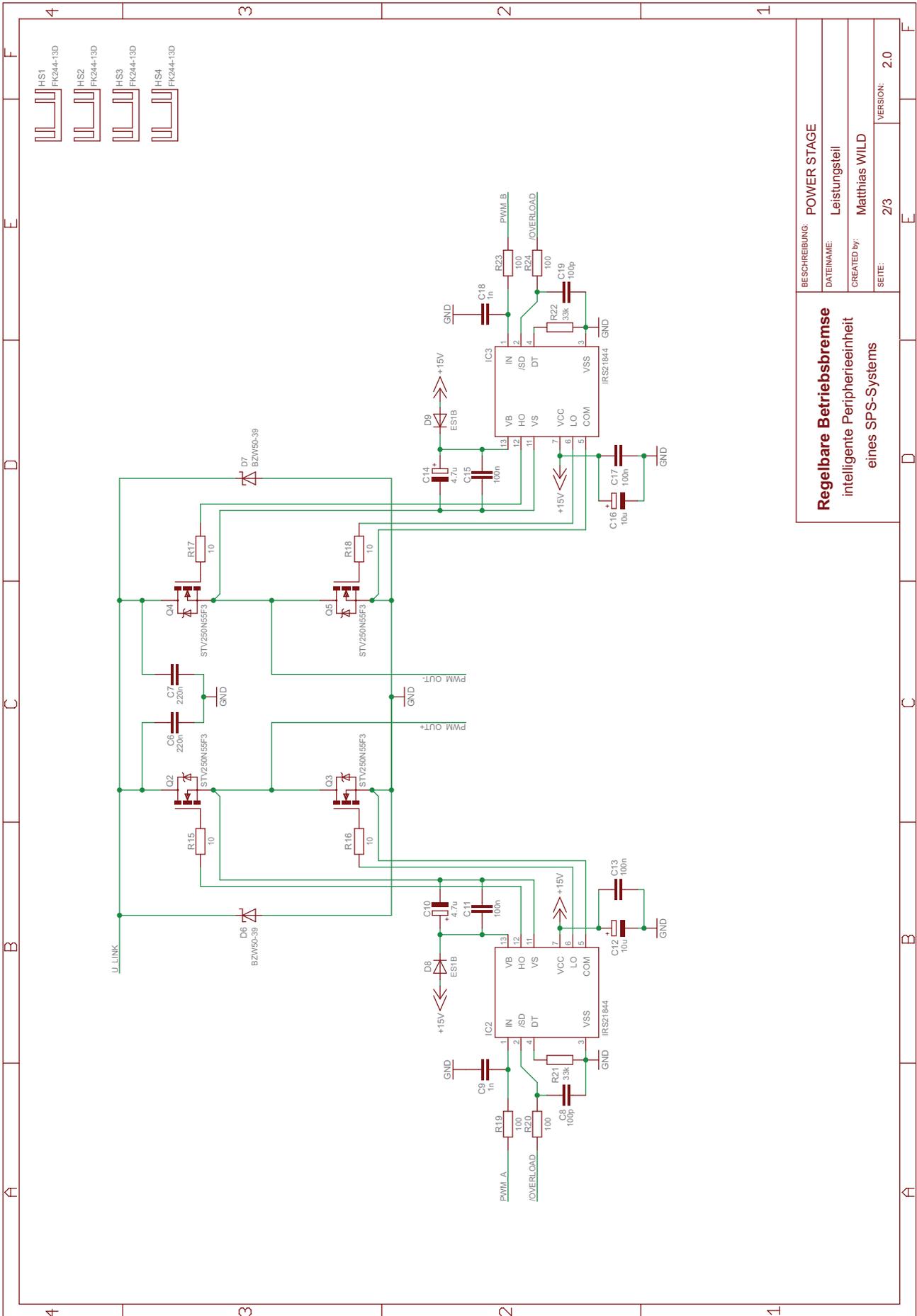
ANHANG A: Schaltpläne



BESCHREIBUNG:	SAFETY SHUTDOWN & LINK
DATEINAME:	Leistungsteil
CREATED BY:	Matthias WILD
SEITE:	1/3
VERSION:	2.0

Regelbare Betriebsbremse
intelligente Peripherieinheit
eines SPS-Systems

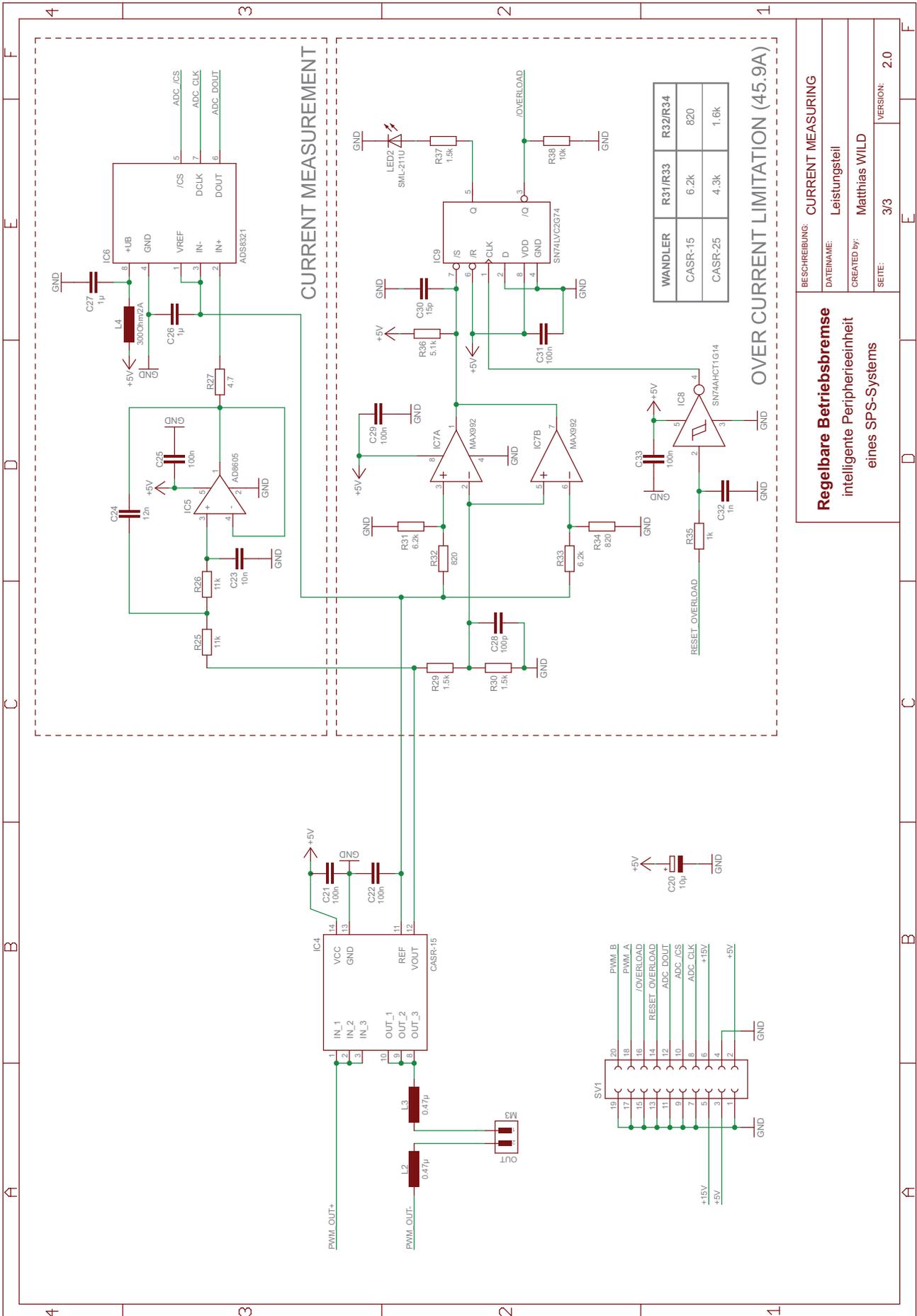
ANHANG A: Schaltpläne



BESCHREIBUNG:	POWER STAGE
DATEINAME:	Leistungsteil
CREATED BY:	Matthias WILD
SEITE:	2/3
VERSION:	2.0

Regelbare Betriebsbremse
intelligente Peripherieinheit
eines SPS-Systems

ANHANG A: Schaltpläne



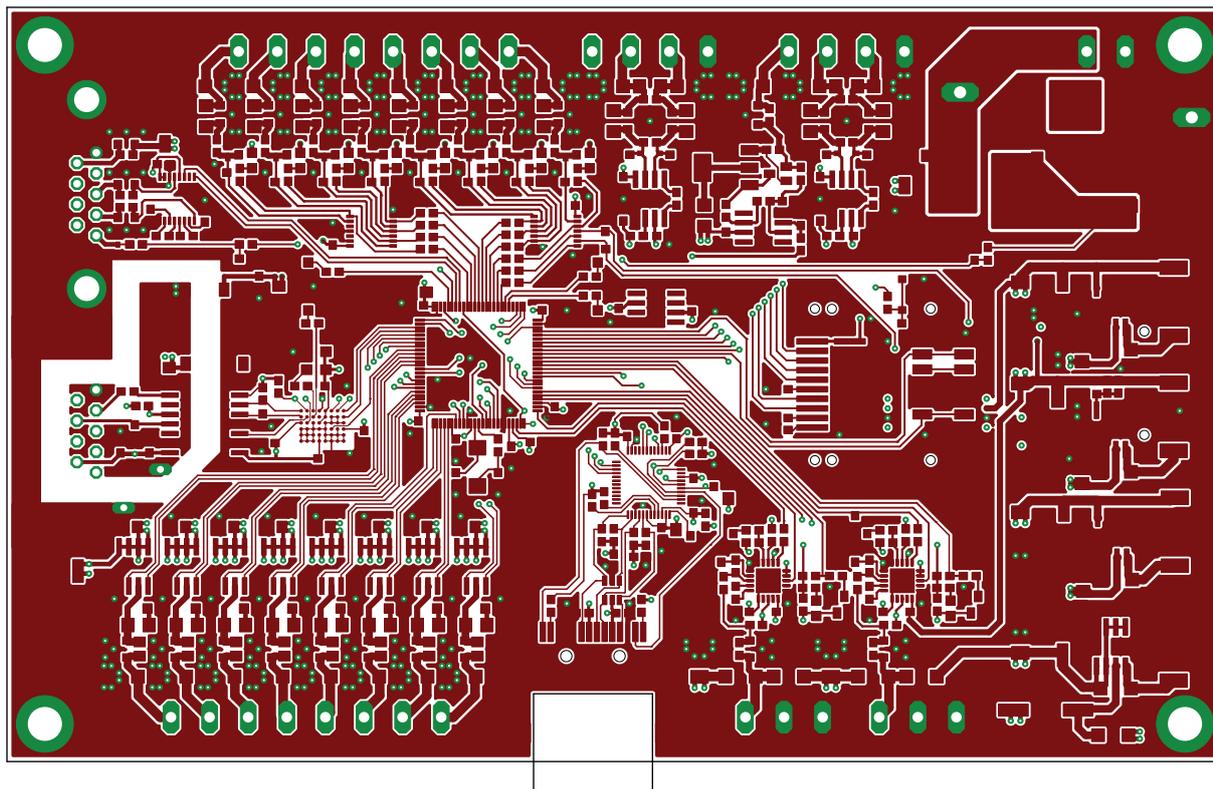


Abbildung B.1: Hauptplatine „TOP-Layer“ (V1.0)

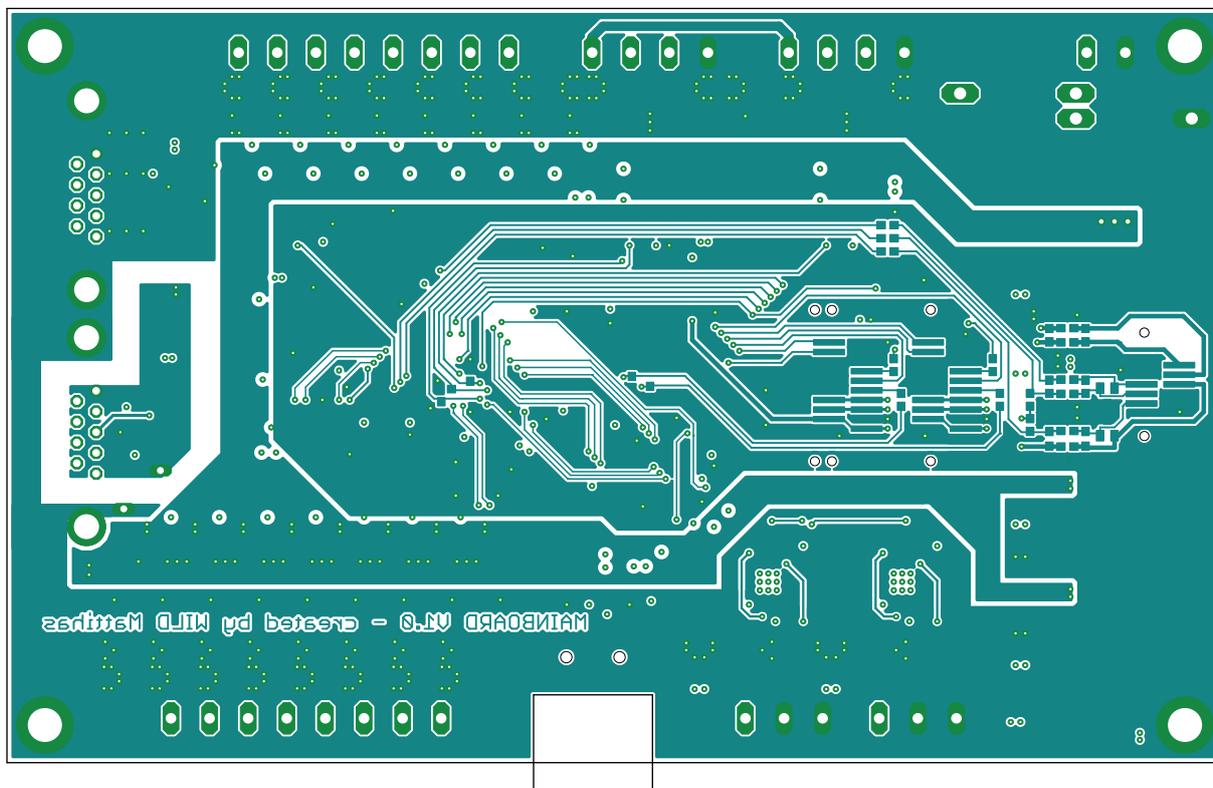


Abbildung B.2: Hauptplatine „BOTTOM-Layer“ (V1.0)

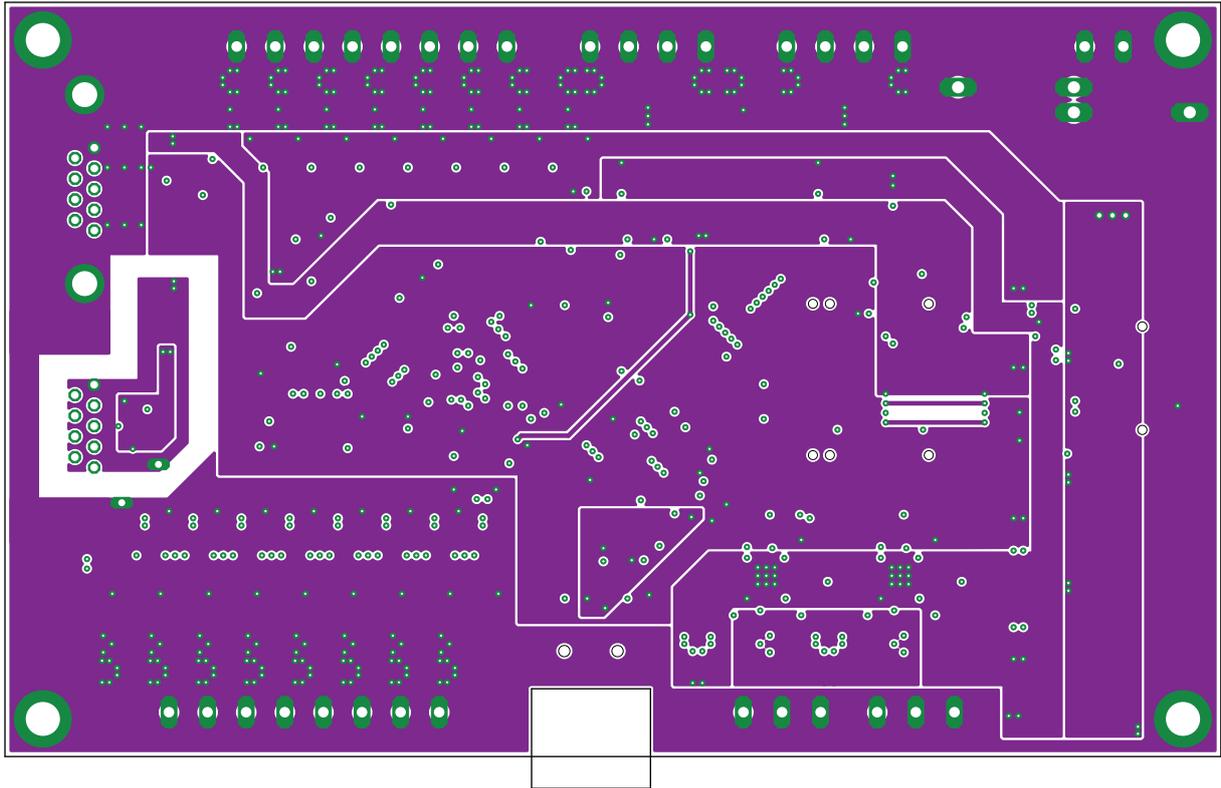


Abbildung B.3: Hauptplatine „SUPPLY-Layer“ (V1.0)

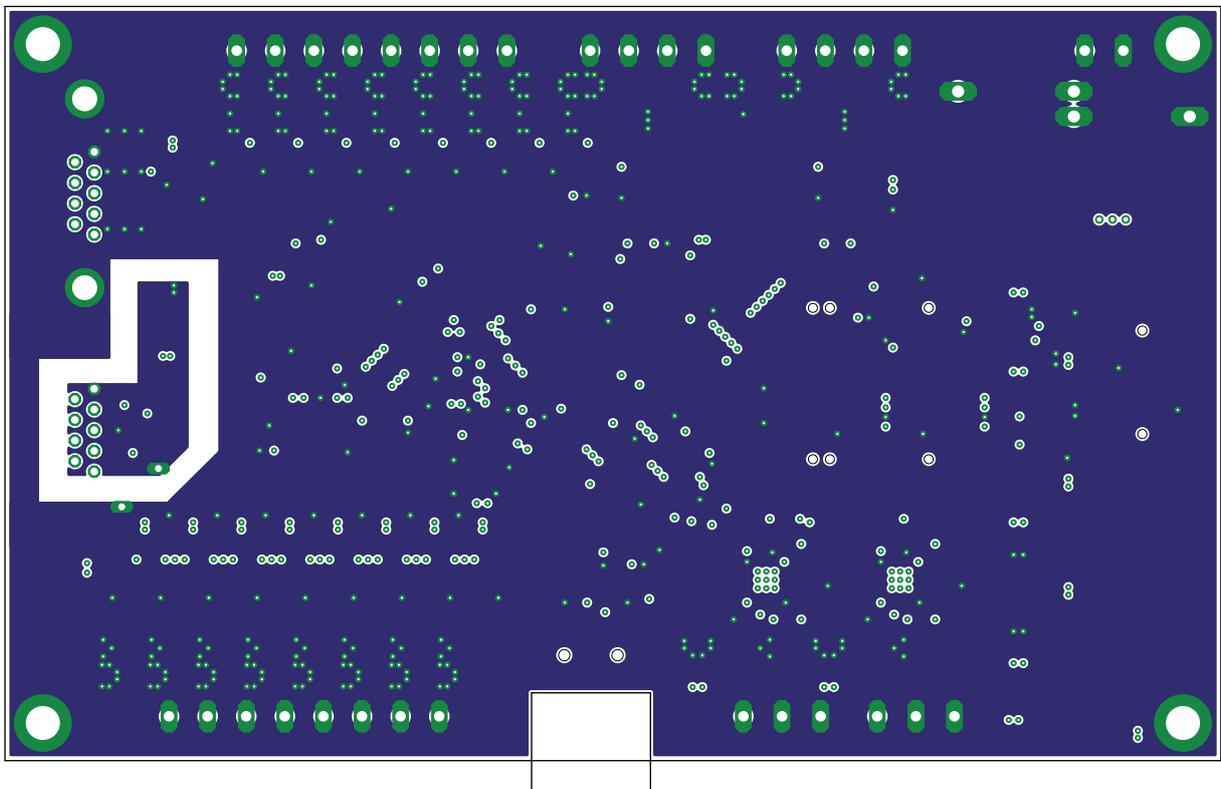


Abbildung B.4: Hauptplatine „GND-Layer“ (V1.0)

ANHANG B: Platinenlayouts

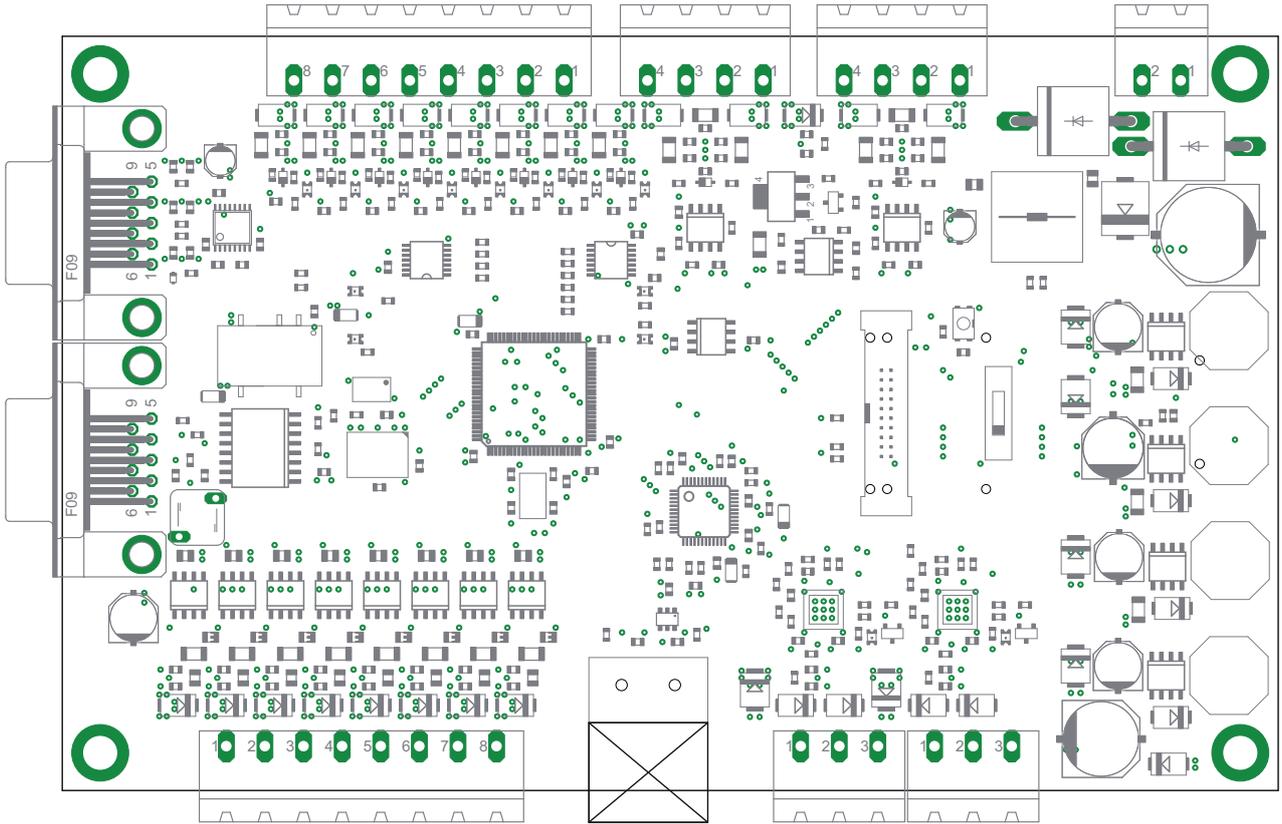


Abbildung B.5: Hauptplatine „tPLACE-Layer“ (V1.0)

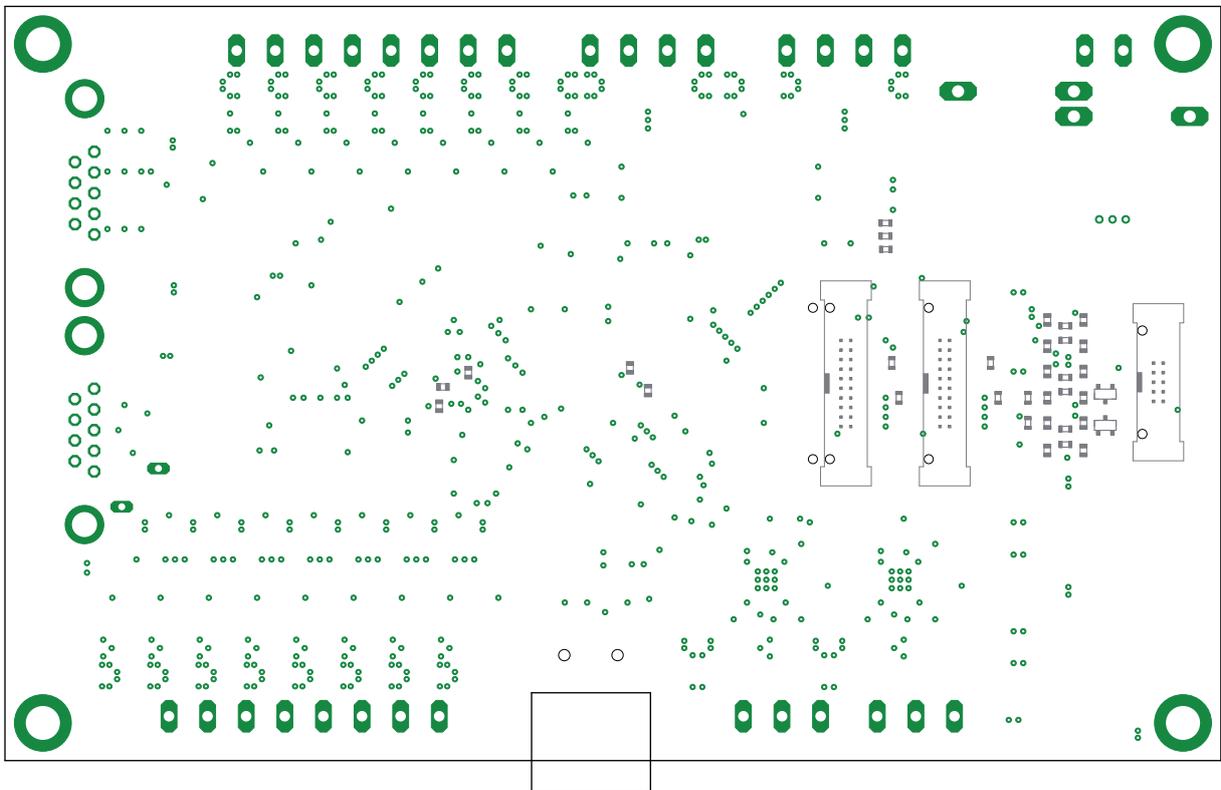


Abbildung B.6: Hauptplatine „bPLACE-Layer“ (V1.0)

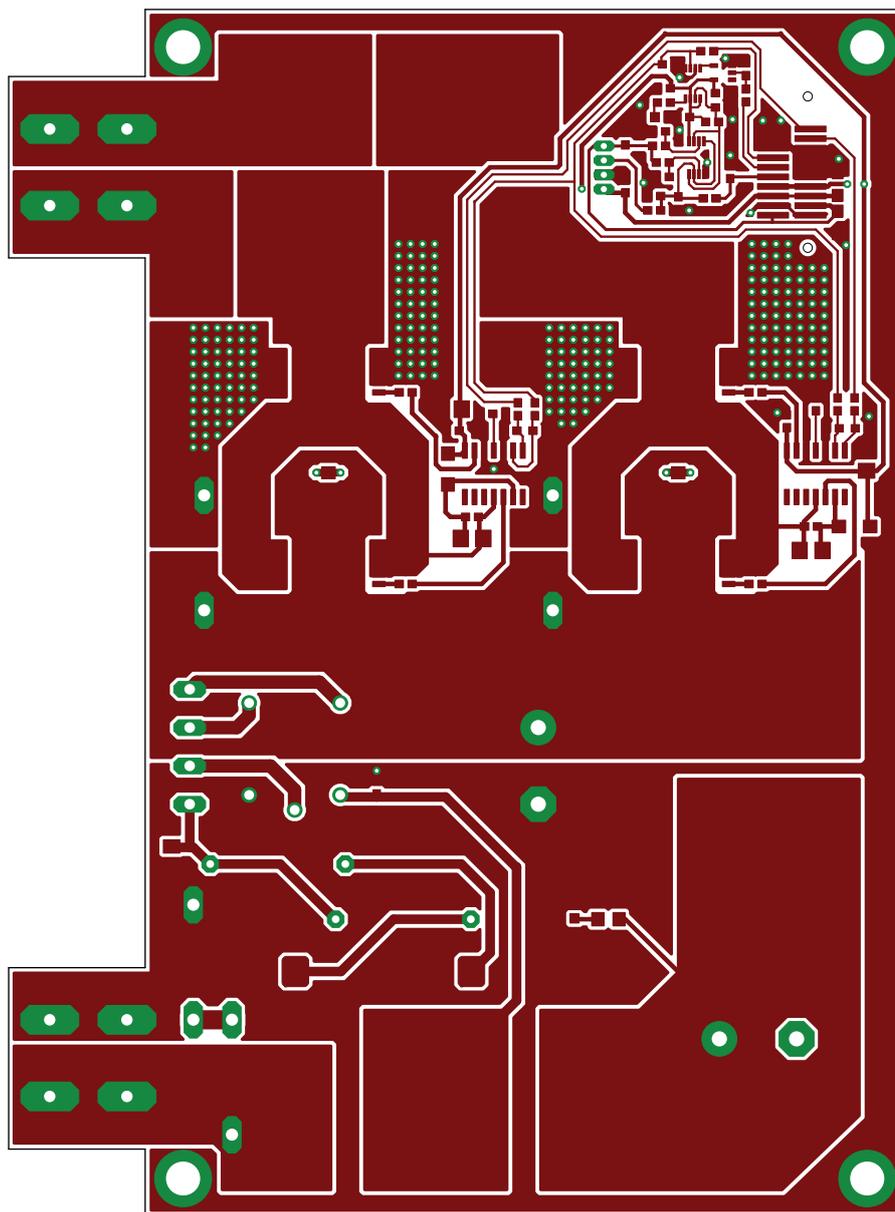


Abbildung B.7: Leistungsteil „TOP-Layer“ (V1.0)

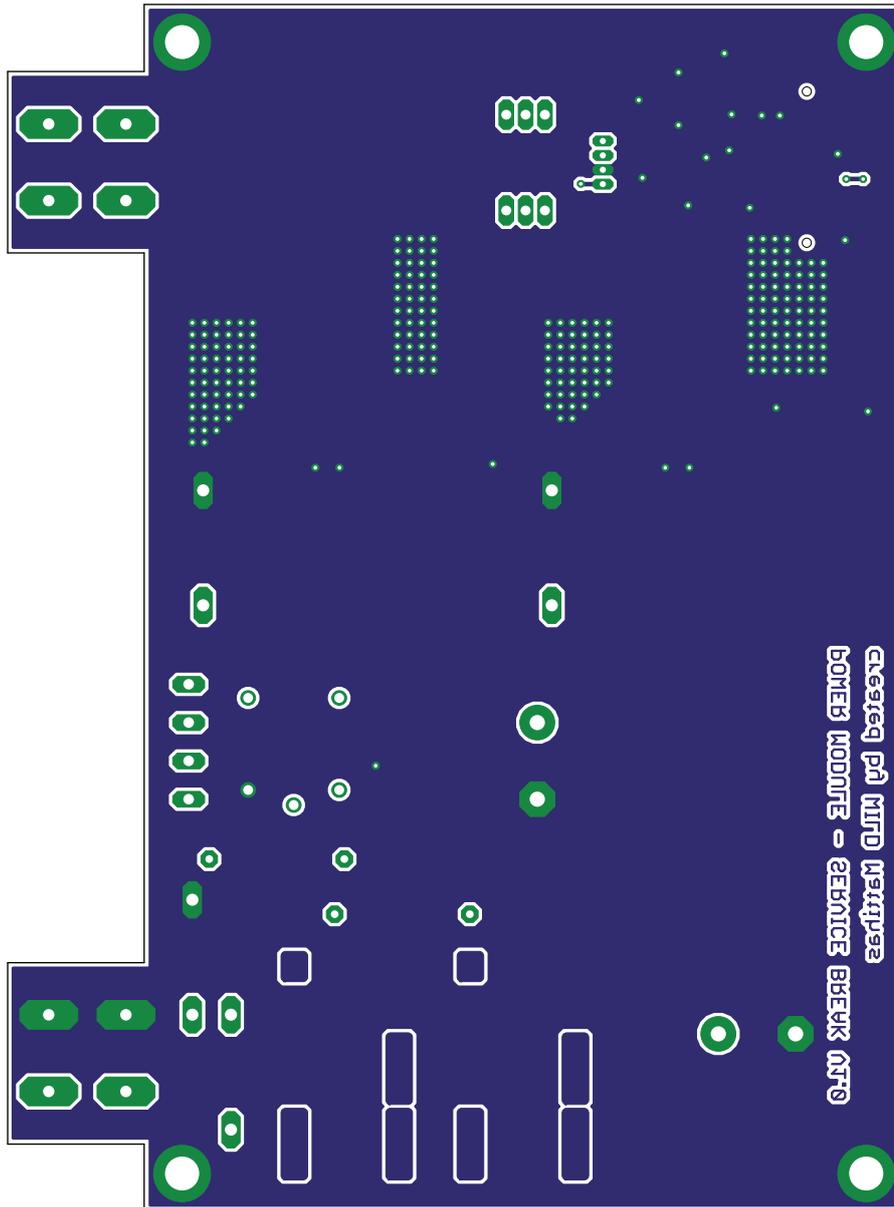


Abbildung B.8: Leistungsteil „BOTTOM-Layer“ (V1.0)

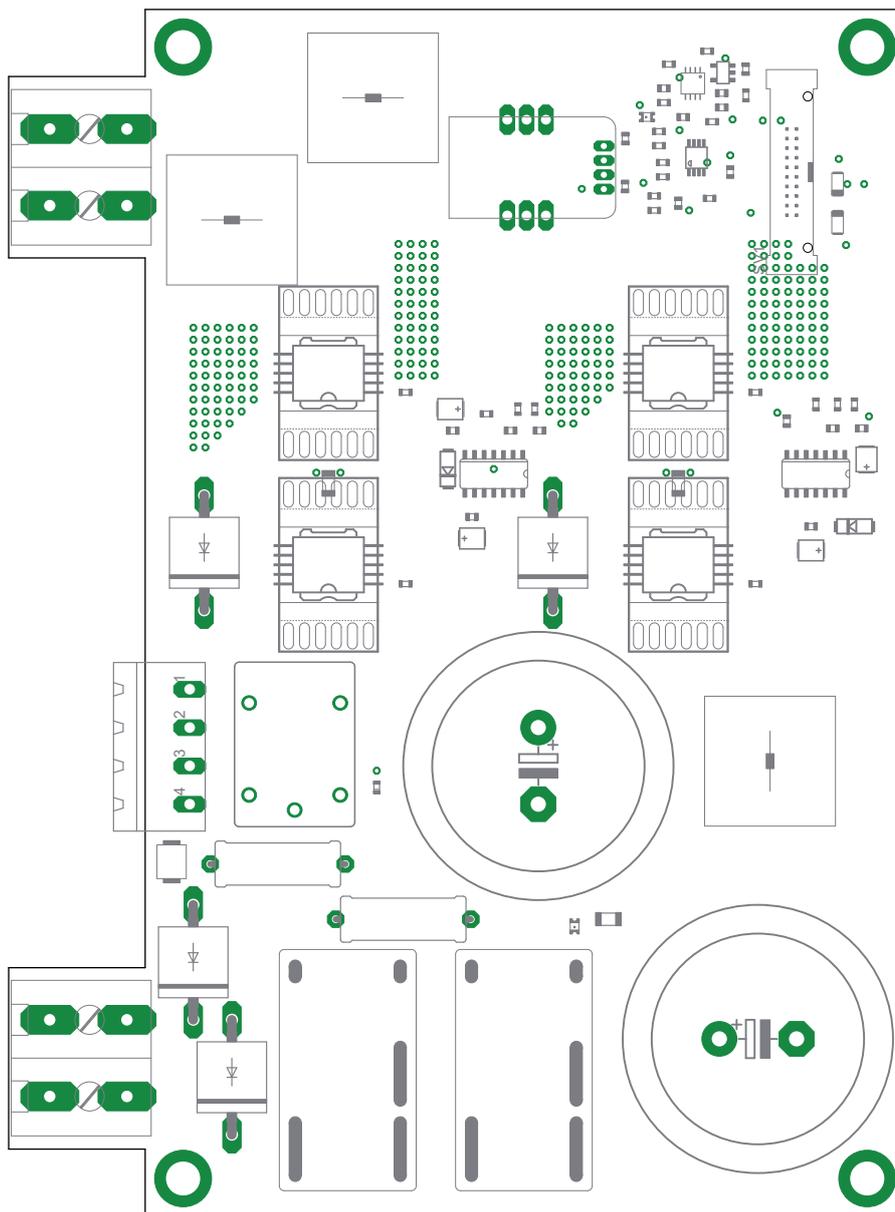


Abbildung B.9: Leistungsteil „tPLACE-Layer“ (V1.0)

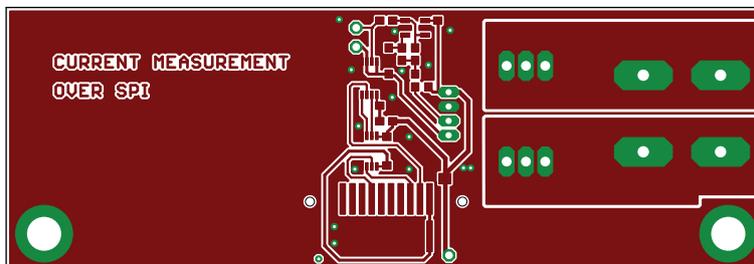


Abbildung B.10: Modul zur Strommessung „TOP-Layer“ (V1.0)

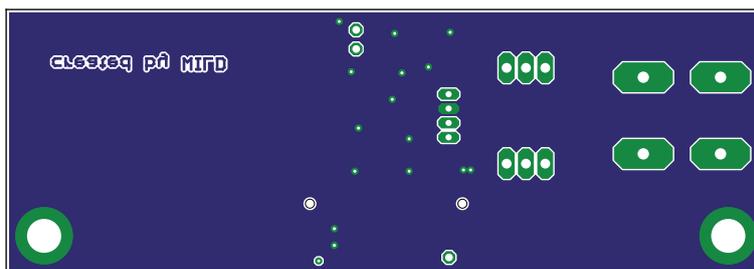


Abbildung B.11: Modul zur Strommessung „BOTTOM-Layer“ (V1.0)

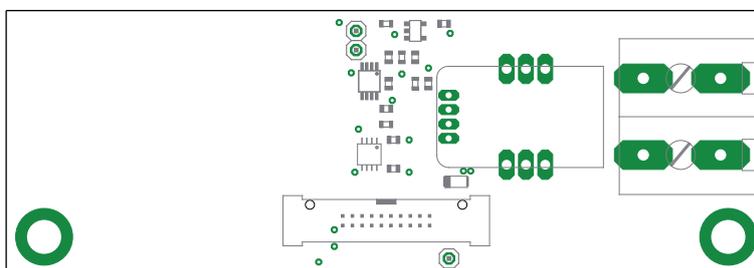


Abbildung B.12: Modul zur Strommessung „tPLACE-Layer“ (V1.0)

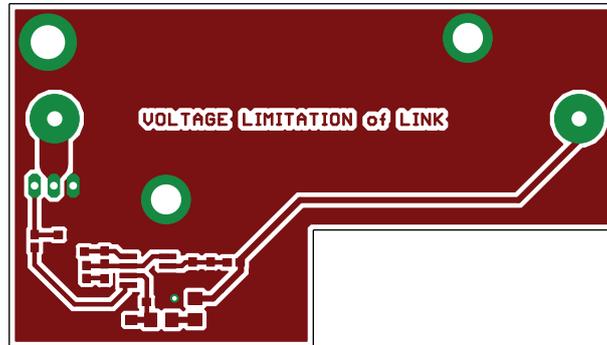


Abbildung B.13: Modul zur Begrenzung der Zwischenkreisspannung „TOP-Layer“ (V1.0)

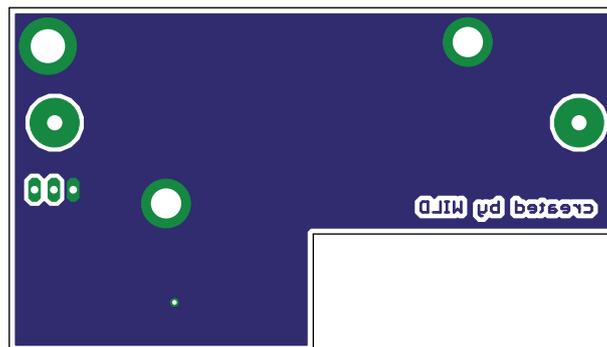


Abbildung B.14: Modul zur Begrenzung der Zwischenkreisspannung „BOTTOM-Layer“ (V1.0)

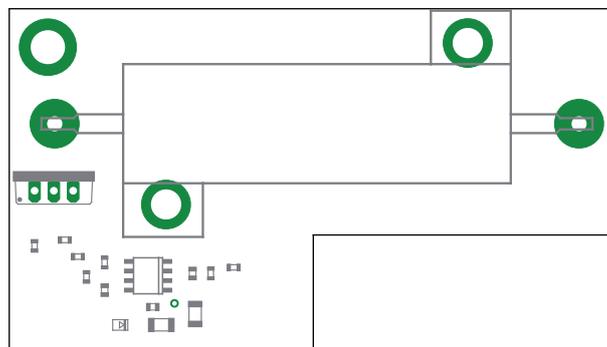


Abbildung B.15: Modul zur Begrenzung der Zwischenkreisspannung „tPLACE-Layer“ (V1.0)

Bauteil	Anzahl	Beschreibung	Farnell
Stromversorgung:			
X7	1	2reihige Klemme 5.08mm Rastermaß (MSTBA 2.5/2-G-5.08)	3705171
	1	2reihiger Schraubklemmenstecker	3705353
D38,D48	2	Supressordiode BZW50-15 (5kW)	9885250
D50	1	Supressordiode SMCJ30A (1.5kW)	1689284
L21	1	Powerferrit 2.2μH, 10A, WE-PD/L (WE-744771002)	1635901
C155,C156	2	Kondensator 100nF, 100V (X7R), 0805-Bauform	1650862
C149,C150,C157	3	Kondensator 220nF, 100V (X7R), 1206-Bauform	1414724
C148	1	Elektrolyt-Kondensator 220μF, 63V (Panasonic_H13)	9696059
C153	1	Elektrolyt-Kondensator 100μF, 63V (Panasonic_G)	9696040
C151	1	Elektrolyt-Kondensator 68μF, 25V, ESR=0,3Ω (Panasonic_F)	9693530
C159,C160	2	Elektrolyt-Kondensator 100μF, 16V, ESR=0,36Ω (Panasonic_D)	9695672
C154	1	Elektrolyt-Kondensator 47μF, 16V, ESR=0,16Ω (Panasonic_D)	9694382
D39,D40,D41,D46,D47	5	Schottkydiode 10MQ060NTRPBF (SMA)	1651112
L19,L23	2	Speicherdrossel 100μH, 1A, 255mΩ, WE-TPC/XLH (WE-744066101)	1635897
L20	1	Speicherdrossel 220μH, 0.75A, 570mΩ, WE-TPC/XLH (WE-744066221)	1635898
L22	1	Speicherdrossel 150μH, 0.85A, 530mΩ, WE-TPC/XL (WE-744065151)	1635889
D43	1	Supressordiode SMBJ15A (600W)	1651650
D42,D44	2	Supressordiode SMBJ5.0A (600W)	9886311
D49	1	Supressordiode SMLVT3V3 (600W)	9802886
IC25	1	LM2594HVM-ADJ	1564718
IC27,IC28	2	LM2594HVM-5	1469190
IC29	1	LM2594HVM-3.3	1564635
C152	1	Kondensator 1.5nF, 50V (X7R), 0603-Bauform	1414617
R146	1	820Ω (0603)	1469841
R145	1	9.1kΩ (0603)	1469842

Tabelle 24: Bauteilliste Hauptplatine - Stromversorgung

Bauteil	Anzahl	Beschreibung	Farnell
Microkontroller:			
IC22	1	Mikrokontroller STM32F107VC, 100PIN	1737141
IC23	1	Referenz 2.5V, ADR441BRZ (SOIC8)	1274158
Q2	1	Quarz 25MHz	1457191
S1	1	SMD Taste	1437637
S2	1	Schalter mit 3 Stellungen	8546827
LED19	1	Led ORANGE, 2mA, 0805-Bauform (SML-211D(TT86)	1685055
LED20	1	Led ROT, 2mA, 0805-Bauform (SML-211U(TT86)	1685056
C142,C143	2	Keramikkondensator 22pF, 50V, 0603-Bauform	1759057
C130,C131,C132,C133,C134, C136,C141,C144	8	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C135	1	Tantalkondensator 10µF, 16V, 3216-Bauform	1650980
C137,C140	2	Keramikkondensator 1µF, 16V (X7R), 0603-Bauform	1458900
R127	1	330Ω (0603)	1469803
R142,R143	2	1kΩ (0603)	1469740
R139	1	2.2kΩ (0603)	1469765
R140,R141	2	5.6kΩ (0603)	1469820
R131	1	10kΩ (0603)	1469748
R138	1	33kΩ (0603)	1469801

Tabelle 25: Bauteilliste Hauptplatine - Microkontroller

Bauteil	Anzahl	Beschreibung	Farnell
Digitale Eingänge:			
IC1,IC2	2	6fach Schmitttrigger mit TTL-Pegel (SN74AHCT14PWR)	9590676
X1	1	8reihige Klemme 5.08mm Rastermaß (MSTBA 2.5/8-G-5.08)	3705225
	1	8reihiger Schraubklemmenstecker	3705407
LED1-LED8	8	Led ORANGE, 2mA, 0805-Bauform (SML-211D/TT86)	1685055
D1,D4,D7,D10,D13,D16,D19,D22	8	Bidirektionale Supressordiode SMAJ30CA	9802827
D2,D5,D8,D11,D14,D17,D20,D23	8	Diode TS4148 RZ, 100V, 0603-Bauform	8150192
D3,D6,D9,D12,D15,D18,D21,D24	8	Zenerdiode 5.1V (BZX384C5V1), SOD-323	8735735
R1,R5,R9,R13,R17,R21,R25,R29	8	Widerstand 5.6kΩ, 1%, 330mW, 1206-Bauform	1400477
C14,C28	2	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C1,C2,C5,C6,C8,C9,C11,C12,C15,C16,C19,C20,C22,C23,C25,C26	16	Kondensator 10nF, 100V (X7R), 0603-Bauform	1284119
C3,C7,C10,C13,C17,C21,C24,C27	8	Kondensator 1nF, 50V (X7R), 0603-Bauform	1759088
R2,R6,R10,R14,R18,R22,R26,R30	8	1kΩ (0603)	1469740
R3,R7,R11,R15,R19,R23,R27,R31	8	1.5kΩ (0603)	1469743
R4,R8,R12,R16,R20,R24,R28,R32	8	10kΩ (0603)	1469748
Digitale Ausgänge:			
IC8-IC15	8	Smart Power Schalter BTS4175SGA	
LED9-LED16	8	Led ORANGE, 2mA, 0805-Bauform (SML-211D/TT86)	1685055
C66,C69,C72,C75,C78,C81,C84,C87	8	Kondensator 100nF, 100V (X7R), 0805-Bauform	1650862
C64,C65,C67,C68,C70,C71,C73,C74,C76,C77,C79,C80,C82,C83,C85,C86	16	Kondensator 10nF, 100V (X7R), 0603-Bauform	1284119
R79,R82,R85,R88,R91,R94,R97,R100	8	Widerstand 10kΩ, 250mW, 1206-Bauform	1100218
L4-L11	8	Ferrit 22Ω, 6A, WE-CBF, 0805-Bauform	1635728
C146	1	Elektrolyt-Kondensator 10μF, 63V (Panasonic.D)	9696008
D51-D59	8	Supressordiode SMAJ30A (400W)	9802819
X4	1	8reihige Klemme 5.08mm Rastermaß (MSTBA 2.5/8-G-5.08)	3705225
	1	8reihiger Schraubklemmenstecker	3705407

Tabelle 26: Bauteilliste Hauptplatine - Digitale Ein-/Ausgänge

Bauteil	Anzahl	Beschreibung	Farnell
Analoge Eingänge:			
IC3,IC4	2	Differenzverstärker LT1920IS8	
R34,R35,R42,R43	4	Widerstand 4.7k Ω , 1%, 1206-Bauform	1100209
C31-C34,C40-C43	12	Kondensator 470pF, 50V (X7R), 0603-Bauform	1759079
D25,D26,D28,D29	4	Bidirektionale Supressordiode SMAJ15CA	9802789
D27,D30	2	Bidirektionale Supressordiode PESD12VL1BA (SOD323)	8737363
C35,C36,C44,C45	4	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
X2,X3	2	4reihige Klemme 5.08mm Rastermaß (MSTBA 2.5/4-G-5.08)	3705195
	2	4reihiger Schraubklemmenstecker	3705377
R40,R48	2	Widerstand 11k Ω , 0.1%, 10ppm/K, 0603-Bauform	1400594
R39,R47	2	Widerstand 33k Ω , 0.1%, 10ppm/K, 0603-Bauform	1400607
R36,R38,R44,R46	4	Widerstand 10M Ω , 0603-Bauform	1469750
C169	1	Elektrolyt-Kondensator 10 μ F, 25V (Panasonic_B)	9695729
R37	1	Widerstand 5.49k Ω , 0.1%, 15ppm/K, 0603-Bauform	1752561
R45	1	Widerstand 6.98k Ω , 0.1%, 15ppm/K, 0603-Bauform	1752572
R41	1	Widerstand 61.9 Ω , 0.1%, 15ppm/K, 250mW, 1206-Bauform	1501474
Referenzspannung für Analogeingänge:			
IC7	1	Präzisions Operationsverstärker OP777	9426108
T1	1	MOSFET BSP318S	1214267
Q1	1	NPN-Kleinsignaltransistor BC817-25	1228216
C60	1	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C59,C61,C62,C63	4	Kondensator 10nF, 100V (X7R), 0603-Bauform	1284119
D37	1	Supressordiode SMAJ12A (400W)	9802754
L3	1	Ferrit 300 Ω , 2A, WE-CBF, 0603-Bauform	1635705
R72	1	Widerstand 11k Ω , 0.1%, 10ppm/K, 0603-Bauform	1400594
R73	1	Widerstand 33k Ω , 0.1%, 10ppm/K, 0603-Bauform	1400607
R75	1	Widerstand 120 Ω , 250mW, 1206-Bauform	1653057
R76	1	22 Ω (0603)	1469781
R71	1	10k Ω (0603)	1469748
R74	1	5.6k Ω (0603)	1469820

Tabelle 27: Bauteilliste Hauptplatine - Analoge Eingänge

Bauteil	Anzahl	Beschreibung	Farnell
Analoge Ausgänge:			
IC5,IC6	2	Ausgangstreiber XTR300	1696416
LED21,LED22	2	Led ROT, 2mA, 0805-Bauform (SML-211UTT86)	1685056
Q3,Q4	2	NPN-Kleinsignaltransistor BC817-25	1228216
D31,D32,D33,D34	4	Schottkydiode 15MQ040NPBF (SMA)	1651114
L1,L2	2	Ferrit 300Ω, 2A, WE-CBF, 0603-Bauform	1635705
X5,X6	2	3reihige Klemme 5.08mm Rastermaß (MSTBA 2.5/ 8-G-5.08)	3705183
	2	3reihiger Schraubklemmenstecker	3705365
D45	1	Suppressordiode SMBJ15A (600W)	1651650
D52	1	Suppressordiode SMBJ5.0A (600W)	9886311
C48,C49,C50,C54,C55,C56	6	Kondensator 10nF, 100V (X7R), 0603-Bauform	1284119
C51,C52,C57,C58	4	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C47,C53	2	Kondensator 47nF, 50V (X7R), 0603-Bauform	5212870
R52,R63	2	Widerstand 1.1kΩ, 0.1%, 10ppm/K, 0603-Bauform	1400568
R53,R64	2	Widerstand 150Ω, 0.1%, 10ppm/K, 0603-Bauform	1400545
R56,R67	2	Widerstand 10kΩ, 0.1%, 5ppm/K, 0603-Bauform	1653317
R59,R70	2	15Ω (0603)	1652841
R77,R78	2	1kΩ (0603)	1469740
R49,R60	2	1.2kΩ (0603)	1469741
R57,R58,R68,R69	4	2.2kΩ (0603)	1469765
R51,R55,R62,R66,R132,R133,R134, R135	8	10kΩ (0603)	1469748

Tabelle 28: Bauteilliste Hauptplatine - Analoge Ausgänge

Bauteil	Anzahl	Beschreibung	Farnell
Ethernet:			
IC20	1	Ethernettreiber DP83848IVV	1286817
CONN1	1	RJ45 Stecker für 10/100BASE (-40...+85°C)	
D35	1	ESD-Schutzschaltung DVIULC6-4SC6	1751961
C100-C108	9	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C109,C114	2	Tantalkondensator 10µF, 16V, 3216-Bauform	1650980
L13	1	Ferrit 300Ω, 2A, WE-CBF, 0603-Bauform	1635705
R105-R108	4	Widerstand 49.9Ω, ±0.5%, Bauform 0603	1612045
R115	1	Widerstand 4.87kΩ, ±1%, Bauform 0603	1353176
R109,R110	2	120Ω (0603)	1652832
R118	1	1.5kΩ (0603)	1469743
R111-R114,R116,R117	6	2.2kΩ (0603)	1469765
R136	1	10kΩ (0603)	1469748
Profibus:			
IC16	1	Profibus ASIC VPC3+S	
IC17	1	RS485-Treiber ISO1176DW	1621455
IC18	1	DC/DC-Konverter 5V/5V, 1500V	1635248
IC19	1	Quarzoszillator 3.3V, 48MHz, 25ppm	1640968
LED17	1	Led ORANGE, 2mA, 0805-Bauform (SML-211D/TT86)	1685055
LED18	1	Led ROT, 2mA, 0805-Bauform (SML-211U/TT86)	1685056
C88,C89,C90,C94,C97,C98,C99	7	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C93,C96	2	Tantalkondensator 10µF, 16V, 3216-Bauform	1650980
R103	1	Varistor S05K300	1004399
X8	1	Stecker SUB-D, 9PIN, weiblich, 90°	3417189
R104	1	330Ω (0603)	1469803
R101,R102	2	1kΩ (0603)	1469740
R86,R87,R137	1	10kΩ (0603)	1469748
R83,R84	2	47kΩ (0603)	1469811
R89	1	22Ω (0603)	1469781

Tabelle 29: Bauteilliste Hauptplatine - Ethernet, PROFIBUS

Bauteil	Anzahl	Beschreibung	Farnell
Leistungsstufe:			
SV1,SV2	2	Bussteckerwanne EHF-110-01-L-D-SM, 20 PIN, 1.27RM	1667612
C167,C177	2	Kondensator 1nF, 50V (X7R), 0603-Bauform	1759088
C165,C166,C175,C165	4	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
R92,R95	2	1k Ω (0603)	1469740
R93,R96	4	10k Ω (0603)	1469748
IC24,IC26	2	Pegelwandler SN74LVC2T45DCT (SSOP8)	1470924
RS232 Schnittstelle:			
IC21	1	RS232 Treiber TRS3221EIPW	1575097
C162	1	Elektrolyt-Kondensator 10 μ F, 25V (Panasonic.B)	9695729
C116-C120,C158,C161	7	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C121-C124	4	Kondensator 15pF, 50V, 0603-Bauform	1414614
X9	1	Stecker SUB-D, 9PIN, weiblich, 90°	3417189
L18	1	Ferrit 300 Ω , 2A, WE-CBF, 0603-Bauform	1635705
L14,L15	2	Ferrit 2500 Ω , 50mA, WE-CBF, 0603-Bauform	1635699
D36	1	ESD-Schutzdiode 15V, PESD15V51UB (SOD523)	8737428
R81	1	22k Ω (0603)	1469779
I2C Schnittstelle:			
L16,L17,L24	3	Ferrit 2500 Ω , 50mA, WE-CBF, 0603-Bauform	1635699
L25,L26,L27	3	Ferrit 300 Ω , 2A, WE-CBF, 0603-Bauform	1635705
C129,C170-C174	6	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C163,C164	2	Kondensator 100pF, 50V, 0603-Bauform	1759066
C125-C128	4	Kondensator 15pF, 50V, 0603-Bauform	1414614
D60,D61	2	ESD-Schutzdiode PESD5V0U2BT	1510725
SV3	1	Bussteckerwanne EHF-105-01-L-D-SM, 10 PIN, 1.27RM	1667607
R50,R123,R124	3	100 Ω (0603)	1469752
R125,R126	2	4.7k Ω (0603)	1469807

Tabelle 30: Bauteilliste Hauptplatine - Schnittstelle Leistungsteil, RS232, I2C

Bauteil	Anzahl	Beschreibung	Farnell
Sicherheitsabschaltung, Zwischenkreis:			
M1	1	Reihenlemme MKDSP (10N/2-10.16)	3041037
M2	1	2reihige Klemme 5.08mm Rastermaß (MSTBA 2.5/2-G-5.08)	3705171
K1,K2	1	2reihiger Schraubklemmenstecker	3705353
R1,R2	2	Leistungsrelais Tyco V23135	1629096
D1	2	Widerstand 220Ω, 3W	3278130
D2,D3	1	Suppressordiode SMAJ30A (400W)	9802819
C1,C2	2	Supressordioden BZW50-15	9885250
L1	2	Kondensator 10mF, 63V (35x50mm-RM10)	1165503
D4	1	Powerferrit 1μH, 75A (IHLP6767GZER1R0M01)	1741409
LED1	1	Diodenarray STPS200170TV1	1295321
R3,R4	1	SML-211D TT86 - Led ORANGE - Bauform 0805 (2mA)	1685055
R10,R11	2	Widerstand 10kΩ, 250mW, 1206-Bauform	1100218
D5	2	Widerstand 1.5kΩ, 330mW, 1206-Bauform	1400189
R14	1	Zehnerdiode 10V (SOD-323)	1431190
Q1	1	Leistungswiderstand 1Ω, 100W	1174282
IC1	1	MOSFET 2.7mΩ, 60V, IPD035N06L3 (TO252-3)	1775567
C3	1	Komperator LTC1540	1663644
C5	1	Kondensator 10nF, 100V (X7R), 0603-Bauform	1284119
C4	1	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
R12	1	Kondensator 1μF, 16V (X7R), 0603-Bauform	1458900
R7	1	10Ω (0603)	1469751
R6	1	430Ω (0603)	9331182
R8	1	2.2kΩ (0603)	1469765
R13	1	15kΩ (0603)	1469758
R5	1	33kΩ (0603)	1469801
R9	1	62kΩ (0603)	9331417
	1	680kΩ (0603)	9331476

Tabelle 31: Bauteilliste Leistungsplatine - Sicherheitsabschaltung, Zwischenkreis

Bauteil	Anzahl	Beschreibung	Farnell
Endstufe:			
Q2, Q3, Q4, Q5	4	MOSFET Leistungsschalter STV250N55F3	
HS1-HS4	4	SMD - Kühlkörper FK244, Dpak 25K/W	4302424
L2, L3	2	Powerferrit 0.47 μ H, 123A (IHL P6767GZERR47M01)	1741405
M3	1	Reihenklemme MKDSP (10N/2-10.16)	3041037
IC2, IC3	2	MOSFET Treiber IRS2184SPBF	1271816
D8, D9	2	Diode FastRecovery ES1B, 100V (SMA)	1611158
D6, D7	2	Unidirektionale Supressordiode BZW50-39	1689197
C10, C14	2	Tantal-Kondensator 4.7 μ F, 25V, 3528-Bauform	1457455
C12, C16	2	Tantal-Kondensator 10 μ F, 25V, 3528-Bauform	1358550
C6, C7	2	Kondensator 220nF, 100V (X7R), 1206-Bauform	1414724
C9, C18	2	Kondensator 1nF, 50V (X7R), 0603-Bauform	1759088
C8, C19	2	Kondensator 100pF, 50V, 0603-Bauform	1759066
C11, C13, C15, C17	4	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
R15-R18	4	10 Ω (0603)	1469751
R19, R20, R23, R24	4	100 Ω (0603)	1469752
R21, R22	2	33k Ω (0603)	1469801

Tabelle 32: Bauteilliste Leistungsplatine - Endstufe

Bauteil	Anzahl	Beschreibung	Farnell
Strommessung, Strombegrenzung:			
IC4	1	Stromsensor LEM CASR 15	
IC7	1	High-Speed-Komparator MAX992EUA (μ MAX)	1422374
IC9	1	D-FlipFlop SN74LV2G74DCTR	1287632
IC8	1	Single Schmitt-Trigger SN74AHC1G14DBVR	1105925
IC6	1	16-bit AD-Wandler ADS8321 (MSOP8)	1206877
IC5	1	Operationsverstärker AD8605 (SOT-23)	1838870
LED2	1	SML-211UTT86 - Led ROT - Bauform 0805 (2mA)	1685056
C20	1	Tantal-Kondensator 10 μ F, 16V, 3216-Bauform	1650980
C21,C22,C25,C29,C31,C33	5	Kondensator 100nF, 25V (X7R), 0603-Bauform	1759037
C26,C27	2	Kondensator 1 μ F, 16V (X7R), 0603-Bauform	1458900
C30	1	Kondensator 15pF, 50V, 0603-Bauform	1414614
C28	1	Kondensator 100pF, 50V, 0603-Bauform	1759066
C32	1	Kondensator 1nF, 50V (X7R), 0603-Bauform	1759088
C23	1	Keramikkondensator 10nF \pm 10%, 0603-Bauform	753622
C24	1	Keramikkondensator 12nF \pm 10%, 0603-Bauform	1740636
L4	1	Ferrit 300 Ω , 2A, WE-CBF, 0603-Bauform	1635705
R29,R30	2	Widerstand 1.5k Ω , 0.1%, 15ppm/K, 0603-Bauform	1400571
R27	1	4.7 Ω (0603)	1563918
R32,R34	2	820 Ω (0603)	1469841
R35	1	1k Ω (0603)	1469740
R37	1	1.5k Ω (0603)	1469743
R36	1	5.1k Ω (0603)	1469819
R31,R33	2	6.2k Ω (0603)	9331409
R38	1	10k Ω (0603)	1469748
R25,R26	2	11k Ω (0603)	9330453
Busstecker:			
SV1	1	Bussteckerwanne EHF-110-01-L-D-SM, 20 PIN, 1.27RM	1667612
	1	Busverbindungskabel FFSD-10-D-04.00-01-N, 20 PIN, 100mm	

Tabelle 33: Bauteilliste Leistungsplatine - Strommessung, Strombegrenzung