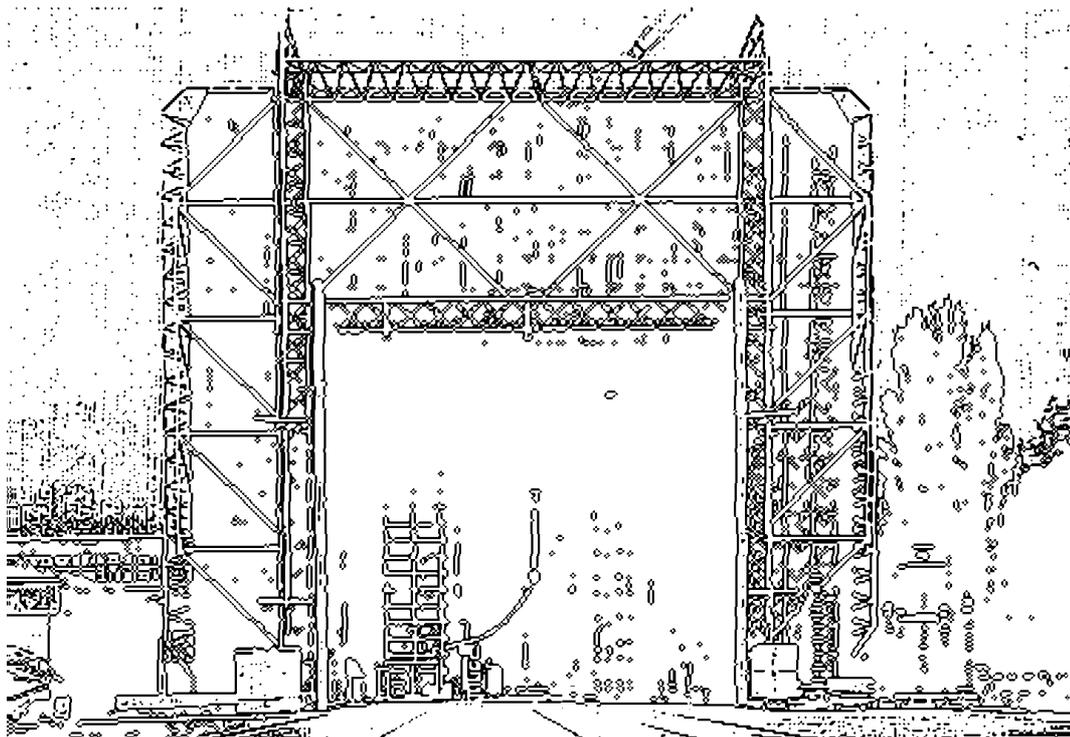


Technische Universität Graz

DIPLOMARBEIT



INSTITUT FÜR HOCHSPANNUNGSTECHNIK
UND SYSTEMMANAGEMENT

Entwicklung und Konstruktion eines Hochspannungs-Hochfrequenz-Generators

Steuerung, Messung und Regelung

Diplomarbeit



Institut für Hochspannungstechnik und Systemmanagement
Technische Universität Graz

Begutachter

Em.Univ.-Prof. Dipl.-Ing. Dr.techn. Dr.h.c. Michael Muhr

Betreuer

Univ.-Ass. Dipl.-Ing. Dr.techn. Jürgen Fabian

Co-Betreuer

Ass.-Prof. Dipl.-Ing. Dr.techn. Klaus Krischan

Ass.-Prof. Dipl.-Ing. Dr.techn. Gunter Winkler

Vorgelegt von Thomas Krainer

A - 8010 Graz, Inffeldgasse 18-I
Telefon: (+43 316) 873 – 7401
Telefax: (+43 316) 873 – 7408
<http://www.ihs.tugraz.at>
<http://www.tugraz.at>

Graz / Oktober – 2012



Danksagung

Zu Beginn möchte ich Herrn Em.Univ.-Prof. Dipl.-Ing. Dr.techn. Dr.h.c. Michael Muhr meinen Dank aussprechen, der es mir ermöglichte, diese Diplomarbeit zu verwirklichen.

Großen Dank möchte ich auch Herrn Ass.-Prof. Dipl.-Ing. Dr.techn. Klaus Krischan für die aufgewendete Zeit und die umfangreiche, fächerübergreifende Beratung aussprechen, die es mir ermöglichte, verschiedene Aspekte und Methoden eines praktischen Geräteentwurfs zu diskutieren.

Für die schaltungstechnische Beratung möchte ich Herrn Ass.-Prof. Dipl.-Ing. Dr.techn. Gunter Winkler danken. Sein technisches Fachwissen hat mir bei der Entwicklung und Erprobung große Hilfe geleistet und hat somit das stetige Vorgehen dieser Arbeit gefördert.

Ebenfalls möchte ich Herrn Dipl.-Ing. Dr.techn. Jürgen Fabian großen Dank aussprechen, der durch seine organisatorischen Fähigkeiten und die durchgehend motivierende Hilfestellung einen großen Teil zu dieser Arbeit beigetragen hat.

Des Weiteren möchte ich Herrn Dipl.-Ing. René Plasser und Herrn Dipl.-Ing. Helmut Heinle für deren Arbeiten danken, ohne die dieses Projekt nicht machbar gewesen wäre.

Für die langjährige Beziehung zu meinen Freunden und deren Beitrag zur Motivation möchte ich mich ebenfalls bedanken.

Meinen Familienmitgliedern, die es mir durch finanzielle und moralische Unterstützung ermöglicht haben die Ausbildung in dieser Form durchzuführen, bin ich zu tiefstem Dank verpflichtet. Diese Arbeit ist Ihnen gewidmet.

Graz, Februar 2013

Thomas Krainer



EIDESSTÄTTLICHE ERKLÄRUNG

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbstständig verfasst, andere als die angegebenen Quellen/Hilfsmittel nicht benutzt, und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche kenntlich gemacht habe.

Graz, am

.....
(Unterschrift)

Englische Fassung:

STATUTORY DECLARATION

I declare that I have authored this thesis independently, that I have not used other than the declared sources / resources, and that I have explicitly marked all material which has been quoted either literally or by content from the used sources.

.....
date

.....
(signature)

Kurzfassung

In dieser Diplomarbeit wird die Entwicklung und Dimensionierung eines Doppelsignalgenerators sowie die Regelung der Ausgangsspannung eines Hochspannungstransformators behandelt. Diese Arbeit ist ein Teilbereich des Hochspannung-Hochfrequenz-Prüfgeräts, welche die vorangegangenen Arbeiten [1] und [2] zusammenschließt und das Gerät einsatzbereit macht. Der Frequenzbereich dieses Prüfgeräts erstreckt sich von 500Hz bis 20kHz, wobei in diesem auch verschiedene Resonanzstellen von Transformator und Prüfling liegen. Die dadurch auftretende Spannungsüberhöhung muss geregelt werden, um keine unzulässigen Spannungen am Prüfling auftreten zu lassen. Die Bedieneinheit des Gerätes ist mittels eines LC-Displays zu steuern, an dem Einstellungen sowie signifikante Werte während der Prüfung abzulesen sind.

Schlüsselwörter:

Signalgenerator, Regelung, Steuerung, Direkte Digitale Synthese, Hochspannungs-Hochfrequenz-Prüfgerät

Abstract

This thesis deals with the development and dimensioning of a dual-signal generator and the control algorithm of the output voltage of a high-voltage transformer. The device described in this thesis is part of the high-voltage high-frequency tester. Together with the developments of the prior theses [1] and [2], the testing device is ready for practical use. The frequency range lies between 500Hz and 20kHz. This range also hosts the different resonance points of the transformer and the test object. The resulting voltage exaggeration must be controlled for avoiding unallowable voltage at the test object. The control unit of the device is operated via an LC display where settings and significant values are indicated during the testing.

Keywords:

Signalgenerator, control system, controller, direct digital synthesis, high-voltage high-frequency test device

Inhaltsverzeichnis

1.	Einleitung.....	7
2.	Steuerung	8
2.1	DDS-Prinzip (Direkte Digitale Synthese).....	10
2.2	Auswahl DDS-IC.....	13
2.3	Amplitudensteuerung	14
2.4	SPI (Serial Peripheral Interface).....	17
2.5	SPI Einstellungen am PIC32.....	19
2.6	Ansprechen der SPI-Geräte.....	21
2.7	Signalgenerator.....	24
2.7.1	Schaltplan Signalgenerator.....	24
2.7.2	Schaltungsbeschreibung Signalgenerator.....	25
2.7.3	Schaltplan Stromversorgung	27
2.7.4	Auslegung und Schaltungsbeschreibung Stromversorgung	27
2.7.5	Platinenlayout	30
2.7.6	Stückliste Signalplatine.....	31
2.7.7	Filterüberlegungen und Diskussion	32
2.7.8	Signalbilder	34
3	Messung	39
3.1	Auswahl der Messmethode	39
3.2	Schaltplan Messplatine.....	42
3.3	Beschreibung Messplatine	43
3.4	Effektivwertmessung	44
3.5	Layout Messplatine.....	47
3.6	Stückliste Messplatine.....	48
3.7	Ergebnisse und Diskussion	48
4	Regelung.....	50
4.1	Prinzip der Regelung	50
4.2	Simulation und Werteberechnung	51
4.3	Ergebnisse und Diskussion	59
5	Gerätebeschreibung	60
5.1	Funktionen.....	60
5.2	Bedienung	61
6	Zusammenfassung und Ausblick	65
7	Literatur	69
8	Anhang	71
8.1	Zeichenerklärung	71
8.2	Datenblätter	74

1. Einleitung

Isolierstoffe spielen in der elektrischen Energieerzeugung und Energieübertragung eine wichtige Rolle. Die dadurch entstehenden hohen Anforderungen an Homogenität und Spannungsfestigkeit benötigen zunehmend Messmethoden und Prüfmittel, die an die modernen Anforderungen und Entwicklungszeiten angepasst sind. Dazu wurde in diesem Projekt ein Prüfgerät entwickelt, mit dem Prüflinge mit bis zu 10kV innerhalb eines großen Frequenzbereiches von 500Hz bis 20kHz beaufschlagt werden können. Durch Frequenzen weit oberhalb der Netzfrequenz von 50Hz können Alterungserscheinungen von Isolierstoffen beschleunigt werden, so dass die Zeitdauer von Prüfungen, die sich über mehrere Monate erstreckt, bedeutend reduziert werden kann.

Aufgeteilt wurde dieses Projekt in 3 Diplomarbeiten (Abbildung 1):

- 1: Signalgenerierung und Regelung
- 2: PWM-Verstärker [1]
- 3: Hochspannungstransformator [2] .

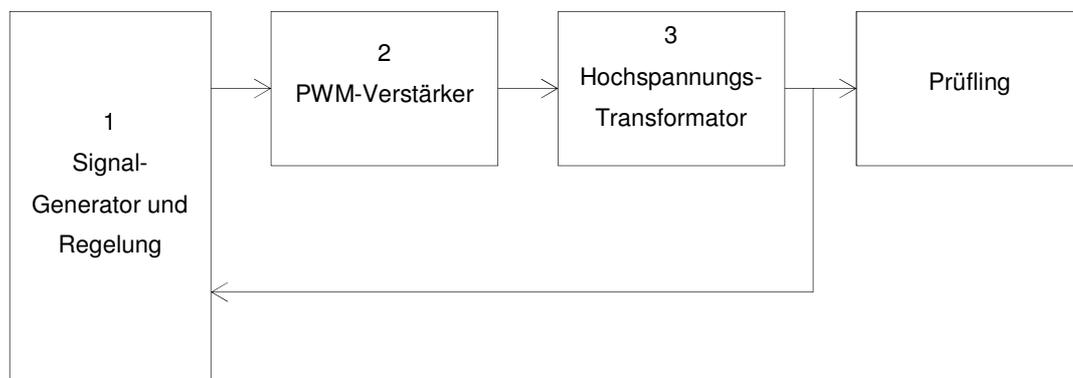


Abbildung 1: Projekt-Flussdiagramm

Der Signalgenerator erzeugt eine sinusförmige Wechselspannung, die über die Signalverarbeitung des PWM-Verstärkers und dessen Speisung in den Hochspannungstransformator an der Hochspannungsseite abgebildet wird. Daher ist es notwendig frequenzstabile und verzerrungsfreie Signalformen zu erzeugen, um den Prüfling rein sinusförmig zu belasten.

Durch die Möglichkeit Prüflinge unterschiedlicher Kapazitäten mit dem Hochspannungs-Hochfrequenz-Prüfgerät zu testen, kommt es an der Resonanzstelle des Sekundärkreises des Hochspannungstransformators, die durch die Induktivität, die parasitären Elemente des Transformators und die Kapazität des Prüflings definiert ist, zu einer Spannungsüberhöhung. Dies soll durch eine Regelung verhindert werden. Um den PWM-Verstärker [1] des Hochspannungs-Hochfrequenz-Prüfgeräts mit Analogsignalen zu speisen, muss ein Doppelsignalgenerator entwickelt werden, der ein Dreiecksignal mit einer Fixfrequenz von 200kHz, sowie ein Sinussignal mit der variablen Frequenz von 500Hz bis 20kHz aus der Netzspannung generiert.

Da moderne Mikrocontroller leistungsfähig sind und vor allem zunehmend Peripheriefunktionen unterstützen, werden die Regelung der Sekundärspannung des Transformators, die Bedienung des Gerätes und die Ansteuerung der Signalgeneratoren mit einem solchen durchgeführt. Die Regelung benutzt ein digitales Potentiometer, welches die Amplitude des analogen Sinussignals steuert.

Der Entwurf der Steuerung wurde modular gewählt, um verschiedene Mikrocontroller mit der Signalplatine verwenden zu können. Durch die Verwendung von digitalen Signalgeneratoren nach dem DDS-Prinzip (Direkte Digitale Synthese), die, wie das digitale Potentiometer, mittels des standardisierten SPI-Protokolls (Seriell Peripheres Interface) anzusteuern sind, wird dies ermöglicht.

Der Regelungsalgorithmus wurde als PI-Regler in C++ realisiert.

Die Platinen Layouts wurden mit Hilfe von EAGLE entworfen und die Simulationen mittels MULTISIM 11 durchgeführt.

2. Steuerung

In dieser Arbeit wurde ein programmierbarer Doppelsignalgenerator entworfen, da die im Handel erhältlichen Geräte zwar über umfangreiche Funktionen verfügen, für die Anforderungen dieser speziellen Applikation jedoch nicht ausreichend adaptierbar waren.

Der prinzipielle Aufbau der Steuerung wird in Abbildung 2 dargestellt.

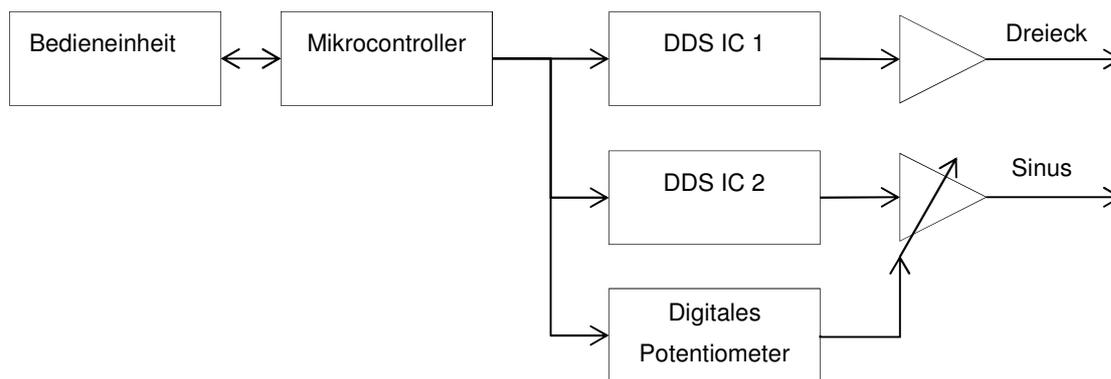


Abbildung 2: Blockschaltbild Steuerung

Nachdem verschiedene Bedienarten und Peripheriegeräte getestet worden sind, fiel die Entscheidung auf ein fertiges Mikrocontrollerboard der Firma Olimex, das einen PIC32 Prozessor integriert hat (Abbildung 3). Um die Bedürfnisse der Datenaufzeichnung zu erfüllen, war es vorteilhaft bereits eine SD-Karten-Schnittstelle, einen Echtzeituhr-Quarz, sowie ein Lithium-Polymer-Ladegerät On-Board zu haben.

Dieser Prozessor wird mit einem 8MHz Quarz getaktet und intern über eine Phasenregelschleife (engl. Phase Locked Loop, PLL) auf 80MHz erhöht. Die 32-Bit-Busbreite erlaubt nicht nur eine schnelle Datenverarbeitung sondern auch den Anschluss an mehrere Geräte, wobei noch ausreichend Eingabekanäle zur Verwendung stehen sollten, um Benutzereingaben und Überwachungsaufgaben verwalten zu können.

Um so modular wie möglich zu bleiben, wurde beim Geräteentwurf der Mikrocontroller nicht in die Signalplatine integriert sondern über Steuerleitungen verbunden.

Die verwendeten digitalen Signalgeneratoren arbeiten nach dem Prinzip der Direkten Digitalen Synthese (DDS). Dies erlaubt eine hohe Frequenzauflösung bei minimaler Belastung des Mikrocontrollers, da die ICs von einem eigenen Quarz getaktet werden und nur bei einem Frequenz- bzw. Signalformwechsel angesteuert werden müssen.

Eine weitere Möglichkeit wäre die Erzeugung der Analogsignale mittels einer Pulsweitenmodulation (PWM), bei der die erzeugten Rechteckimpulse durch ein Filter geglättet werden und somit ein Analogsignal entsteht.

Aus Zeitgründen wurde auf eine zusätzliche Entwicklung einer PWM-Erzeugung verzichtet.



Abbildung 3: OLIMEX Pic32 Board [3]

2.1 DDS-Prinzip (Direkte Digitale Synthese)

Die Direkte Digitale Synthese ist ein Verfahren, um aus digital codierten Daten Analogsignale zu generieren. Dies geschieht durch die Erzeugung eines digitalen zeitveränderlichen Signals, das danach eine Digital-Analog Umsetzung (DAU, engl. DAC) durchläuft.

Durch die hohe Integrationsdichte heutiger ICs ist es möglich alle Elemente einer DDS auf kleinstem Raum zu realisieren. Im Wesentlichen bestehen solche Bauelemente aus den 3 notwendigen Einheiten: einem Phasen-Akkumulator, einer Phasen-zu-Amplitude Tabelle (Look-up-Tabelle, Sinus-Tabelle) und einem Digital-Analog-Umsetzer (Abbildung 4) [5] [6] .

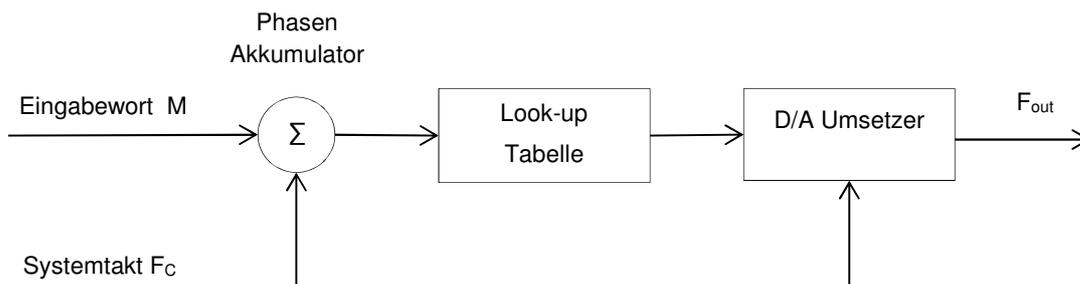


Abbildung 4: Blockschaltbild DDS-IC nach [6]

Die Ausgangsfrequenz F_{out} hängt von den zwei Größen Eingabewort M und Systemtakt F_c ab. Der Akkumulator addiert bei jedem Taktsignal das Eingabewort und setzt damit die Position innerhalb der Look-up-Tabelle fest. Diese Tabelle ist meistens eine Sinus-Tabelle, in der die Phasenwerte einzelnen Amplituden zugeschrieben werden, und im ROM des DDS-ICs verankert. Um den Speicheraufwand gering zu halten, kann die Symmetrie des Sinus ausgenutzt werden und nur Werte von 0 bis $\pi/2$ sind zu speichern [5] .

Die Frequenzauflösung hängt von der Bitbreite N_A des Akkumulators ab. Es ist also möglich bei einer Bitbreite von 28 Bit die Werte 0 bis $2^{28}-1$ zu durchlaufen. Dies entspricht einer Phasenlage zwischen 0 und 2π .

Die Schrittweite der Addition (Step Size) wird durch das Eingabewort M definiert und im RAM gespeichert. Es ist also nicht nötig bei jedem Takt das Eingabewort neu zu senden.

Der Akkumulator addiert nun das Eingabewort und läuft bei Erreichen von $2^{28}-1$ über und beginnt von vorne zu zählen. Ein Eingabewort mit dem Wert 0 verändert die aktuelle Phasenlage nicht. In diesem Fall wird ein DC-Signal ausgegeben, das in der Amplitude abhängig von der aktuellen Phasenlage ist. Dieser Vorgang kann am Beispiel eines Phasenkreises gezeigt werden.

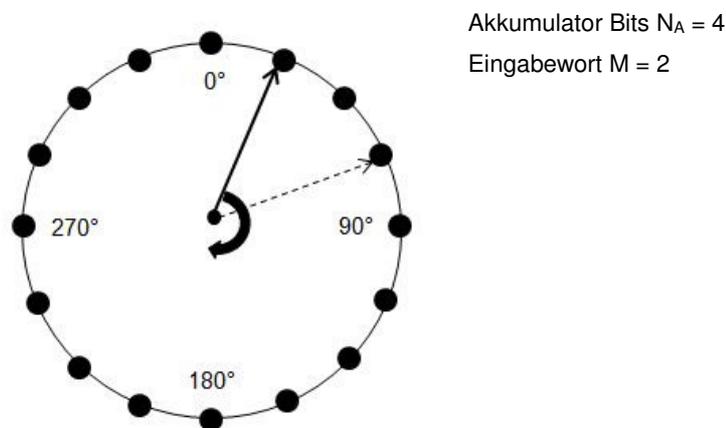


Abbildung 5: Phasenkreis nach [5]

In Abbildung 5 ist unter Annahme von $N_A = 4$ und $M = 2$ ein Phasenkreis dargestellt.

Wenn eine Taktrate $F_c = 8\text{Hz}$ angenommen wird, würde der Kreis einmal pro Sekunde durchlaufen werden.

Die allgemeine Formel zur Berechnung der Frequenz lautet:

$$F_{out} = \frac{M \cdot F_c}{2^{N_A}} \quad (2.1)$$

Die Addition führt zu einem sägezahnförmigen Verlauf der Phase, da nach einem Durchlauf die Phase wieder auf 0 gesetzt wird. Dieses Muster wird mit einer Sinus-Tabelle verglichen und die zugehörige Amplitude zur aktuellen Phasenlage ermittelt (Abbildung 6).

Der Analog-Digital-Umsetzer erzeugt daraus ein Analogsignal mit diskreten Werten.

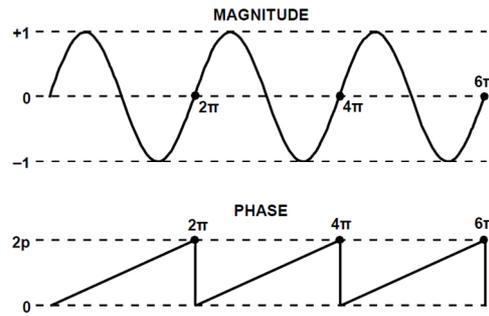


Abbildung 6: Phasen-Amplituden-Beziehung [7]

Bei der Erzeugung eines dreieckförmigen Signals wird die interne Sinustabelle übersprungen und der Ausgang des Phasenakkumulators direkt an den D/A-Umsetzer geleitet. Dabei wird vor dem D/A-Umsetzer innerhalb von $N_A/2$ Schritten linear addiert und danach bis 0 subtrahiert, was einem Dreieck entspricht.

Das Gleiche ist möglich, wenn nur eine Viertelschwingung des Sinus gespeichert wird. Eine vorgeschaltete Logik muss dabei den Wertebereich der Sinustabelle von 0 bis $N_A/4$ vorwärts und von $N_A/4$ bis $N_A/2$ rückwärts durchlaufen und diesen Prozess von $N_A/2$ bis N_A wiederholen, wobei diese Werte zu bzw. von einem Mittelwert addiert bzw. subtrahiert werden (Abbildung 7).

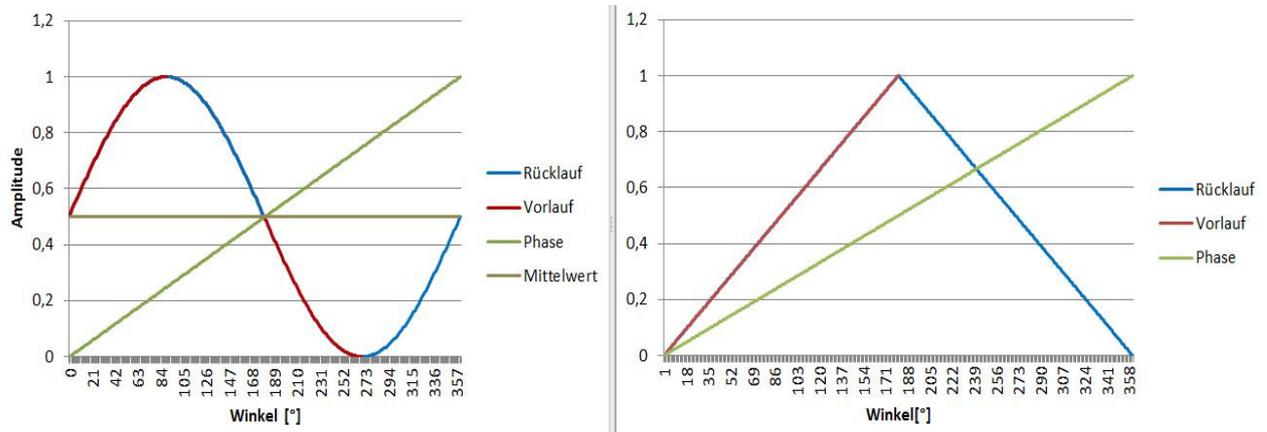


Abbildung 7: Vergleich Phase zu Signalformen, nach [5]

Dies beschreibt eine Möglichkeit der Erzeugung der Analogsignale.

Beim verwendeten DDS-IC AD9833 ist aus dem Datenblatt nicht erkenntlich, welche Methode verwendet wird, bzw. wie viele Bytes pro Periode in der Sinustabelle gespeichert sind.

2.2 Auswahl DDS-IC

Vollständige DDS-ICs (Complete DDS ICs) werden in verschiedenen Varianten bezüglich Funktionsumfang und Gehäuseform angeboten. Diese definieren sich durch die Integration des DDS-Kerns und des DACs in einem Chip.

Die Firma Analog Devices hat hier eine große Auswahl an Single-Chip-DDS im Produktkatalog, obwohl nur eine Handvoll existieren, die zwei DDS-Kerne on-Chip haben.

Soweit aus den Datenblättern erkenntlich, können aber auch mit diesen nicht zwei verschiedene Signalformen gleichzeitig erzeugt werden sondern bieten verschiedene Modulationsverfahren und Phasenbezüge zwischen den Signalen.

Obwohl bei diesen Single-Chip-DDS-ICs bereits eine Amplitudensteuerung implementiert ist, wäre der Aufwand, anhand der Vielzahl an Anschlüssen, unnötig und die volle Funktionalität dieser ICs mit FSK (Frequency Shift Keying) und PSK (Phase Shift Keying) wird in dieser Anwendung nicht benötigt.

In die nähere Auswahl kamen die relativ kleinen 10- bzw. 20-Pin ICs AD9833 und AD9834.

Der DAC beider Bauelemente liefert am Ausgang einen Strom, der durch einen Lastwiderstand fließen muss, um eine Spannung abzugreifen. Dieser Widerstand ist im AD9833 mit 200Ω bereits integriert und spart ein zusätzliches Bauteil.

Der Vorteil des AD9834 wäre der einstellbare Aussteuerbereich des DAC mit einem Full-Scale-Adjust-Eingang.

In dieser Arbeit wurde für beide Signale jeweils ein AD9833 verwendet, da die Amplitudensteuerung, wie in Abschnitt 2.3 beschrieben, mit einem digitalen Potentiometer realisiert wurde.

Dieser DDS-Chip besitzt einen Phasenakkumulator mit 28 Bit Länge und einen 10-Bit DAC. Da eine Sinus-Tabelle mit einer Anzahl von 2^{28} Werten komplex und teuer wäre, wird das 28 Bit Wort des Phasenakkumulators vorher auf 12-Bit gekürzt. Das hat zwar keinen Einfluss auf die Frequenzauflösung, aber es tritt eine sogenannte „Phasenkürzungs-Störung“ (Phase Truncation Spurious) auf. Diese ist aber klein im Vergleich zur Auflösung des 10-Bit DAC, wenn mindestens 2 Bit mehr Phaseninformationen [7] vorhanden sind. Das Blockschaltbild ist in Abbildung 8 dargestellt.

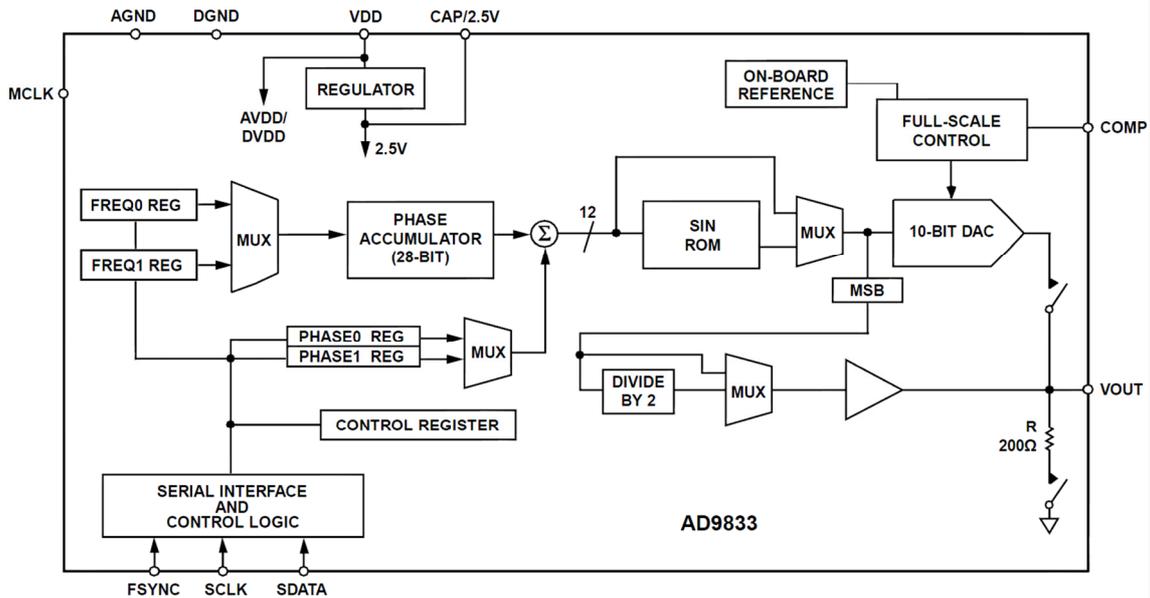


Abbildung 8: Blockschaltbild AD9833 [7]

Angesteuert werden die AD9833-Chips mittels des SPI-Protokolls (siehe Abschnitt 2.4), welche eine Spannung zwischen $V_{DDsmin} = 38mV$ und $V_{DDsmax} = 0.65V$ ausgeben. Es wird eine pulsierende Gleichspannung ausgegeben, die in eine Wechselspannung transformiert werden muss, um die Funktion des PWM-Verstärkers zu ermöglichen. Dies wird durch einen RC-Hochpass realisiert.

2.3 Amplitudensteuerung

Der PWM-Verstärker vergleicht ein Dreiecksignal fixer Amplitude mit einem Sinussignal variabler Amplitude, um die PWM für den Transformator zu erzeugen [1].

Um den Sinus in der Amplitude zu regeln, wurden 2 Verfahren behandelt.

Variante 1:

Das Funktionsschaltbild eines DACs ist in Abbildung 9 dargestellt.

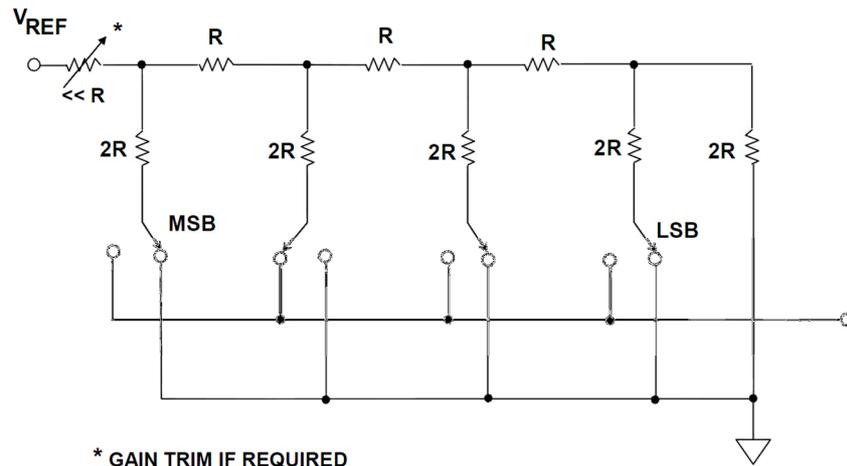


Abbildung 9: Digital Analog Converter [8]

Mit dem AD9834 ist es möglich direkt die Referenzspannung des DACs zu beeinflussen. Über den FS-Adjust-Pin wird die Referenzspannung über R_{Set} auf Masse bezogen. Wenn statt der Masse der Spannungsausgang eines anderen D/A-Konverters, in Abbildung 10 der DAC vom Typ AD5620, als Bezug genommen wird, lässt sich der Ausgang des DDS-DACs regeln [10].

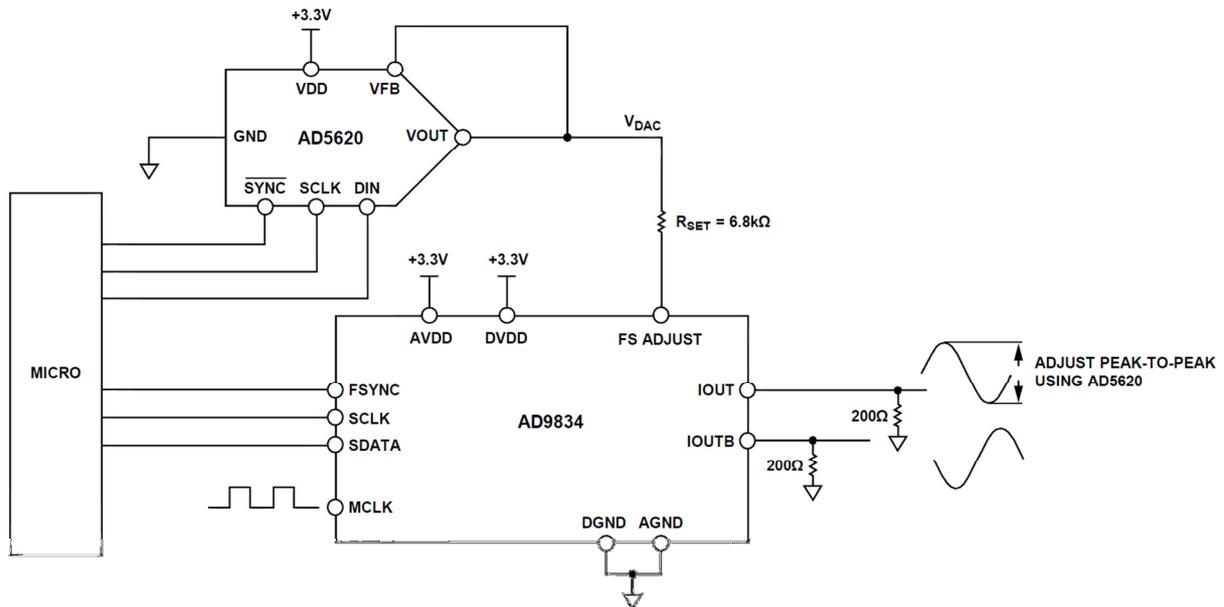


Abbildung 10: Amplitudensteuerung AD9834 [9]

Im Falle des AD9834 entspricht der Ausgangsstrom $I_{Fullscale}$ einem Vielfachen der Differenz der Referenz- und DAC-Spannung geteilt durch R_{Set} [10].

$$I_{Fullscale} = 18 \cdot \frac{V_{Ref} - V_{DAC}}{R_{Set}} \quad (2.2)$$

Der Nachteil dieser Methode ist, dass der Ausgangsstrom in Realität nie zu Null wird. Da aber das gesamte System bis 0 V heruntergeregt werden sollte, wurde auf diese Variante verzichtet.

Variante 2:

Regelung der Ausgangsspannung des DDS-Chips AD9833 mittels eines nachgeschalteten digitalen Potentiometers (Abbildung 11).

Es wurde ein digitales 10-Bit-/20kΩ-Potentiometer vom Typ AD5293 verwendet.

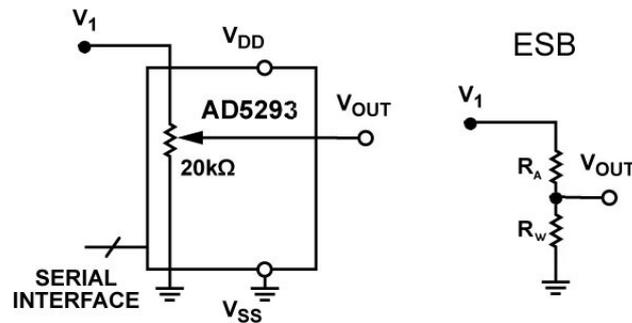


Abbildung 11: AD5293 Spannungsteiler [11]

V_1 ... Spannung, die vom DDS-Chip ausgegeben wird

R_W ... unterer Spannungsteilerwiderstand

$$R_G = R_A + R_W = 20\text{k}\Omega$$

Als Spannungsteiler geschaltet, wird die Spannung V_{OUT} in folgendem Verhältnis geteilt:

$$V_{OUT} = V_1 \cdot \frac{R_W}{R_G} \quad (2.3)$$

Falls A_W die Position des Schleifers in % beschreibt berechnet sich R_W zu:

$$R_W = A_W \cdot R_G \quad (2.4)$$

bzw. in digitaler Form:

$$R_W = \frac{D}{1024} \cdot R_G \quad (2.5)$$

Wobei D die dezimale Darstellung des binären Codes ist und 1024 die Bitbreite (2^{10}) des Potentiometers darstellt. Vereinfacht kann geschrieben werden:

$$V_{OUT} = V_1 \cdot \frac{D}{1024} \quad (2.6)$$

Die Ausgangsspannung kann also in 1024 Schritten gestellt werden, was für die Hochspannungsseite des Transformators Stufen in der Höhe von 10V bedeuten würde, wenn keine Resonanzerscheinungen auftreten.

Das Potentiometer hat jedoch auch bei Stellung 0, wo R_W Null sein sollte, einen Restwert von $R_W = 120\Omega$, was bei $V_I = 0,65V$ einer Restspannung von 3,9mV entspricht bzw. 0,6% vom Endwert [11].

Dieses Bauteil wird ebenfalls vom SPI-Protokoll (siehe Abschnitt 2.4) angesteuert und bietet somit eine gute Möglichkeit die Anzahl der Steuerleitungen zu minimieren.

2.4 SPI (Serial Peripheral Interface)

SPI bezeichnet einen seriellen Datenbus und überträgt die Daten synchron mit einem Systemtakt. Ein solches Bussystem besteht aus einem Master und kann mehrere Slaves beinhalten (Abbildung 12). Es gibt viele verschiedene Ausführungsversionen und Konfigurationsmöglichkeiten für SPI-taugliche Geräte. Daher ist es oft schwierig Geräte mit denselben SPI-Einstellungen an einem Master zu betreiben, wenn nicht zur Laufzeit des Ausführungsprogramms der SPI-Modus verstellt werden kann.

Der Datenbus besteht aus 3 Leitungen:

- SCLK: Serial Clock
- MOSI: Master Output, Slave Input
- MISO: Master Input, Slave Output

Bei unidirektionalen Anwendungen genügt es die Slaves an SCLK und MOSI anzuschließen, da keine Rückmeldung an den Master erfolgt.

Um die einzelnen Slaves anzusprechen, wird für jedes Gerät noch eine eigene Datenleitung, das \overline{SS} (Slave Select) bzw. \overline{CS} (Chip Select), benötigt. Dadurch wird jedem Gerät mitgeteilt wann relevante Daten gesendet werden und wann die Übertragung abgeschlossen ist.

Diese Slave Selects sind solange auf logischem HIGH Status bis die Übertragung beginnt.

Die verwendbare Datenrate ist breit gefächert und hängt hauptsächlich von den Timings der Slaves und der Leitungslänge ab.

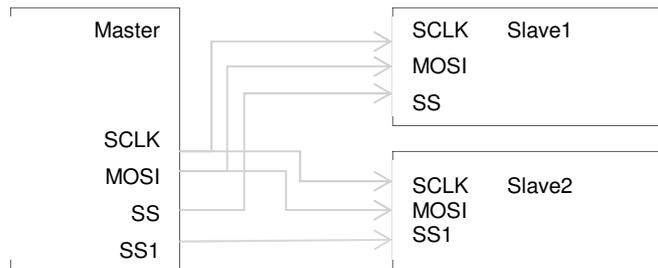


Abbildung 12: SPI Bussystem nach [12]

Beim Start einer Übertragung wird zuerst die zugehörige \overline{SS} Leitung auf LOW gesetzt. Zu diesem Zeitpunkt wird der Zustand der SCLK gelesen (HIGH oder LOW), was einen Teil des SPI-Modus ergibt. Falls bei fallender \overline{SS} Flanke die SCLK auf HIGH steht, ist der SPI-Parameter CPOL = 1, andernfalls ist CPOL = 0.

Ob nun die Daten bei der ersten oder zweiten Flanke eines Taktes gelesen werden, definiert der zweite Parameter CPHA. Welcher SPI-Modus benötigt wird hängt vom verwendeten Bauteil ab. Dieser Modus ist fix eingespeichert und kann nicht verändert werden.

Falls z.B. CPOL = 1 und CPHA = 0, werden die Daten bei der fallenden Flanke des SCLK-Signals gelesen.

Die SPI-Modi sind in Tabelle 1 zusammengefasst.

Tabelle 1: SPI-Modi nach [12]

SPI Mode	CPOL	CPHA
0	0	0
1	0	1
2	1	0
3	1	1

Das Timing Diagramm vom DDS-IC AD9833 ist in Abbildung 13 dargestellt.

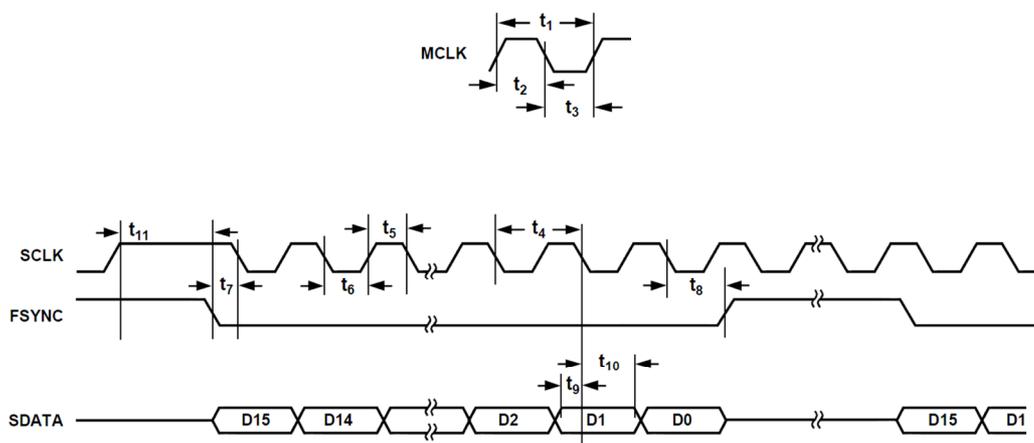


Abbildung 13: AD9833 Timing Diagramm [7]

Aus dem Timing Diagramm ergibt sich SPI-Modus 2, da im Idle-Status (Ruhestatus bei nicht stattfindender Übertragung) die SCLK logisch HIGH ist und die Daten bei der ersten Flanke des SCLK-Signals übernommen werden.

Im Gegensatz dazu zeigt sich beim Potentiometer AD5293 ein anderer Modus, wie in Abbildung 14 zu sehen ist.

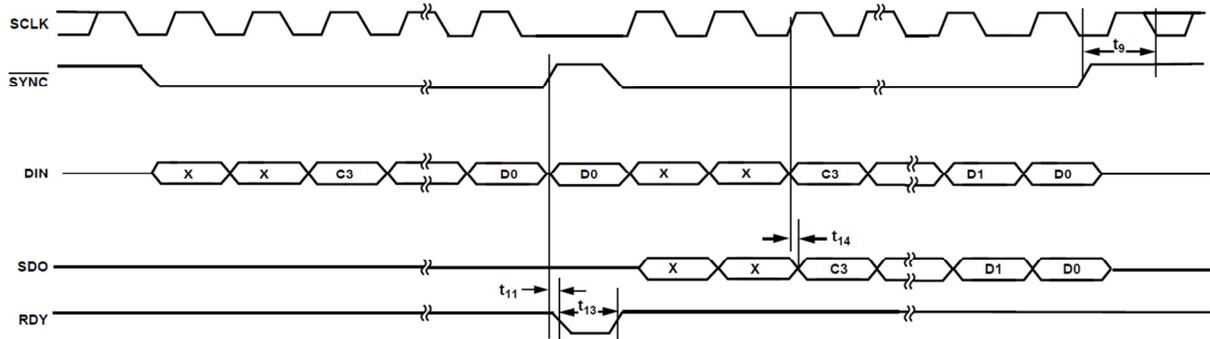


Abbildung 14: AD5293 Timing Diagramm [11]

Das Potentiometer arbeitet im SPI-Modus 1 (CPOL = 0, CHPA = 1), da bei der fallenden \overline{SS} -Flanke (\overline{SYNC}) die SCLK auf LOW ist und die Daten bei der zweiten Flankenänderung der SCLK übernommen werden.

Es muss also bei jedem Wechsel zwischen den DDS Chips und dem Potentiometer der SPI-Modus geändert werden.

2.5 SPI Einstellungen am PIC32

Der PIC32 Prozessor hat ein integriertes SPI-Modul, das aus einem Baud-Raten-Generator, der Clock-Flankenkontrolle, einem Lese- und einem Schreibregister und der Anbindung an den internen Datenbus besteht.

Um das SPI-Modul zu starten muss auf das SPIxCON Register zugegriffen werden.

Dieses ist 32-Bit lang und beschreibt alle SPI-relevanten Parameter. Die 16 höherwertigen Bits setzen die Einstellungen für den Framed-SPI-Mode. Dieser wurde hier nicht verwendet und wird nur vollständigheitshalber erwähnt.

Die übrigen SPI-Einstellungen werden in den 16 niederwertigeren Bits (Bit 0 bis Bit 15) gesetzt. In Tabelle 2 folgt ein Überblick über die verwendeten SPI-Parameter. Falls innerhalb eines Kontroll-Bits nur ein Zustand beschrieben ist, wurde ausschließlich dieser Wert verwendet.

Tabelle 2: SPIxCON-SPI Control Register [13]

Bit	Name	Funktion
15	ON: SPI Peripheral On bit	1: SPI Peripherie ist aktiviert
14	Unimplemented	0
13	SIDL: Stop in Idle Mode	1: Abschalten wenn CPU im Leerlauf
12	DISSDO: Disable SDOxpin	0: SDOxpin wird vom Modul verwendet
11-10	MODE: 32/16-bit Communication Select	0-0: 8-bit Kommunikation
9	SMP: SPI Data Input Sample Phase	Bei Master mode (MSTEN=1) 0: Eingabedaten werden in der Mitte der Ausgabezeit abgetastet
8	CKE(CPHA): SPI Clock Edge Select	1: Serielle Daten sind beim Übergang der Clock vom aktiven Status auf Leerlauf zu übernehmen 0: Serielle Daten sind beim Übergang der Clock vom Leerlauf auf aktiven Status zu übernehmen (Dies wird von Bit 6 beeinflusst)
7	SSEN: Slave Select Enable	0: SSxpin wird nicht verwendet sondern eigene SS Pins werden über PORT Funktionen benutzt
6	CKP: Clock Polarity Select	1: Leerlauf für Clock ist HIGH; aktiver Status ist LOW 0: Leerlauf für Clock ist LOW; aktiver Status ist HIGH
5	MSTEN: Master Mode Enable	1: Master mode
4	DISSDI: Disable SDI	0: SDIxpin wird von Modul verwendet
3-2	STXISEL<1:0>: SPI TransmitBuffer Empty Interrupt Mode	0-0: SPIxTXIF wird gesetzt wenn alle Schreiboperationen abgeschlossen sind
1-0	SRXISEL<1:0>: SPI ReceiveBufferFull Interrupt Mode	0-0: SPIxRXIF wird gesetzt wenn alle Leseoperationen abgeschlossen sind

Um den SPI-Modus 2 für den AD9833 IC zu wählen, wird das Kontrollregister auf:

0b1010 0000 0110 0000 binär gesetzt, was einem Hexadezimalwert von *0xA060* entspricht.

Bei Modus 1 für den AD5293 auf:

0b1010 0001 0010 0000, was einem Hexadezimalwert von *0xA120* entspricht.

SPIxBRG – SPI Baud-Rate-Register:

Das Baud-Raten-Register setzt den Divisor für die Berechnung der SPI-Taktrate F_{SCLK} .

Diese berechnet sich aus:

$$F_{SCLK} = \frac{F_{PB}}{2 \cdot (SPIxBRG + 1)} = \frac{80\text{MHz}}{2 \cdot (16)} = \frac{80}{32}\text{MHz} = 2,5\text{MHz} \quad (2.7)$$

F_{SCLK} SPI Taktfrequenz

F_{PB} Periphere Busfrequenz 80 MHz

$SPIxBRG = 15$

2.6 Ansprechen der SPI-Geräte

SPI-Geräte besitzen ein Kontrollregister, das bei jedem Schreibvorgang komplett gefüllt wird. In diesem Fall sind die Register der DDS-ICs und des Potentiometers 16-Bit lang.

Da bei den Berechnungsbeispielen verschiedene Zahlenformate verwendet werden, ist bei den Berechnungen *0b* für binär, *0x* für hexadezimal und *0d* für dezimal vorangesetzt.

Im Folgenden werden die Schreibmechanismen für die SPI-Geräte aufgeschlüsselt.

DDS AD9833:

Der Phasenakkumulator des AD9833 ist 28-Bit lang. Daher ist es möglich eine Frequenzauflösung ΔF bei Verwendung einer Taktfrequenz $F_C = 24\text{MHz}$ von

$$\Delta F = \frac{F_C}{2^{N_A}} = \frac{24\text{MHz}}{2^{28}} = 0,089\text{Hz} \quad (2.8)$$

zu erreichen, wenn 2 aufeinanderfolgende 16-Bit Worte gesendet werden.

Nach Zuschalten der Spannungsversorgung sollte, laut Datenblatt [7], der IC in den Reset-Modus versetzt werden, der die internen Register auf 0 setzt und einen Gleichspannungsanteil von $V_{DD\text{Smax}} / 2$ an den Ausgang legt.

Das Register ist in Tabelle 3 beschrieben:

Tabelle 3: AD9833 Control Register [7]

Bit	Name	Funktion
D15	Control Bit	Muss 0 sein um Schreibfunktion zu ermöglichen
D14	Control Bit	Muss 0 sein um Schreibfunktion zu ermöglichen
D13	B28	1: Ganzes Wort. Schreiben von 14 LSBs und danach 14 MSBs
D12	HLB	0: ignoriert da D13 = 1
D11	FSELECT	0: Schreiben in FREQ0 Register
D10	PSELECT	0: Schreiben in PHASE0 Register
D9	Reserved	0
D8	Reset	0: Reset deaktiviert 1: Interne Register auf 0, Ausgang auf $V_{DD\text{Smax}}/2$
D7	SLEEP1	0: Takt-Schlafmodus deaktiviert
D6	SLEEP12	0: DAC-Schlafmodus deaktiviert
D5	OPBITEN	0: kompletter DAC aktiviert

		1: nur MSB bzw. MSB/2 des DAC aktiviert
D4	Reserved	0
D3	DIV2	0: Falls OPBITEN = 1 wird MSB des DAC an Ausgang gegeben 1: Falls OPBITEN = 0 wird MSB/2 des DAC an Ausgang gegeben
D2	Reserved	0
D1	Mode	0: Sinus-Tabelle wird benutzt 1: Dreieck am Ausgang
D0	Reserved	0

Um den IC in den Reset-Modus zu versetzen, wird zu Beginn das Kommando

0b0000 0001 0000 0000 = 0x100

gesendet.

Bei einem Frequenzwechsel müssen ein 16-Bit Kommando und ein 28-Bit, welches in MSB und LSB aufgeteilt wird, Frequenzwort gesendet werden:

1.: Kommando

0b0010 0000 0000 0000 = 0x2000 für ein sinusförmiges Signal

0b0010 0000 0000 0010 = 0x2002 für ein Dreieckssignal

2.: Frequenzwort

ausgehend von (3.1) kann das Frequenzwort M berechnet werden.

$$M = \frac{F_{OUT} \cdot 2^{N_A}}{F_C} \quad (2.9)$$

M wird danach mit 0x3FFF UND-verknüpft, um die 14 LSBs festzulegen und danach mit 0x4000 ODER-verknüpft, um sicher zu stellen, dass in das FREQ0 Register geschrieben wird. Dann wird das Frequenzwort um 14 Bit nach rechts verschoben und wiederum mit 0x3FFF UND-verknüpft um die 14 MSBs zu erhalten. Ein weiteres ODER mit 0x4000 schreibt in das FREQ0 Register.

Beispiel:

$F_{OUT} = 20000\text{Hz}; F_C = 25\text{MHz}, N_A = 28\text{Bit}$

$M = 0d214748 = 0x346DC$ gerundet

$M = 0x346DC = 0b0100 0110 1101 1100$

$M \& 0x3FFF = 0b0000 0110 1101 1100 = 14 \text{ LSB}$

$(M \& 0x3FFF) | 0x4000 = 0b0100 0110 1101 1100 = 14 \text{ LSB in FREQ0}$

$M \gg 14 = 0b0000 0000 0000 1101 = 14 \text{ MSBs}$

$(M \gg 14) | 0x4000 = 0b0100 0000 0000 1101 = 14 \text{ MSBs in FREQ0}$

Potentiometer AD5293:

Das Register des AD5293 ist 16 Bit lang. 2 Bit sind unbenutzt und danach folgen 4 Kontrollbits. Die restlichen 10 Bit setzen die Position des Schleifers.

Nach dem Start wird das Potentiometer automatisch auf die Hälfte des Bereiches gesetzt und das Register zum Schreiben der Schleiferposition wird gesperrt. Bevor ein neuer Wert gesetzt werden kann, muss das geschützte Register wieder entsperrt werden. Die Kommando-Operationen werden in Tabelle 4 und Tabelle 5 dargestellt. Nicht verwendete Kommandos wurden ausgelassen.

Tabelle 4: AD5293 Kommandos [11]

Kommando	Kommando Bits				Daten Bits									
	C3	C2	C1	C0	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	0	1	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
4	0	1	1	0	X	X	X	X	X	X	X	C2	C1	X

Tabelle 5: AD5293 Kontrollregister [11]

Name	Funktion
C2	Kalibrierung 0: Resistor Performance Mode (default)
C1	RDAC registerwriteprotect 0: sperren der Schleiferposition 1: entsperren der Schleiferposition

Vor jedem Schreibvorgang wird sichergestellt, dass das Datenregister immer entsperrt ist und daher wird vor jeder Änderung des Potentiometerwertes das Kommando 4 mit dem Kontrollbit C1=1 gesendet:

Kommando 4: 0b0001 1000 0000 0010 = 0x1802

Daraufhin wird der 10-Bit Potentiometerwert im Kommando 1 gesendet:

z.B. dezimaler Potentiometerwert $D = 512$ ist binär gleich 0b10 0000 0000 und hexadezimal gleich 0x200. Dieser Wert wird mit 0x3FF UND-verknüpft um sicherzustellen, dass nur 10 Bit für die Position verwendet werden. Das Ergebnis wird wiederum mit 0x400 ODER-verknüpft, um zum

Kommando 1: 0b0000 0110 0000 0000
zu gelangen.

Implementierung: 0x200 & 03FF = 0x200
 0x200 | 0x400 = 0x600 = 0b000 0110 0000 0000

Dies setzt das 20kΩ-Potentiometer auf $R_W = 10k\Omega$.

2.7 Signalgenerator

2.7.1 Schaltplan Signalgenerator

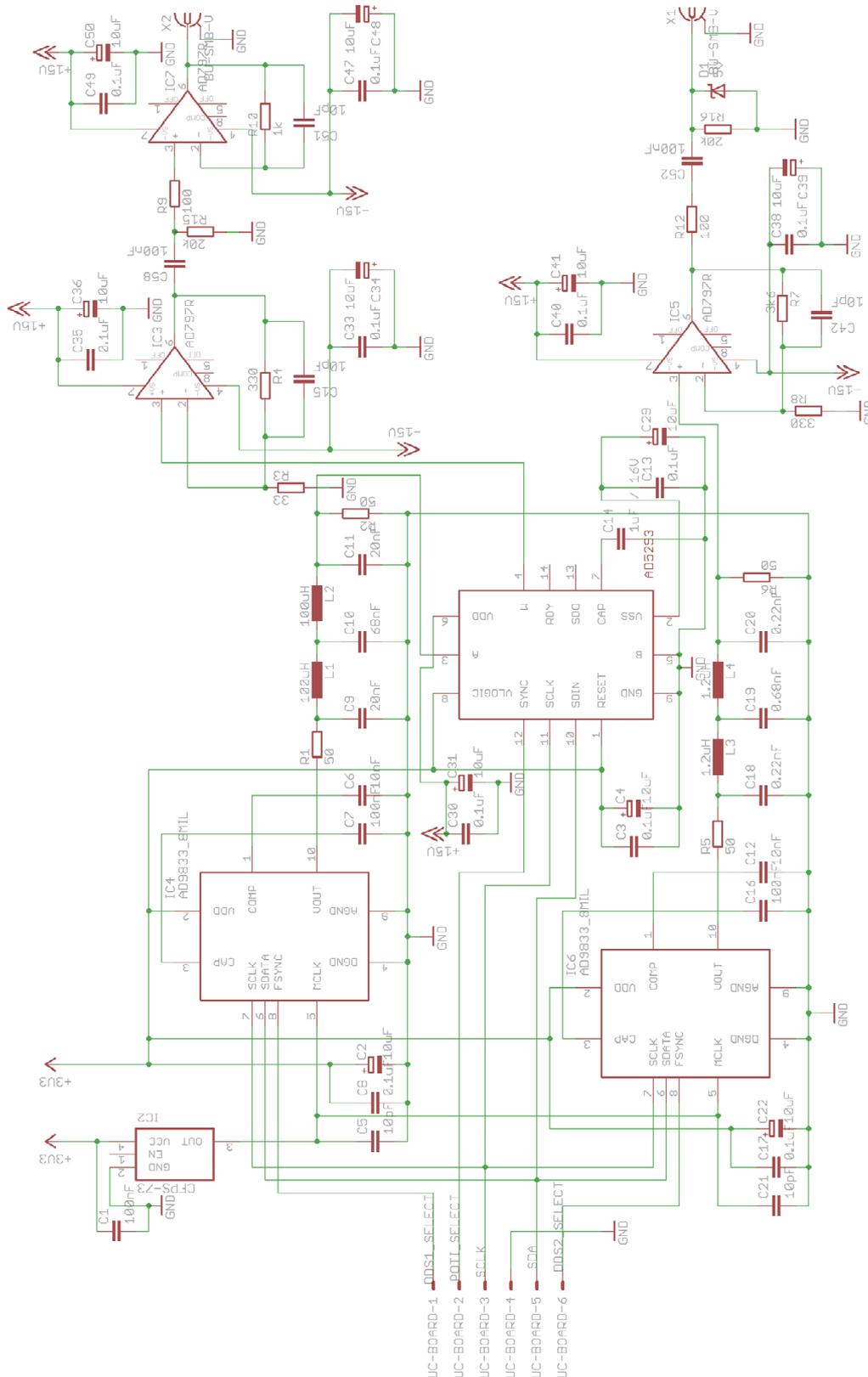


Abbildung 15: Schaltplan Signalgenerator

2.7.2 Schaltungsbeschreibung Signalgenerator

Die Schaltung ist in Abbildung 15 dargestellt.

Der Signalgenerator wird mit 2 DDS-Chips, IC4 und IC6, betrieben, die einen gemeinsamen Taktgenerator, den Oszillator IC2 mit einer Taktfrequenz von 24MHz, besitzen. IC6 wird zur Erzeugung des Dreieck-Signals verwendet, IC4 für den Sinus.

Der Oszillator wird mit einer Versorgungsspannung von 3,3V betrieben und besitzt nahe dem Versorgungsanschluss einen 100nF Keramikkondensator zur Spannungstabilisierung.

Pin 1 dient zur Deaktivierung des Oszillators und wurde nicht verwendet. Der Ausgang an Pin 3 wurde laut Datenblatt [14] mit einem 10pF Keramikkondensator gegen Masse verbunden. Die DDS-ICs werden ebenfalls mit 3,3V betrieben, und werden an den Versorgungsanschlüssen jeweils von einem 100nF Keramikkondensator und einem 10 μ F Tantalkondensator gestützt. Da beide DDS-ICs gleich beschaltet sind, gelten die folgenden Aussagen für beide ICs.

Der Anschluss CAP/2,5V dient zur Entkopplung des internen Spannungsreglers, der die Logik mit 2,5V versorgt und ist mit einem 100nF Keramikkondensator entkoppelt. Über den COMP-Anschluss wird die Referenzspannung des internen Digital-Analog-Umsetzers mit einem 10nF Keramikkondensator entkoppelt. Analog- und Digital-Masse (AGND und DGND) wurden miteinander verbunden, da nur 2 Bauteile auf der Platine sitzen, die DGND benutzen (IC4, IC6).

Der Ausgang jedes DDS-Generators wird mit einem Analogfilter versehen, um das zeitkontinuierliche, mit diskreten Werten erzeugte, Signal zu filtern. In Abschnitt 2.7.7 wird auf das Filter näher eingegangen.

Filter 1 bildet R1, R2, L1, L2, C9, C10, C11 und Filter 2 R5, R6, L3, L4, C18, C19, C20.

Am Ausgang von IC6 und Filter 2 liegt das Dreiecksignal mit einer Amplitude zwischen 0,038V und 0,65V an.

Als Verstärker wurde ein OPV des Typs AD797, IC5, in nicht-invertierender Konfiguration verwendet. Um auf die gewünschte Eingangsspannung U_{SSD} des PWM-Verstärkers von 7,4V zu kommen, wurde eine Verstärkung A_D von 11,3 durch die Widerstände R7 und R8 gewählt.

$$R7 = 3,4k\Omega$$

$$R8 = 330\Omega$$

$$A_D = 1 + \frac{R7}{R8} = 1 + \frac{3400\Omega}{330\Omega} = 11,3 \quad (2.10)$$

Die nicht-invertierende Schaltung wurde gewählt, um den Eingangswiderstand des Verstärkers hoch zu halten und das Rauschen zu minimieren.

Der Kondensator C42 im Kopplungsweig, wie auch der Kondensator C15 bei IC3, wurde nur zu Testzwecken der Stabilität genutzt und wird nicht verwendet.

Versorgt wird IC5 mit den Versorgungsspannungen $\pm 15V$, von denen der OPV mit den Kondensatoren C38/C39 und C40/C41 entkoppelt ist.

Am Ausgang des OPV IC5 befindet sich ein Hochpassfilter, das mit einer Grenzfrequenz f_{gHP} von 79,58Hz ausgelegt ist.

$$f_{gHP} = \frac{1}{2 \cdot \pi \cdot C52 \cdot R16} = \frac{1}{2 \cdot \pi \cdot 100nF \cdot 20k\Omega} = 79,58Hz \quad (2.11)$$

Die Suppressordiode D1 dient als Schutz der Eingangsstufe des PWM-Verstärkers. Der Widerstand R12 dient als Strombegrenzung im Falle des Kurzschlusses über die Diode.

Im Sinus-Signalzweig (IC4 und Filter 1) ist die Amplitudensteuerung nach dem Filter implementiert. Das digitale Potentiometer AD5293 benötigt eine 3,3V Logikversorgung, die mit den Kondensatoren C3 und C4 (Keramik und Tantal) entkoppelt ist.

Es wurde eine Single-Supply-Beschaltung verwendet, da das Eingangssignal des Potentiometers keine negativen Spannungen erreichen kann. Von der Versorgung V_{DD} und V_{SS} ist das Bauteil mit Keramik- und Tantalkondensatoren entkoppelt (C30, C31, C13, C29).

Die RESET Funktion des Chips wird nicht benötigt und ist direkt an V_{LOGIC} , laut Datenblatt [11], angeschlossen.

Weiters werden SDO und RDY nicht benötigt und wurden nicht verbunden. Laut Datenblatt [11] muss an Pin CAP ein $>7V$ Kondensator $1\mu F$, C14, mit Masse verbunden sein. Pin A wird mit dem DDS-Signal belegt und über Pin W an die Verstärkerstufe gegeben. Pin B liegt direkt an Masse.

Die Verstärkung findet im OPV IC3 statt, der ebenfalls als nicht-invertierender Verstärker ausgelegt ist. Um ein Übersteuern des PWM-Verstärkers zu verhindern, muss der Verstärkungsfaktor A_S geringer sein als die Verstärkung des Dreiecksignals. Ein Verstärkungsfaktor von 11, eingestellt mit den Widerständen R3 und R4, führt zu einer Ausgangsspannung U_{SSS} von 7,15V.

$$R3 = 330\Omega$$

$$R4 = 3300\Omega$$

$$A_S = 1 + \frac{R_4}{R_3} = 1 + \frac{3300\Omega}{330\Omega} = 11 \quad (2.12)$$

Die Versorgung ($\pm 15V$) von IC3 mit C33/C34 und C35/C36 entkoppelt.

Am Ausgang befindet sich wieder ein Hochpassfilter, welches mit dem Filter aus Gleichung (2.11) ident ist, um das Signal AC zu koppeln. Da die Sinus-Eingangsstufe des PWM-Verstärkers mit 300Ω Eingangswiderstand den Hochpass aus C58/R15 verändern würde, ist ein Impedanzwandler IC7 vom Typ AD797 nachgeschaltet.

Die Versorgungsspannung ($\pm 15V$) von IC7 wird durch C47/C48 und C49/C50 entkoppelt.

Aus Stabilitätsgründen ist laut Datenblatt [15] ein Dämpfungswiderstand R10 im Rückkopplungszweig notwendig. Dieser Widerstand musste auf $1k\Omega$ erhöht werden und einer Kapazität von $15pF$ parallel geschaltet werden, da sonst Schwingungen auftraten. Der Widerstand R9 wird vom Hersteller, gemäß Datenblatt [15], vorgeschlagen.

2.7.3 Schaltplan Stromversorgung

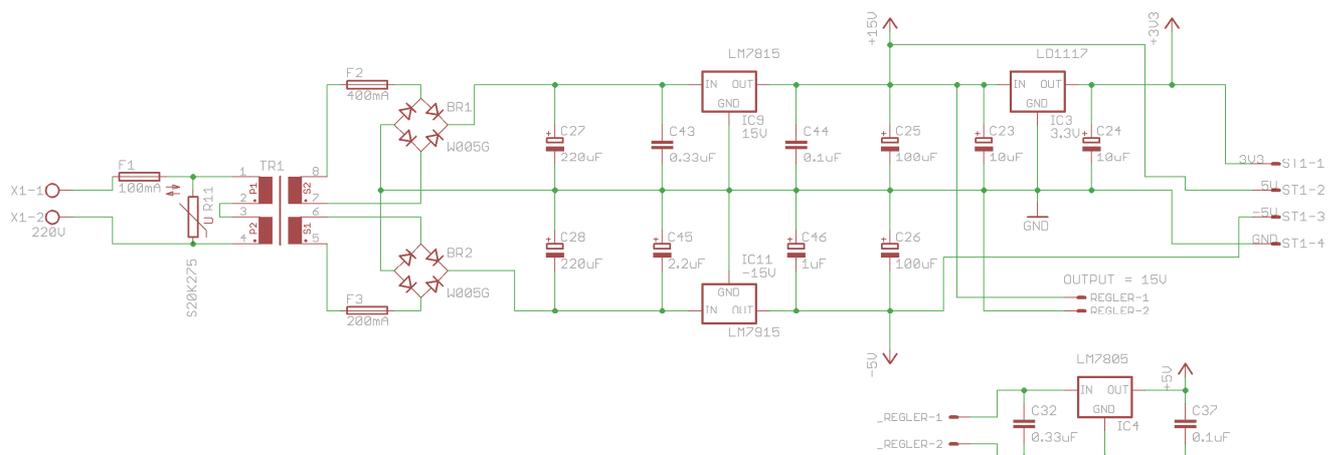


Abbildung 16: Schaltplan Stromversorgung

2.7.4 Auslegung und Schaltungsbeschreibung Stromversorgung

Abbildung 16 zeigt den Schaltplan der Stromversorgung.

Die Versorgungsschaltung besteht aus einem $2 \times 15V$ Transformator TR1, der über Feinsicherungen an 2 Gleichrichter, BR1 und BR2, angeschlossen ist. Dadurch werden 2 Zweige mit $+15V$ und $-15V$ erreicht. Da der Transformator nur schwach belastet ist, werden jedoch, laut Datenblatt [21], $\pm 18V$ ausgegeben und es ist mit höheren Verlusten der Linearregler zu rechnen.

Die Kondensatoren C27 und C28 glätten die gleichgerichtete Spannung im jeweiligen Zweig. Die Linearspannungsregler IC9 und IC11 erzeugen +15V bzw. -15V und sind, laut Datenblatt, mit den Stützkondensatoren C43, C44, C45 und C46 versehen.

C25 und C26 dienen als Spannungspuffer. In den positiven Zweig ist noch ein weiterer Regler IC1, mit Stützkondensatoren C23 und C24, integriert um 3,3V für die Logikbausteine und den Oszillator zu liefern. Um die Störungen des Schaltreglers des Mikrocontrollerboards zu entfernen, wurde ein weiterer 5V Linearregler IC4 montiert. Dieser wird mit den Kondensatoren C32/C37 gestützt.

Der Strombedarf für die verschiedenen Zweige wird in Tabelle 6 aufgelistet.

Tabelle 6: Strombedarf aller Spannungszweige mit $I_{\text{Ruhestrom}}$ aus den Datenblättern

Bauelement	IRuhe + Iout (+15V)	IRuhe + Iout (-15V)	IRuhe + Iout (3,3V)	IRuhe + Iout (5V)
IC3 AD797	5mA + 21mA	5mA		
IC5 AD797	5mA + 2mA	5mA		
IC7 AD797	5mA + 39,75mA	5mA + 39,75mA		
IC2 CFPS-73			15mA	
IC4 AD9833			5mA	
IC6 AD9833			5mA	
Messplatine IC2 AD637	3mA			
Messplatine IC1 AD711	3mA			
µC-Board				90mA
LCD				120mA
LD1117	10mA			
LM7805	10mA			
Summe 3,3V	25mA			
Summe 5V	210mA			
Signalleuchte	15mA			
Gesamt	354mA	54,75 mA	25mA	210mA

Ein Transformator mit 18VA (2x15V) erfüllt den Strombedarf laut Tabelle 6, da jede Sekundärwicklung mit 0,6A belastet werden kann.

Um abzuschätzen ob Kühlkörper für die Linearregler notwendig sind, wurde folgende Berechnung ausgeführt:

$$P_{V+15} = (U_{Tr} - 15V) \cdot I_{+15V} = (18V - 15V) \cdot 0,354A = 1,06W. \quad (2.13)$$

Der thermische Widerstand des LM7815 Reglers R_{thja} beträgt ohne Kühlkörper 50°C/W .

$$\Delta T_{+15ja} = R_{thja} \cdot P_{V+15} = 50 \frac{^\circ\text{C}}{\text{W}} \cdot 1,06W = 53,1^\circ\text{C} \quad (2.14)$$

Mit Kühlkörper ($R_{th}=14^\circ\text{C/W}$) und dem Wert $R_{thjc}=5^\circ\text{C/W}$, laut Datenblatt [16], berechnet sich

$$\Delta T_{+15jc} = R_{1thjc} \cdot P_{V+15} + 14 \frac{^\circ\text{C}}{\text{W}} \cdot P_{V+15} = 5 \frac{^\circ\text{C}}{\text{W}} \cdot 1,06W + 14 \frac{^\circ\text{C}}{\text{W}} \cdot 1,06W = 20,14^\circ\text{C}. \quad (2.15)$$

Wobei ein Term fehlt, der den Übergang zwischen Gehäuse und Kühlkörper betrifft.

Für den +15V Regler wurde ein Kühlkörper montiert. Um die Wärme besser abzuführen, wurde der Spannungsregler von der Platine getrennt und am Gehäuse montiert.

Die Temperaturänderung für den -15V, 5V und den 3,3V Regler lässt sich analog berechnen.

$$P_{V-15V} = (U_{Tr} - 15V) \cdot I_{-15V} = (18V - 15V) \cdot 0,0547A = 0,164W \quad (2.16)$$

$$\Delta T_{-15ja} = R_{2thja} \cdot P_{V-15} = 50 \frac{^\circ\text{C}}{\text{W}} \cdot 0,164W = 8,2^\circ\text{C} \quad (2.17)$$

$$P_{V3v3} = (15V - 3,3V) \cdot I_{3v3} = 11,7V \cdot 0,025A = 0,293W \quad (2.18)$$

$$\Delta T_{3v3ja} = R_{3thja} \cdot P_{V3v3} = 50 \frac{^\circ\text{C}}{\text{W}} \cdot 0,293W = 14,65^\circ\text{C} \quad (2.19)$$

$$P_{V5V} = (15V - 5V) \cdot I_{5V} = 10V \cdot 0,21A = 2,1W \quad (2.20)$$

$$\Delta T_{5vja} = R_{4thja} \cdot P_{V5V} = 50 \frac{^\circ\text{C}}{\text{W}} \cdot 2,1W = 105^\circ\text{C} \quad (2.21)$$

$$\Delta T_{5Vjc} = R_{4thjc} \cdot P_{V5V} + 14 \frac{^\circ\text{C}}{\text{W}} \cdot P_{V5V} = 5 \frac{^\circ\text{C}}{\text{W}} \cdot 2,1W + 14 \frac{^\circ\text{C}}{\text{W}} \cdot 2,1W = 39,9^\circ\text{C} \quad (2.22)$$

$$R_{1thja} = R_{2thja} = R_{3thja} = R_{4thja}$$

Der 5V Regler wurde wegen der hohen Temperatur mit einem Kühlkörper versehen und an der Gehäusewand montiert. Er ist dem Mikrocontroller vorgeschaltet und sitzt nicht direkt auf der Signalplatine.

Die Versorgung wurde direkt auf der Signalplatine integriert. Abbildung 17 zeigt das gesamte Layout.

Auf der Platine befinden sich 2 Buchsen zur Versorgung des Mikrocontrollers und der Messplatine. ST1 versorgt den 5V Regler mit +15V und ST2 stellt +15V, -15V, 3,3V und Masse für die Messplatine zur Verfügung.

2.7.5 Platinenlayout

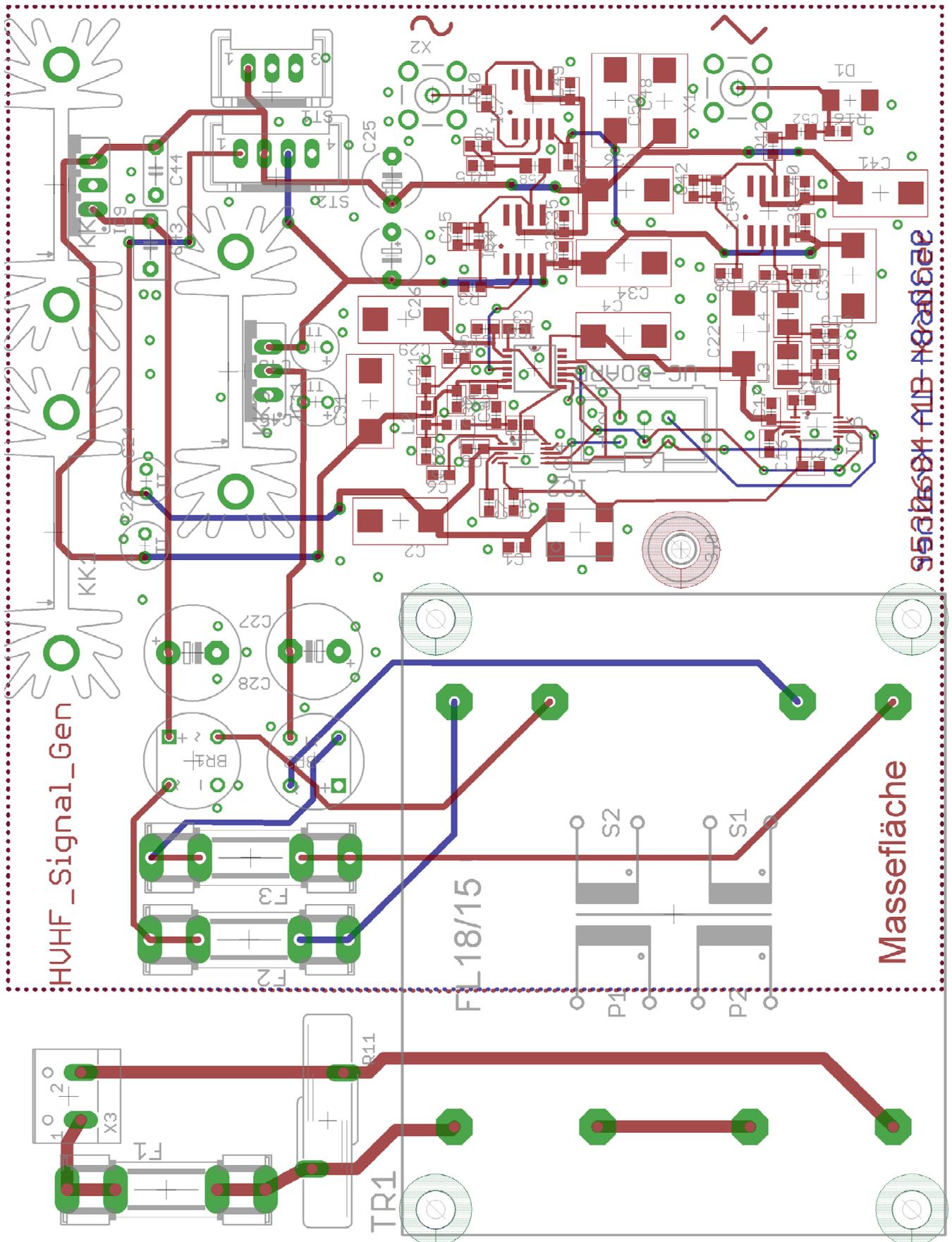


Abbildung 17: Layout Signal-Versorgungs-Platine

2.7.6 Stückliste Signalplatine

Tabelle 7: Stückliste Signalplatine

Menge	Bauteilwert	Typ	Kennzeichnung
Stromversorgung			
1	18VA/2x15V	Transformator	TR1
1	-15V	Linearregler LM7915	IC11
2	W005G	Brückengleichrichter	BR1, BR2
1	15V	Linearregler LM7815	IC9
1	3,3V	Linearregler LD1117	IC1
1	5V	Linearregler LM7805	IC4
1	100mA	Glasrohrsicherung 5x20	F1
1	400mA	Glasrohrsicherung 5x20	F2
1	200mA	Glasrohrsicherung 5x20	F3
1	S20K275	Varistor 275V	R11
3	14°C/W	Kühlkörper	KK1, KK2, KK3
Steckverbindungen			
1	220V	Schraubklemme	X3
1		3-Pin Platinenverbinder	ST1
1		6-Pin Header Buchse	UC-BOARD
1		4-Pin Platinenverbinder	ST2
2		Buchse SMB	X1, X2
Kondensatoren			
14	0,1uF	Keramikkondensator SMD 0603	C1, C3, C7, C8, C13, C16, C17, C30, C33, C35, C38, C40, C47, C49
2	0,1uF	Polyester Film Kondensator	C44, C37
2	0,22nF	Keramikkondensator SMD 0603	C18, C20
2	0,33uF	Polyester Film Kondensator	C43, C32
1	0,68nF	Keramikkondensator SMD 0603	C19
1	1uF	Elektrolytkondensator	C46
1	1uF / 16V	Keramikkondensator SMD 0603	C14
1	2,2uF	Elektrolytkondensator	C45
4	10pF	Keramikkondensator SMD 0603	C5, C15, C21, C42
2	10nF	Keramikkondensator SMD 0603	C6, C12

2	20nF	Keramikkondensator SMD 0603	C9, C11
1	68nF	Keramikkondensator SMD 0603	C10
2	100nF	Keramikkondensator SMD 0805	C52, C58
11	10uF	Tantalkondensator SMD 293D	C2, C4, C22, C29, C31, C34, C36, C39, C41, C48, C50
2	10uF	Tantalkondensator	C23, C24
2	100uF	Elektrolytkondensator	C25, C26
1	470uF	Elektrolytkondensator	C27
1	220uF	Elektrolytkondensator	C28
Widerstände			
1	3k3Ω	Metallschichtwiderstand SMD 0603	R4
4	50Ω	Metallschichtwiderstand SMD 0603	R1, R2, R5, R6
3	100Ω	Metallschichtwiderstand SMD 0603	R9, R10, R12
1	3k4Ω	Metallschichtwiderstand SMD 0603	R7
2	20kΩ	Metallschichtwiderstand SMD 0603	R15, R16
2	330Ω	Metallschichtwiderstand SMD 0603	R3, R8
ICs			
3	AD797R	OPV	IC3, IC5, IC7
1	AD5293	Potentiometer	IC8
2	AD9833_8MIL	DDS	IC4, IC6
1	CFPS-73	Oszillator	IC2
Induktivitäten			
2	1,2uH	Induktivität SMD 3225	L3, L4
2	100uH	Induktivität SMD 2012	L1, L2
Dioden			
1	5V	Suppressordiode SMD SMBJ	D1

2.7.7 Filterüberlegungen und Diskussion

Die Filter der DDS Signale, Filter 1 und Filter 2, wurden mit AADE Filter Design V4.5 berechnet und in NI Multisim 11 simuliert. Der Filtertyp wurde als Butterworth Filter gewählt. Die Grenzfrequenz wurde für den Sinus mit 110kHz gewählt und für den Dreieck mit 10MHz. Die Schaltungsnachbildung sowie der Kurvenverlauf sind in Abbildung 18 und Abbildung 19 zu sehen.

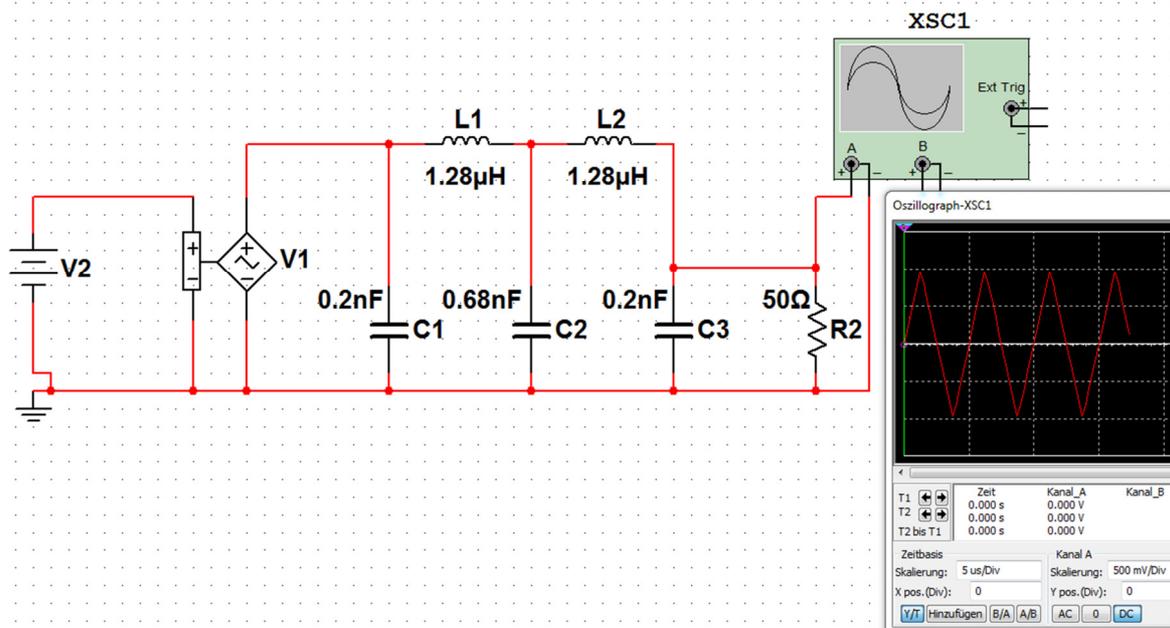


Abbildung 18: Simulation Filter 10MHz in Multisim 11

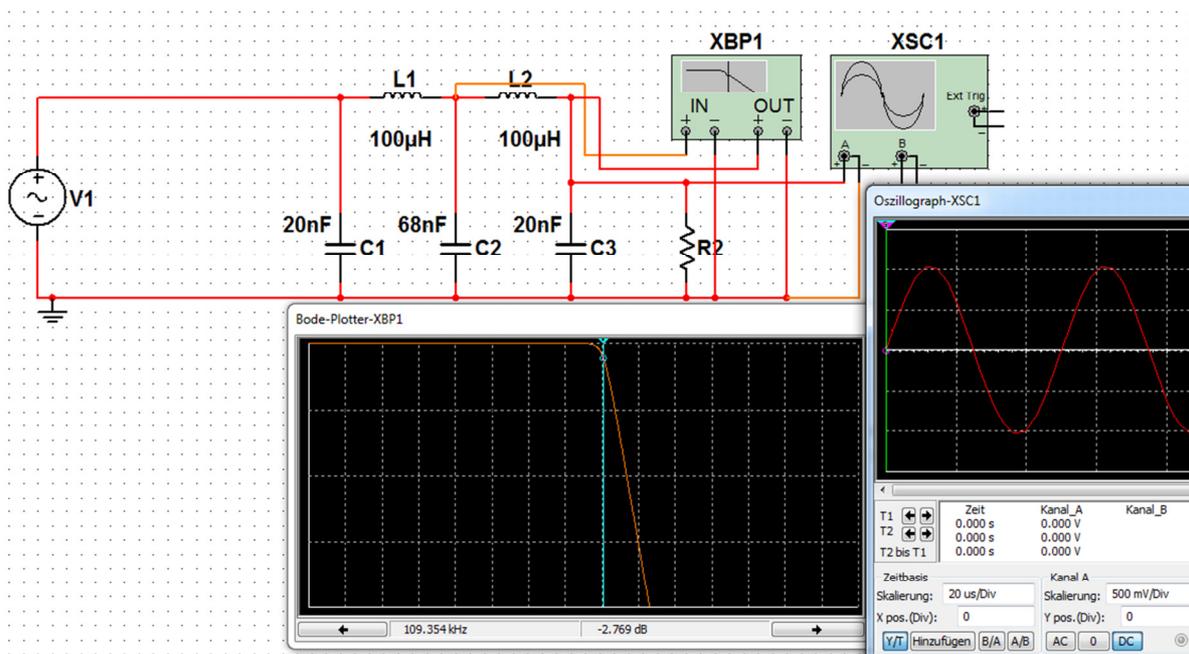


Abbildung 19: Simulation Filter 110kHz in Multisim 11

In Abbildung 18 ist V1 ein spannungsgesteuerter Oszillator, der jedoch in diesem Fall, durch die Gleichstromquelle V2, eine fixe Frequenz ausgibt.

In der fertigen Schaltung funktionierten diese Filter allerdings beide nicht zufriedenstellend. Das Sinussignal war bereits ab 10kHz stark abgeschwächt und das Dreiecksignal wurde verzerrt.

Dies ist, sehr wahrscheinlich, auf ein unzureichendes Layout der Schaltung zurückzuführen. Um eine bessere Signalqualität zu erreichen sollte das Filterdesign geändert werden. Signalbilder der DDS-Signale ohne Filter sind in Abschnitt 2.7.8 zu sehen.

Bei diesem Gerät wurden daher die Filter überbrückt, um die gleiche Amplitude über das Soll-Spektrum zu erhalten. Die diskreten Amplitudenstufen der Ausgangssignale sind aber, durch Verwendung eines 24MHz Oszillators, sehr gering und können sich vom Hintergrundrauschen kaum absetzen.

Weiters ist eine Suppressordiode im Sinussignalzweig, ähnlich wie im Dreieckzweig, sinnvoll, um dort ebenso die Sinuseingangsstufe des PWM-Verstärkers zu schützen. Dies wurde hier, anhand der Annahme, dass das Potentiometer zuverlässig arbeitet, nicht verwirklicht.

Es entstehen beim Ein- und Ausschaltvorgang des Transformators Spannungsspitzen, deren Ursache am Einschaltvorgang einer Induktivität liegt. Direkt nach den Gleichrichtern BR1 und BR2 der Signalplatine wurden deswegen Freilaufdioden eingebaut werden.

In Abbildung 24 ist zu erkennen, dass der Schaltregler des Mikrocontroller-Boards Störungen verursachte, was durch einen 5V Linearregler behoben wurde. Diese Änderung wurde durchgeführt und die Störungen sind minimiert worden. Durch die größere thermische Belastung wurden die Spannungsregler an der Innenseite des Gehäuses befestigt, was zu einer stärkeren Erwärmung des Gerätes führt. Es wurden jedoch keine Lüftungsschlitze angefertigt um eine gute Abschirmung gegenüber Störeinflüssen zu behalten.

Das Analogfilter im Sinuszweig sollte nach dem digitalen Potentiometer platziert werden, da beim Umschalten auf andere Widerstandswerte Spannungsspitzen auftreten können. Dies wurde in diesem Gerät nicht realisiert.

Eine Filterung nach dem Verstärker IC3 wurde nicht in Betracht gezogen, damit das Hochpassfilter R15/C58 nicht beeinflusst wird.

2.7.8 Signalbilder

Als Ergebnis der Signalgenerierung stehen für verschiedene Frequenzen und Signalformen die Abbildung 20-26 zur Verfügung. Alle Bilder wurden im Leerlauf des Transformators aufgenommen. Im Anhang befinden sich FFT-Analysen von Sinus- und Dreieckssignal (Abbildung 61, Abbildung 62).

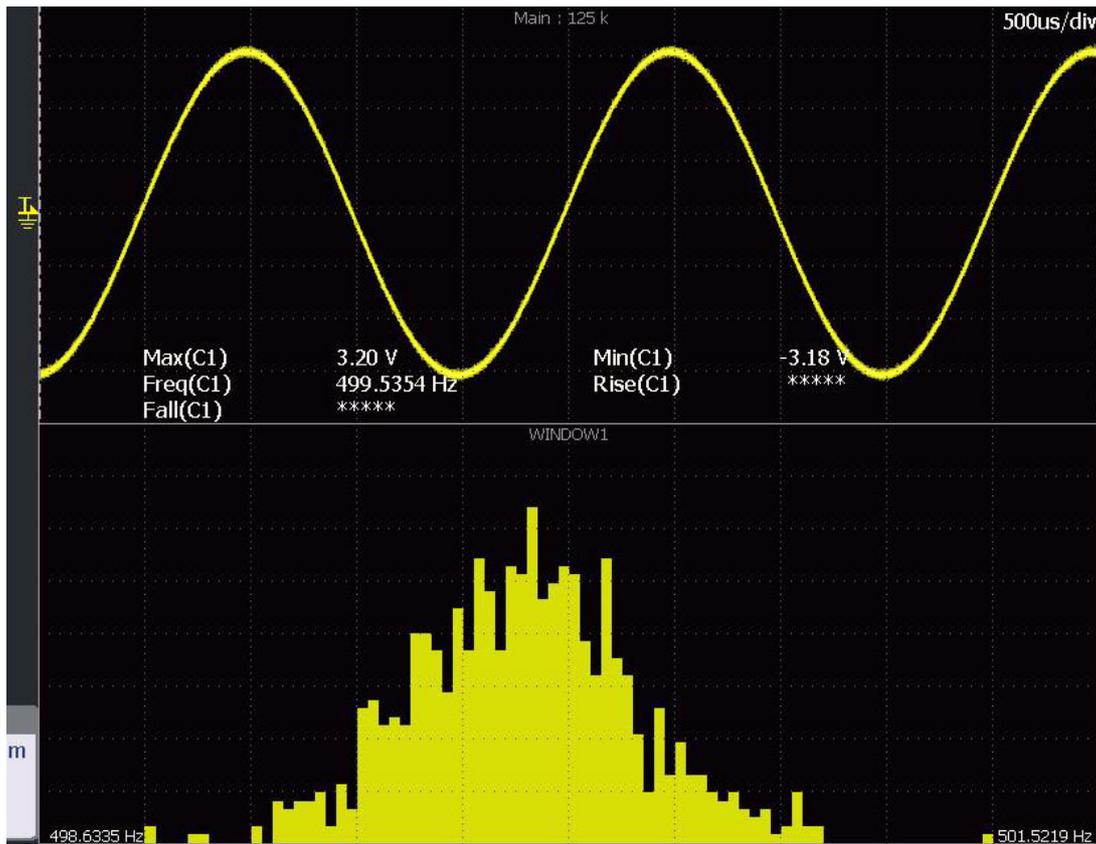


Abbildung 20: Verlauf und Histogramm 500Hz Sinus des Signalgenerators

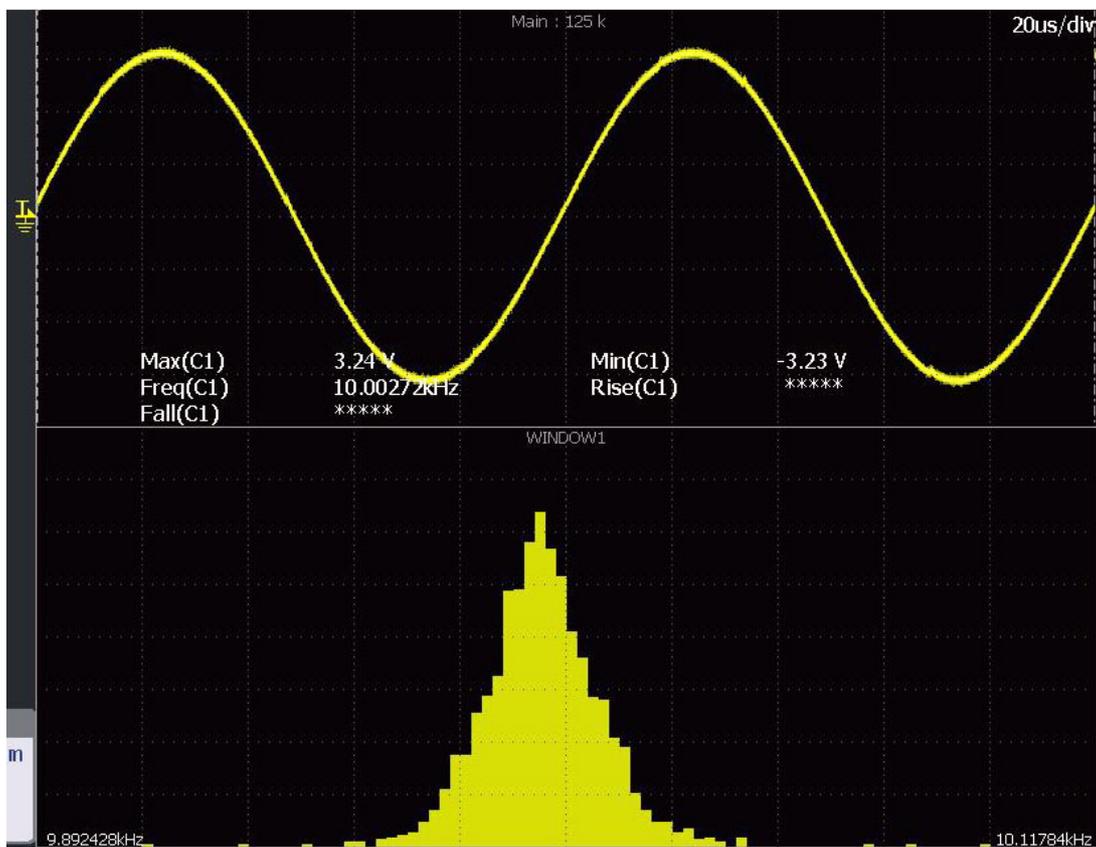


Abbildung 21: Verlauf und Histogramm 10kHz Sinus des Signalgenerators

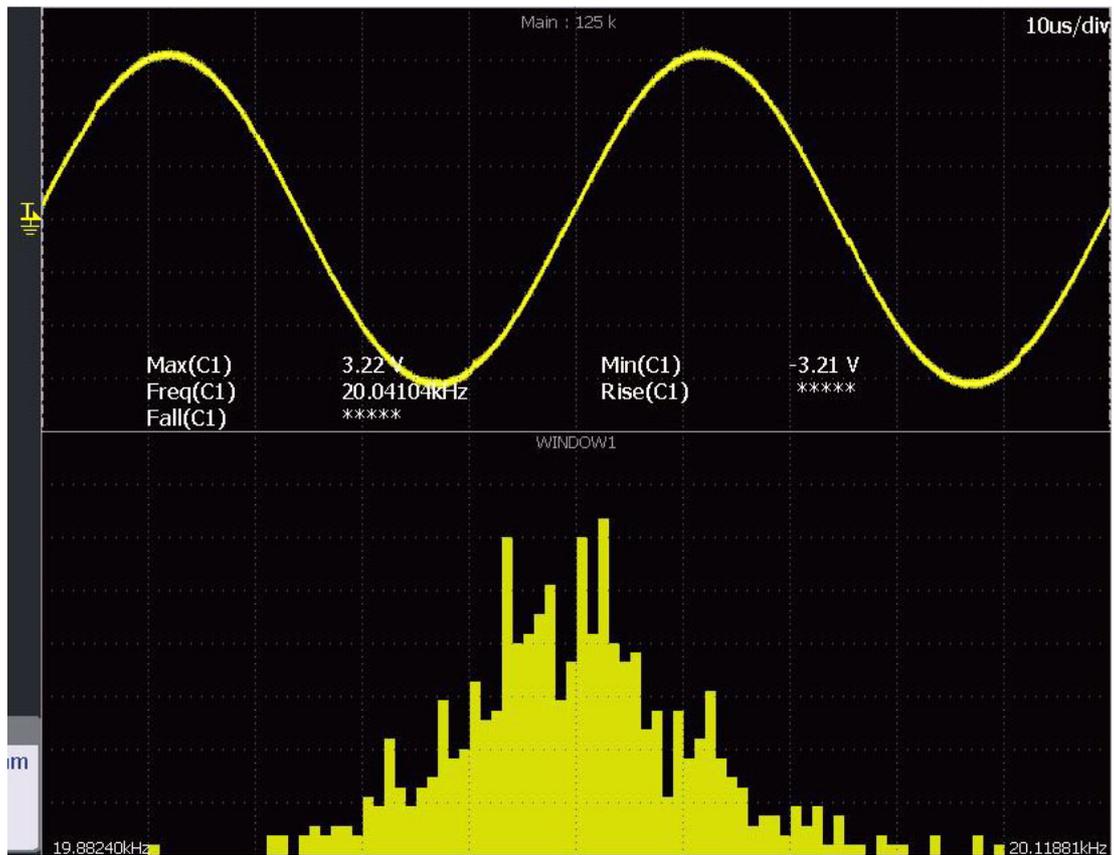


Abbildung 22: Verlauf und Histogramm 20kHz Sinus des Signalgenerators

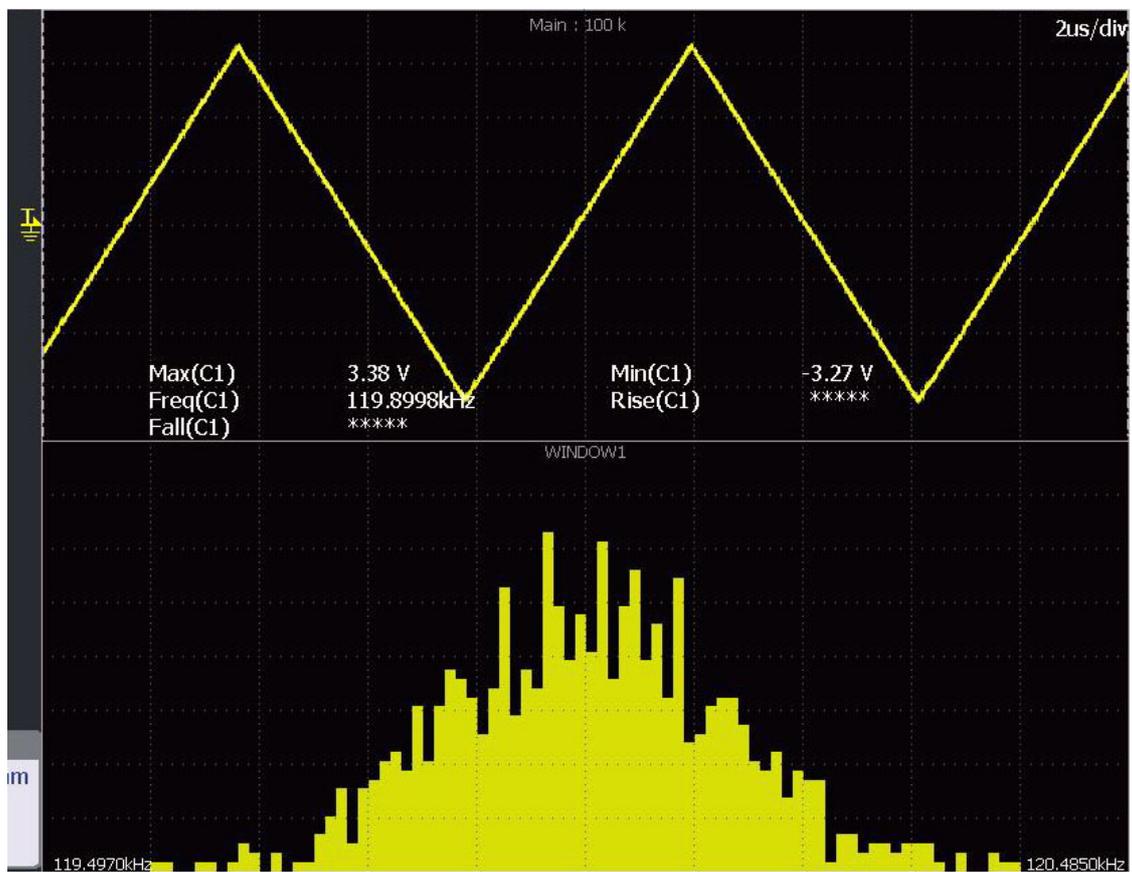


Abbildung 23: Verlauf und Histogramm 120kHz Dreieck des Signalgenerators

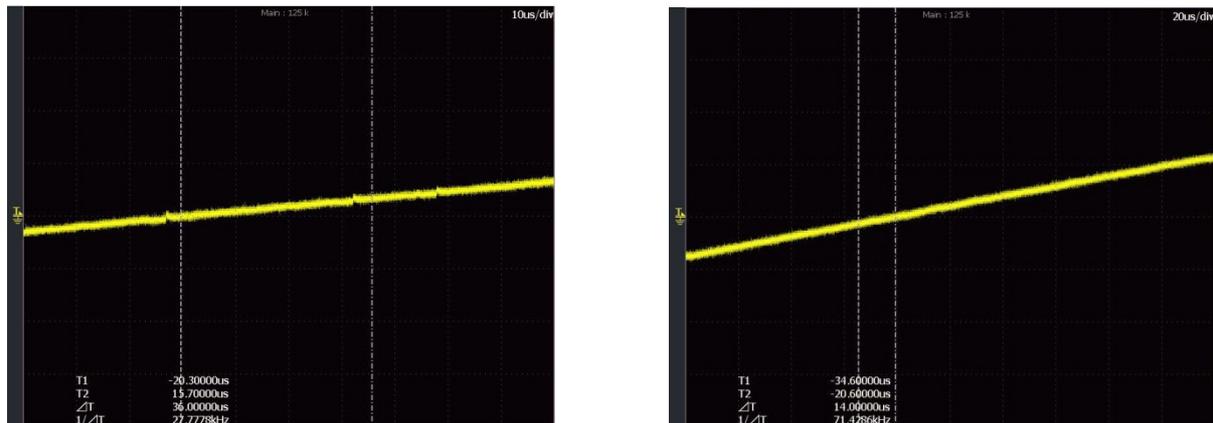


Abbildung 24: Darstellung der Störungen durch den μ C-Schaltregler bei 500Hz Sinus (links mit, rechts ohne Schaltregler)

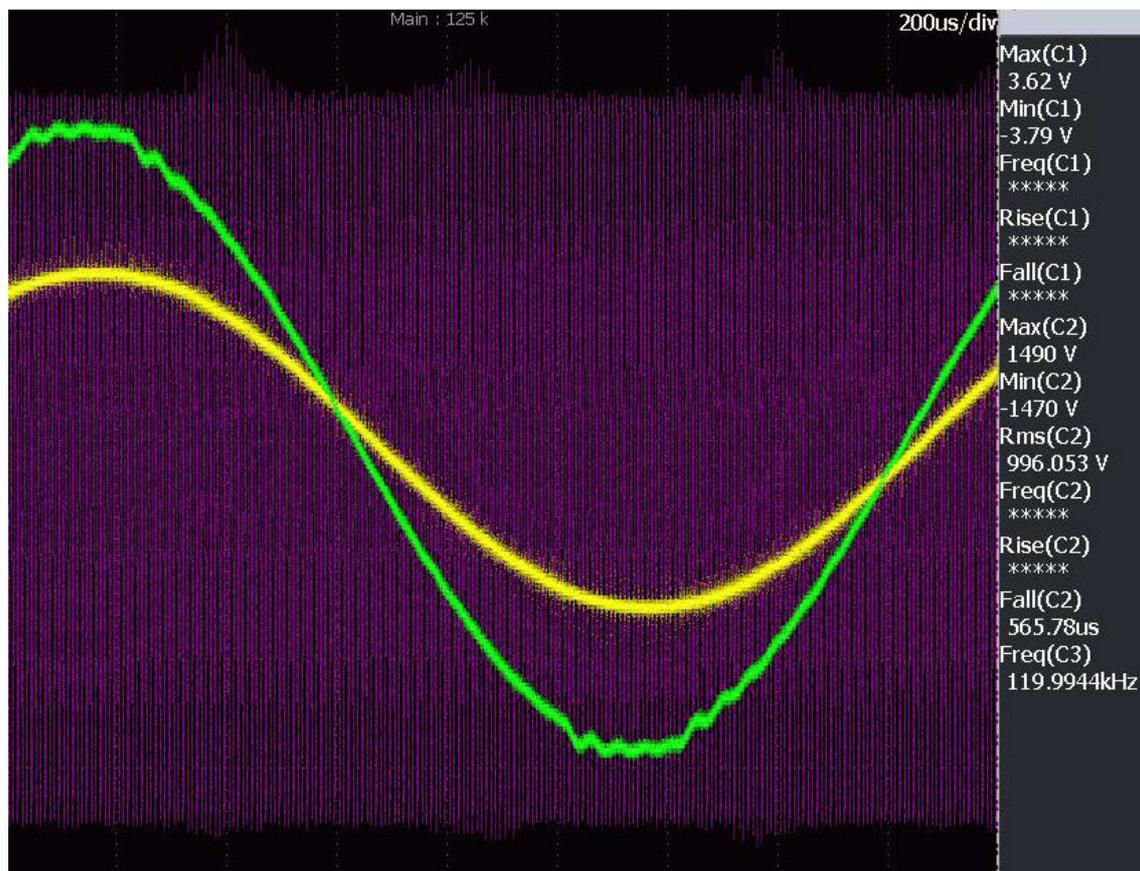


Abbildung 25: Verlauf Gesamtergebnis 1kV RMS 500Hz (CH1 DDS gelb, CH2 U2 Transformator grün, CH3 DDS violett)

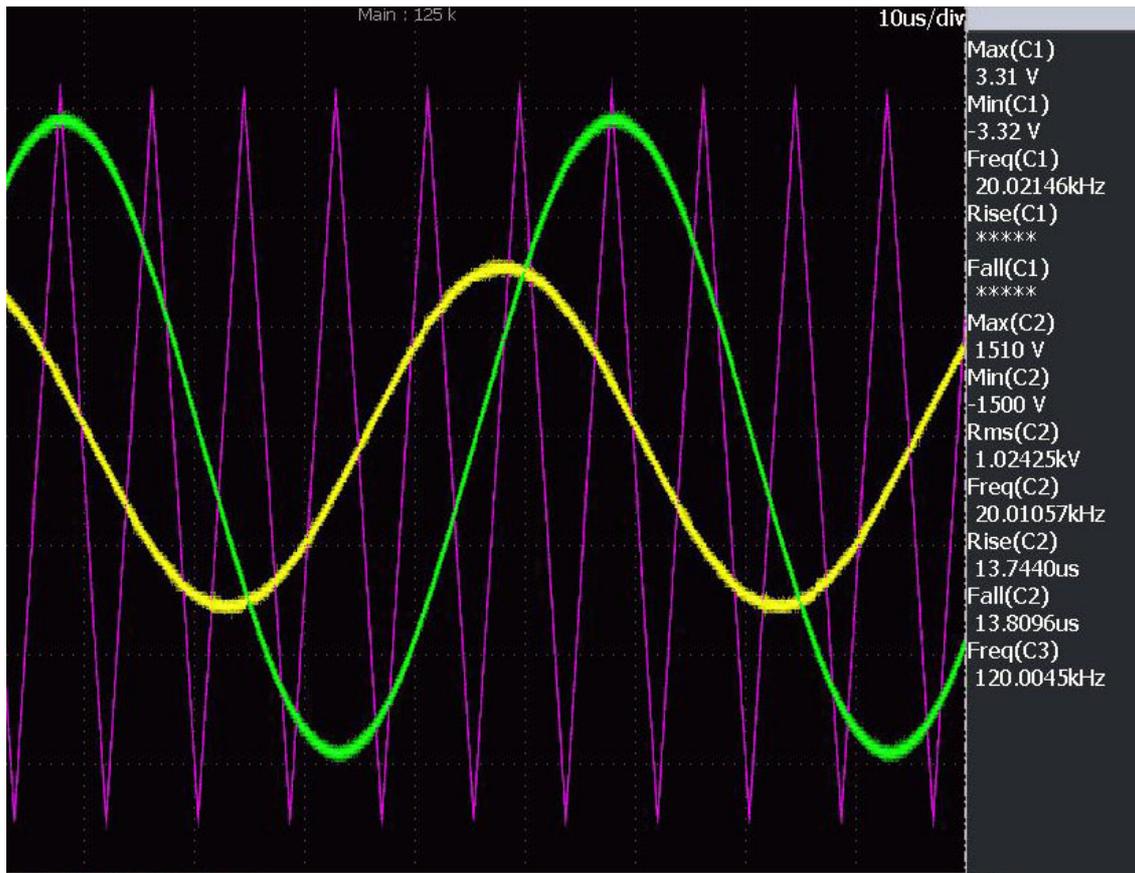


Abbildung 26: Verlauf Gesamtergebnis 1kV RMS 20kHz (CH1 DDS gelb, CH2 U2 Transformator grün, CH3 DDS violett)

Die Ausgangsspannung des Hochspannungstransformators weist im unteren Frequenzbereich zwischen 500Hz und 5kHz Oberschwingungsanteile auf. Diese kommen sehr wahrscheinlich durch die Abtastung des Dreiecksignals zustande. Die Frequenz des Dreiecks sollte noch variiert werden, um ein Optimum an Signalqualität zu erreichen. Im restlichen Frequenzbereich wird der sinusförmige Verlauf der Ausgangsspannung sehr gut erreicht.

3 Messung

3.1 Auswahl der Messmethode

Das Hochspannungs-Hochfrequenz-Prüfgerät ist dafür ausgelegt Prüflinge im Dauerbetrieb mit verschiedenen Frequenzen zwischen 500Hz und 20kHz bei einer Spannungshöhe von bis zu $U_{\text{Eff}} = 10\text{kV}$ zu prüfen.

Um die tatsächliche Spannung am Prüfling abzugreifen, ist eine Messung dieser Hochspannung notwendig. Die Messung wird zur Kontrolle des gewünschten Effektivwertes und zur Überwachung der Spannungsüberhöhung aufgrund von Resonanzerscheinungen benötigt. Sie dient aber nicht zur Auswertung der Kurvenform, da durch den PWM Verstärker Störungen überlagert werden.

Es wurde eine Effektivwertmessung gewählt, die in Abschnitt 3.4 genauer beschrieben ist. Behandelt wurde aber auch eine Messung des Signalverlaufs mit Hilfe eines Gleichrichters, der die gemessene Wechsellspannung an den Analog-Digital-Umsetzer des Mikrocontrollers leitet. Dadurch wurden plötzliche Änderungen der Amplitude schneller registriert werden und die Regelung könnte besser reagieren.

Der PIC32 Prozessor konnte, bei einer Taktrate des peripheren Busses F_{PB} von 80MHz, mit 600kSps (600.000 Samples pro Sekunde) betrieben werden, was einer Aufzeichnung der Datenpunkte alle $1,6\mu\text{s}$ gleichkommt.

Die Analog-Digital-Umsetzung besteht aus 2 Vorgängen, der Abtastzeit T_{AT} und der Konvertierungszeit T_{CV} . Die maximale Konversionsrate ist durch eine Analog-Digital-Umsetzungs-Zeit T_{AD} beschränkt und hängt von der Abtastrate ab.

Zum Konvertieren braucht der ADU 12 T_{AD} Zyklen und zum Abtasten wurden 9 T_{AD} Zyklen gewählt. T_{AD} berechnet sich laut Datenblatt [17] zu

$$T_{\text{AD}} = \frac{1}{\frac{600.000}{12+9}} \text{ s} = \frac{1,67\mu\text{s}}{21} = 79,36 \text{ ns.} \quad (3.1)$$

Um die Parameter ADCS (ADC Clock Divisor) und SAMPC (Abtastzeit) zu erhalten, wird zuerst ADCS aus folgender Formel abgeleitet:

$$T_{\text{AD}} = 2 \cdot (T_{\text{PB}} \cdot (\text{ADCS} + 1)) = 2 \cdot (12,5 \text{ ns} \cdot (\text{ADCS} + 1)) \quad (3.2)$$

$$\text{ADCS} = 2,17 \quad (3.3)$$

Da nur ganzzahlige Werte verwendet werden können, wird der nächstgelegene Wert $ADCS=2$ verwendet.

Bei einer Einweggleichrichtung und einer Signalfrequenz von 20kHz wurden die Werte aus Abbildung 27 aufgenommen.

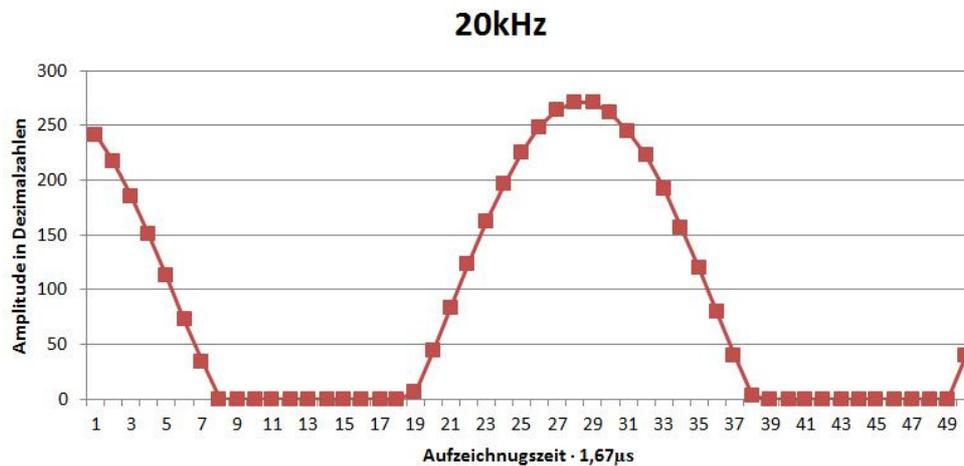


Abbildung 27: Analog-Digital-Umsetzung Sinus 20kHz, Halbschwingung

Aus Zeitgründen konnten jedoch nicht beide Verfahren behandelt werden und es wurde die Effektivwertmessung gewählt.

Für die Messung wäre eine galvanische Trennung zwischen Hochspannungskreis und Messkreis wünschenswert. Zur Diskussion standen die induktive galvanische Trennung und die optische galvanische Trennung.

Da der Frequenzbereich des Prüfgerätes über einige kHz reicht, ist es praktisch schwer möglich einen Eisenkern-Spannungsmesswandler einzusetzen, da dieser das System, durch seine Eigeninduktivität, stark belasten würde und in seiner Übersetzungskennlinie starke Frequenzabhängigkeit aufzeigt.

Die optische Trennung lässt sich auf Wechselgrößen nur bedingt anwenden, da Signalverzerrungen durch die Halbleiterelemente entstehen. Es ist ebenfalls schwierig im Handel Optokoppler zu erhalten, welche eine Spannungsfestigkeit im Bereich 15kV aufweisen. Von einem Eigenbau wurde abgesehen.

Zum Einsatz kommt ein Spannungsteiler der Firma Testec vom Typ TT-HVP 15HF. Dies ist ein Tastkopf, der ein Teilverhältnis von 1:1000 aufweist.

Auf die galvanische Trennung wurde verzichtet.

Dieser Spannungsteiler ist ein ohmsch-kapazitiver-Teiler (Abbildung 28) mit dem Teilungsverhältnis der Hochspannung U zur Eingangsspannung der Messplatine U_2 (U_{ME}).

$$\frac{U}{U_2} = \frac{R_2 || C_2}{R_1 || C_1 + R_2 || C_2} = \frac{1}{1000} \quad (3.4)$$

Die Frequenzunabhängigkeit wird, im Gegensatz zum rein ohmschen Teiler, dadurch erreicht, dass die Erdkapazitäten der Widerstände durch definierte Kapazitäten erweitert werden.

Die Abgleichbedingung für ein frequenzunabhängiges Teilverhältnis lautet

$$R_1 \cdot C_1 = R_2 \cdot C_2 . \quad (3.5)$$

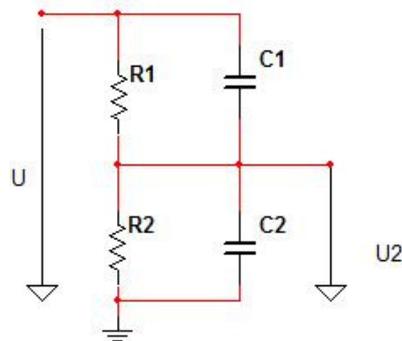


Abbildung 28: kompensierter Spannungsteiler

Der Teiler ist ausgelegt für Oszilloskope mit einem Eingangswiderstand von $1 \text{ M}\Omega$ ($\pm 1 \%$) und einer Eingangskapazität zwischen 15 und 30 pF .

3.2 Schaltplan Messplatine

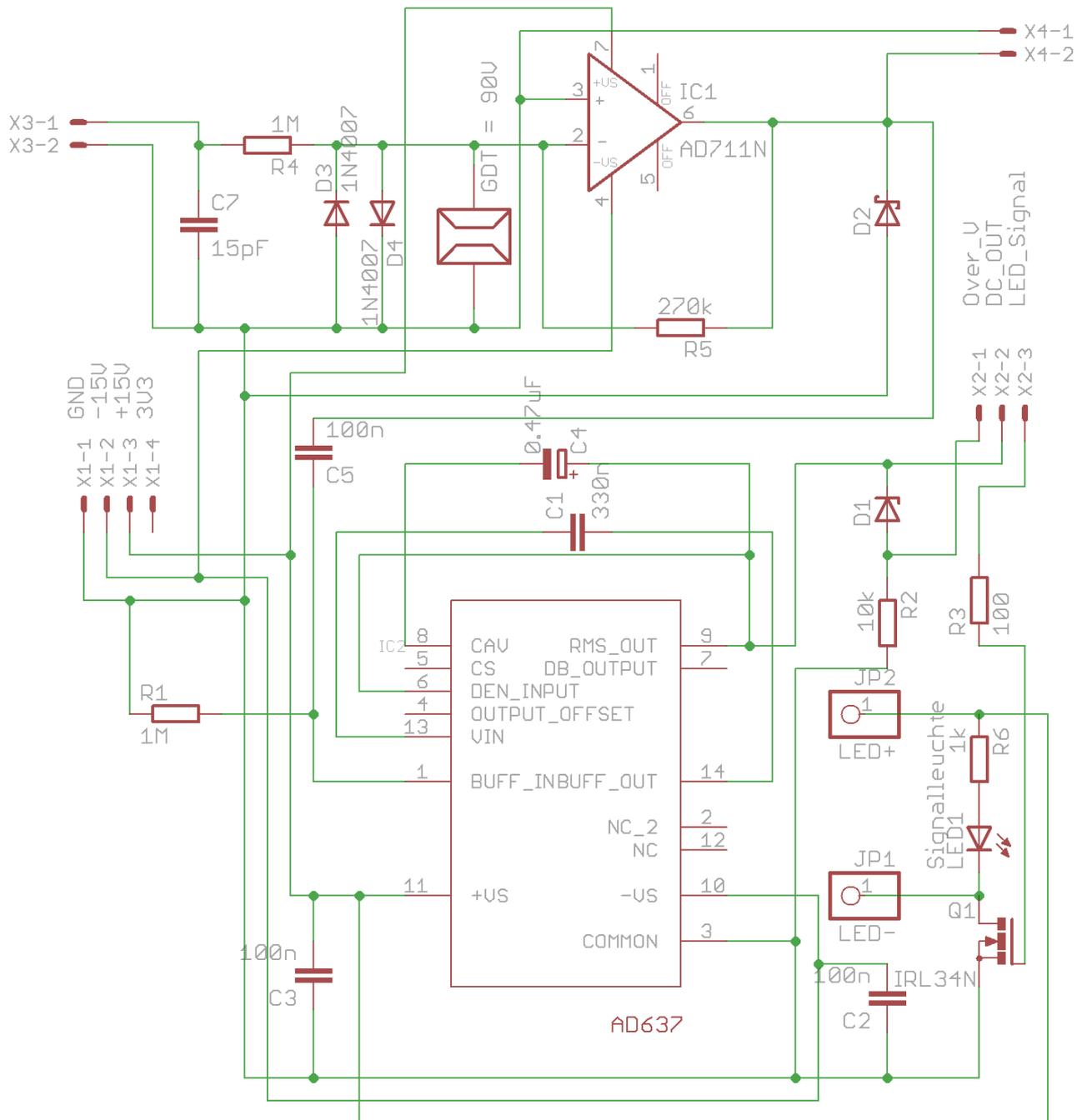


Abbildung 29: Schaltplan Messplatine

3.3 Beschreibung Messplatine

Der Hochspannungstastkopf ist mit der Sekundärseite des Hochspannungstransformators gegen Masse verbunden. Über den Stecker X3 für den BNC-Anschluss wird das geteilte Signal des Tastkopfs an die Eingangsstufe der Messplatine gelegt, welche aus einer invertierenden Schaltung des Operationsverstärkers vom Typ AD711 besteht.

Die Stromversorgung erfolgt über den Platinenstecker X1 mit +15V, -15V, GND und 3,3V. Zur Kommunikation mit dem Mikrocontroller ist die Steckverbindung X2 vorgesehen.

Da der Tastkopf auf ein Oszilloskop mit der Eingangsimpedanz $R_E = 1\text{M}\Omega$ und $C_E = 15\text{-}30\text{pF}$ abgestimmt werden kann, wurden die Werte $R_4 = 1\text{M}\Omega$ und $R_7 = 15\text{pF}$ für die Eingangsstufe gewählt.

Die Verstärkung A_M von IC1 wurde mit -0,270 gewählt.

$$A_M = -\frac{R_5}{R_4} = -\frac{270\text{k}\Omega}{1\text{M}\Omega} = -0,27 \quad (3.6)$$

Dieser Wert ergibt sich aus der maximal messbaren Spannung U_{MESS} am ADC (Analog Digital Umsetzer) der Mikrocontrollers von 3,3V.

Bei einem Sicherheitsfaktor von 20% kann ein Effektivwert von 12,2kV gemessen werden, was mit dem 1:1000 Tastkopf eine Eingangsspannung U_{ME} des Verstärkers von 12,2V ergibt.

$$A_M = -\frac{U_{\text{Mess}}}{U_{\text{ME}}} = -\frac{3.3\text{V}}{12,2\text{V}} = -0,27 \quad (3.7)$$

Nachfolgend ist eine Schaltung zum Schutz vor Überspannungen mit einer Suppressordiode D2 realisiert. Die Suppressordiode hält den Wert am Ausgang des Operationsverstärkers bei einer Spannung U_{SD} von 6,8V, um noch einen Effektivwert von 4,8V messen zu können.

$$U_{\text{SD}} = \frac{6,8\text{V}}{\sqrt{2}} = 4,8\text{V} \quad (3.8)$$

Am virtuellen Nullpunkt des Operationsverstärkers IC1 befinden sich 2 antiparallele Dioden D3 und D4, die bei Spannungen über der Betriebsspannung des Operationsverstärkers abwechseln leitend werden. Sicherheitshalber wurde noch ein Gasableiter mit einer Zündspannung von 90V parallel zu den Dioden geschaltet.

Zur Auskopplung der Spannung nach dem invertierenden Verstärker IC1, dient der Anschluss X4, der an einem BNC-Anschluss am Gehäuse angeschlossen ist und für die Messung durch ein Oszilloskop vorgesehen ist.

Die Wechselspannung U_{IC1} geht über den Hochpass aus C5 und R1, der zur AC Kopplung mit einer Grenzfrequenz von 1,6Hz dient, an den RMS-IC (Root Mean Square, Effektivwert) des Typs AD637 und wird als Effektivwert U_{Mess} an den Mikrocontroller weitergegeben. Das Messprinzip und die Beschaltung des Effektivwertbilders werden in Abschnitt 3.4 genauer beschrieben.

Die Zenerdiode D1 bildet den Schutz des ADC-Eingangs und wird ab 2,7V leitend, wodurch am Widerstand R2 ein Spannungsabfall U_{R2} auftritt, welcher an einen Interrupteingang des Mikrocontrollers geschaltet ist und die Vorgabe der Signale abbricht.

Der Betrieb wird über die LED1 mit dem Vorwiderstand R6 bzw. über eine optional ansteckbare Signalleuchte über die Stifte JP1 und JP2 signalisiert. Die externe Signalleuchte muss für eine Betriebsspannung von 15V ausgelegt sein.

Der MOS-FET Q1 ist ein Logik-Level-FET, welcher direkt mit 3,3V angesteuert werden kann. Zur Ladestrombegrenzung ist ein Widerstand R3 vorgesehen.

3.4 Effektivwertmessung

Der Effektivwert ist der quadratische Mittelwert einer Spannung V_{IN} . Praktisch bedeutet das, dass der Effektivwert einer Wechselgröße die gleiche Erwärmung einer Last aufweist wie eine Gleichgröße gleicher Amplitude [18].

$$U_{Eff} = \sqrt{\overline{V_{IN}^2(t)}} = \frac{\overline{V_{IN}^2}}{V_{OUT}} \quad (3.9)$$

Eine Temperaturmessung einer Probelast ist mit integrierten Schaltkreisen nicht einfach, da die Proben temperatur mit einer Referenztemperatur verglichen werden muss. Dies erfordert hohe Genauigkeiten und Umgebungstemperaturänderungen verfälschen das Ergebnis.

Daher wird in der Messtechnik oft die „echte Effektivwertmessung“ (True RMS Conversion) mit Hilfe folgender Elemente durchgeführt [18]:

- Vollweggleichrichter

$$V_{GR} = |V_{IN}| \quad (3.10)$$

- Quadrierer und Logarithmierer

$$V_Q = \log V_{GR}^2 = \log |V_{IN}|^2 \quad (3.11)$$

- Dividierer (Log Subtrahierer)

$$V_{LS} = \log \frac{|V_{IN}|^2}{V_{OUT}} \quad (3.12)$$

- Delogarithmierer

$$V_{DL} = \frac{|V_{IN}|^2}{V_{OUT}} \quad (3.13)$$

- Tiefpass Filter

$$V_{OUT} = \frac{|V_{IN}|^2}{V_{OUT}} \quad (3.14)$$

Diese Schritte finden alle im RMS-IC AD637, IC2, statt (Abbildung 30).

Am Ausgang des RMS-ICs ist das Signal V_{OUT} abzugreifen, das dem Effektivwert von V_{IN} entspricht.

Mit dem externen Kondensator $C_4 = 0,47\mu\text{F}$ kann die Mittelungsdauer des Tiefpassfilters eingestellt werden. Das Tiefpassfilter des AD637 ist in Abbildung 31 dargestellt.

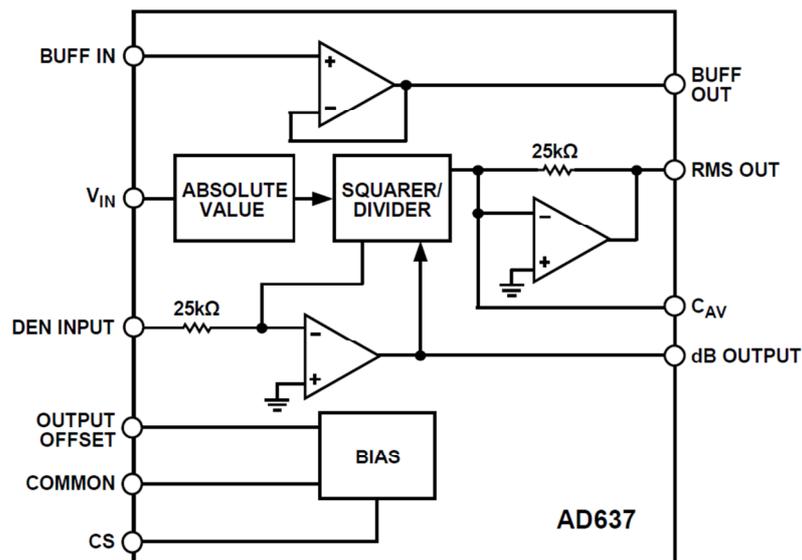


Abbildung 30: Blockschaltbild AD637 [19]

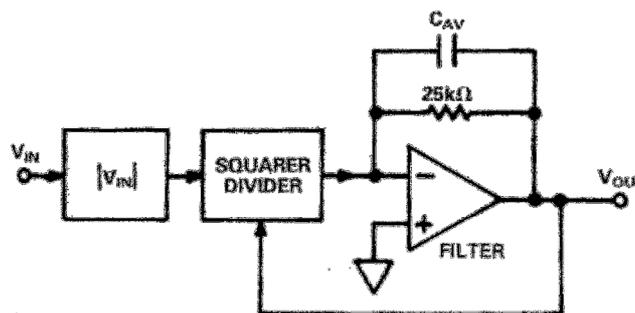


Abbildung 31: Tiefpassfilter AD637 [18]

Die Zeitkonstante τ des Filters ist gegeben durch [19]

$$\tau = 25k\Omega \cdot C_{AV} = 25k\Omega \cdot 0,47\mu F = 0,01175s . \quad (3.15)$$

Der DC-Fehler des RMS-Signals berechnet sich, laut Datenblatt [19] , mit

$$DC_{ERROR} = \frac{1}{0,16+(6,4 \cdot \tau^2 \cdot F^2)} \quad \text{in \% der Messung.} \quad (3.16)$$

F ... Frequenz des Eingangssignals

Bei den Frequenzen 500Hz und 20kHz ergeben sich also folgende Fehler:

$$DC_{ERROR}(500Hz) = \frac{1}{0,16+(6,4 \cdot 0,025^2 \cdot 500^2)} = 0,0045 \%V_{OUT} \quad (3.17)$$

$$DC_{ERROR}(20kHz) = \frac{1}{0,16+(6,4 \cdot 0,025^2 \cdot 20000^2)} = 2,8 \cdot 10^{-6} \%V_{OUT} . \quad (3.18)$$

Bei Änderungen des Effektivwertes wird die sogenannte „Settling Time“ angegeben [19] . Sie gibt an wie lange es dauert bis das Messergebnis innerhalb von 1% der Änderung liegt.

Bei steigenden RMS Amplituden berechnet sich die Einstellzeit t_s mit

$$t_s = 2,3 \cdot \left(\frac{0,025s}{\mu F} \cdot C_{AV} \right) s = 2,3 \cdot 0,025 \cdot 0,47 s = 27ms . \quad (3.19)$$

Fallende Amplituden bezeichnet die Zeit t_f

$$t_f = 4,6 \cdot \left(\frac{0,025s}{\mu F} \cdot C_{AV} \right) s = 4,6 \cdot 0,025 \cdot 0,47 s = 54ms . \quad (3.20)$$

Für die Regelung ist also eine Abtastzeit von mindestens 54ms zu wählen, um innerhalb von 1% einer Änderung der Amplitude zu bleiben.

3.5 Layout Messplatine

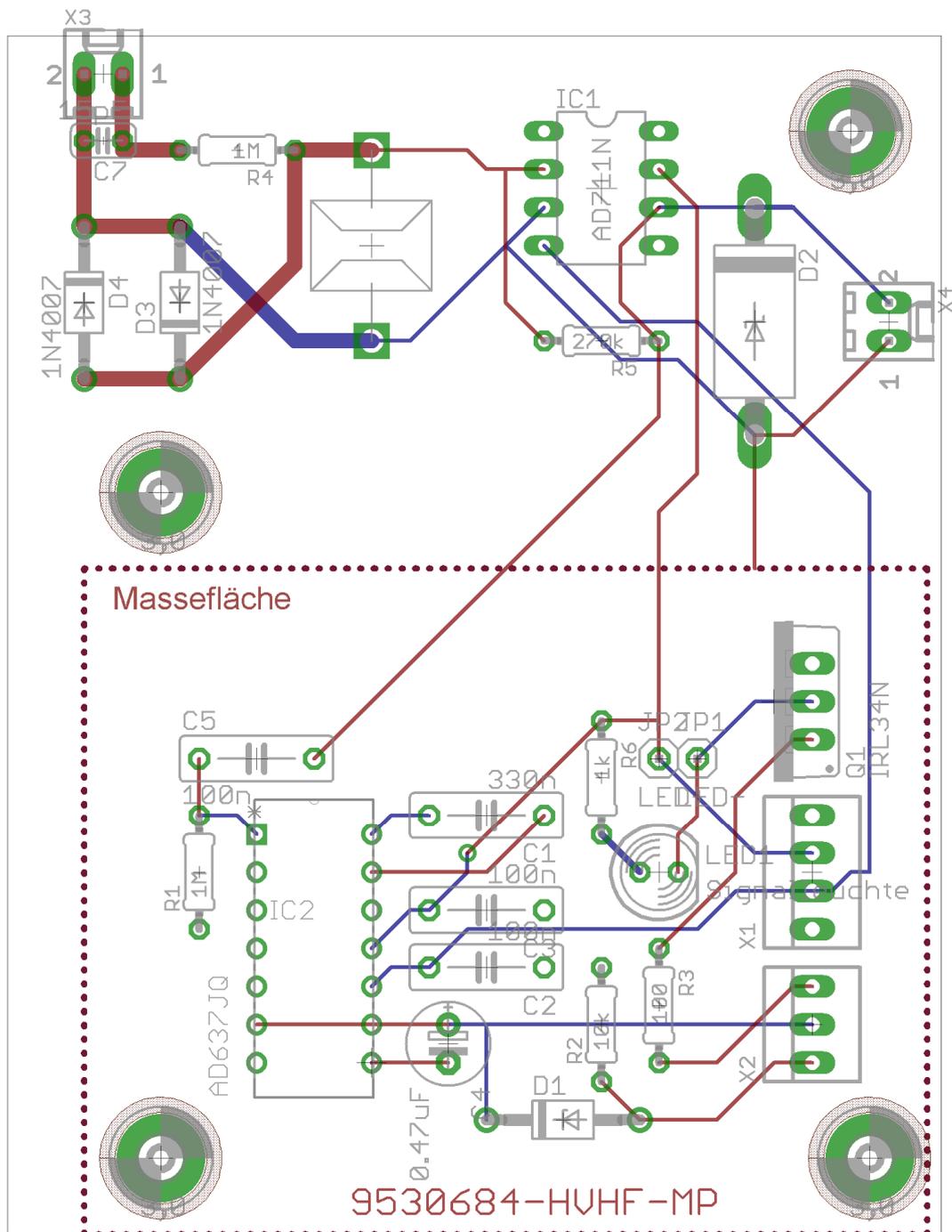


Abbildung 32: Layout Messplatine

3.6 Stückliste Messplatine

Tabelle 8: Stückliste Messplatine

Menge	Bauteilwert	Typ	Kennzeichnung
Steckverbindungen			
1		Platinenverbinder	X1
1		Platinenverbinder	X2
1		Platinenverbinder	X3, X4
1	LED+	1x Stift	JP2
1	LED-	1x Stift	JP1
Kondensatoren			
1	15pF	Keramikkondensator	C7
1	330nF	Polyester Film Kondensator	C1
3	100nF	Polyester Film Kondensator	C2, C3, C5
1	0.47uF	Elektrolytkondensator	C4
Widerstände			
1	10kΩ	Kohleschichtwiderstand	R2
1	100Ω	Kohleschichtwiderstand	R3
1	1kΩ	Kohleschichtwiderstand	R6
1	270kΩ	Kohleschichtwiderstand	R5
2	1M	Kohleschichtwiderstand	R1, R4
ICs			
1	AD637JQ	RMS	IC2
1	AD711N	OPV	IC1
1	IRL34N	MOSFET	Q1
Dioden/Gasableiter			
1	2,7V	Zener	D1
1	6,8V Suppressor	Suppressor	D2
2	1N4007	Diode	D3, D4
1	Signalleuchte	LED5MM	LED1
1	GDT 90V	Gasableiter	GDT

3.7 Ergebnisse und Diskussion

Um die Genauigkeit der Messung zu ermitteln, wurde der Ausgang des DDS-Sinusgenerators direkt mit dem Eingang der Messplatine verbunden. Die Amplitude betrug hierbei $\pm 2,46V$.

Der Kanal2 (grün) wurde am Oszilloskop mit einem 1:1000 Teiler eingestellt und misst direkt die Ausgangsspannung des Sinusgenerators, Kanal 3 (violett) stellt die Spannung nach dem invertierenden Verstärker IC1 dar und Kanal 1 (gelb) zeigt den ermittelten Effektivwert nach IC2 an (Abbildung 33).

Bei Verwendung des Faktors $A_M = -0.27$ sollte sich ein Effektivwert von

$$U_{Mess} = 1,7428 V \cdot 0,27 = 0,4706 V \quad (3.21)$$

ergeben.

Das Ergebnis der Messung stimmt im Amplitudenbereich der Eingangsspannung von über $\pm 1V$ sehr gut überein und liegt unter 1% Abweichung. Unterhalb von $\pm 1V$ nehmen jedoch die Störungen und die Messabweichung zu. Bei 10% der Amplitude liegt die Messabweichung nach der Analog-Digital Umsetzung bei 5%.

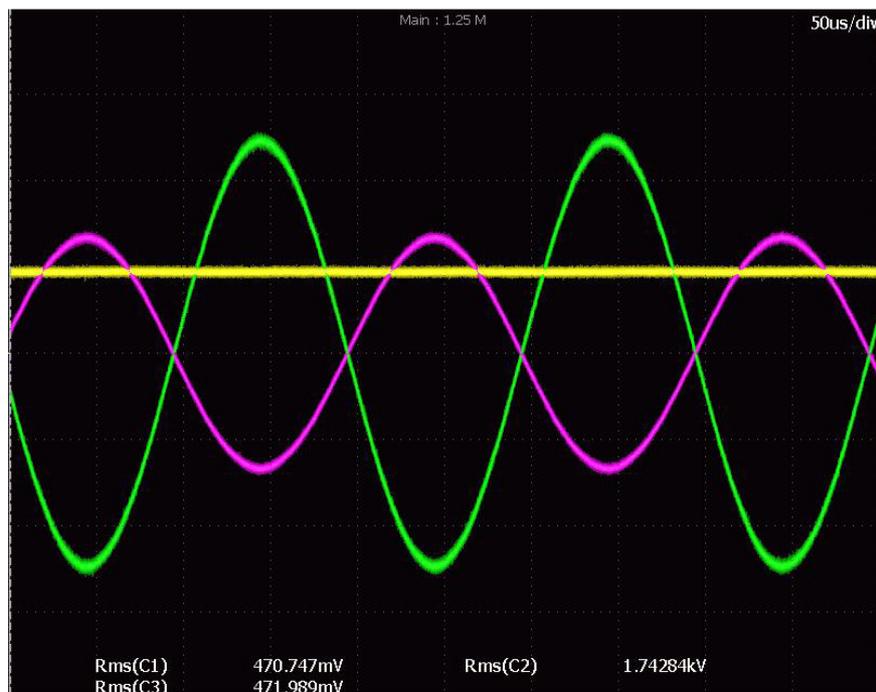


Abbildung 33: Darstellung der Spannungsamplituden bei der Messung.

Um den Schutz des Mikrocontrollers vor Überspannung zu testen wurde eine Amplitude vorgegeben, die die maximale Eingangsspannung des ADC erreicht. Dabei wird die Zenerdiode D1 leitend und dies bewirkt einen Spannungsabfall an R2, welcher den Komparator des Interrupteingangs aussteuert (Abbildung 34).

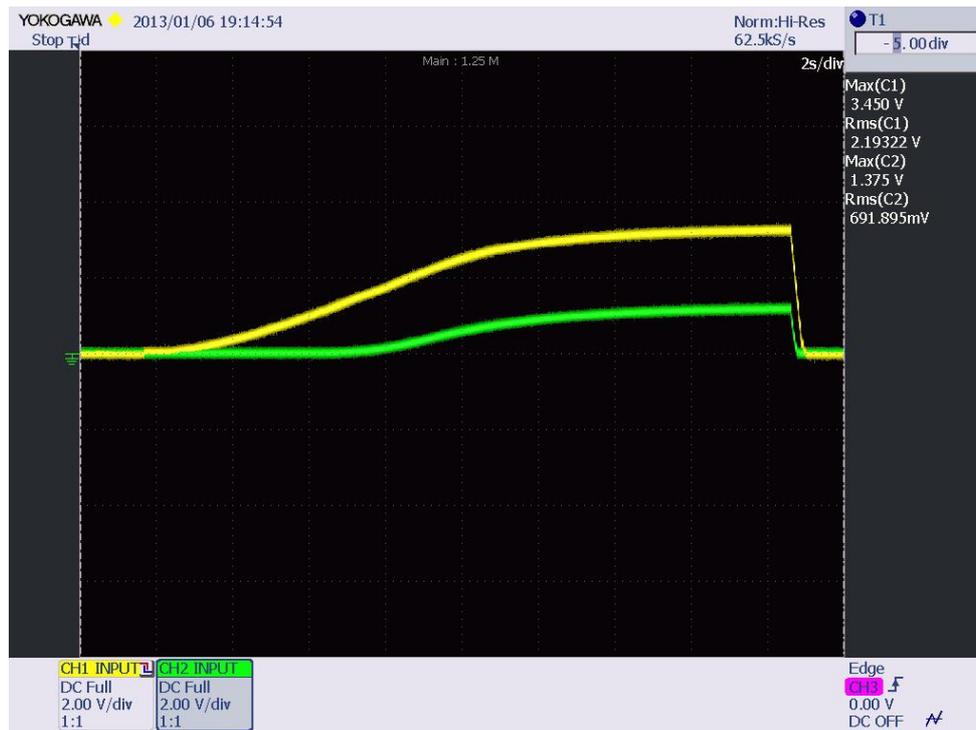


Abbildung 34: Test Mikrocontrollerschutz (gelb: gemessener Effektivwert, grün: Diodenspannung)

4 Regelung

4.1 Prinzip der Regelung

Durch die unbekannte Prüflingskapazität, welche an das Prüfgerät angeschlossen werden kann, kommt es im Nutzfrequenzbereich, in Kombination mit dem Transformator, zu einer variablen Resonanzstelle. Diese ist bei verschiedenen Kapazitäten nicht vorhersagbar und muss durch die Messung erfasst werden.

Das Blockschaltbild der Regelung ist in Abbildung 35 veranschaulicht.

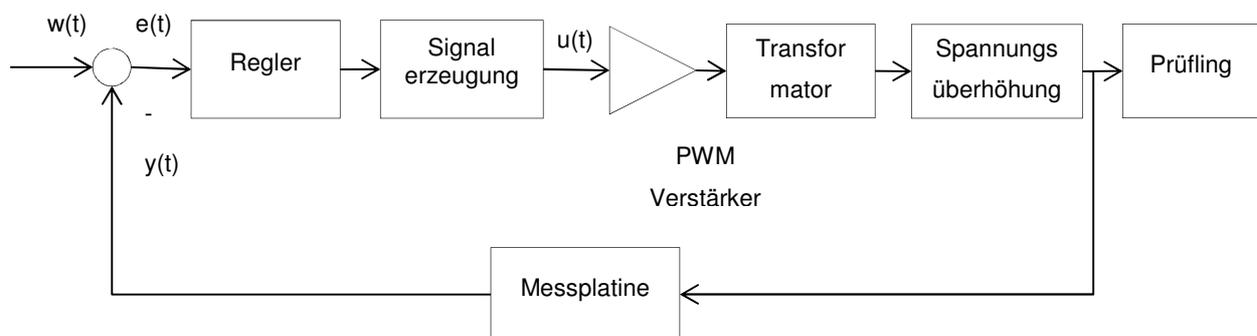


Abbildung 35: Blockschaltbild Regelung nach [20]

$w(t)$ Führungsgröße

$e(t)$ Regeldifferenz

$u(t)$ Stellgröße

$y(t)$ Regelgröße

In dieser Arbeit wurde die Regelung komplett digital mittels eines Software-PID-Reglers gelöst. Die Parameter K_P (Proportionalteil), K_I (Integralteil) und K_D (Differentialteil) werden zusammen mit der Regelabweichung $e(t)$ durch folgende Gleichungen beschrieben [20] :

$$e(t) = w(t) - y(t) \quad (4.1)$$

$$u1(t) = K_P \cdot e(t) \quad (4.2)$$

$$u2(t) = K_I \cdot \int_0^t e(t) dt \quad (4.3)$$

$$u3(t) = K_D \frac{de(t)}{dt} \quad (4.4)$$

$$u(t) = u1(t) + u2(t) + u3(t). \quad (4.5)$$

Der diskrete digitale Regler wird als Kombination der Parameter K_p , K_I und K_D gebildet.

Dabei wird die zeitkontinuierliche Größe $e(t)$ durch die zeitdiskrete Größe e_k beschrieben. Die aktuelle Abweichung entspricht e_k und e_{k-1} der vorangegangenen Regelabweichung.

T_A entspricht der Abtastzeit.

$$e_G = e_G + e_k \quad (4.6)$$

$$u_k = K_P \cdot e_k + K_I \cdot T_A \cdot e_G + \frac{K_D}{T_A} \cdot (e_k - e_{k-1}) \quad (4.7)$$

4.2 Simulation und Werteabschätzung

Der gemessene Effektivwert wird digitalisiert und danach in einem Regelungsalgorithmus verarbeitet, um die Stellung des digitalen Potentiometers zu setzen.

Ein Problem das die digitale Regelung mit sich bringt, ist die nicht vermeidbare Totzeit in der keine Regelung stattfindet.

Wie in Abschnitt 3.4 beschrieben benötigt die Effektivwertmessung Zeit, um eine gewisse Genauigkeit zu erreichen. Diese Regelungsabtastzeit T_{RG} wurde laut (3.20) mit 54ms gewählt.

Um die Spannungsüberhöhung abzuschätzen, wurde das Ersatzschaltbild eines Transformators betrachtet.

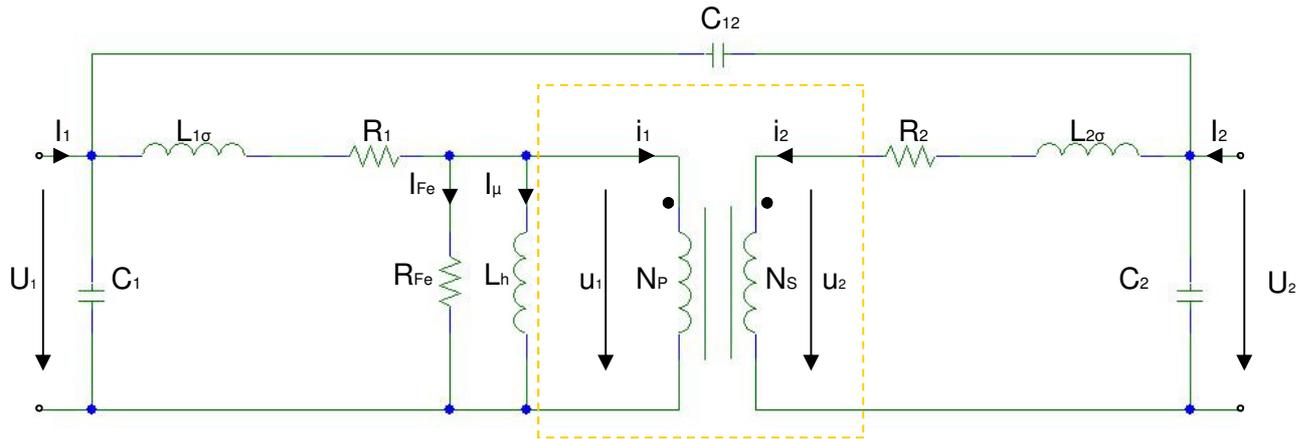


Abbildung 36: Ersatzschaltbild Transformator [2]

Stark vereinfacht wurde der Transformator idealisiert durch einen Serienresonanzkreis mit einer Spule L, einem Kondensator C und einem Widerstand R (Abbildung 37) dargestellt. Die Induktivität L, die Kapazität C und der Widerstand R setzen sich hierbei aus den auf die Primärseite bezogenen Primär- und Sekundärelementen zusammen.

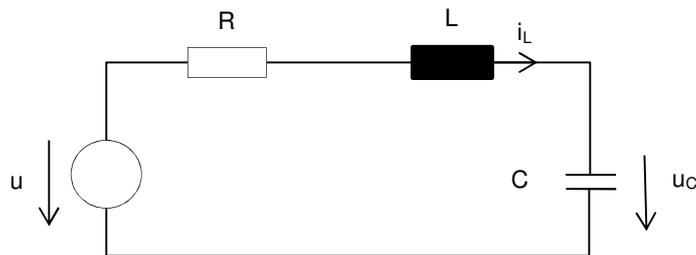


Abbildung 37: Ersatzschaltbild Resonanzkreis

Die Differentialgleichung für dieses System ergibt sich aus:

$$i_L(t) = C \cdot \frac{du_C(t)}{dt} \quad (4.8)$$

$$u_R(t) = R \cdot i_L(t) = R \cdot C \cdot \frac{du_C(t)}{dt} \quad (4.9)$$

$$u(t) = L \cdot \frac{di_L(t)}{dt} + u_C(t) + u_R(t) = LC \cdot \frac{d^2u_C(t)}{dt^2} + R \cdot C \cdot \frac{du_C(t)}{dt} + u_C(t) \quad (4.10)$$

$$\frac{d^2u_C(t)}{dt^2} + \frac{R}{L} \cdot \frac{du_C(t)}{dt} + \frac{1}{LC} \cdot u_C(t) = \frac{1}{LC} \cdot u(t) \quad (4.11)$$

Die Resonanzfrequenz eines RLC-Serienkreises errechnet sich aus dem komplexen Widerstand des Kreises.

$$|Z| = \sqrt{R^2 + \left(\omega L - \frac{1}{\omega C}\right)^2} . \quad (4.12)$$

Falls $\omega L - \frac{1}{\omega C} = 0$ wird, ist der Widerstand rein reell und es tritt Resonanz auf, da die Phasenverschiebung zwischen C und L genau 180° beträgt. Der Strom wird in diesem Fall nur durch den ohmschen Widerstand R beschränkt.

Die Kreisfrequenz bei Resonanz ist demnach

$$\omega_r = \frac{1}{\sqrt{L \cdot C}} . \quad (4.13)$$

Zur Darstellung des Verlaufs der Spannungsüberhöhung wurde in Multisim 11 eine Schaltung mit den Werten des Transformators modelliert (Abbildung 38).

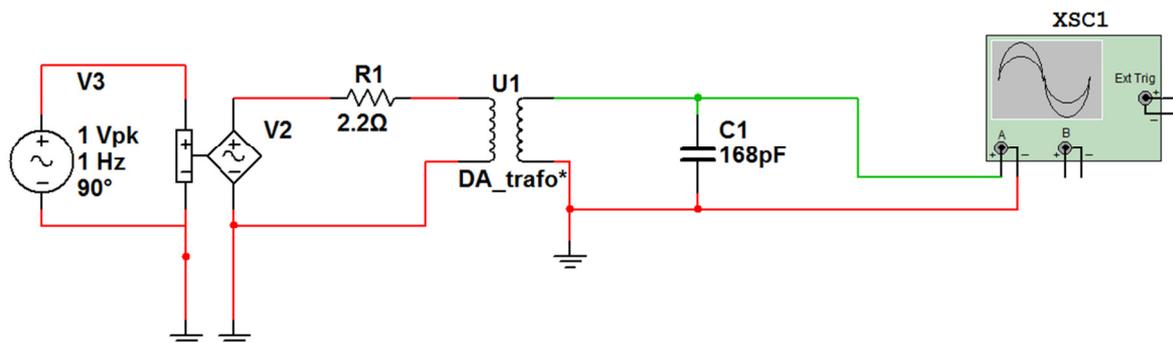


Abbildung 38: Schaltungssimulation in Multisim 11

Wobei die Werte für U1 aus [2] übernommen wurden. Diese bestehen aus N1, N2, Rw1, Rw2, L_{1σ} und L_{2σ}. Die Spannung V2 betrug 540V. V2 ist ein spannungsgesteuerter Oszillator, der einen, durch V3 gegebenen, Frequenzsweep von 500Hz bis 20kHz durchläuft.

$$Rw1 = 0,0436\Omega$$

$$Rw2 = 46,345\Omega$$

$$L_{1\sigma} = 147,67\mu\text{H}$$

$$L_{2\sigma} = 0,1377\text{H}$$

$$C1 = 168\text{pF}$$

$$N1 = 52$$

$$N2 = 1415$$

gewählt worden. C1 wurde so gewählt, um die Resonanzstelle innerhalb des Nutzbereiches darzustellen.

Der Tastkopf ist durch

$R1 = 99,9M\Omega$; $R2 = 111k\Omega$; $C3 = 1pF$; $C2 = 900pF$

gegeben.

In Abbildung 39 ist der Verlauf der Spannungsüberhöhung bei $C1=168pF$ dargestellt.

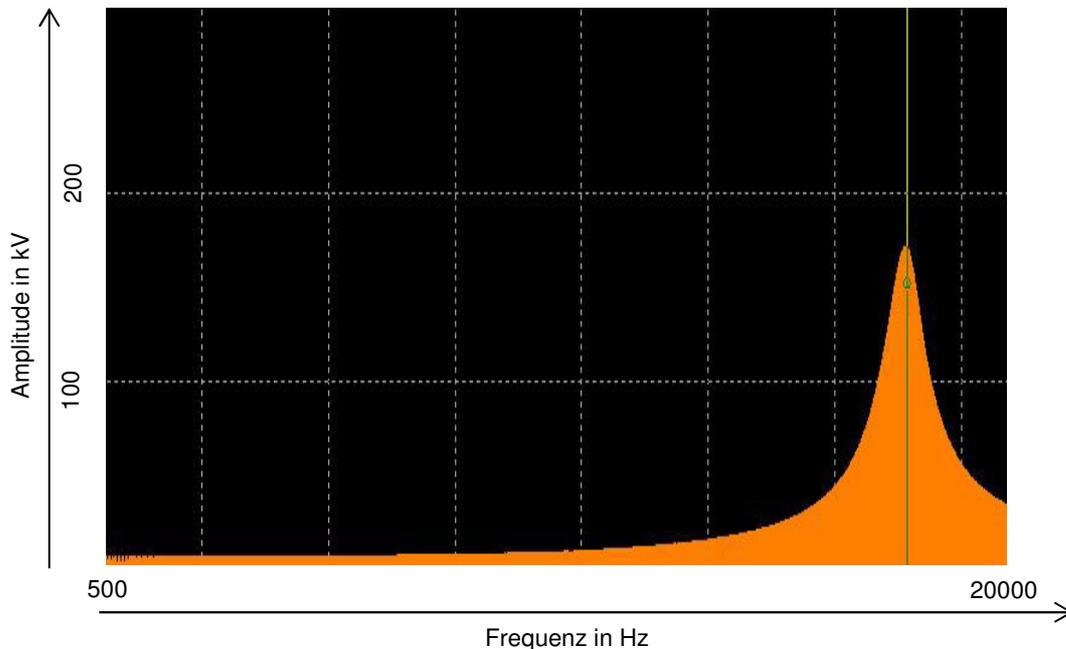


Abbildung 39: Spannungsverlauf ohne Regelung (simuliert in Multisim 11)

Durch den exponentiellen Verlauf der Amplitude kommt es im Bereich von großen Steigungen zu Problemen bei der Regelung, da bereits 1 LSB große Änderungen in der Ausgangsspannung bedeuten.

Im Resonanzfall wird der Strom bei der primärseitig angelegten Spannung von 540V nur durch den Widerstand R begrenzt:

Die Messungen am realen Transformator ([2] Diagramm 6) zeigten eine Spannungsüberhöhung von $U2/U1 = 160$. Da jedoch nicht die komplette Resonanzkurve aufgezeichnet wurde, ist in dieser Arbeit, zur Abschätzung der Sekundärspannung, mit einer Überhöhung von 320 gerechnet worden. Dieser Wert wurde aus der Simulation übernommen.

Damit ergibt sich eine geschätzte Sekundärspannung von

$$U_L = U1 \cdot 250 = 540V \cdot 320 = 172,8kV \quad (4.14)$$

Um die Spannung im Resonanzfall weiter zu beschränken, wurde der Transformator primärseitig durch einen niederinduktiven ohmschen Serienwiderstand R_{sp} ergänzt. Dieser Widerstand besteht aus einer Parallelschaltung aus 10 22Ohm Widerständen. Dadurch entsteht bei Nennspannung, bei der primärseitig 15A Strom fließen [1], ein Spannungsabfall von

$$U_{Rsp} = \frac{1}{10} \cdot 22\Omega \cdot 15A = 33V \quad (4.15)$$

bzw. eine Verlustleistung von insgesamt 495W. Die Widerstände des Typs RPH 100 müssen bei einer Verlustleistung von jeweils 50W auf Kühlkörpern montiert werden.

Die sich dadurch ergebende Dämpfung wurde mit einer Zwischenkreisspannung von 14V gemessen und ist in Abbildung 40 dargestellt.

Die Spannungsüberhöhung kann dadurch in etwa halbiert werden.

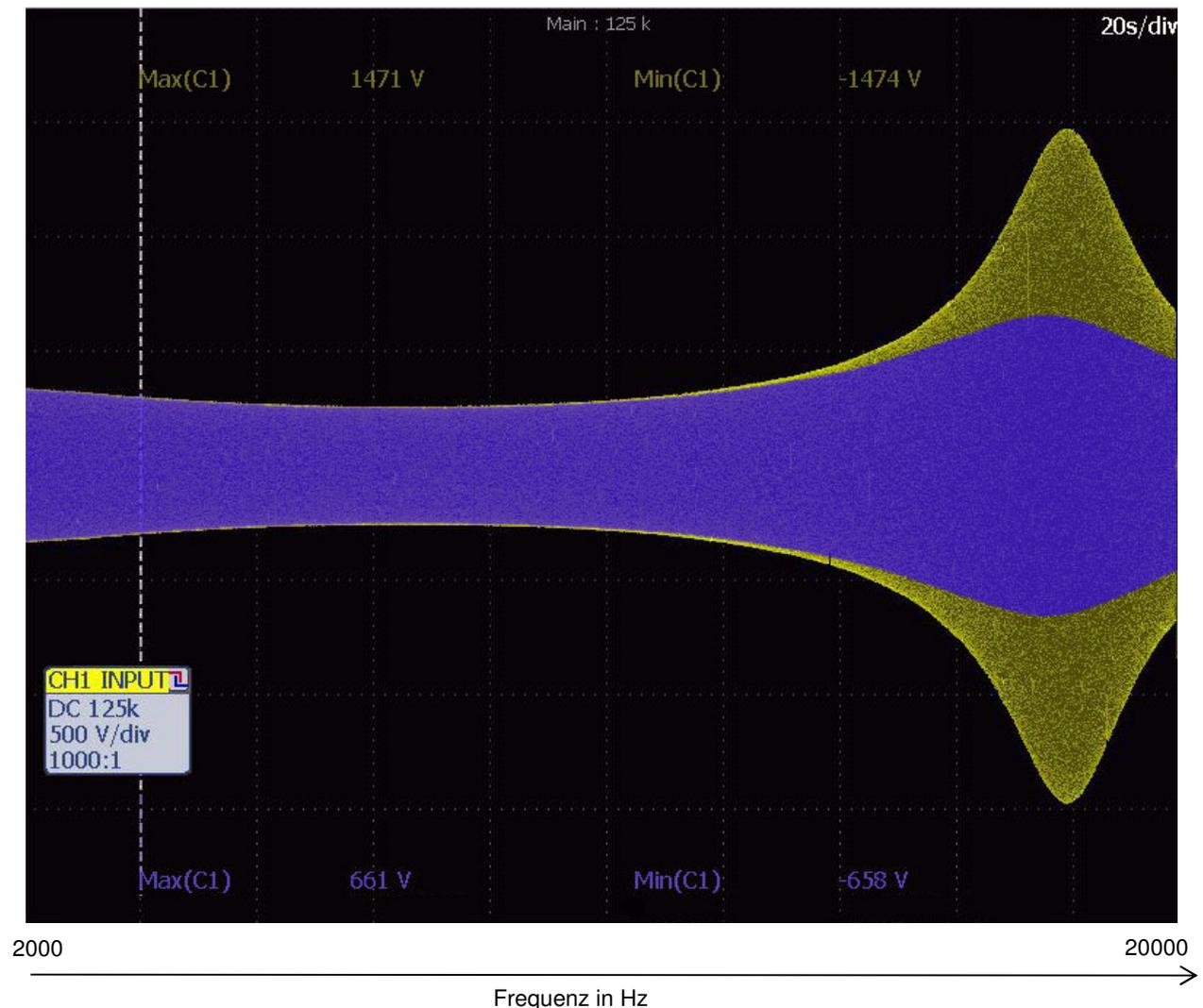


Abbildung 40: Frequenzsweep (2kHz bis 20kHz) bei Dämpfung durch primärseitigen Widerstand (gelb ohne R_{sp} , blau mit R_{sp}) bei einer Last von 168pF

Abseits der Resonanzfrequenz ($\pm 5\text{kHz}$) ändern sich die Eigenschaften des Systems sehr wenig. Um die Dämpfung auch bei verschiedenen Lasten zu überprüfen, wurden Messreihen mit einer Last von 2nF , 168pF und im Leerlauf durchgeführt (Abbildung 41–44). Die Messungen zeigen die erforderliche Zwischenkreisspannung, um auf eine gewünschte Ausgangsspannung von 270V_{RMS} zu kommen. Alle Messungen wurden mit einer Amplitude des DDS-Signalgenerators von 30% durchgeführt.

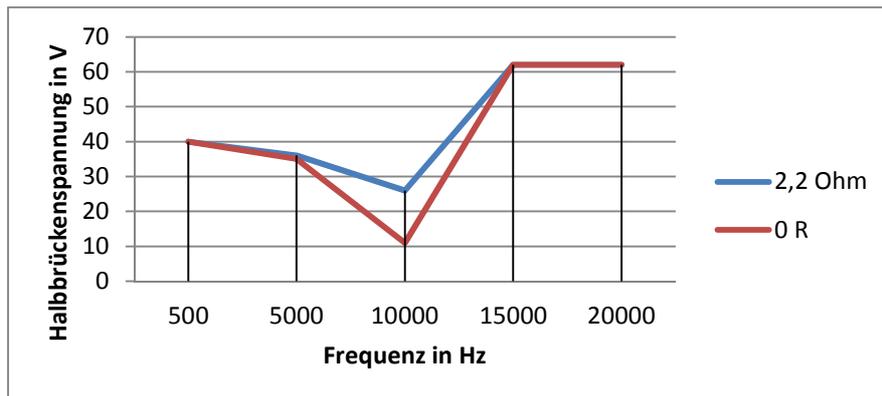


Abbildung 41: Dämpfung bei 2nF Last (10kHz Resonanz)

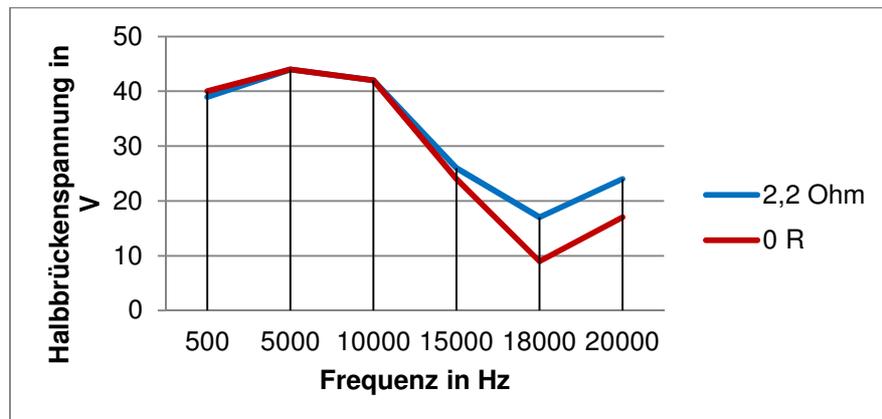


Abbildung 42: Dämpfung bei 168pF Last (18kHz Resonanz)

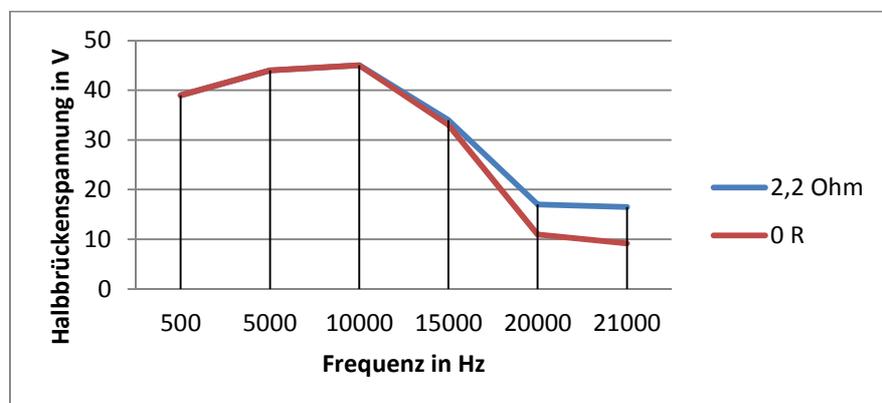


Abbildung 43: Dämpfung im Leerlauf (21kHz Resonanz)

Die 10 Bit des Regelpotentiometers stellen 1024 Stufen dar.

Für eine Regelung stehen also nur Schritte mit einer Spannungshöhe U_{SR} von

$$U_{SR} = \frac{U_L}{1024} = 168,8V \quad (4.16)$$

zur Verfügung, was eine Regelung auf kleine Amplituden nicht mehr möglich macht.

Für eine vertretbare Regelabweichung sollten weniger als 5% des gewünschten Sollwertes als ein Regelschritt zur Verfügung stehen.

Die Differentialgleichung nach (4.11), sowie die Effektivwertmessung und die Regelung, wurden in SimuLink simuliert (Abbildung 44).

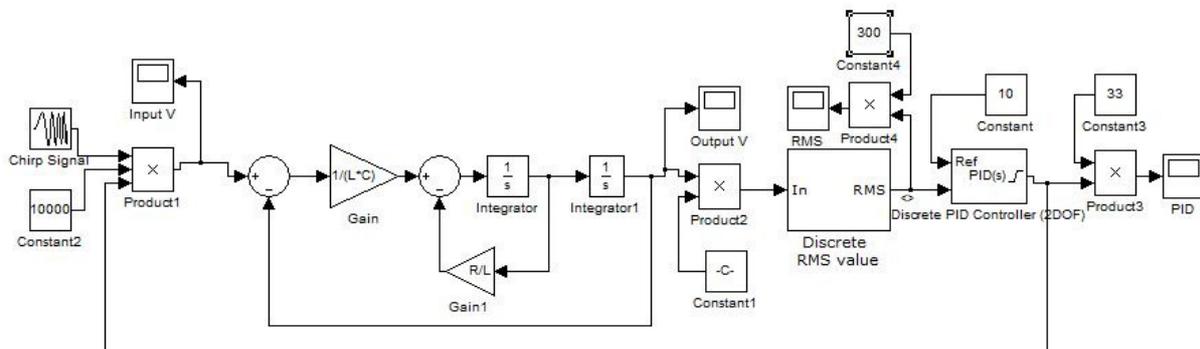


Abbildung 44: SimuLink Blockschaltbild der Regelung

Das gesamte System weist, durch die unbekannte Prüflingskapazität und die variable Frequenz ein insgesamt nichtlineares Regelverhalten auf. Die Amplitude jeder Frequenz kann zwar linear geregelt werden, jedoch ändern sich die Parameter der Regelung mit jedem Frequenzschritt bzw. einer Kapazitätsänderung. Nahe der Resonanzfrequenz ist demnach die Regelung nur schwer mit einem Proportionalfaktor zu verwirklichen, da dieser großen Einfluss auf das Schwingungsverhalten hat. K_P muss daher klein gehalten werden, um über einen weiten Frequenzbereich regeln zu können.

Hauptregelparameter wird dadurch der Integralanteil, der klein gewählt werden muss, um für empfindliche Regelstufen nicht überzuschwingen. Nachteil des kleinen K_I -Anteils ist jedoch die Anstiegsgeschwindigkeit der Regelkurve, die sich nach Erreichen des Sollwertes, bei Einwirken einer Störgröße, nur sehr langsam ändert.

Der Regler arbeitet dadurch sehr langsam und muss bei Überschreiten des Sollwertes per Software auf einen Wert werden.

Vorerst wurde eine Zwischenkreisspannung von unter 20V verwendet, um die Reglerparameter zu testen. Dadurch gerät die Stellgröße schnell an ihr Maximum, wobei der Sollwert der Spannung nie erreicht wird. Der Integralwert summiert daher den Fehler weiter auf (Windup-Effekt).

Bei variabler Frequenz oder bei Kapazitätsänderung des Prüflings während des Betriebs, muss der Integralanteil auf einem Wert eingefroren werden, falls die Stellgröße das Maximum von 1023 erreicht. Dadurch wird der „Windup“-Effekt des Integralteils verhindert.

Bei Überschreiten des Sollwertes über einen einstellbaren Prozentanteil der Sollspannung, wird der Integralwert auf 2/3 des aktuellen Integralwertes gesetzt. Ohne Änderung dieses Prozentwertes wird eine Herabsetzung bei Überschreiten von 110% U_{SOLL} durchgeführt.

Diese Prozedur wird alle 8ms aufgerufen, um Spannungsüberhöhungen schnell zu detektieren.

Da es nicht möglich war automatisierte Reglerparameter zu finden, wurden diese empirisch ermittelt.

Mit den folgenden Reglereinstellungen und einer Sollspannung von 300V effektiv, ergeben sich Verläufe, die in Abbildung 45 dargestellt sind.

$$K_P = 0.45$$

$$K_I = 8$$

$$K_D = 0$$

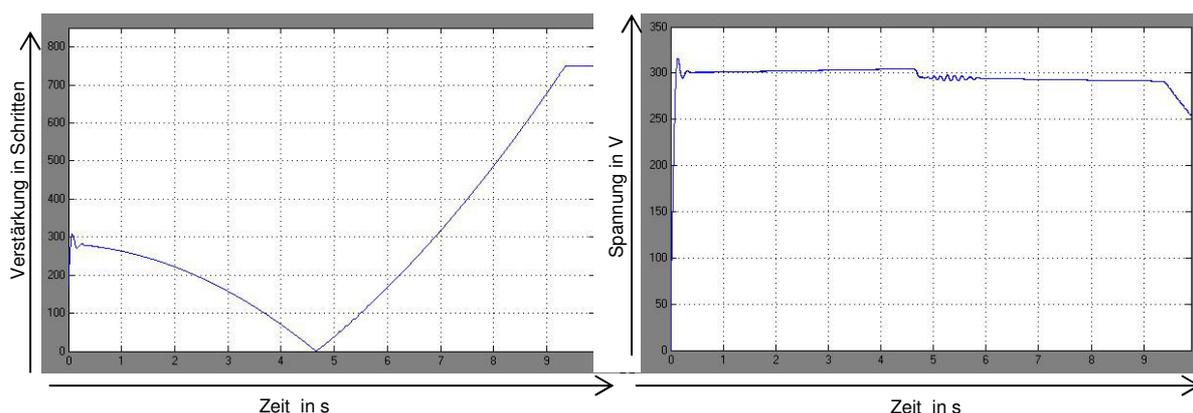


Abbildung 45: SimuLink Regelungssimulation Frequenzsweep 500Hz-20kHz

Der physikalische Test, mit dem kompletten System aus Signalgenerator, Regelung, PWM-Verstärker und Transformator, ist in Abbildung 46 dargestellt. Bei gleichen Simulationsparametern konnten jedoch nicht dieselben Ergebnisse erreicht werden wie im realen Versuch. Dies ist sehr wahrscheinlich auf die nicht idealen Eigenschaften des

Systems und die stark vereinfachte Modellierung in der Simulation zurückzuführen. Die Parameter der Simulation mussten vervierfacht werden um ähnliche Kurvenamplituden zu erhalten.

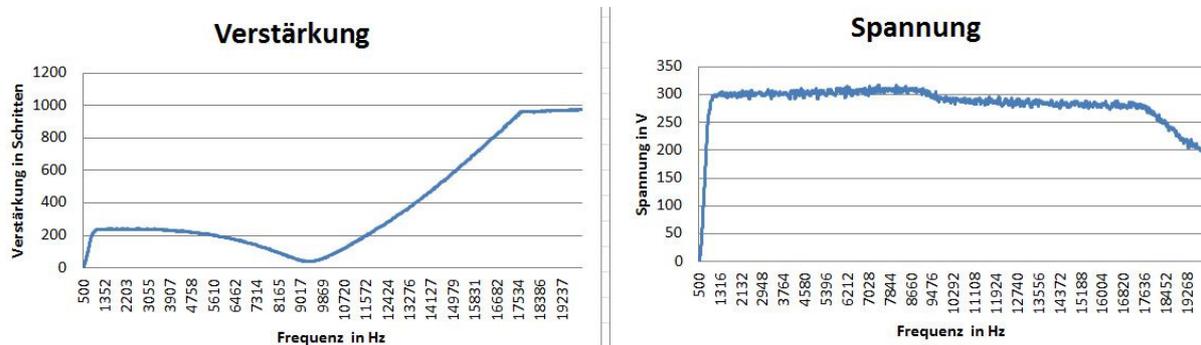


Abbildung 46: Excel Daten des physikalischen Tests

4.3 Ergebnisse und Diskussion

Die Regelungsparameter sind schwer zu finden und müssten für verschiedene Schwingkreise errechnet werden. Daher wurde ein langsamer Regler entworfen, der mit Hilfe einer Konfigurationsdatei auf SD-Karte angepasst werden kann. Diese Datei ist eine Textdatei, in der die 3 Reglerparameter K_i , K_p und K_d über den PC geändert werden können. Um bei Resonanz Spannungen im Bereich der Nennspannung zu regeln, muss über eine Feinregelung diskutiert werden, die einige Änderungen im Software-Regelungsalgorithmus und in der Schaltung der Signalplatine notwendig macht.

Da das System nur bis etwa 1,5kV (bei Resonanz) getestet wurde, müssen die Reglerparameter bei der Nennspannung erneut kontrolliert und adaptiert werden. Davor muss jedoch sichergestellt sein, dass der PWM-Verstärker bei dieser Spannung einwandfrei funktioniert.

Die Regleroutine wird vom Mikrocontroller alle 54ms durchgeführt und ist durch eine Timersteuerung implementiert. Hier könnte noch eine Interruptroutine verwendet werden, um sicherzustellen, dass die Regelfunktion aufgerufen wird.

Auch die Überwachung der Spannungsüberhöhung ist timergesteuert und wird alle 8ms aufgerufen. Ebenso könnte hier eine Interruptroutine verwendet werden.

Falls bei laufender Prüfung, mit einem Regelungsfaktor > 0 , keine Spannung gemessen wird, ist entweder der Messtastkopf nicht angeschlossen, oder die Eingangsschutzschaltung der Messplatine hat angesprochen. In diesem Fall wird die Prüfung sofort beendet.

5 Gerätebeschreibung

5.1 Funktionen

Der Signalgenerator wurde entworfen, um verschiedene Frequenzen und Amplituden zu erzeugen.

Nach Start der Prüfung wird die Amplitude schrittweise erhöht. Diese Erhöhung erfolgt in kleinen Schritten, um keine plötzliche Spannungsüberhöhung aufgrund von Resonanz zu erhalten. Diese Schritte sind fix definiert und können nicht geändert werden.

In der aktuellen Implementierung wurde eine Schrittdistanz von 1 LSB vorgegeben, welche mit der Abtastzeit T_A zur aktuellen Amplitude addiert wird.

Die Spannungsschritte U_{SR} sind dabei von der Spannung U_S auf der Sekundärseite abhängig und entsprechen:

$$U_{SR} = \frac{U_S}{2^{10}} = \frac{U_S}{1024} V . \quad (5.1)$$

Die Dauer der Prüfung kann derzeit maximal 130 Tage betragen und wird in Minuten angegeben.

Es besteht die Möglichkeit sowohl fixe als auch variable Amplituden zu wählen. Variable Amplituden können so gewählt werden, dass eine Treppenfunktion entsteht. Diese ist in Stufenhöhe und Verbleibdauer auf einer Stufe definiert und kann periodisch auf/ab wiederholt werden.

Die Frequenzeinstellung lässt ebenfalls fixe oder veränderliche Frequenzen zu.

Frequenzänderungen können in Form eines einmaligen oder periodischen Frequenz-Sweeps durchgeführt werden, wobei hier der Frequenzschritt auf 10Hz pro Abtastzeit beschränkt ist.

Ebenso ist es möglich die Verweildauer auf einer Frequenz einzustellen.

Überschreitungen des Effektivwertes am Prüfling werden in Prozentwerten über dem Sollwert angegeben. Standardmäßig wird das Gerät bei einer Überschreitung des Sollwertes um 20% automatisch abgeschaltet, da ein Überschwingen der Regelung bis auf +10% erlaubt ist. Die Abschaltbedingung kann jedoch in den Einstellungen verändert werden.

Nach Prüfungsstart wird der aktuelle Zustand der Spannungen angezeigt.

5.2 Bedienung

Als Eingabemethode wurde ein berührungsempfindliches LC-Display verwendet.

Die Bedienung des Displays vom Typ μ LCD-32PT der Firma 4D Systems beruht auf der resistiven Eingabe. Daher ist es auch möglich dieses Display mit nichtleitenden Objekten, wie z.B. Handschuhen, zu bedienen.

Die serielle Schnittstelle bietet einen guten Kompromiss zwischen Funktionalität und Anschlussbelegung, hat aber auch diverse Nachteile. Zum einen ist ein weiterer Prozessor auf dem Display notwendig, um die Befehle umzusetzen, zum anderen benötigt die serielle Kommunikation Bestätigungskommandos. Diese Kommandos werden vom Display zum Mikrocontroller übertragen, nachdem die Befehle zur Darstellung ausgeführt wurden. Dies benötigt eine gewisse Zeit, die das Display braucht um Schreibkommandos durchzuführen.

Da jedoch nur wenige Elemente während einer Prüfung geschrieben werden, fällt die Summe der Kommandozeiten unterhalb der Abtastzeit aus und es kommt zu periodischen Abtastungen. Falls jedoch ein Übertragungsfehler stattfindet, wird der auszuführende Befehl abgebrochen und erneut gesendet, um die Abtastzeit T_A nicht zu gefährden.

In Abbildung 47 ist die Bedieneinheit dargestellt.



Abbildung 47: Signalgenerator und Messeinheit (1 LCD, 2 Startknopf, 3 Signalleuchte, 4 Eingang HS Tastkopf, 5 Messbuchse, 6 Sinusausgang, 7 Dreiecksausgang)

Die Bedienung ist komplett über das LC-Display möglich und führt durch eine Menüstruktur wie in Abbildung 48 zu sehen ist.

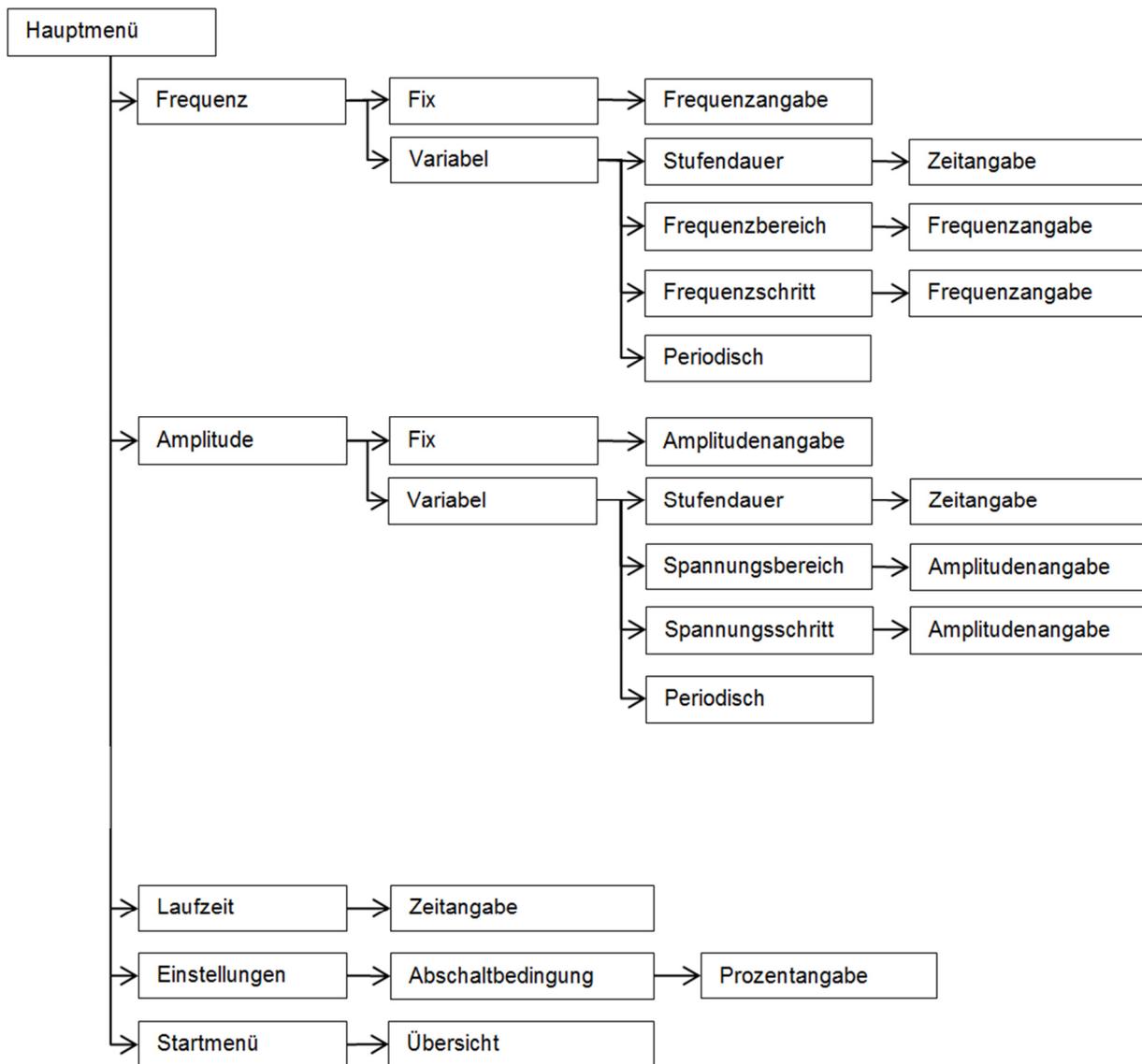


Abbildung 48: Menüstruktur

Nach dem Einschalten des Geräts wird das Hauptmenü aufgerufen. Dort hat man die Möglichkeit in die Untermenüs Frequenz, Amplitude, Laufzeit, Einstellungen und in das Startmenü zu gelangen. Am Beispiel von Abbildung 49 ist das Layout des Menüs zu sehen. Der Start des Prüfvorgangs kann nur im Menüpunkt „Startmenü“ erfolgen.



Abbildung 49: Menülayout

Im Frequenzmenü sind die Punkte „Fix“ und „Variabel“ auszuwählen.
Die Auswahl von „Fix“ führt direkt zur Eingabe der gewünschten Frequenz.

„Variabel“ führt zum Untermenü „Frequenz variabel“. Mit der Auswahl von „Stufendauer“ ist die Eingabe der Zeit, während dessen eine fixe Frequenz ausgegeben wird, möglich.

„Frequenzbereich“ gibt die untere und obere Frequenz an, die ausgegeben werden soll.

„Frequenzschritt“ beschreibt den Frequenzabstand bis zum nächsten Verweilen auf einer Frequenz. Falls der letzte Schritt über der oberen maximalen Frequenz liegt, läuft die Frequenz nur bis zu dieser weiter. Zwischen 2 Frequenzstopps steigt bzw. sinkt die Frequenz mit 10Hz pro Abtastrate T_A . Der Button „Periodisch“ aktiviert die Umkehrung der Frequenztreppe und läuft bis zur unteren Frequenz zurück. Abbildung 50 zeigt ein Einstellungsbeispiel.

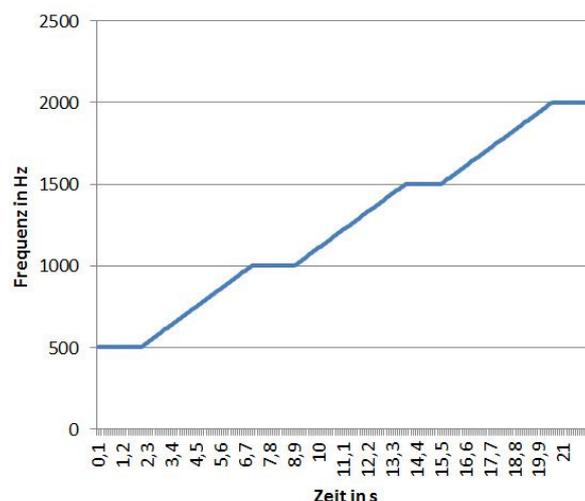


Abbildung 50: Frequenzstufe mit Frequenzschritt 500Hz, Stufendauer 2s, Frequenzbereich 500-2000Hz

Die Einstellungen werden übernommen wenn man den „zurück“ Button wählt.

Wichtig ist bei variabler Frequenz auf jeden Fall einmal in das Untermenü „Frequenzbereich“ zu wechseln, um die Frequenzdifferenz festzulegen und den variablen Frequenzmodus zu aktivieren.

Um andere Einstellungen festzulegen, muss wieder ins Hauptmenü gewechselt werden. Hierzu solange die Menüstruktur mit dem „zurück“ Button hinaufgehen, bis man dort angelangt ist.

Dort kann, im Untermenü „Amplitude“, die Spannungshöhe analog zur Frequenz eingestellt werden.

Die Laufzeit der Prüfung wird in Minuten angegeben und kann direkt im Hauptmenü gewählt werden.

Unter „Einstellungen“ ist der Untermenüpunkt „Abschaltbedingung“ gegeben. Hier kann der maximal tolerierte Effektivwert am Prüfling gewählt werden. Anzugeben ist der maximale Prozentwert, um den die Spannung am Prüfling über den Sollwert steigen darf (in Prozent vom Sollwert). Erreicht der Effektivwert der Spannung diesen Prozentwert, findet eine Abschaltung statt.

Um die Prüfungseinstellungen zu kontrollieren, wechselt man im Hauptmenü in das „Startmenü“. Hier werden nochmals alle gewählten Einstellungen aufgelistet. Mit dem „zurück“ Button kann abgebrochen werden.

Zum Starten der Prüfung muss nun mindestens 1s lang der Startknopf (2) in Abbildung 47 gedrückt gehalten werden. Die rote Signalleuchte (3) geht an und das Display zeigt den aktuellen Vorgang mit der Bildschirmmeldung „in Betrieb“.

Zum Stoppen einer laufenden Prüfung muss der Startknopf nur kurz gedrückt werden.

Dieser Stoppvorgang setzt die Amplitude linear bis auf 0 herab. Bei erloschener Signalleuchte ist die Prüfung beendet. Falls die gewählte Laufzeit erreicht ist wird ebenfalls dieser Stoppvorgang ausgeführt. Danach werden auf dem Display Laufzeit und Prüfparameter dargestellt.

Vor Inbetriebnahme muss sichergestellt sein, dass der Anschluss (4) mit dem Hochspannungstastkopf verbunden ist. Anderenfalls wird die Prüfung nach Start sofort unterbrochen. Mit dem Anschluss (5) ist es möglich ein handelsübliches Oszilloskop anzuschließen, um die aktuelle Kurvenform zu messen.

6 Zusammenfassung und Ausblick

Als Abschluss dieser Arbeit sind der Signalgenerator, die Bedieneinheit und die Regeleinheit betriebsbereit. Die im Handel erhältlichen Signalgeneratoren waren einerseits auf Grund ihrer technischen Spezifikationen für diese Anwendung zu umfangreich und andererseits aus kostenökonomischen Gründen für diese Arbeit zu teuer. Ziel der Arbeit war eine zuverlässige Regelung, gute Signale des Signalgenerators, sowie eine benutzerfreundliche Bedienung des Gerätes. Zielsetzung war es auch die Ansteuerung kompatibel zu verschiedenen Mikrocontrollern zu machen, um etwaige Änderungen gestalten zu können ohne die gesamte Einheit austauschen zu müssen. Um das Prüfgerät im Langzeit-Prüfbetrieb einzusetzen, sind noch Dauertests ausständig, um die Stabilität des Systems zu bestätigen.

Der Prüfaufbau des Systems aus Signalgenerator, PWM-Verstärker und Hochspannungstransformator ist in Abbildung 51 zu sehen.

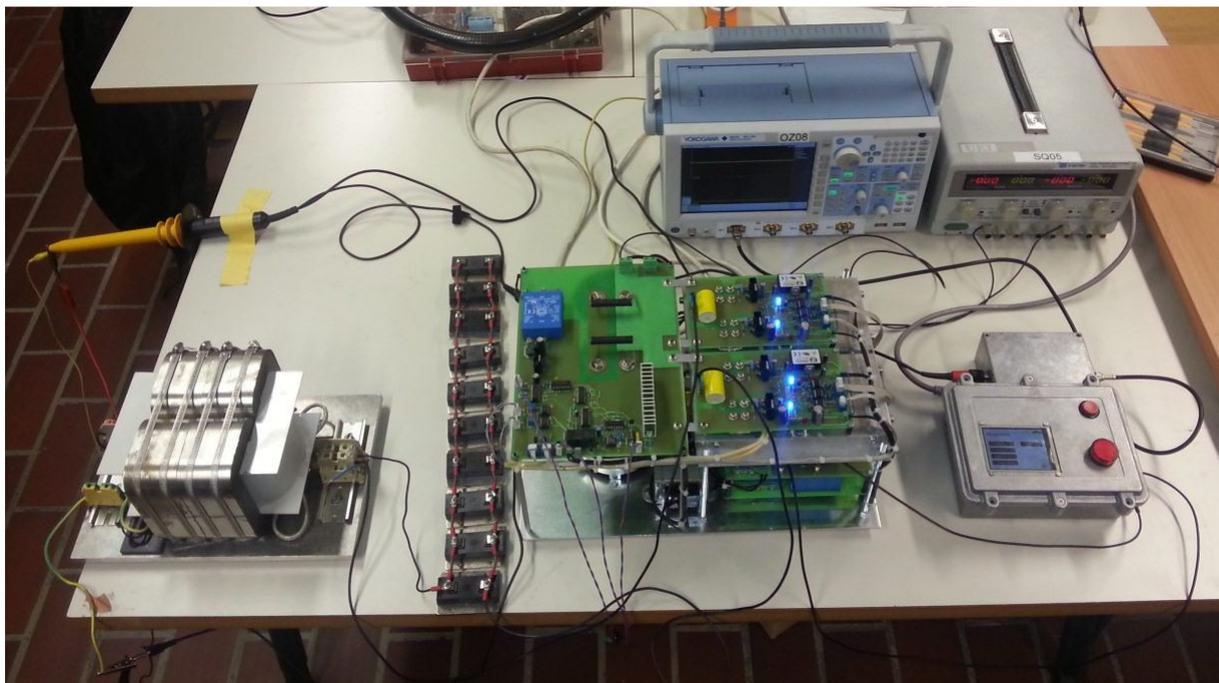


Abbildung 51: Prüfaufbau Gesamtsystem

Da der Messausgang auf der Messplatine nach dem Eingangsverstärker IC1 liegt, muss bei der Beobachtung mit einem Oszilloskop der Verstärkungsfaktor $A_M = -0,27$ berücksichtigt werden. In Abbildung 52 ist die Funktion der Regelung mittels 2 überlagerter Kurven dargestellt, wobei beide Messungen bei einer Zwischenkreisspannung $U_{ZK} = 40V$ und einer Prüflingskapazität von $C_P = 168pF$ durchgeführt wurden. Die Kurven beschreiben den

Verlauf eines Frequenzsweeps von 15kHz – 19kHz, bei einer Frequenzänderung von 10Hz/s.

Die Kurve1 (gelb) stellt die Ausgangsspannung des Hochspannungstransformators bei einer deaktivierten Regelung dar und Kurve2 (blau) zeigt den Verlauf bei einer geregelten Sollspannung von $550V_{\text{Eff}}$.

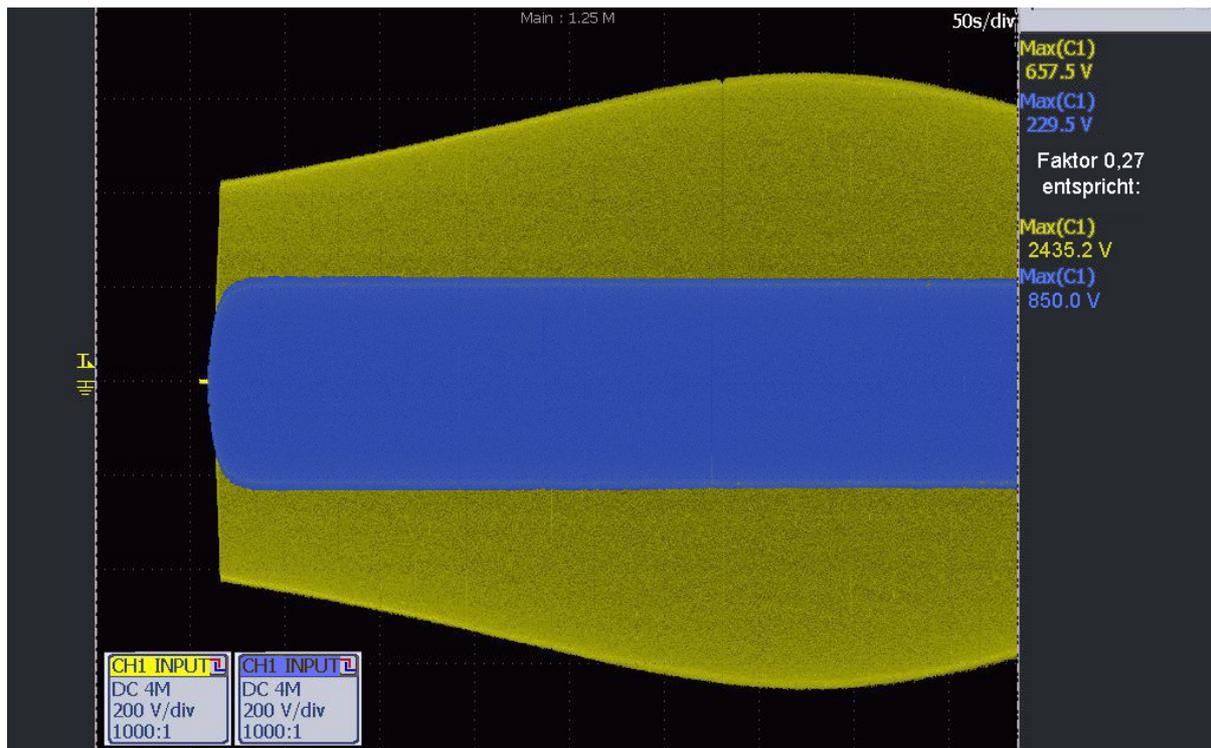


Abbildung 52: Kurvenvergleich zwischen unregelter (gelb) und geregelter (blau) Spannung

Im Messbereich von unter 50% der Messspanne weicht die Messung des Mikrocontrollers im Vergleich zur Messung mit dem Oszilloskop um bis zu 10% des eingestellten Effektivwertes ab, wobei im oberen Drittel eine sehr gute Übereinstimmung bei einer Abweichung von unter 1% erreicht wird. Daher sollte über eine automatische Messbereichserweiterung nachgedacht werden, die durch ein digitales Potentiometer anstelle des Rückkopplungswiderstandes R5 auf der Messplatine realisiert werden könnte.

Da der PWM-Verstärker [1] nicht bis über $1500V_{\text{Eff}}$ getestet wurde, fand eine Simulation der Spannung über den Verstärkungsfaktor A_M der Messplatine statt. Für das Verhalten bei Sprungänderungen wurde temporär der Wert $A_M = 1$ eingestellt, um höhere Spannungen zu simulieren. Der Tastkopf wurde vor Inbetriebnahme abgesteckt, um die Regelung auf den Wert 100% laufen zu lassen, und bei Erreichen von 100% wurde der Tastkopf wieder angesteckt. Das Ergebnis des Sprungtests ist einmal in Abbildung 53 bei einem Sollwert von 75% und einmal in Abbildung 54 bei einem Sollwert von 10% dargestellt.

Die Kurvenform ergibt sich durch das Umladeverhalten des RC-Hochpasses nach IC3 auf der Signalplatine bei Amplitudenänderungen.

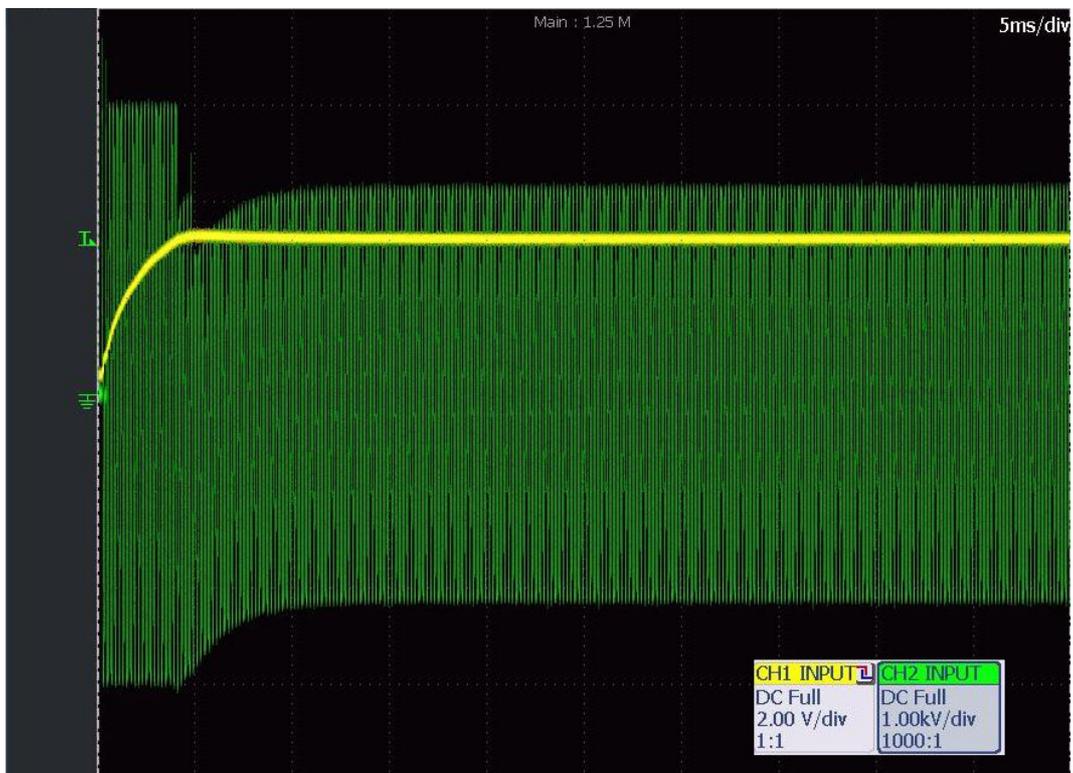


Abbildung 53: Sprungtest auf 75% (gelb: Effektivwert, grün: Ausgangsspannung Hochspannungstransformator)

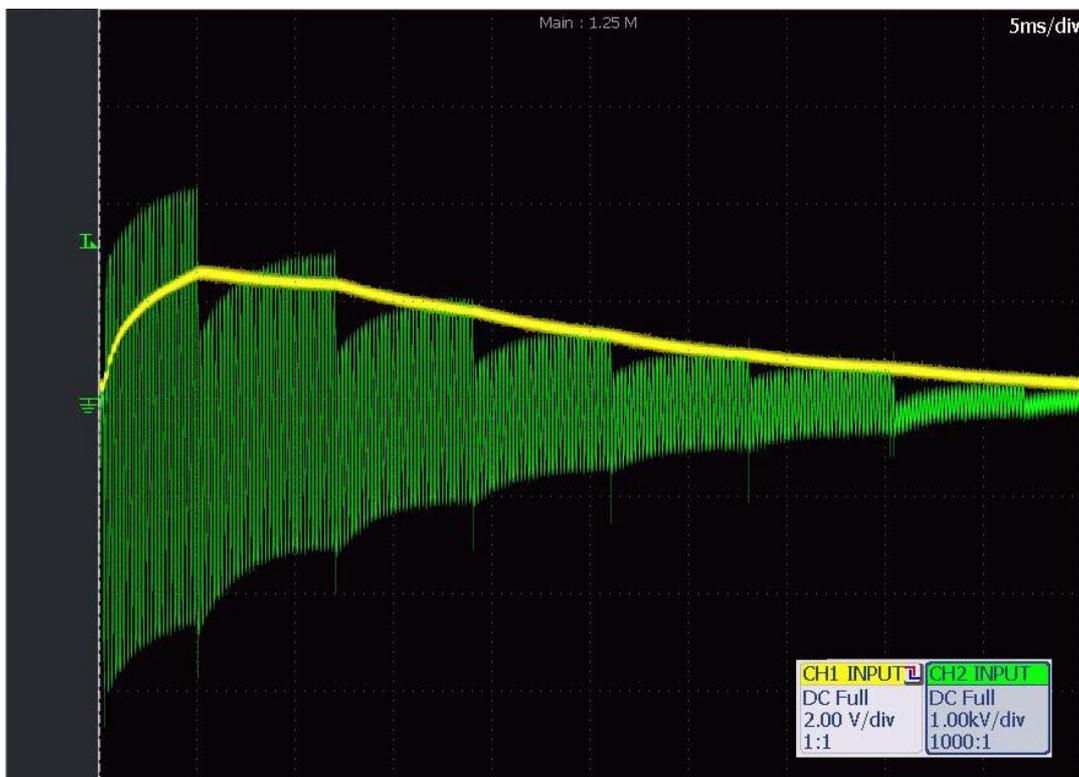


Abbildung 54: Sprungtest auf 10% (gelb: Effektivwert, grün: Ausgangsspannung Hochspannungstransformator)

Das zusammengesetzte System wurde bis zu einer Spannung von 1,6kV U_{Eff} (im Resonanzfall) getestet. Dies entspricht einer gemessenen Spannung von 0,43V auf der Messplatine. Durch temporäres Ändern des Verstärkungsfaktors A_M wurde eine Hochspannung von 11kV simuliert. Dies entspricht einer Messspannung von 3V auf der Messplatine, wobei die Regelung einwandfrei funktionierte.

Dadurch steht einer weiteren Prüfung mit dem korrekten Verstärkungsfaktor $A_M = -0,27$ und höherer Zwischenkreisspannung am PWM-Verstärker nichts entgegen.

Die Zenerdiode D1 der Messplatine ist unnötig und sollte mitsamt dem Widerstand R2 durch einen ohmschen Spannungsteiler ersetzt werden, da die gemessene Spannung direkt auf einen Komparator im Mikrocontroller gelegt wurde. Die Abschaltschwelle kann somit besser eingestellt werden.

Über eine Integrierung eines Mikrocontrollers direkt auf der Signalgenerierungsplatine ist nachzudenken. Um Anschlüsse am Mikrocontroller einzusparen, wurde ein serielles Display gewählt, welches aber prinzipbedingt Verzögerungen durch die bidirektionale Kommunikation verursacht. Diese Verzögerungen beeinflussen in der derzeitigen Ausführungsform die Regelung nicht, könnten jedoch Einfluss nehmen, falls grafische Darstellungen während der Messung implementiert werden. Hier ist zu überlegen, ob nicht die zusätzlichen IO-Pins für eine parallele LCD Lösung verwendet werden sollten.

Die nichtlinearen Eigenschaften des Systems bei Resonanzerscheinungen erfordern eine weitere Optimierung der Regelparameter. Durch die sich mit der Frequenz ändernden komplexen Wechselstromwiderstände des Transformators müssten für einige unterschiedliche Frequenzen aufgenommen werden, um eine ausreichend genaue Systembeschreibung zu erhalten. Weiters ist die Effektivwertmessung nicht ausreichend für hohe sprunghafte Änderungen der Ausgangsspannung. Die Messung einzelner Amplitudenwerte der Kurvenform, siehe Abbildung 27, sollte als zusätzliche Messgröße eingehen.

Da im praktischen Prüffeld noch verschiedene zusätzliche Anforderungen an das Gesamtprojekt bestehen, muss geklärt werden, welche Maßnahmen noch notwendig sind, um das Prüfgerät im Alltag zu verwenden.

Ein echter Langzeittest des Systems steht noch aus und muss durchgeführt werden.

Zusätzlich ist ein genauer Plan anzufertigen, welcher die Einhausung des Prüfgeräts behandelt, sowie Messungen der dadurch auftretenden zusätzlichen Streukapazitäten.

7 Literatur

- [1] **Heinle, Helmut. 2010.** *Entwicklung und Konstruktion eines Hochspannungs-Hochfrequenz-Generators - PWM-Verstärker.* Diplomarbeit TU Graz, 2010.
- [2] **Plasser, René. 2010.** *Entwicklung und Konstruktion eines Hochspannungs-Hochfrequenz-Generators - Hochfrequenztransformator.* Diplomarbeit TU Graz, 2010.
- [3] **Olimex.** <http://www.olimex.com>.
- [4] **Analog Devices.** AD711 Datenblatt.
- [5] **Analog Devices. 1999.** A Technical Tutorial on Digital Signal Synthesis. 1999.
Download am 16.12.2012.
http://www.analog.com/static/imported-files/tutorials/450968421DDS_Tutorial_rev12-2-99.pdf.
- [6] **Analog Devices.** All About Direct Digital Synthesis. 2004.
<http://www.analog.com/library/analogDialogue/archives/38-08/dds.html>.
Download am 16.12.2012.
- [7] **Analog Devices.** *Datenblatt AD9833.*
- [8] **Analog Devices.** Basic DAC Architectures II: Binary DACs.
Download am 16.12.2012.
<http://www.analog.com/static/imported-files/tutorials/MT-015.pdf>.
- [9] **Analog Devices.** AD9834 Datenblatt.
Download am 16.12.2012.
http://www.analog.com/static/imported-files/data_sheets/AD9834.pdf.
- [10] **Analog Devices.** CN0156 Amplitude Control Circuit for AD9834 Waveform Generator (DDS). Download am 16.12.2012.
http://www.analog.com/static/imported-files/circuit_notes/CN0156.pdf.
- [11] **Analog Devices.** *AD5293 Datenblatt.*
- [12] **MikroComputerTechnik.** SPI - Serial Peripheral Interface. *MikroComputerTechnik.*
Download am 16.12.2012.
<http://mct.net/faq/spi.html>.
- [13] **Microchip.** PIC32MX Family Data Sheet.
Download am 16.12.2012.
http://ww1.microchip.com/downloads/en/devicedoc/pic32mx_datasheet_v2_61143b.pdf.
- [14] **C-MAC MicroTechnology.** CFPS-32 Datenblatt.
- [15] **Analog Devices.** AD797 Datenblatt.
- [16] **STMicroelectronics.** LM78XX Datenblatt.
- [17] **Microchip.** Section 17. 10-bit Analog-to-Digital Converter (ADC).
Download am 16.12.2012.

<http://ww1.microchip.com/downloads/en/DeviceDoc/61104E.pdf>.

[18] Analog Devices. RMS to DC Conversion Application Guide.

Download am 16.12.2012.

<http://www.analog.com/static/imported->

[files/design_handbooks/17505283758302176206322RMStoDC_Cover-Section-I.pdf](http://www.analog.com/static/imported-files/design_handbooks/17505283758302176206322RMStoDC_Cover-Section-I.pdf).

[19] Analog Devices. AD637 Datenblatt

[20] Horn, Martin und Dourdoumas, Nicolaos. 2004. *Regelungstechnik: Rechnerunterstützter Entwurf zeitkontinuierlicher und zeitdiskreter Regelkreise.* Pearson Studium, 2004, et - *Regelungstechnik, 457, ISBN 3-8273-7059-0 ; 978-3-8273-7059-4*

[21] BLOCK. FL18/15 Datenblatt

Download am 10.12.2012

http://catalog.block-trafo.de/downloadobject/fileContent_en_124

8 Anhang

8.1 Zeichenerklärung

ΔF	DDS Frequenzauflösung
A_D	Verstärkung Dreieck
ADCS	ADC Clock Divisor
A_M	Verstärkung Eingangsstufe Messplatine
A_S	Verstärkung Sinus
A_W	Schleiferposition in %
C_{AV}	RMS Tiefpasskondensator
C_p	Lastkapazität
CS	Chip Select
CPHA	Phase SPI Clock
CPOL	Polarität SPI Clock
D	dezimaler Potentiometercode
DC_{Error}	RMS Fehler DC
$e(t)$	Regeldifferenz zeitkontinuierlich
e_k	Regeldifferenz zeitdiskret
F_C	Systemtakt DDS
F_{OUT}	Ausgabefrequenz DDS
F_{PB}	Frequenz peripherer Bus
F_{SCLK}	SPI Taktfrequenz
$I_{Fullscale}$	Ausgangsstrom AD9834
K_D	Differentialfaktor Regelung
K_I	Integralfaktor Regelung
K_P	Proportionalfaktor Regelung
LSB	Lowest Significant Bit
M	Eingabewort DDS
MISO	SPI Master In, Slave Out
MOSI	SPI Master Out, Slave In
MSB	Most Significant Bit
N1	Anzahl Primärwindungen
N2	Anzahl Sekundärwindungen
N_A	Akkumulator Bitbreite DDS
R_A	oberer Potentiometerwiderstand
P_{V5V}	Verlustleistung +5V Regler
P_{V3V3}	Verlustleistung +3,3V Regler

P_{V-15}	Verlustleistung -15V Regler
P_{V+15}	Verlustleistung +15V Regler
R_G	Potentiometergesamtwidestand
R_{Set}	Einstellwidestand DAC
R_{SP}	Serienwidestand Transformator Primärkreis
R_W	unterer Potentiometerwidestand
R_{W1}	primärer Wicklungswidestand
R_{W2}	sekundärer Wicklungswidestand
SAMPC	Sampling Time Multiplier
SCLK	SPI Clock
SS	Salve Select
τ	Zeitkonstante RMS-Filter
T_{AD}	Analog-Digital-Umsetzungszeit
T_{AT}	Abtastzeit ADC Mikrocontroller
T_{CV}	ADC Konvertierungszeit
t_f	fallende RMS Spannungsänderungen
T_{RG}	Regelungszeit
t_s	steigende RMS Spannungsänderungen
$u(t)$	Stellgröße
U_{DSS}	Spitze-Spitze-Wert Dreieck
U_{Eff}	Effektivwert Messplatine
U_{IC1}	Ausgangsspannung Messverstärker
U_L	Spannungsüberhöhung sekundärseitig
U_{ME}	Eingangsspannung Messplatine
U_{Mess}	Eingangsspannung ADC Mikrocontroller
U_{R2}	Spannung für Interrupteingang Mikrocontroller
U_{SD}	Haltespannung Eingangsverstärker Messplatine
U_S	Spannung Sekundärseite
U_{SR}	Spannungshöhe pro Regelschritt
U_{SSS}	Spitze-Spitze-Wert Sinus
V_1	Potentiometereingangsspannung
V_{DAC}	Ausgangsspannung AD5620
V_{DDSmax}	Maximalspannung DDS
V_{DDSmin}	Minimalspannung DDS
V_{GR}	RMS Gleichrichtspannung
V_{IN}	RMS Eingangsspannung
V_{LS}	RMS Logarithmier Spannung

V_Q	RMS Quadrierer Spannung
V_{Ref}	Referenzspannung DAC
V_{OUTP}	Potentiometerausgangsspannung
V_{OUT}	RMS Ausgangsspannung
$w(t)$	Führungsgröße
X_L	Wechselstromimpedanz Induktivität
X_C	Wechselstromimpedanz Kapazität
$y(t)$	Regelgröße zeitkontinuierlich
y_k	Regelgröße zeitdiskret
$z(t)$	Störgröße durch Resonanz

8.2 Datenblätter



Low Power, 12.65 mW, 2.3 V to 5.5 V, Programmable Waveform Generator

AD9833

FEATURES

- Digitally programmable frequency and phase
- 12.65 mW power consumption at 3 V
- 0 MHz to 12.5 MHz output frequency range
- 28-bit resolution: 0.1 Hz at 25 MHz reference clock
- Sinusoidal, triangular, and square wave outputs
- 2.3 V to 5.5 V power supply
- No external components required
- 3-wire SPI interface
- Extended temperature range: -40°C to +105°C
- Power-down option
- 10-lead MSOP package
- Qualified for automotive applications

APPLICATIONS

- Frequency stimulus/waveform generation
- Liquid and gas flow measurement
- Sensory applications: proximity, motion, and defect detection
- Line loss/attenuation
- Test and medical equipment
- Sweep/clock generators
- Time domain reflectometry (TDR) applications

GENERAL DESCRIPTION

The AD9833 is a low power, programmable waveform generator capable of producing sine, triangular, and square wave outputs. Waveform generation is required in various types of sensing, actuation, and time domain reflectometry (TDR) applications. The output frequency and phase are software programmable, allowing easy tuning. No external components are needed. The frequency registers are 28 bits wide: with a 25 MHz clock rate, resolution of 0.1 Hz can be achieved; with a 1 MHz clock rate, the AD9833 can be tuned to 0.004 Hz resolution.

The AD9833 is written to via a 3-wire serial interface. This serial interface operates at clock rates up to 40 MHz and is compatible with DSP and microcontroller standards. The device operates with a power supply from 2.3 V to 5.5 V.

The AD9833 has a power-down function (SLEEP). This function allows sections of the device that are not being used to be powered down, thus minimizing the current consumption of the part. For example, the DAC can be powered down when a clock output is being generated.

The AD9833 is available in a 10-lead MSOP package.

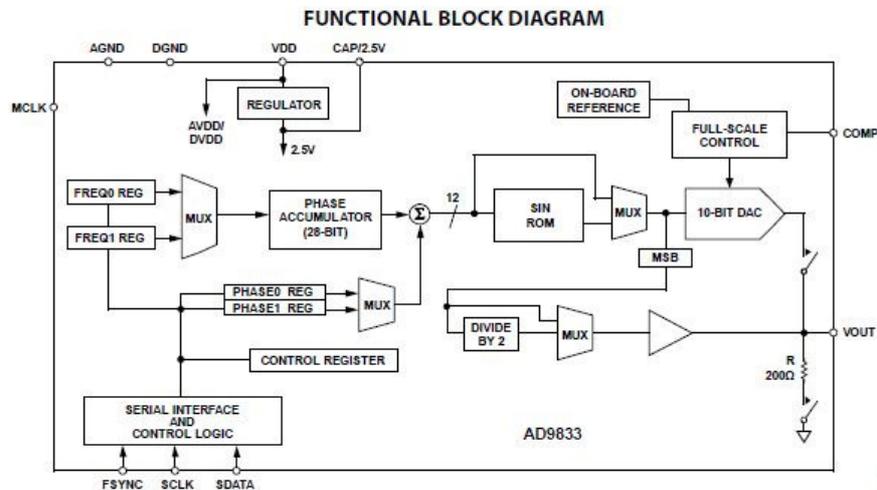


Figure 1.

Rev. D
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2003–2011 Analog Devices, Inc. All rights reserved.

Abbildung 55: AD9833 Datenblatt [7]



Single-Channel, 1024-Position, 1% R-Tolerance Digital Potentiometer

AD5293

FEATURES

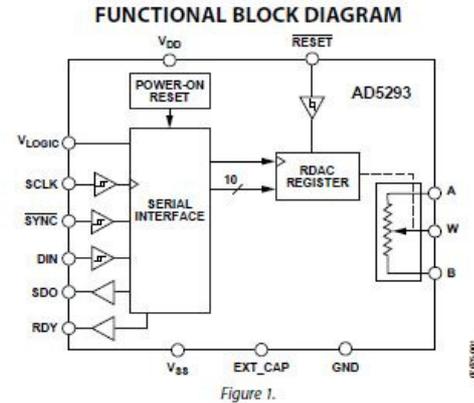
- Single-channel, 1024-position resolution
- 20 k Ω , 50 k Ω , and 100 k Ω nominal resistance
- Calibrated 1% nominal resistor tolerance (resistor performance mode)
- Rheostat mode temperature coefficient: 35 ppm/ $^{\circ}$ C
- Voltage divider temperature coefficient: 5 ppm/ $^{\circ}$ C
- Single-supply operation: 9 V to 33 V
- Dual-supply operation: \pm 9 V to \pm 16.5 V
- SPI-compatible serial interface
- Wiper setting readback

APPLICATIONS

- Mechanical potentiometer replacement
- Instrumentation: gain and offset adjustment
- Programmable voltage-to-current conversion
- Programmable filters, delays, and time constants
- Programmable power supply
- Low resolution DAC replacements
- Sensor calibration

GENERAL DESCRIPTION

The AD5293 is a single-channel, 1024-position digital potentiometer¹ with a <1% end-to-end resistor tolerance error. The AD5293 performs the same electronic adjustment function as a mechanical potentiometer with enhanced resolution, solid state reliability, and superior low temperature coefficient performance. This device is capable of operating at high voltages and supporting both dual-supply operation at \pm 10.5 V to \pm 15 V and single-supply operation at 21 V to 30 V.



The AD5293 offers guaranteed industry-leading low resistor tolerance errors of \pm 1% with a nominal temperature coefficient of 35 ppm/ $^{\circ}$ C. The low resistor tolerance feature simplifies open-loop applications as well as precision calibration and tolerance matching applications.

The AD5293 is available in a compact 14-lead TSSOP package. The part is guaranteed to operate over the extended industrial temperature range of -40° C to $+105^{\circ}$ C.

¹ In this data sheet, the terms digital potentiometer and RDAC are used interchangeably.

Rev. D
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

Abbildung 56: AD5293 Datenblatt [11]



Ultralow Distortion, Ultralow Noise Op Amp

AD797

FEATURES

- Low noise
 - 0.9 nV/√Hz typical (1.2 nV/√Hz maximum) input voltage noise at 1 kHz
 - 50 nV p-p input voltage noise, 0.1 Hz to 10 Hz
- Low distortion
 - 120 dB total harmonic distortion at 20 kHz
- Excellent ac characteristics
 - 800 ns settling time to 16 bits (10 V step)
 - 110 MHz gain bandwidth (G = 1000)
 - 8 MHz bandwidth (G = 10)
 - 280 kHz full power bandwidth at 20 V p-p
 - 20 V/μs slew rate
- Excellent dc precision
 - 80 μV maximum input offset voltage
 - 1.0 μV/°C V_{os} drift
- Specified for ±5 V and ±15 V power supplies
- High output drive current of 50 mA

APPLICATIONS

- Professional audio preamplifiers
- IR, CCD, and sonar imaging systems
- Spectrum analyzers
- Ultrasound preamplifiers
- Seismic detectors
- Σ-Δ ADC/DAC buffers

GENERAL DESCRIPTION

The AD797 is a very low noise, low distortion operational amplifier ideal for use as a preamplifier. The low noise of 0.9 nV/√Hz and low total harmonic distortion of -120 dB in audio bandwidths give the AD797 the wide dynamic range necessary for preamps in microphones and mixing consoles.

Furthermore, the AD797 has an excellent slew rate of 20 V/μs and a 110 MHz gain bandwidth, which makes it highly suitable for low frequency ultrasound applications.

The AD797 is also useful in infrared (IR) and sonar imaging applications, where the widest dynamic range is necessary. The low distortion and 16-bit settling time of the AD797 make it ideal for buffering the inputs to Σ-Δ ADCs or the outputs of high resolution DACs, especially when the device is used in critical applications such as seismic detection or in spectrum analyzers. Key features such as a 50 mA output current drive and the specified power supply voltage range of ±5 V to ±15 V make the AD797 an excellent general-purpose amplifier.

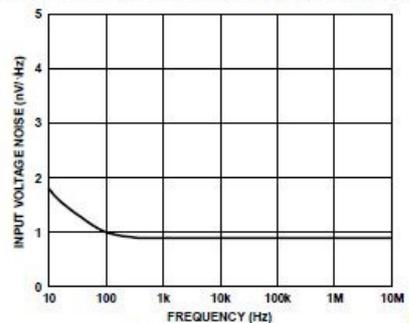


Figure 1. AD797 Voltage Noise Spectral Density

Table 1. Low Noise Op Amps

Voltage Noise	0.9 nV	1.1 nV	1.8 nV	2.8 nV	3.2 nV	3.8 nV
Single	AD797	AD8597	ADA4004-1	AD8675/ADA4075-2	OP27	AD8671
Dual		AD8599	ADA4004-2	AD8676	OP270	AD8672
Quad			ADA4004-4		OP470	AD8674

Rev. H
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2002-2010 Analog Devices, Inc. All rights reserved.

Abbildung 57: AD797 Datenblatt [15]



Precision, Low Cost, High Speed, BiFET Op Amp

AD711

FEATURES

Enhanced Replacement for LF411 and TL081

AC PERFORMANCE

- Settles to $\pm 0.01\%$ in $1.0 \mu\text{s}$
- $16 \text{ V}/\mu\text{s}$ min Slew Rate (AD711J)
- 3 MHz min Unity Gain Bandwidth (AD711J)

DC PERFORMANCE

- 0.25 mV max Offset Voltage: (AD711C)
- $3 \mu\text{V}/^\circ\text{C}$ max Drift: (AD711C)
- $200 \text{ V}/\text{mV}$ min Open-Loop Gain (AD711K)
- $4 \mu\text{V}$ p-p max Noise, 0.1 Hz to 10 Hz (AD711C)
- Available in Plastic Mini-DIP, Plastic SOIC, Hermetic Cerdip, and Hermetic Metal Can Packages

MIL-STD-883B Parts Available

- Available in Tape and Reel in Accordance with EIA-481A Standard
- Surface Mount (SOIC)
- Dual Version: AD712

PRODUCT DESCRIPTION

The AD711 is a high speed, precision monolithic operational amplifier offering high performance at very modest prices. Its very low offset voltage and offset voltage drift are the results of advanced laser wafer trimming technology. These performance benefits allow the user to easily upgrade existing designs that use older precision BiFETs and, in many cases, bipolar op amps.

The superior ac and dc performance of this op amp makes it suitable for active filter applications. With a slew rate of $16 \text{ V}/\mu\text{s}$ and a settling time of $1 \mu\text{s}$ to $\pm 0.01\%$, the AD711 is ideal as a buffer for 12-bit D/A and A/D Converters and as a high-speed integrator. The settling time is unmatched by any similar IC amplifier.

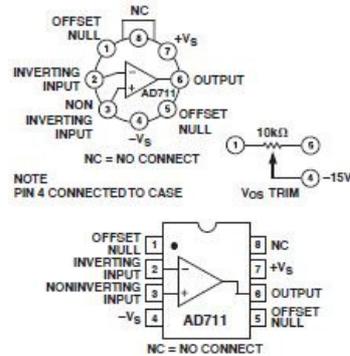
The combination of excellent noise performance and low input current also make the AD711 useful for photo diode preamps. Common-mode rejection of 88 dB and open loop gain of $400 \text{ V}/\text{mV}$ ensure 12-bit performance even in high-speed unity gain buffer circuits.

The AD711 is pinned out in a standard op amp configuration and is available in seven performance grades. The AD711J and AD711K are rated over the commercial temperature range of 0°C to 70°C . The AD711A, AD711B and AD711C are rated over the industrial temperature range of -40°C to $+85^\circ\text{C}$. The AD711S and AD711T are rated over the military temperature range of -40°C to $+125^\circ\text{C}$ and are available processed to MIL-STD-883B, REV. E.

REV. E

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

CONNECTION DIAGRAMS



Extended reliability PLUS screening is available, specified over the commercial and industrial temperature ranges. PLUS screening includes 168 hour burn-in, as well as other environmental and physical tests.

The AD711 is available in an 8-pin plastic mini-DIP, small outline, cerdip, TO-99 metal can, or in chip form.

PRODUCT HIGHLIGHTS

1. The AD711 offers excellent overall performance at very competitive prices.
2. Analog Devices' advanced processing technology and 100% testing guarantee a low input offset voltage (0.25 mV max, C grade, 2 mV max, J grade). Input offset voltage is specified in the warmed-up condition. Analog Devices' laser wafer drift trimming process reduces input offset voltage drifts to $3 \mu\text{V}/^\circ\text{C}$ max on the AD711C.
3. Along with precision dc performance, the AD711 offers excellent dynamic response. It settles to $\pm 0.01\%$ in $1 \mu\text{s}$ and has a 100% tested minimum slew rate of $16 \text{ V}/\mu\text{s}$. Thus this device is ideal for applications such as DAC and ADC buffers which require a combination of superior ac and dc performance.
4. The AD711 has a guaranteed and tested maximum voltage noise of $4 \mu\text{V}$ p-p, 0.1 to 10 Hz (AD711C).
5. Analog Devices' well-matched, ion-implanted JFETs ensure a guaranteed input bias current (at either input) of 25 pA max (AD711C) and an input offset current of 10 pA max (AD711C). Both input bias current and input offset current are guaranteed in the warmed-up condition.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781/329-4700 www.analog.com
Fax: 781/326-8703 © Analog Devices, Inc., 2002

Abbildung 58: AD711 Datenblatt [4]



High Precision, Wideband RMS-to-DC Converter

AD637

FEATURES

High accuracy

- 0.02% maximum nonlinearity, 0 V to 2 V rms input
- 0.10% additional error to crest factor of 3

Wide bandwidth

- 8 MHz at 2 V rms input
- 600 kHz at 100 mV rms

Computes

- True rms
- Square
- Mean square
- Absolute value

dB output (60 dB range)

Chip select/power-down feature allows

- Analog three-state operation
 - Quiescent current reduction from 2.2 mA to 350 μ A
- 14-lead SBDIP, 14-lead low cost CERDIP, and 16-lead SOIC_W

GENERAL DESCRIPTION

The AD637 is a complete, high accuracy, monolithic rms-to-dc converter that computes the true rms value of any complex waveform. It offers performance that is unprecedented in integrated circuit rms-to-dc converters and comparable to discrete and modular techniques in accuracy, bandwidth, and dynamic range. A crest factor compensation scheme in the AD637 permits measurements of signals with crest factors of up to 10 with less than 1% additional error. The wide bandwidth of the AD637 permits the measurement of signals up to 600 kHz with inputs of 200 mV rms and up to 8 MHz when the input levels are above 1 V rms.

As with previous monolithic rms converters from Analog Devices, Inc., the AD637 has an auxiliary dB output available to users. The logarithm of the rms output signal is brought out to a separate pin, allowing direct dB measurement with a useful range of 60 dB. An externally programmed reference current allows the user to select the 0 dB reference voltage to correspond to any level between 0.1 V and 2.0 V rms.

A chip select connection on the AD637 permits the user to decrease the supply current from 2.2 mA to 350 μ A during periods when the rms function is not in use. This feature facilitates the addition of precision rms measurement to remote or handheld applications where minimum power consumption is critical. In addition, when the AD637 is powered down, the output goes to a high impedance state. This allows several AD637s to be tied together to form a wideband true rms multiplexer.

Rev. K
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

FUNCTIONAL BLOCK DIAGRAM

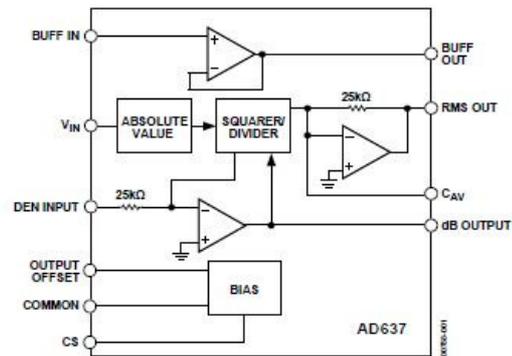


Figure 1.

The input circuitry of the AD637 is protected from overload voltages in excess of the supply levels. The inputs are not damaged by input signals if the supply voltages are lost.

The AD637 is available in accuracy Grade J and Grade K for commercial temperature range (0°C to 70°C) applications, accuracy Grade A and Grade B for industrial range (-40°C to +85°C) applications, and accuracy Grade S rated over the -55°C to +125°C temperature range. All versions are available in hermetically sealed, 14-lead SBDIP, 14-lead CERDIP, and 16-lead SOIC_W packages.

The AD637 computes the true root mean square, mean square, or absolute value of any complex ac (or ac plus dc) input waveform and gives an equivalent dc output voltage. The true rms value of a waveform is more useful than an average rectified signal because it relates directly to the power of the signal. The rms value of a statistical signal is also related to the standard deviation of the signal.

The AD637 is laser wafer trimmed to achieve rated performance without external trimming. The only external component required is a capacitor that sets the averaging time period. The value of this capacitor also determines low frequency accuracy, ripple level, and settling time.

The on-chip buffer amplifier can be used either as an input buffer or in an active filter configuration. The filter can be used to reduce the amount of ac ripple, thereby increasing accuracy.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2011 Analog Devices, Inc. All rights reserved.

Abbildung 59: AD637 Datenblatt [19]

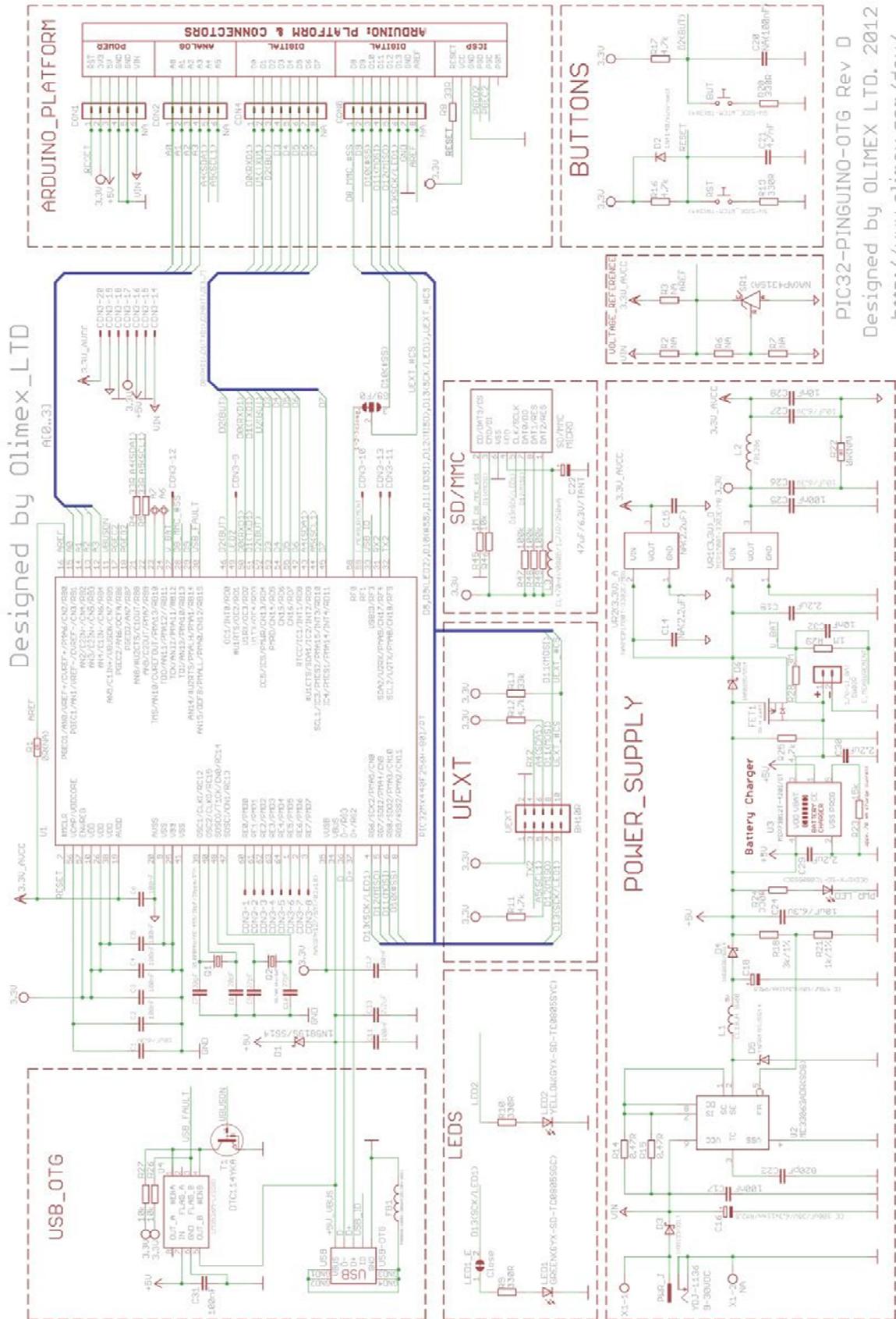


Abbildung 60: Mikrocontrollerboard Schaltplan [3]

Tabelle 9: Anschlussbelegung Mikrocontrollerboard

CON1		
Pin	Name	Belegung
1	RESET	LCD Reset
2	+3,3V	Startknopf Pin1
3	+5V	5V von Signalplatine, Versorgung LCD
4	GND	
5	GND	GND LCD, GND Versorgung Signalplatine
6	VIN	

CON2		
Pin	Name	Belegung
1	A0	Messung RMS
2	A1	
3	A2	
4	A3	
5	A4	
6	A5	

CON3		
Pin	Name	Belegung
11	TX2	LCD Serial out
13	RX2	LCD Serial in

CON4		
Pin	Name	Belegung
1	D0	
2	D1	
3	D2	Signalleuchte EIN
4	D3	DDS Sinus
5	D4	Startknopf Pin2
6	D5	Potentiometer
7	D6	
8	D7	Interrupt Messplatine

CON5		
Pin	Name	Belegung
1	D8	SD Karte
2	D9	DDS Dreieck
3	D10	
4	D11	SDO
5	D12	
6	D13	SCLK
7	GND	GND Signalplatine 6Pin Header
8	AREF	

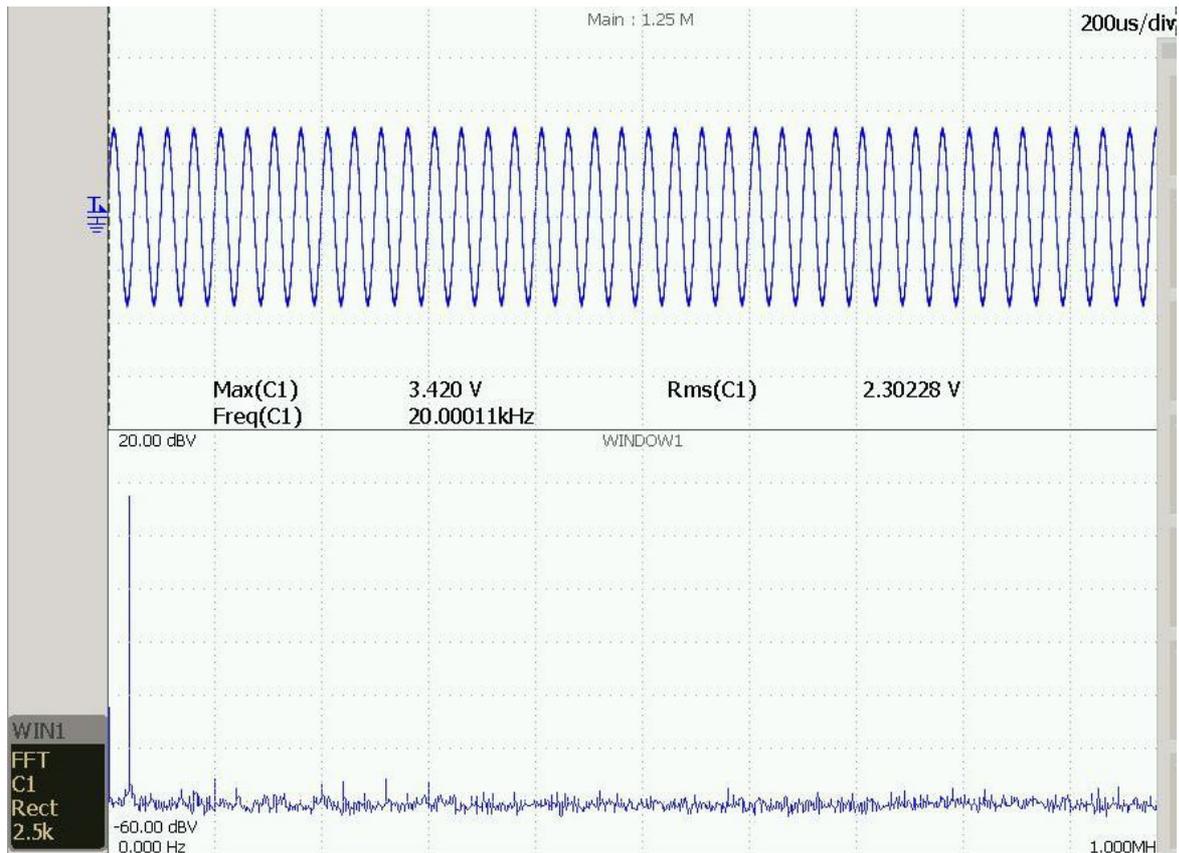


Abbildung 61: FFT Sinusgenerator

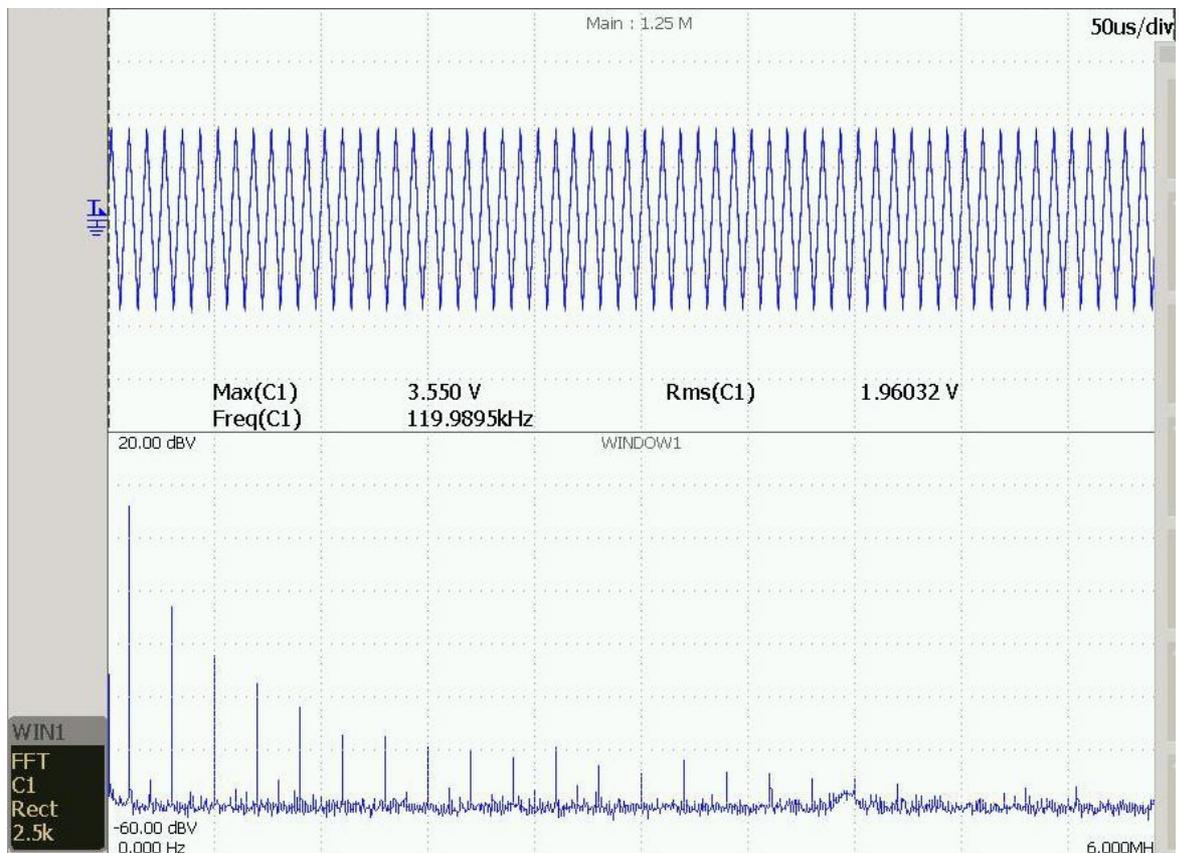


Abbildung 62: FFT Dreieckgenerator