

Forschungsjournal
SS 07

**Univ.-Prof. Dipl.-Ing.
Dr.techn. Wolfgang Pribyl**
Institut für Elektronik
E-Mail: wolfgang.pribyl@tugraz.at
Tel.: 0316 873 7520



**Dipl.-Ing. Dr.techn.
Mario Auer**
Institut für Elektronik
E-Mail: mario.auer@tugraz.at
Tel.: 0316 873 7538



**Ass.-Prof. Dipl.-Ing.
Dr.techn. Peter Söser**
Institut für Elektronik
E-Mail: peter.soeser@tugraz.at
Tel.: 0316 873 7539



CAD-Infrastruktur für Forschung und Lehre auf dem Gebiet Analog Chip Design

CAD-Infrastructure for Research and Teaching in the Field of Analog Chip Design

Der Entwurf gemischt analog/digitaler Schaltkreise ist von großer Bedeutung für mikroelektronische Systeme von heute. Die lokale Mikroelektronik-Industrie im südösterreichischen Raum ist auf diesem Gebiet sehr aktiv und hat hier einen nachhaltig hohen Bedarf an gut ausgebildeten F&E-MitarbeiterInnen. Daher unterstützen insgesamt 7 Firmen (austriamicrosystems, Dialog Semiconductors, Infineon, Micro-nas, NXP, Sensor Dynamics und Texas Instruments) den Aufbau von Forschung und Lehre in diesem Bereich durch Sachleistungen und Vortragende, aber auch finanziell.

Damit wurde es möglich, mit einer Investitionssumme von ca. € 60.000 eine leistungsfähige Infrastruktur für den Entwurf von Chips aufzubauen bzw. die bestehenden Einrichtungen den gestiegenen Anforderungen (z.B. Arbeit der Studierenden von zu Hause aus) anzupassen.

Es konnten so auch neue kooperative Forschungsprojekte (FIT-IT) sowie die ersten Vorlesungen aus der neuen Analog-Chip-Design-Ausbildung (Wahlfachkatalog im E-Technik Masterstudium) unter Einsatz von modernster Hard- (SUN Client- Server-Architektur) und Software (Cadence Design Framework) begonnen bzw. durchgeführt werden.

Grundlage für den Entwurf integrierter Schaltkreise sind Technologiesdaten der Halbleiterhersteller, die eine Beschreibung der Zieltechnologie sowie der Eigenschaften der verfügbaren Bauelemente beinhalten. Sie sind meist streng vertraulich, ermöglichen aber erst die sinnvolle Verwendung der CAD-Werkzeuge und damit eine zielgerichtete Forschungstätigkeit. Derzeit stehen für Forschungsaufgaben Daten von IBM, UMC und austriamicrosystems zur Verfügung, letztere werden auch in der Lehre eingesetzt. Praktische Erfahrungen der Studierenden sind im Bereich des Chip-Designs von größter Bedeutung, da erst nach der Fertigung die tatsächliche Qualität

des Entwurfs evaluiert werden kann. austriamicrosystems wird diese Entwürfe daher laufend in Silizium produzieren. Die Auswertung im Labor schließt dann den Kreis des Erfahrungsgewinns. Das Institut kooperiert mit den Halbleiterherstellern der Region sehr erfolgreich und muss die Technologie-Parameter dieser Firmen

sowie alle damit verbundenen Daten und Ergebnisse der Projekte entsprechend schützen. Deshalb wurde die Infrastruktur mit einer zentralisierten Rechteverwaltung sowie getrennten Rechnersystemen für Lehre und kooperative Forschung ausgestattet und somit ein Höchstmaß an Sicherheit für vertrauliche Daten implementiert. Zugleich kann den Studierenden am Institut die Möglichkeit geboten werden, die Werkzeuge und Arbeitsabläufe der Halbleiterindustrie in einer professionellen Umgebung zu erlernen. Bild 1 zeigt eine schematische Darstellung der Infrastruktur, die teilweise gemeinsam mit Experten aus der Industrie optimiert wurde. Diese Zusammenarbeit hat auch zur Folge, dass die Arbeits- und Entwurfsabläufe (Design-Flows) immer dem aktuellen Stand der Technik entsprechen, was Forschung und Lehre gleichermaßen zugute kommt. Bild 2 zeigt einen Blick in das CAD-Labor anlässlich der Vorlesung „Layout Techniken“, wobei der Vortragende die Vortragsinhalte bzw. den Übungsablauf live projiziert, während die Studenten an den Arbeitsplätzen die jeweiligen Aufgaben selbst praktisch nachvollziehen können. In diesem Umfeld kommen die Vorteile der gewählten Hardware-Architektur mit einem leistungsstarken, zentralen Server und den daran angebotenen lüfterlosen Clients voll zur Geltung. Die anlässlich der Gebäudesanierung im Jahr 2006 durchgeführte Erneuerung der Netzwerkinfrastruktur war für die Realisierung dieses Konzeptes sehr wertvoll.

Derzeit laufen am Institut Forschungsprojekte zu folgenden Themen:

- DA-Umsetzer für mobile Audio-Geräte (austriamicrosystems)
- RFID- (Radio Frequency Identification) Transponderschaltungen für HF/UHF (Infineon)
- schnelle serielle Interfaces, z.B. für Massenspeicher (Infineon)
- Modellierung von Low Noise On Chip Stromversorgungen (Infineon)

Weitere Projekte mit diesen und anderen Industriepartnern sind in Diskussion.

Am Institut laufen derzeit 15 Dissertationen sowie eine Reihe von Diplom- und Projektarbeiten mit Themen aus dem Bereich Chip-Design.

CAD Infrastructure for Research and Teaching in the Field of Analog Chip Design

The design of mixed analog/digital circuits is of key importance for microelectronic systems. The local industry is very active in this field and 7 companies are supporting the build-up of research and teaching in this field. € 60.000 have been spent to establish a state of the art infrastructure for the chip design task. Thus new cooperative R&D projects could be established and the first lectures of the new analog chip design program, a branch in the masters program of electrical engineering, could be started. In addition 15 PhD thesis and supporting diploma thesis and project work with students are conducted. All chip design is based on technology specific parameters, which usually are highly confidential. But they are needed in order to make proper use of the CAD-Tools. Currently data from IBM, UMC and austriamicrosystems processes are available for us for R&D work, the latter ones also for teaching. In order to secure the confidentiality of data, the system access is controlled centrally and the computers for teaching and R&D have been separated using a modern firewall concept (Bild 1).

For teaching, the instructor can project his presentations and exercises live to the screen, whereas the students can try their own exercises on their respective workstation (Bild 2).

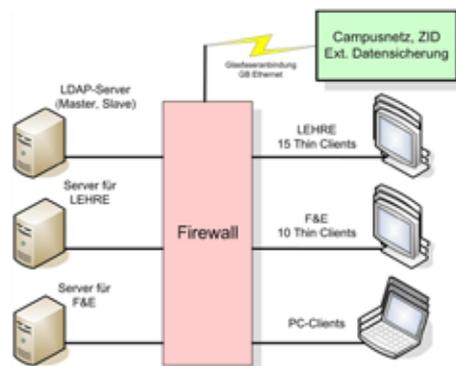


Bild 1: Struktur der CAD Infrastruktur für Forschung und Lehre am Institut für Elektronik



Foto: TU Graz/Institut für Elektronik

Bild 2: Blick in das CAD Labor anlässlich der Vorlesung Layout Techniken